

國立臺灣大學電機資訊學院電子工程學研究所

碩士論文



Graduate Institute of Electronics Engineering
College of Electrical Engineering and Computer Science
National Taiwan University
Master's Thesis

使用可變增益放大器在 CMOS 90 nm 製程下實現
Ka-band 訊號功率偵測系統

A Ka-band Power Detector System using Variable Gain
Amplifier in 90 nm CMOS process

黃永寬

Yong-Kuan Huang

指導教授：盧信嘉 博士

Advisor: Hsin-Chia Lu, Ph.D.

中華民國 113 年 7 月

July 2024

國立臺灣大學碩士學位論文
口試委員會審定書
MASTER'S THESIS ACCEPTANCE CERTIFICATE
NATIONAL TAIWAN UNIVERSITY

使用可變增益放大器在 CMOS 90 nm 製程下實現
Ka-band 訊號功率偵測系統

A Ka-band Power Detector System using Variable Gain Amplifier
in 90 nm CMOS process

本論文係 黃永寬 (姓名) r09943055 (學號) 在國立臺灣大學電子工程
學研究所完成之碩士學位論文，於民國 113 年 7 月 22 日承下列考試委員審查
通過及口試及格，特此證明。

The undersigned, appointed by the Graduate Institute of Electronics Engineering
on 22/7/2024 have examined a Master's Thesis entitled above presented by 黃永寬
r09943055 candidate and hereby certify that it is worthy of acceptance.

口試委員 Oral examination committee:

盧信嘉

(指導教授 Advisor)

張譽騰

蔡政翰

系(所、學位學程)主管 Director: 江介宏

誌謝



在台大的碩士生涯終於劃下了一個句點，這一路上有太多成長，從當時推甄時的意氣風發，到碩二下面臨要重新下線時的重大挫折，再到成功量測晶片時那種感動，量測到的當下我全身都在發抖，頭皮發麻，讓我覺得一切都值得了。非常感謝我的指導教授盧信嘉老師在研究上的指導以及建議，老師總是非常親切地和我討論，但在專業上卻一點也都不馬虎，每周的例行討論會議上都認真的聽取我們的研究進度，在我們做錯時給予指教，迷茫時給予方向，使我們不會與正確的研究方向偏離。另外也很感謝張譽騰教授、蔡政翰教授撥冗擔任本次碩士論文之口試委員，對於我的碩士論文提供許多專業且寶貴的建議，使我的論文臻於完善。

感謝譽騰學長不論在晶片設計以及布局上都給予了我極大的幫助，若沒有學長的幫助，我的碩士生涯很可能會過得更加崎嶇。

感謝于揚、尚毅、輔璟在碩士生涯前兩年的陪伴，儘管我沒能像你們一樣準時畢業，但這一路上種種的幫助我都銘記於心，我們新竹再見！

感謝承翰、浚弘學長在我剛入學時細心地給予指導和幹話，讓我能更快的熟悉實驗室的氛圍，並且迅速接軌。

感謝浚尼基、全集中呼吸、以及我所有的朋友，你們的陪伴是我一路走來不可或缺的精神糧食。

感謝阿勝，要說的太多了，謝天。

感謝阿知，阿知的最終意志將會守住著我。

感謝我最愛的家人，不論我遇到甚麼挫折你們總是能給我支持與鼓勵，面對我的延畢也沒有一絲的懷疑和責罵，能成為這個家的一份子並接受你們給的愛是我這輩子最大的福份。

最後我要把感謝給我自己，謝謝你沒有放棄，破曉的曙光終於出現，希望你能時刻銘記最後這兩年內心的掙扎和種種情緒，你做的很好，未來的路不一定會更順利，但我相信我的內心已經更強壯了，期許你能成為你想成為的樣子，2024/08/03 黃永寬上。

中文摘要



本論文提出一應用於 Ka-Band 之毫米波頻段功率偵測電路，主要操作頻率在 28GHz，主要應用於第五代通訊系統上。

本論文所提出之第一個電路為透過單刀雙切(SPDT)開關切換之 Ka 頻段雙路功率量測系統，使用台積電所提供的 90 奈米製程，晶片全面積為 $0.7\text{mm} \times 0.7\text{mm}$ ，整體系統輸入為射頻訊號並且透過電路將其轉為直流電壓輸出。本電路為雙路平行架構，第一路架構為可變增益放大器串接共閘極功率偵測器，透過可變增益放大器之增益可使本路徑量測到較小的功率。第二路架構僅搭載單一共閘極功率偵測器，主要是為了較大的功率範圍而設計，利用開關控制進行路徑之選擇，提升全晶片之功率量測範圍。本論文所提出之偵測系統在輸入頻率為 28GHz 時，模擬結果之偵測範圍為 -44.65 dBm 至 9.8 dBm，靜態直流功耗為 34.6mW，量測結果失敗，發現平行式可切換輸入造成輸入阻抗的變化較大，導致輸入匹配的困難，因此將電路改良後進行新版本的下線。

本論文所提出的第二個電路為優化的版本，將第一個電路的單刀雙切(SPDT)開關移除，使用可變增益放大器來控制增益變化，達到控制訊號增益從 0dB 到 24dB 間皆可自由調整，全晶片面積為 $0.61\text{mm} \times 0.62\text{mm}$ ，應用台積電 90 奈米製程。在輸入頻率為 28GHz 時，模擬結果之偵測範圍為 -40.5dBm 至 1.5 dBm，靜態直流功耗為 48.5mW，量測結果之偵測範圍為 -35dBm 至 10dBm，靜態直流功耗為 44.4mW。

關鍵字：毫米波、第五代通訊、功率偵測電路、共閘極功率偵測系統、整流器、可切換增益放大器、單刀雙切開關

Abstract

This thesis presents a power detector system in Ka-band for 5G communication and its operating frequency is 28GHz.

The first and second chip in this thesis use a parallel schematic which converts radio frequency input power to dc output. These chips are both fabricated in TSMC 90-nm CMOS process and the chip size is 0.7mm*0.7mm. The proposed power detector use a SPDT switch to switch between two different paths. One path is combined with variable gain amplifier and power detector to detect small input power. The other path has only one common gate power detector for large input power. With SPDT switch control, this chip can realize simulated dynamic range from -44.65dBm to 9.8dBm at 28GHz. The simulated dc power consumption is 34.6mW with supplied voltage at 1.2V. These two chips are both failed due to input impedance mismatch and immature layout.

The third chip is an optimized version of first and second chip. By remove SPDT switch and use only one path VGA and detector, we can match the input impedance to 50Ω more easily. With variable gain amplifier, we can control voltage gain from 0dB to 24dB. The chip size is 0.61mm*0.62mm, also be fabricated in TSMC 90-nm CMOS process. The simulated dynamic range is from -40.5 dBm to 1.5 dBm at 28GHz. The simulated dc power consumption is 48.5mW with supplied voltage at 1.2V. The measured dynamic range is from -35 dBm to 10 dBm at 28GHz. The measured dc power consumption is 44.4mW with supplied voltage at 1.2V.

Key words : millimeter wave, 5G communication, power detector, common gate rectifier, rectifier, variable gain amplifier, SPDT switch.



目次



誌謝	ii
中文摘要	iii
Abstract.....	iv
目次	v
圖次	viii
表次	xii
Chapter 1 緒論	1
1.1 研究動機與背景	1
1.2 文獻回顧	5
1.2.1 傳統功率偵測器架構	6
1.2.2 射頻外差功率偵測系統	7
1.2.3 對數功率偵測系統	8
1.3 論文貢獻	9
1.4 各章節介紹	10
Chapter 2 功率偵測器基本電路介紹	12
2.1 簡介	12
2.2 功率偵測器特性參數介紹	12
2.2.1 線性度與線性誤差	13
2.2.2 最低可偵測功率	13
2.2.3 動態範圍	14
2.2.4 靈敏度	14
2.2.5 輸入增益壓縮點	14
2.3 各式功率偵測電路架構	15
2.3.1 傳統二極體功率偵測電路架構	15
2.3.2 射頻超外差功率偵測電路架構	17
2.3.3 對數式功率偵測電路架構	18
2.3.4 可切換之功率偵測電路架構	19
2.4 可變增益放大器	21

2.4.1	偏壓控制可變增益放大器	21
2.4.2	N 型電流導向可變增益放大器	22
2.4.3	P 型電流導向可變增益放大器	24
2.5	功率偵測器	26
2.5.1	共源極之回授源極退化對數功率偵測器	26
2.5.2	電晶體負載式疊接功率偵測器	27
2.5.3	毫米波共閘極功率偵測器	29
Chapter 3	功率偵測電路設計	31
3.1	簡介	31
3.2	28GHz 平行式之可切換功率偵測系統	31
3.2.1	規格制訂	31
3.2.2	電路架構	32
3.2.3	單刀雙切開關模擬	33
3.2.4	共閘極功率偵測器	36
3.2.5	可變增益放大器	39
3.2.6	28GHz 平行式之可切換功率偵測系統 – 晶片一 & 晶片二 44	
3.2.7	電路佈局 – 晶片一 & 晶片二	49
3.2.8	特性比較	51
3.3	電路及佈局改善與修正	51
3.3.1	SPDT 開關調整	51
3.3.2	VGA 設計	52
3.3.3	佈局改善	52
3.4	28 GHz 可切換功率偵測系統	52
3.4.1	規格制訂	52
3.4.2	電路架構	53
3.4.3	共源極功率偵測器	54
3.4.4	可變增益放大器	57
3.4.5	28GHZ 可切換功率偵測系統 – 晶片三	62
3.4.6	電路佈局 – 晶片三	67

3.4.7	特性比較	68
Chapter 4	電路量測結果	69
4.1	印刷電路板設計	69
4.2	晶片一 & 晶片二量測	69
4.2.1	晶片與外焊電容	69
4.2.2	量測環境	71
4.2.3	S 參數	71
4.2.4	輸入輸出轉換曲線	73
4.2.5	直流功耗	74
4.3	晶片三量測	74
4.3.1	晶片與外焊電容	74
4.3.2	量測環境	75
4.3.3	S 參數	75
4.3.4	輸入輸出轉換曲線	78
4.3.5	直流功耗	83
4.3.6	電路特性比較	84
Chapter 5	結論與未來展望	85
5.1	結論	85
5.2	未來展望	85
參考文獻		86

圖次



圖 1-1	傳輸損失頻率響應[1].....	2
圖 1-2	行動裝置適用頻帶[1].....	2
圖 1-3	波束成型技術概念圖。	3
圖 1-4	相位天線陣列在(a)發射端及(b)接收端之架構方塊圖[2]	4
圖 1-5	加入功率偵測器之(a)發射端(b)接收端方塊圖。	5
圖 1-6	功率偵測器輸出轉換曲線示意圖。	6
圖 1-7	傳統功率偵測架構。	6
圖 1-8	(a)靈敏度與(b)動態範圍頻率響應[5]	7
圖 1-9	射頻外差功率偵測系統。	7
圖 1-10	對數功率偵測系統。	8
圖 1-11	對數功率偵測系統轉移曲線圖[6].....	8
圖 1-12	訊號偵測系統之(a)架構圖(一)以及(b)三段增益切換轉移曲線圖。	10
圖 1-13	訊號偵測系統之之架構圖(二)。	10
圖 2-1	功率偵測系統之轉換曲線以及線性誤差。	12
圖 2-2	非線性系統輸入輸出關係圖[11].....	15
圖 2-3	傳統二極體功率偵測器架構。	15
圖 2-4	傳統二極體功率偵測器小訊號模型	16
圖 2-5	射頻超外差功率偵測器架構[2] 及[12].....	17
圖 2-6	並聯式電壓加法對數偵測器架構[13].....	18
圖 2-7	可切換之功率偵測電路架構圖。	19
圖 2-8	偏壓控制可變增益放大器(a)架構圖及(b)小訊號模型[2]	21
圖 2-9	N 型電流導向可變增益放大器(a)電路架構圖及(b)小訊號模型[2].....	23
圖 2-10	(a)高增益輸出阻抗簡易模型及(b)低增益輸出阻抗簡易模型	24
圖 2-11	P 型電流導向可變增益放大器(a)電路架構圖及(b)小訊號模型[2]	25
圖 2-12	(a)高增益輸出阻抗簡易模型及(b)低增益輸出阻抗簡易模型。	26
圖 2-13	共源極之回授源極退化對數功率偵測器[2].....	26
圖 2-14	(a)電晶體負載式疊接功率偵測器及(b)傳統共射極功率偵測器[16]	28
圖 2-15	毫米波共閘極功率偵測器[18].....	29

圖 3-1	28GHz 平行式之可切換功率偵測系統鏈路預算圖。.....	32
圖 3-2	28GHz 平行式之可切換功率偵測系統之架構圖。.....	32
圖 3-3	單刀雙切開關架構圖。.....	34
圖 3-4	(a)沒有使用 Body-floating 技巧及(b) 使用 Body-floating 技巧之等效電路模型。.....	34
圖 3-5	有無 Body-floating 之 S 參數差異模擬圖。.....	35
圖 3-6	導通路徑損耗及輸出功率圖。.....	35
圖 3-7	共閘極功率偵測器電路圖。.....	36
圖 3-8	輸出轉移曲線隨偏壓變化圖。.....	37
圖 3-9	輸出轉移曲線隨輸出阻抗變化圖。.....	37
圖 3-10	輸出轉移曲線模擬圖。.....	38
圖 3-11	功率偵測器線性誤差圖。.....	38
圖 3-12	可變增益放大器電路圖。.....	39
圖 3-13	隨偏壓變化之穩定度、最小雜訊及最大可能增益圖。.....	40
圖 3-14	隨共振電感變化之穩定度、最小雜訊及最大可能增益圖。.....	41
圖 3-15	各增益狀態穩定度及雜訊之頻率響應圖。.....	41
圖 3-16	各增益狀態之 S 參數圖。.....	42
圖 3-17	各增益狀態之增益與輸出功率對應輸入功率圖。.....	43
圖 3-18	28GHz 平行式之可切換功率偵測系統電路圖。.....	44
圖 3-19	各增益模態之 S11 模擬圖。.....	45
圖 3-20	28GHz 輸入輸出轉移曲線及理想曲線模擬圖。.....	45
圖 3-21	28GHz 各增益模態之線性誤差圖。.....	46
圖 3-22	28GHz 各模態轉移曲線微分圖。.....	46
圖 3-23	27GHz 輸入輸出轉移曲線及理想曲線模擬圖。.....	47
圖 3-24	27GHz 各增益模態之線性誤差圖。.....	47
圖 3-25	29GHz 輸入輸出轉移曲線及理想曲線模擬圖。.....	48
圖 3-26	29GHz 各增益模態之線性誤差圖。.....	48
圖 3-27	28GHz 平行式之可切換功率偵測系統-晶片一佈局圖。.....	50
圖 3-28	28GHz 平行式之可切換功率偵測系統-晶片二佈局圖。.....	50
圖 3-29	28GHz 可切換功率偵測系統之鏈路預算圖。.....	53

圖 3-30	28GHz 可切換功率偵測系統之架構圖。	53
圖 3-31	共源極功率偵測器電路圖。	54
圖 3-32	輸入輸出轉移曲線隨偏壓變化圖。	55
圖 3-33	輸入輸出轉移曲線隨輸出電阻變化圖。	55
圖 3-34	輸入輸出轉移曲線與理想曲線模擬圖。	56
圖 3-35	共源級功率偵測器線性誤差圖。	56
圖 3-36	兩級可變增益放大器電路圖。	57
圖 3-37	高增益模態之(a)S 參數圖及(b)增益及輸出功率與輸入功率關係圖。 ..	58
圖 3-38	低增益模態之(a)S 參數圖及(b)低增益模態之增益及輸出功率關係圖。	59
圖 3-39	無增益模態之(a)S 參數圖及(b) 無增益模態之增益及輸出功率關係圖。	60
圖 3-40	各增益模態之(a)S 參數比較圖及(b)各增益模態之增益及輸出功率關係 比較圖。	61
圖 3-41	28GHZ 可切換功率偵測系統架構圖。	62
圖 3-42	各模態輸入反射係數模擬圖。	63
圖 3-43	28GHz(a)輸入輸出轉移曲線及理想曲線圖及(b) 線性誤差圖。	64
圖 3-44	27GHz(a)輸入輸出轉移曲線及理想曲線圖及(b)線性誤差圖。	65
圖 3-45	29GHz(a)輸入輸出轉移曲線及理想曲線圖及(b)線性誤差圖。	66
圖 3-46	28GHZ 可切換功率偵測系統電路佈局圖。	67
圖 4-1	電路板之外焊電容。	69
圖 4-2	晶片一照片。	70
圖 4-3	晶片二照片。	70
圖 4-4	晶片一及晶片二腳位圖。	71
圖 4-5	晶片一及晶片二輸入反射係數比較圖。	72
圖 4-6	高增益模態增益比較圖。	72
圖 4-7	輸入輸出轉移曲線。	73
圖 4-8	晶片三照片。	74
圖 4-9	晶片三腳位圖。	75
圖 4-10	(a)高增益模態(HG)S 參數圖，(b)低增益模態(LG)S 參數圖，(c)低增益模	

	態調整後(LG_tune)S 參數圖及(d)無增益模態(NG)S 參數圖。	77
圖 4-11	各增益模態 S 參數比較圖。	78
圖 4-12	輸入輸出轉移曲線模擬圖。	78
圖 4-13	28GHz 輸入輸出轉移曲線量測圖。	79
圖 4-14	28GHz 輸入輸出轉移曲線與理想區線。	80
圖 4-15	28GHz 線性誤差圖。	80
圖 4-16	27GHz 輸入輸出轉移曲線與理想區線。	81
圖 4-17	27GHz 線性誤差圖。	81
圖 4-18	29GHz 輸入輸出轉移曲線與理想區線。	82
圖 4-19	29GH 線性誤差圖。	82

表次



表 1-1	各世代行動通訊技術	1
表 3-1	28 GHz 平行式之可切換功率偵測系統電路規格表。	32
表 3-2	各模態控制真值表。	33
表 3-3	功率偵測器特性表。	39
表 3-4	可變增益放大器特性整理表。	43
表 3-5	三個頻段之各增益模態偵測範圍表。	49
表 3-6	三個頻段之模擬結果比較表。	49
表 3-7	28GHz 平行式之可切換功率偵測系統特性比較表。	51
表 3-8	28GHz 可切換功率偵測系統之規格表。	53
表 3-9	28GHz 可切換功率偵測系統各增益模態之電壓表。	54
表 3-10	共源極功率偵測器特性整理。	57
表 3-11	可變增益放大器特性比較表。	62
表 3-12	各增益模態之偵測範圍表。	64
表 3-13	各輸入頻率對應模擬結果表。	67
表 3-14	28GHz 平行式之可切換功率偵測系統特性比較表。	68
表 4-1	晶片一和晶片二之直流功耗表。	74
表 4-2	晶片三各頻段之規格表。	83
表 4-3	晶片三之直流功耗表。	83
表 4-4	晶片三規格表。	84

Chapter 1 緒論

1.1 研究動機與背景

自 1975 年摩爾定律被提出後，科技的進步以飛快的速度發展，面對通訊設備日益普及，人類對於傳輸速度以及頻寬的需求更是隨之大幅增長。短短一百年不到的時間，從第一代無線通訊僅僅只能傳輸語音，到現在即將邁向擁有物聯網的便利未來，如表 1-1，第五代通訊系統(5th Generation mobile networks，以下簡稱 5G 通訊)更是物聯網研發中所不可或缺的一部分，相關技術研發的文獻也早已如雨後春筍般蓬勃產出，目前是世界各國高度積極投入研發的項目。5G 通訊利用高頻的訊號進行資料傳輸，並以寬頻的特性來增加單一時間內可傳輸的資料總量，進一步提高傳輸速率。而 5G 通訊另一大特性為低延遲，透過裝置與基地台之間通訊方式的改進，5G 通訊相比 4G 通訊僅需要約十分之一的回應時間，而這一優勢也使得遠距手術變得可行。

表 1-1 各世代行動通訊技術

行動通訊技術	功能	峰值傳輸速率	操作頻率
1G (1980s)	通話	2 Kbps	800-900 MHz
2G (1990s)	簡訊、文字信件	10 Kbps	850-1900 MHz
3G (2000s)	網路、音樂串流	3.8 Mbps	1.6-2.5 GHz
4G (2010s)	高畫質影音串流	0.1~1 Gbps	2-8 GHz
5G (2020s)	VR 直播、自駕車、遠距手術、物聯網	1-10 Gbps	3-300GHz

從表 1-1 的功能演進可以發現，人類的生活與無線通訊已經愈來愈密不可分，根據 2021 年《Strategy Analytics》統計，全球已有過半人口擁有智慧型手機，而這項數據也彰顯了無線通訊必定是未來數十年科技發展的重點，根據國際電信聯盟(International Telecommunication Union, ITU)於 2017 年提出的頻寬使用範圍界定，對 5G 通訊的頻段定義主要以 Sub-6GHz、28GHz 和 38GHz 為主，其緣由為上述頻段在空氣中傳輸的損失、波段使用現況及可用連續頻寬的表現優於其他頻段，如圖 1-1 所示。

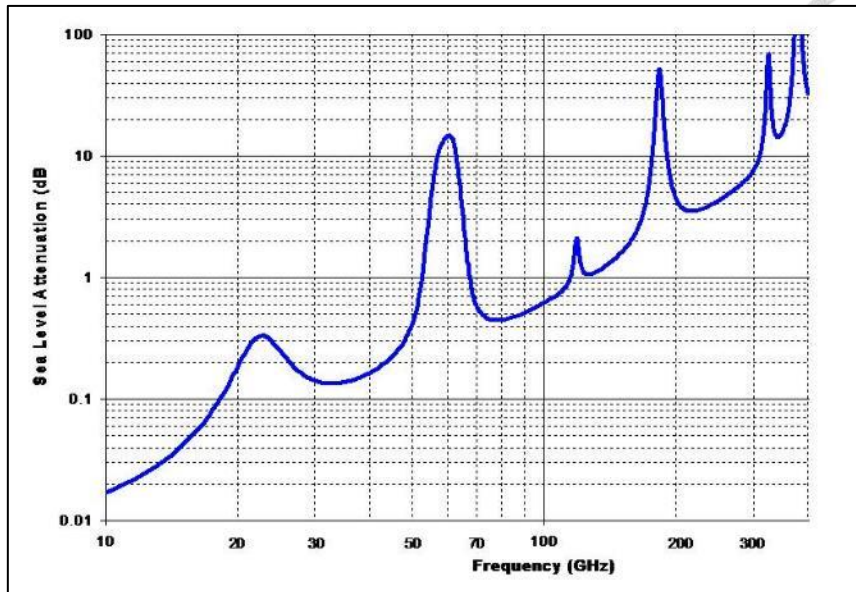


圖 1-1 傳輸損失頻率響應[1]

而根據美國聯邦通訊委員會(Federal Communications Commission, FCC)所分配，27.5GHz-31GHz 將被用作行動裝置使用，如圖 1-2 所示，因此本論文將電路操作之中心頻率設計在 28GHz 以符合 5G 通訊協議的頻段規範。

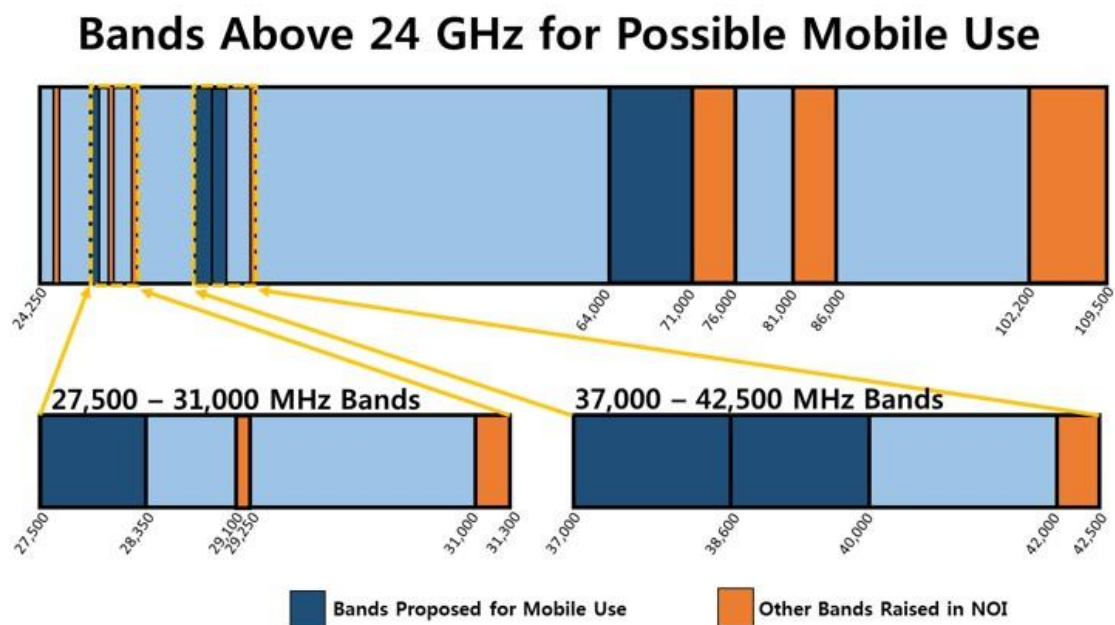


圖 1-2 行動裝置適用頻帶[1]

射頻通訊收發系統可以概括分成兩大于區塊，分別是發送射頻訊號的 TX 端，以及接收射頻訊號的 RX 端。發送端部分在前端數位電路完成所需的訊號處理後，

透過升頻式混頻器將基頻訊號提升到上述的 28GHz/38GHz，再經過功率放大器增強訊號以抵抗透過空氣中傳輸的損失，最後經由天線將訊號輻射送出。接收端從天線接收到發送端部分輻射而出的射頻訊號後逕直將訊號送入低雜訊放大器，透過其特性來將我們需要的訊號增大並同時將雜訊抑制，再經由降頻式混頻器將接收到的高頻訊號下調至需要的基頻訊號，最後輸出至後方的數位電路進行訊號處理。每一個通訊世代的交替都象徵著有新的障礙需要跨越，5G 也不例外，其高頻訊號在空氣中傳輸所面臨的大幅衰減成了迎面而來的第一道高牆，科學家們為此發想出了一個新的技術—波束成型(Beamforming)，如圖 1-3 所示，

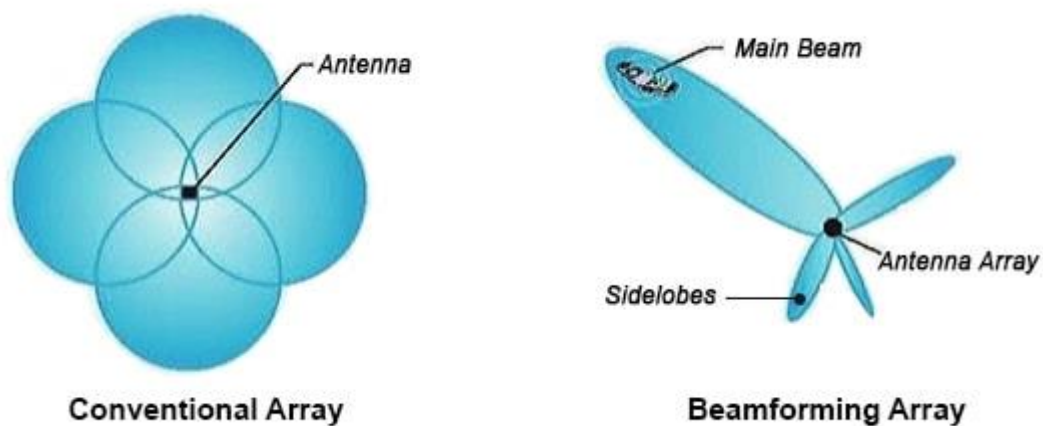
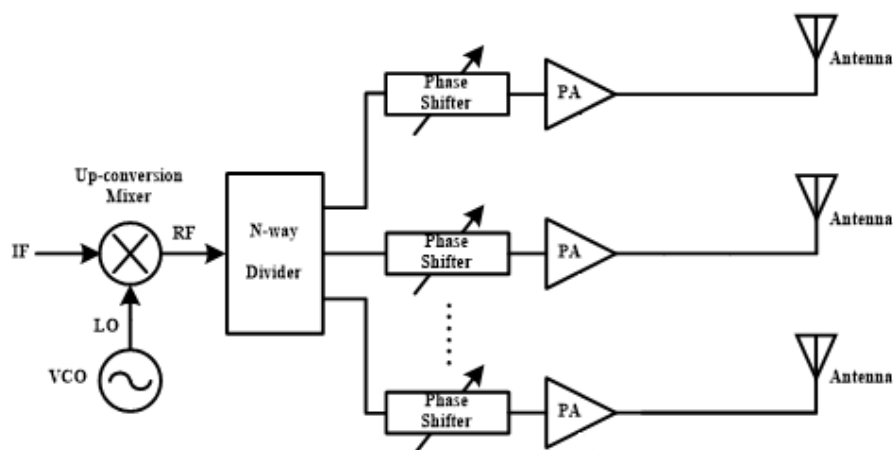


圖 1-3 波束成型技術概念圖。



(a)

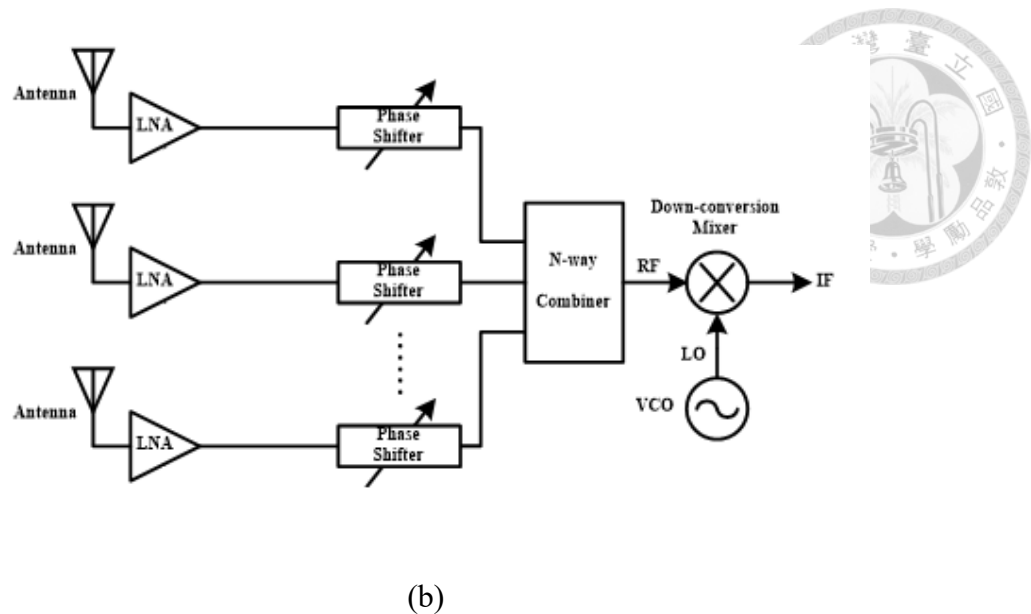


圖 1-4 相位天線陣列在(a)發射端及(b)接收端之架構方塊圖[2]

透過天線陣列實現多重輸入和多重輸出，天線擺放方向的不同會增強特定方向訊號的強度，不僅能在相同距離下增強訊號強度，也能降低輻射對目標接收端之外的其餘裝置的影響，進而改善雜訊比，其發射端以及接收端架構如圖 1-4 所示。透過多個天線的電路來達成上述的波束成型技術，其中相移器的相位選擇可以讓我們主動的使發射端的天線往我們所需要的特定方向加強發射，相比於傳統的全向性天線發射訊號，使用波束成型技術的射頻系統整體傳輸效率有大幅的提升。

而在相位天線陣列架構中，除了上述提到的相移器的方向選擇以外，在功率收發的部分也需要有功率偵測器不間斷的即時偵測，給予整體電路適當的調整，以避免過大或過小的功率影響電路運作，更甚者甚至有機會造成晶片永久性的損傷，該電路在整體無線通訊系統中扮演著的是一個不可或缺的監督者角色。

在前文提過的射頻通訊收發系統中，為了能讓電路照著我們所預期的設計運作，功率放大器便是其中的把關者，藉由偵測功率大小來提供對應的直流電壓來進行即時的校正[4]。在發射端系統中，如圖 1-5(a)所示，功率偵測器能偵測從功率放大器輸出的訊號並且測量其大小是否有過高過低的問題並且將其轉為直流電壓回授回前方電路加以調整；而接收端系統也有著同樣的作用，如圖 1-5(b)所示，功率偵測器的輸出可以同時對前方的低雜訊放大器以及後方的射頻電路做調整，提高訊號處理效率的同時也對後方的射頻電路進行保護作用，以免過大的輸入訊號讓晶片有過載的損壞風險。功率偵測系統能透過輸出的直流電壓與電路的電壓轉換曲線的對比來得知即時的訊號功率大小，在波束成型技術所提出的相位天線陣

列架構中雖然不是主要的訊號路徑，但其重要性我認為跟其餘主要電路不相上下，而 5G 系統中波束成型技術更是重中之重，此乃本論文深入研究功率偵測電路的最大動機。

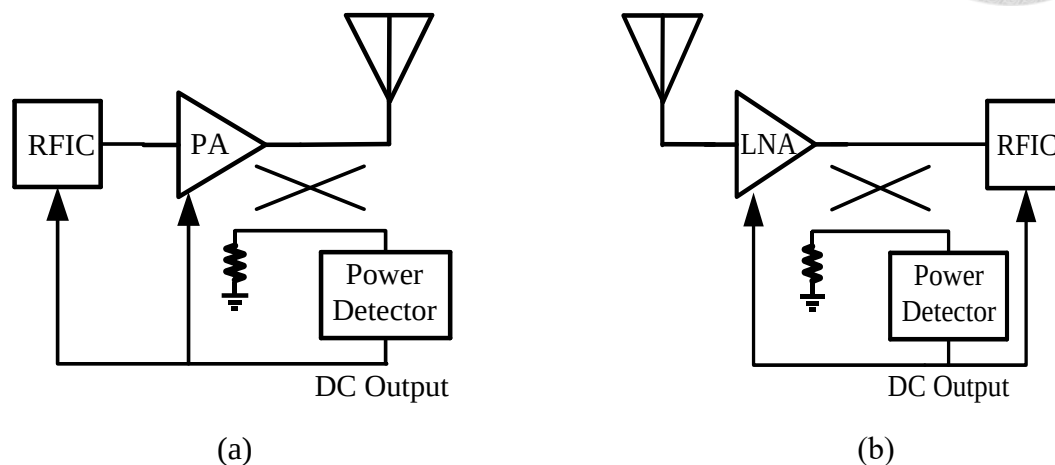


圖 1-5 加入功率偵測器之(a)發射端(b)接收端方塊圖。

1.2 文獻回顧

在前一章有提到過的功率偵測器輸出轉換曲線一般如圖 1-6 所示，圖中的縱軸為輸出的直流電壓，橫軸為輸入的射頻訊號能量，隨著輸入射頻訊號的能量加大，輸出的直流電壓也會成線性的增加，而圖中的 $P_{\min}$ 和 $P_{\max}$ 分別是該功率偵測器可以偵測到的最大及最小功率值，其範圍也被稱作動態範圍，在這個範圍中的直流輸出電壓和射頻輸入訊號為等比例的放大縮小關係，如圖 1-6 中可以看到其圖形為線性關係。因此可以根據輸出電壓的值來回推當下的射頻輸入訊號功率，進一步當作回授值來控制前後端電路。

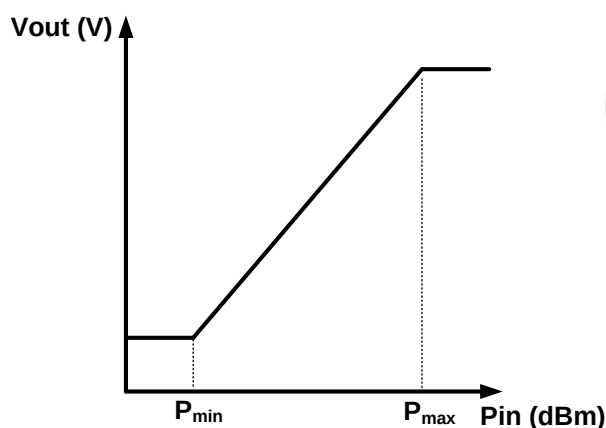


圖 1-6 功率偵測器輸出轉換曲線示意圖。

1.2.1 傳統功率偵測器架構

過去的功率偵測器為了節省面積以及功耗，常見的架構通常都是由單一個元件所組成，如圖 1-7 所示，二極體的操作特性可以很好的達成功率偵測的目的，將輸入訊號轉為特定的直流電壓輸出，相比於其他複雜架構，此架構既設計簡單又省功耗。

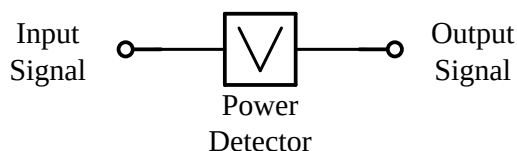


圖 1-7 傳統功率偵測架構。

此架構的缺點體現在高頻輸入訊號時，從圖 1-8 可以看出，當頻率越升越高時，轉移曲線的靈敏度以及動態範圍也跟著下降，在本論文所設定的 28GHz 頻段的表現，相較於其他架構，傳統功率偵測架構顯得相對平淡無奇。

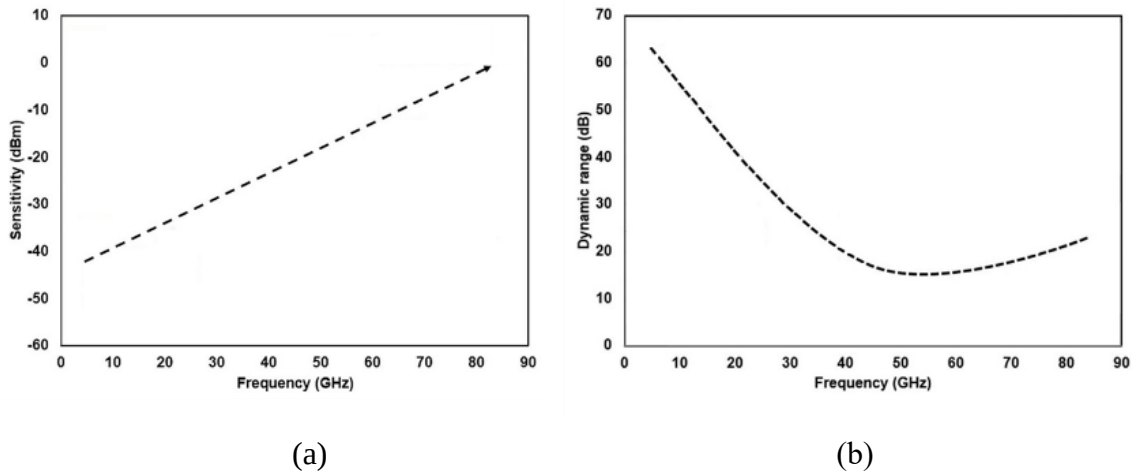


圖 1-8 (a)靈敏度與(b)動態範圍頻率響應[5]

1.2.2 射頻外差功率偵測系統

上一小節提到了射頻頻段面臨的靈敏度和動態範圍下降，射頻外差功率偵測系統架構也隨之被提出用以克服這個問題[2]，以圖 1-7 的單一二極體元件當作功率偵測器，並且針對其面臨高頻訊號時無力處理的問題加以改善，如圖 1-9，將訊號透過低雜訊放大器(low noise amplifier, LNA)、壓控震盪器(voltage control oscillator, VCO)及降頻式混頻器(down-conversion mixer)三個電路的合作來保證輸入訊號能完整且低頻的送入功率偵測器中，直觀且有效的彌補了傳統功率偵測架構的短板。但本架構新產生的難題也一如其解決問題時的那麼直觀並且明顯，也就是額外的功耗，新加入的三個電路都是額外的面積，也直接的反應了成本的上升。

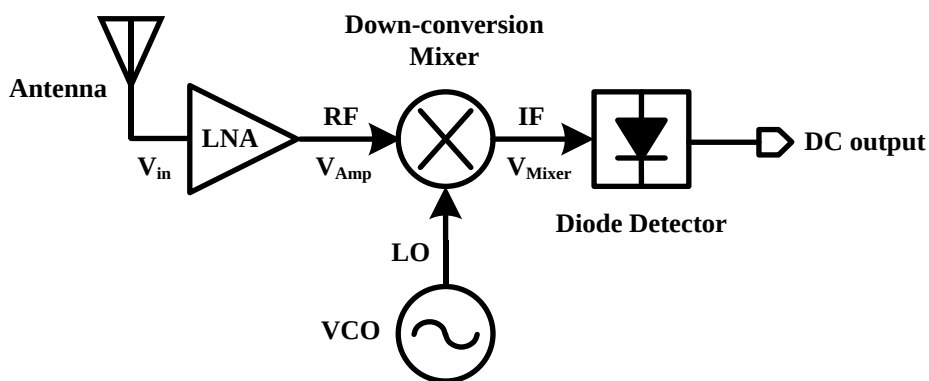


圖 1-9 射頻外差功率偵測系統。

1.2.3 對數功率偵測系統

面對前述兩種架構的問題，又有了新的架構被設計出解決問題[6]，如圖 1-10 的架構，本架構依據放大器本身可操作的頻段，基頻頻段和射頻頻段皆可以操作，分別為[6] 及[7]，來讓使用者可以針對其所設計的頻段設計出相對應的放大器，不需要像射頻外差功率偵測系統一樣用額外的電路來將輸入頻率降低，透過一級一級的設計來針對不同的輸入訊號範圍，如圖 1-11 可見，每一級的功率偵測單元都由一個匹配電路(matching network)和功率偵測器(power detector)組成，級和級間則是透過射頻放大器來提供增益，也即是將轉移曲線在圖 1-11 上向左平移一段，最後通過電壓加法器將所設計的每一級輸出，可大大的提升動態範圍。

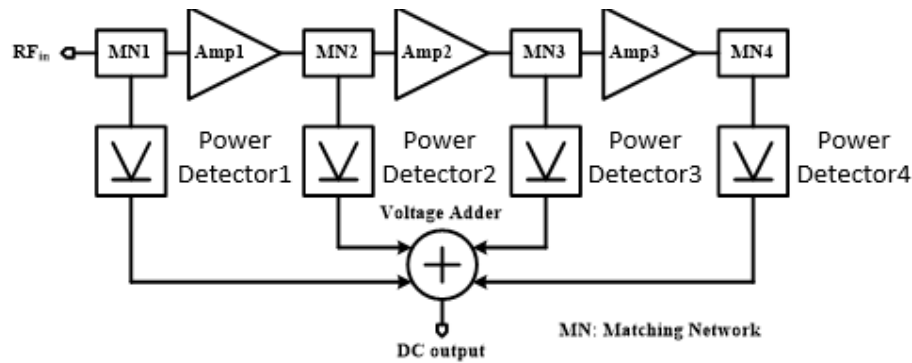


圖 1-10 對數功率偵測系統。

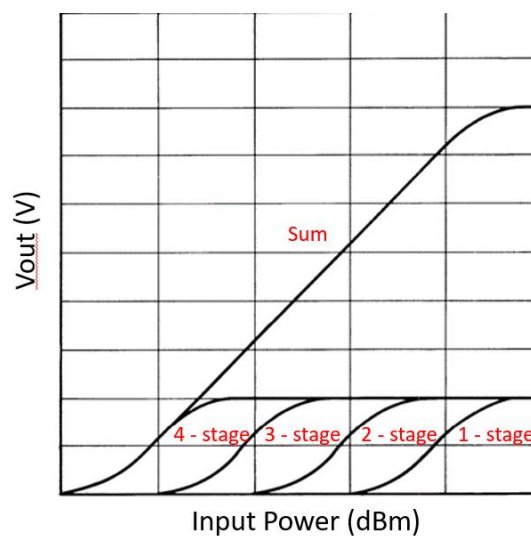


圖 1-11 對數功率偵測系統轉移曲線圖[6]

但也正如圖 1-10 所示，每一級都需要使用匹配電路來確保訊號傳輸過程中的

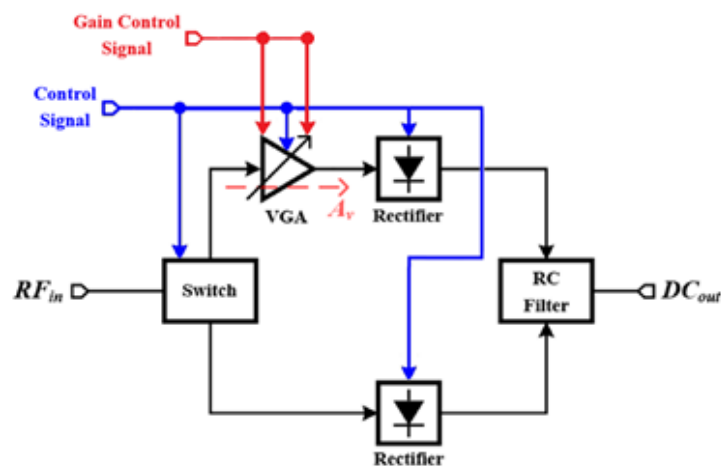
損耗在控制之中，在毫米波的設計當中，每一個被動元件、一段走線甚至一個轉角都需要精準的計算其帶來的影響，在高頻響應下，電路的特性差之毫釐失之千里，本架構的多級串接更是將挑戰性以倍數提升，造成設計上的困難，更容易使實際電路量測與模擬結果產生巨大的誤差。

1.3 論文貢獻

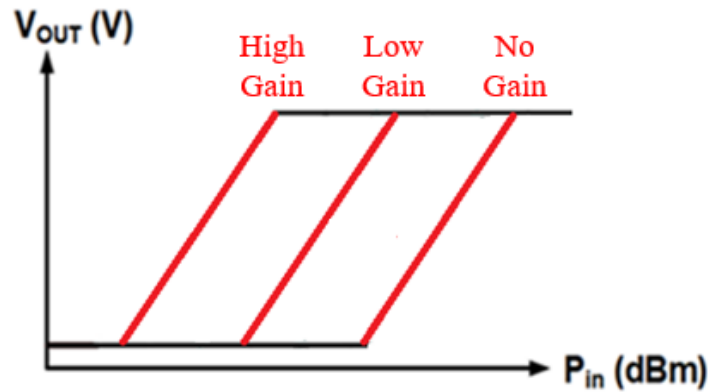
本論文提出一種功率偵測系統晶片的兩種版本，均可應用在第五代通訊系統中，如圖 1-12 所示，以[7] 以及實驗室學長的電路作為基本的概念並且進行新的改良設計，在毫米波的頻段下經由圖 1-12(a)中的紅色控制訊號來切換增益的曲線，進而在不同的輸入功率下能使轉換曲線做水平的移動，圖 1-12(b)簡單的表示了其概念，根據不同的功率需求選欲量測的轉換曲線並且手動切換增益。同時藉由放大器增益來改善系統的最低偵測功率，並且使用平行式的架構來提升動態範圍，並同時增加靈敏度。

而晶片二為重新選擇被動元件的匹配，讓平行式的架構有不一樣的匹配電路，進而使在不同的增益狀況下也能擁有良好的輸入匹配。

本論文提出的第二種功率偵測系統晶片如圖 1-13 所示，為了使輸入阻抗的匹配可以更容易進行，減去了平行式輸入的架構，但重新調整了可變增益放大器的增益範圍，使其增益可以在 0dB 到 24dB 間自由切換，同樣能達到圖 1-12(b)的輸入輸出轉移曲線效果。



(a)



(b)

圖 1-12 訊號偵測系統之(a)架構圖(一)以及(b)三段增益切換轉移曲線圖。

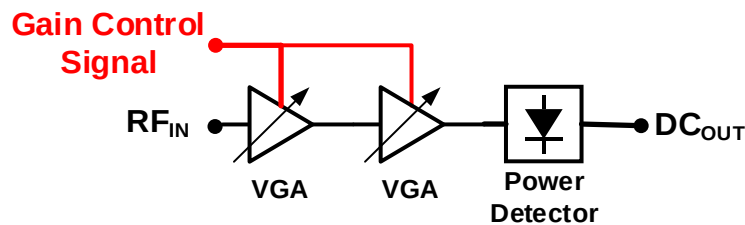


圖 1-13 訊號偵測系統之之架構圖(二)。

1.4 各章節介紹

本論文一共分為五個章節，章節內容概論分別如下：

第一章 本章將介紹本論文的研究動機，從文獻探討的角度切入來分析各個電路在相位天線陣列中所扮演的角色，並進一步點出功率偵測器的重要性，接著分析各電路架構之原理以及其優缺點，選擇出將會實現的電路概念架構，最後簡介本論文各章節內容。

第二章 本章接續著上一章內容，詳述本論文會提到的各種參數之定義，並且介紹常見的各種功率偵測架構，從數學的角度下分析各類功率偵測器優缺點，詳細描述子電路，包括單刀雙切開關、可變增益放大器及功率偵測器，探討各種實現方法，由公式分析證明其優缺點，最後綜合探討各種架構之特色，選定本論文的電路架構。

第三章 本章介紹晶片系統所需的規格考量，並介紹各個子電路的設計流程，針對不同需求進行設計考量，詳述電晶體參數選取、被動元件繪製、級間匹配及各级功耗配置，最後根據佈局及電磁模擬來回比對，實行晶片下線。

第四章 本章將會進行晶片的量測方法，進行晶片功能驗證，量測項目包含 S 參

數以及轉移曲線，接著從電路的印刷電路板佈局、量測環境及量測結果，比對電路的電磁模擬，並由量測結果反推進行電路進行偵錯除錯，討論其中差異並加以修正。

第五章 本章總結本論文的研究成果，討論不足之處並提出改善方法及未來電路的可行性，以期使的研究成果更加完善。

Chapter 2 功率偵測器基本電路介紹

2.1 簡介

第五代通訊系統主要透過無線傳輸的方式，大大的降低先前有線傳輸的電纜成本，同時也擁有寬頻且高速資料傳輸的優點，但毫米波在空氣中傳輸的損失也是一個非常值得重視的議題，波束成型便是對應此問題而問世的技術，由相移器控制天線接收訊號之相位來達成定向傳輸的功用，使相同能量的電磁波可以傳輸至更遠的距離，功率偵測器在整體系統中扮演著監督者的角色，除了保護接收端電路不被過大的能量損壞，也能確保發射端有足夠大能量傳送，在整個波束成型系統中是一個不可或缺的重要電路。本章節將會對功率偵測器進行詳細的探討，從電路架構到各種特性參數一一分析，並在後端章節再進一步的探討。

2.2 功率偵測器特性參數介紹

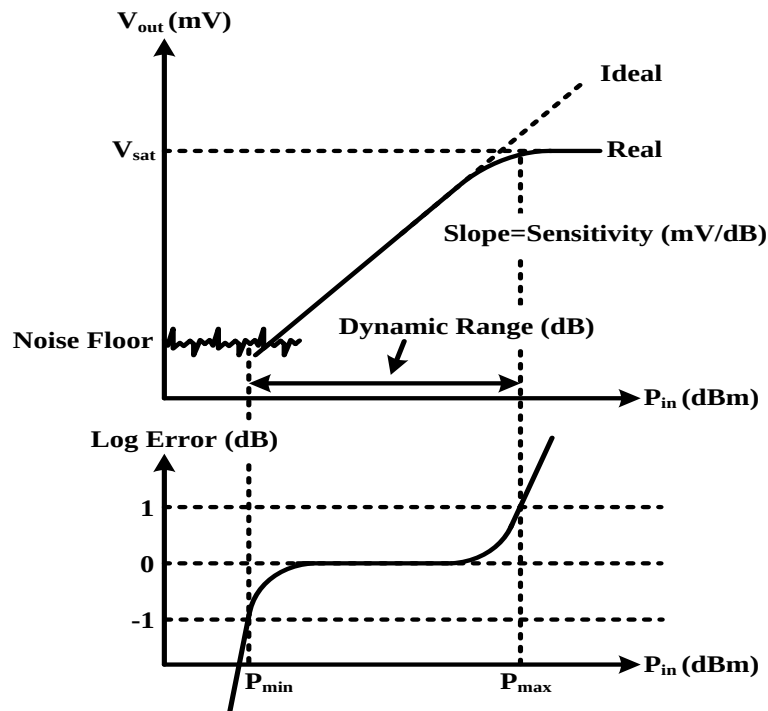


圖 2-1 功率偵測系統之轉換曲線以及線性誤差。

圖 2-1 為常見的功率偵測系統特性示意圖，圖中的實線為實際的訊號曲線，虛線則是理想上的一次曲線，兩者之間的差異值即稱作線性誤差，其原因為各種物理上的非理想效應疊加而成，以下將會逐一將本論文使用到的每個特性參數做簡

單的介紹。



2.2.1 線性度與線性誤差

線性度(linearity)為功率放大器的一項重要參數，為了有效的觀察射頻輸入功率對直流輸出電壓是否為線性增加關係。如圖 2-1 所示，在輸入訊號小時，偵測系統無法被有效啟動，故持續輸出最低電壓，為非線性區域，此時的線性誤差會和輸入訊號成負相關；而輸入訊號大時，偵測系統也隨之飽和，持續的輸出飽和電壓，此時的線性誤差值也和輸入訊號成正相關。

線性誤差(log error)為一量化的數學關係式，透過(2-1)的公式可以計算出轉換曲線和理想輸出電壓點之間的差量，其公式中的 V_{ideal} 為理想輸出電壓值， V_{real} 為實際電壓輸出值。

$$Log_Error (dB) = 20 \log \left(1 + \left| \frac{V_{ideal} - V_{real}}{V_{ideal}} \right| \right) \quad (2-1)$$

如(2-1)可知， V_{ideal} 為理想輸出電壓值，故值隨著輸入電壓的不同也隨之變動，若線性誤差值皆為 1dB 的情形下，輸入電壓越大則代表 V_{ideal} 越大，代表 V_{real} 和 V_{ideal} 的實際差值較大；反之亦然。此現象會導致分析上的複雜度增加，若能將浮動的分母值改成不隨著輸入電壓變動的定值即可有效解決此問題，於是修正成了(2-2)式，其中 V_{high} 和 V_{low} 分別為偵測系統能偵測到的最高以及最低電壓。

$$Log_Error (dB) = 20 \log \left(1 + \left| \frac{V_{ideal} - V_{real}}{V_{high} + V_{low}} \right| \right) \quad (2-2)$$

本論文之線性誤差範圍為 1(0.5) dB，括弧前的 1dB 代表的是在最大偵測功率以及最小偵測功率時的線性誤差為 1dB；括弧中的 0.5dB 則是表示輸入功率介在最大偵測功率和最小偵測功率之間的線性誤差皆不超過 0.5dB。

2.2.2 最低可偵測功率

最低可偵測功率(minimum detectable power, MDP)為功率偵測系統中相當經典且重要的設計指標，顧名思義就是一個功率偵測系統所能偵測到的最小功率，可以 dBm 為單位，系統設定的線性誤差範圍不同可能造成同一電路卻有不同的最低可偵測功率，故最低可偵測功率通常會與線性誤差一同進行參考。

此值越低即表示該功率偵測系統能接收到更小更低的功率，加上在射頻系統

之接收端普遍接收到較小的訊號，先前提過的波束成型技術也正是設計出來應對過大的空氣損耗造成的過小輸入訊號，最低可偵測功率之最佳化設計也是功率偵測系統中最主要的課題之一。



2.2.3 動態範圍

動態範圍(dynamic range)指的是電路所能偵測的功率區間大小，通常也會配合線性誤差範圍一同做參考，例如本論文設定之線性誤差範圍為 1(0.7)dB，表示著線性誤差中間的峰值為 0.7dB，兩端線性誤差取 1dB 時的 $P_{Max,detected} - P_{min,detected}$ 。此值常以 dB 表示，越大代表該功率偵測系統的偵測範圍越廣，在功率偵測系統中的重要性不言而喻。

2.2.4 靈敏度

靈敏度(sensitivity)為圖 2-1 之理想曲線之斜率，此值的大小和線性誤差範圍也有著千絲萬縷的關係，單位以 mV/dB 表示，意思是每分貝的輸入訊號改變會造成輸出訊號有幾毫伏的對應變化。靈敏度越大表示功率偵測系統會對輸入電壓的變化表現的更明顯，但同時也會使動態範圍變小，該如何設計靈敏度大小取決於功率偵測系統後端的類比數位轉換器(analog to digital converter)之需求。

2.2.5 輸入增益壓縮點

在放大器設計之中，輸入增益壓縮點也是一個極為重要的參數，如圖 2-2 所示，虛線為理想上的線性輸入輸出關係，實線則是實際上的輸入輸出關係，可以清楚的發現其為非線性關係，造成實際輸出低於理想輸出的原因有很多，最主要的原因為輸入訊號的諧波會和基頻訊號相互抵消，且隨著輸入功率逐漸增大也會使更高倍頻的諧波能量足以影響基頻能量，使輸出功率產生諧波失真(harmonic distortion)。當實際輸出功率低於理想輸出功率 1dB 時，稱為 1dB 增益壓縮點，這時的輸出功率被稱為輸出 1dB 壓縮功率，即是經常在放大器電路規格表中看到的 OP1dB(Output 1dB compressed point)，同理此時的輸入功率稱輸入 1dB 壓縮功率，IP1dB(Input 1dB compressed point)，這時候的放大器增益為 Gain-1(dB)。

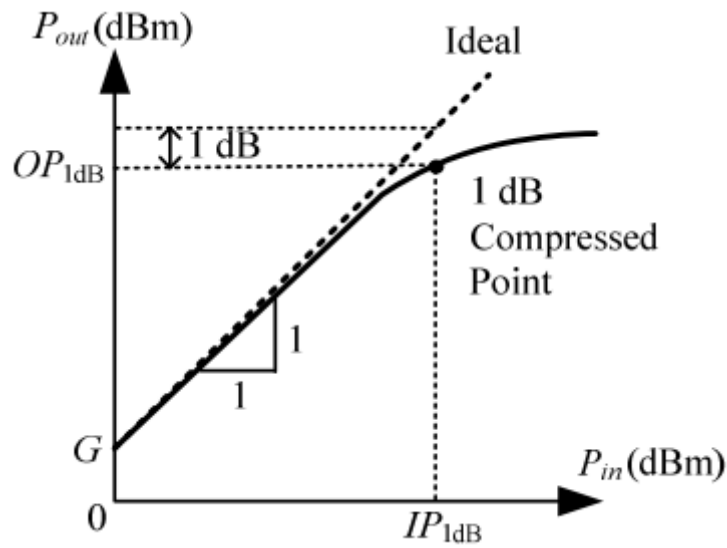


圖 2-2 非線性系統輸入輸出關係圖[11]

2.3 各式功率偵測電路架構

2.3.1 傳統二極體功率偵測電路架構

圖 2-3 為傳統二極體功率偵測器架構，利用二極體的電路特性配合電阻電容並聯組合來進行整流，將交流輸入訊號轉為直流電壓輸出，根據輸入功率對輸出電壓的轉換曲線來達到功率偵測的目的。電路簡單是本架構最強而有力的優點，僅有一個二極體和兩個被動元件即可以達成目標，同時也間接地反應了在面積、功耗上優秀表現。但此架構的缺點也註定在第五代通訊系統的設計中難以成為首選，受限於半導體本身的物理特性，使用本架構設計的功率偵測電路在毫米波頻段的表現將會大幅降低，其靈敏度以及動態範圍皆會大幅降低，如圖 1-8 所示。

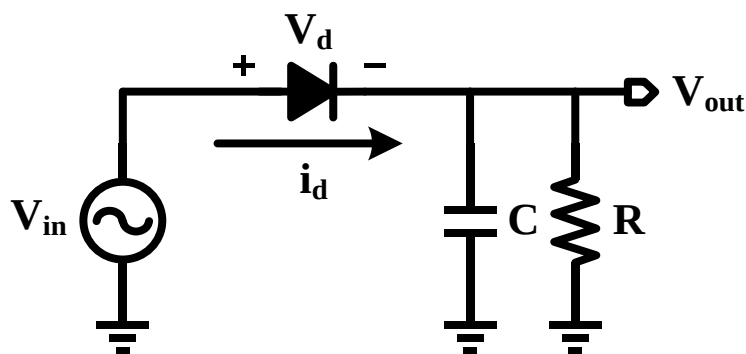


圖 2-3 傳統二極體功率偵測器架構。

從電路分析角度來說明傳統二極體功率偵測器架構為何在高頻範圍會有較差的表



現，由二極體之特性方程式可知：

$$i_d = I_S \left(e^{\frac{V_d}{nV_T}} - 1 \right) \quad (2-3)$$

(2-3)當中的 I_S 為二極體的逆向偏壓飽和電流、 n 是理想因子、 V_d 和 V_T 分別是二極體的兩端跨壓以及熱電壓(thermal voltage)，要分析高頻響應則需要將(2-3)做泰勒級數展開，即可得：

$$i_d = I_S \left[\left(\frac{V_d}{nV_T} \right) + \frac{1}{2} \left(\frac{V_d}{nV_T} \right)^2 + \dots \right] \quad (2-4)$$

這邊假設輸入訊號 $V_{in} = V_{ac} \cos(\omega t)$ 且 $V_{in} \gg V_{out}$ ，故(2-3)中的 $V_d \sim V_{in}$ ，將其代入(2-4)中可得(2-5)，在第三行可以看到透過電阻電容並聯組合帶來的濾波器效果會將高頻訊號濾除，僅留下直流電壓項，又輸出電壓為 i_d 乘以負載電阻，即可得到輸出電壓與輸入訊號成二次方關係，也即是輸入功率與輸出電壓成正比。

$$\begin{aligned} i_d &= I_S \left[\left(\frac{V_{ac} \cos(\omega t)}{nV_T} \right) + \frac{1}{2} \left(\frac{V_{ac} \cos(\omega t)}{nV_T} \right)^2 + \dots \right] \\ &= \frac{I_S}{4} \left(\frac{V_{ac}}{nV_T} \right)^2 + I_S \left(\frac{V_{ac}}{nV_T} \right) \cos(\omega t) + \frac{I_S}{4} \left(\frac{V_{ac}}{nV_T} \right) \cos(2\omega t) + \dots \\ &\xrightarrow{RC \text{ filter}} = \frac{I_S}{4} \left(\frac{V_{ac}}{nV_T} \right)^2 \end{aligned} \quad (2-5)$$

進一步探討當輸入頻率漸漸提高時電路的整體運作模式，圖 2-4 為圖 2-3 之小訊號模型，可以看到二極體本身攜帶的寄生電容 C_j 是一個極小的電容，在低頻時相當於斷路，故整體二極體運作方式會近似於(2-5)；但當輸入訊號頻率漸漸拉高時寄生電容 C_j 的容抗也愈來愈低，使得高頻訊號逕直通過寄生電容流入負載，造成流過二極體的訊號減少， i_d 連帶著直流準位一起下降。除此之外高頻時的雜訊同時也會影響輸出的直流準位，會造成系統判讀上的困難，因此在毫米波頻段的設計鮮少使用本架構。

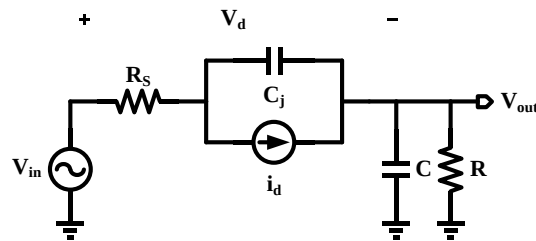


圖 2-4 傳統二極體功率偵測器小訊號模型

2.3.2 射頻超外差功率偵測電路架構

鑒於(2-5)證明了傳統二極體功率偵測器不適合使用在毫米波頻段上，於是有了對應的新架構問世，如圖 2-5 所示，透過降頻式混頻器和壓控震盪器來將高頻輸入訊號降頻後再輸入二極體處理。

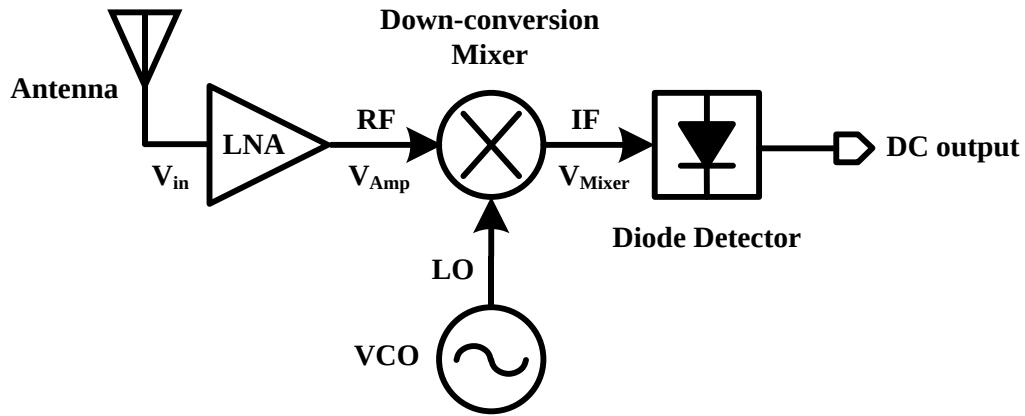


圖 2-5 射頻超外差功率偵測器架構[2] 及[12]

假設從天線端接收到的輸入訊號 $V_{in} = V_{RF} \cos(\omega_{RF}t)$ ，輸入低雜訊放大器後可得：

$$V_{Amp} = V_{in} \cdot A_{LNA} \angle \theta_{LNA} = A_{LNA} V_{RF} \cos(\omega_{RF}t + \theta_{LNA}) \quad (2-6)$$

其中的 V_{Amp} 為低雜訊放大器輸出訊號、 A_{LNA} 和 θ_{LNA} 分別是低雜訊放大器本身提供的增益大小以及相位偏移，再將 V_{Amp} 送入混頻器中和壓控震盪器輸出的 LO 訊號混合可得：

$$\begin{aligned} V_{Mixer} &= V_{Amp} \cdot A_{LO} \cos(\omega_{LO}t + \theta_{LO}) \cdot A_{Mixer} \\ &= A_{LNA} A_{Mixer} A_{LO} V_{RF} \cos(\omega_{RF}t + \theta_{LNA}) \cos(\omega_{LO}t + \theta_{LO}) \\ &= \frac{A_{LNA} A_{Mixer} A_{LO} V_{RF}}{2} \left\{ \cos[(\omega_{RF} + \omega_{LO})t + \theta_{LNA} + \theta_{LO}] + \cos[(\omega_{RF} - \omega_{LO})t + \theta_{LNA} - \theta_{LO}] \right\} \\ &\xrightarrow{\text{low pass filter}} = A_{Total} \cos(\omega_{IF}t + \theta_{LNA} - \theta_{LO}), \text{ where } \omega_{IF} = \omega_{RF} - \omega_{LO} \end{aligned} \quad (2-7)$$

(2-7)中的 A_{Mixer} 及 V_{Mixer} 分別代表著降頻式混頻器本身的增益以及輸出電壓， A_{LO} 、 θ_{LO} 則是代表壓控震盪器的輸出，也即是混頻器的 LO 端訊號本身所帶的訊號大小和相位差，本架構也含有圖 2-3 後方的電阻電容並聯所組成之低通濾波器，高頻項會在最後被阻擋，僅留下低頻項，再代回(2-5)的推導中即可轉換為直流電壓輸出，有效的解決高頻時的問題。

但本架構的缺點也正如其解決問題的那般清楚明瞭，使用三個額外電路來處

理傳統二極體功率偵測器的在高频上的欠佳表現在功耗、面積以及成本上都是巨大的額外負擔，這也是此架構不被本論文選擇的原因。

2.3.3 對數式功率偵測電路架構

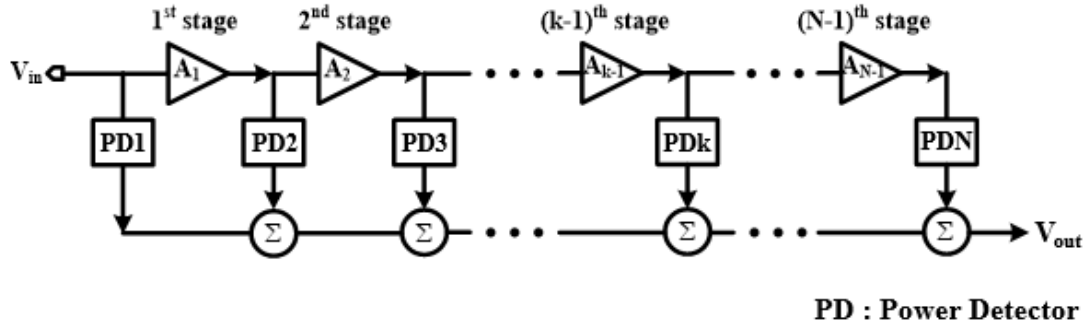


圖 2-6 並聯式電壓加法對數偵測器架構[13]

根據[13] 的描述，對數功率偵測電路的架構有許多種，此處選擇介紹較常見的架構之一，並聯式電壓加法對數偵測器，如圖 2-6 所示，將整個架構切成 N 級，每一級都包含著功率偵測器、功率放大器以及級和級間的匹配電路和加法器，利用並聯式的放大器和功率偵測器將偵測到的電壓電流透過加法器相加，可以大幅的提高動態範圍，如圖 1-11 所示，其寬廣的動態範圍造成靈敏度對應的下降，級間匹配的高難度設計，高频響應下佈局所帶來的誤差及其產生的對應效應都是此架構需要面臨的巨大挑戰。

以下用數學模型分析此架構之輸出電壓，假設架構中共有 N 級、每級放大器增益皆為 A、放大器會在第 k 級時飽和且飽和電壓為 V_L ，則第 k 級的輸入電壓為：

$$V_{in,k} = \frac{V_L}{A} \quad (2-8)$$

且 $V_{in,k}$ 同時也為第(k-1)級之輸出，故：

$$V_{in,k} = V_{in} A^{k-1} \quad (2-9)$$

而(2-10)和(2-11)則是輸出電壓之公式，若是輸出電壓不會受限於放大器的飽和電壓，則輸出電壓公式為(2-10)，反之則為(2-11)。

$$V_{out} = V_{in} + AV_{in} = (A+1)V_{in} \quad (2-10)$$

$$V_{out} = V_{in} + V_L \quad (2-11)$$



將(2-8)和(2-9)解方程式可得：

$$\frac{V_L}{A} = V_{in} A^{k-1} \quad (2-12)$$

$$k = \log_A \left[\frac{V_L}{V_{in}} \right]$$

並結合(2-8)(2-11)可得在第 k 級飽和時的 N 級輸出電壓為：

$$V_{out} = (N-k) V_L + \left(1 + \frac{1}{A}\right) V_L = V_L \left[N + \frac{1}{A} - k \right] \quad (2-13)$$

再結合(2-12)(2-13)可得：

$$V_{out} = V_L \left[N + \frac{1}{A} + \log_A \frac{V_{in}}{V_L} \right] \quad (2-14)$$

故可以由(2-14)證明輸出電壓和輸入電壓之間的對數關係。

而將 k 從 k=2 一路代到 k=N 可得：

$$V_{out} = (N - k) V_L + \left(1 + \frac{1}{A}\right) V_L$$

$$k = 2 \rightarrow V_{out} = V_L \left(N - 1 + \frac{1}{A} \right)$$

$$k = 3 \rightarrow V_{out} = V_L \left(N - 2 + \frac{1}{A} \right)$$

$$\dots\dots$$

$$k = N - 1 \rightarrow V_{out} = V_L \left(2 + \frac{1}{A} \right)$$

$$k = N \rightarrow V_{out} = V_L \left(1 + \frac{1}{A} \right) \quad (2-15)$$

由(2-15)可以看出每多一級才飽和便會使輸出電壓下降一個直流準位，故在相同的 VDD 下級數越多代表能偵測的範圍越廣，也因此靈敏度降低。

2.3.4 可切換之功率偵測電路架構

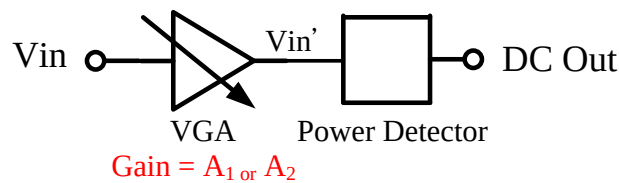


圖 2-7 可切換之功率偵測電路架構圖。

可切換之功率偵測電路，可切換指的是放大器的增益能夠根據不同的需求來做切換，如圖 2-7 中的可變增益放大器(variable gain amplifier, VGA)便擁有 A_1 和 A_2 兩種不同的增益，藉由其可自由調整增益的特性，操作在低增益狀態下可使動態範圍變得更廣，此架構不但能增大動態範圍還能不使靈敏度下降。

以下由數學模型做詳細的證明，假設可切換之功率偵測電路可偵測的最大和最小輸入功率對應的輸出電壓分別為 $V_{det,max}$ 和 $V_{det,min}$ ，此時的動態範圍(dynamic range, DR)為：

$$DR = V_{det,max} - V_{det,min} \quad (2-16)$$

而可變增益放大器本身具有兩種增益值分別是 A_1 和 A_2 ，且 $A_1 > A_2$ 。當可變增益放大器操作在大增益狀態 A_1 時則對應的 $V_{det,max}$ 和 $V_{det,min}$ 分別為：

$$\begin{aligned} V_{det,min} &= V_{in1} \times A_1 \\ \rightarrow V_{in1} &= \frac{V_{det,min}}{A_1} = V_{det,min}(dB) - A_1(dB) \\ V_{det,max} &= V_{in2} \times A_1 \\ \rightarrow V_{in2} &= \frac{V_{det,max}}{A_1} = V_{det,max}(dB) - A_1(dB) \end{aligned} \quad (2-17)$$

由(2-17)的簡單推導，透過可變增益放大器帶來的增益 A_1 可以使 $V_{det,min}$ 變成 $V_{det,min}(dB) - A_1(dB)$ ； $V_{det,max}$ 變成 $V_{det,max}(dB) - A_1(dB)$ 。

而當可變增益放大器操作在小增益狀態 A_2 時對應的 $V_{det,max}$ 和 $V_{det,min}$ 分別為：

$$\begin{aligned} V_{det,min} &= V_{in3} \times A_2 \\ \rightarrow V_{in3} &= \frac{V_{det,min}}{A_2} = V_{det,min}(dB) - A_2(dB) \\ V_{det,max} &= V_{in4} \times A_2 \\ \rightarrow V_{in4} &= \frac{V_{det,max}}{A_2} = V_{det,max}(dB) - A_2(dB) \end{aligned} \quad (2-18)$$

由(2-18)也同樣可知，可變增益放大器使 $V_{det,min}$ 變成 $V_{det,min}(dB) - A_2(dB)$ ； $V_{det,max}$ 變成 $V_{det,max}(dB) - A_2(dB)$ 。則此架構的動態範圍便是取其最大範圍，也即是在小增益狀態時的最高可偵測功率到大增益狀態下的最小可偵測功率狀態：

$$\begin{aligned} DR &= (V_{det,max}(dB) - A_2(dB)) - (V_{det,min}(dB) - A_1(dB)) \\ &= (V_{det,max}(dB) - V_{det,min}(dB)) + (A_1(dB) - A_2(dB)) \end{aligned} \quad (2-19)$$

可以清楚的看出動態範圍從原本(2-16)變成了(2-19)，增加了 $A_1(dB) - A_2(dB)$ ，且 A_1

為大增益並且大於 A_2 ，故 $A_1(dB) - A_2(dB)$ 大於零，因此可以判斷動態範圍必定變大。

2.4 可變增益放大器

2.4.1 偏壓控制可變增益放大器

圖 2-8(a)為偏壓控制可變增益放大器之電路架構圖，其主要的控制原理為調整紅框處的 V_{C1} 來控制整體放大器電路之增益，具體控制方式將進一步以電路整體大轉導推導做闡述。

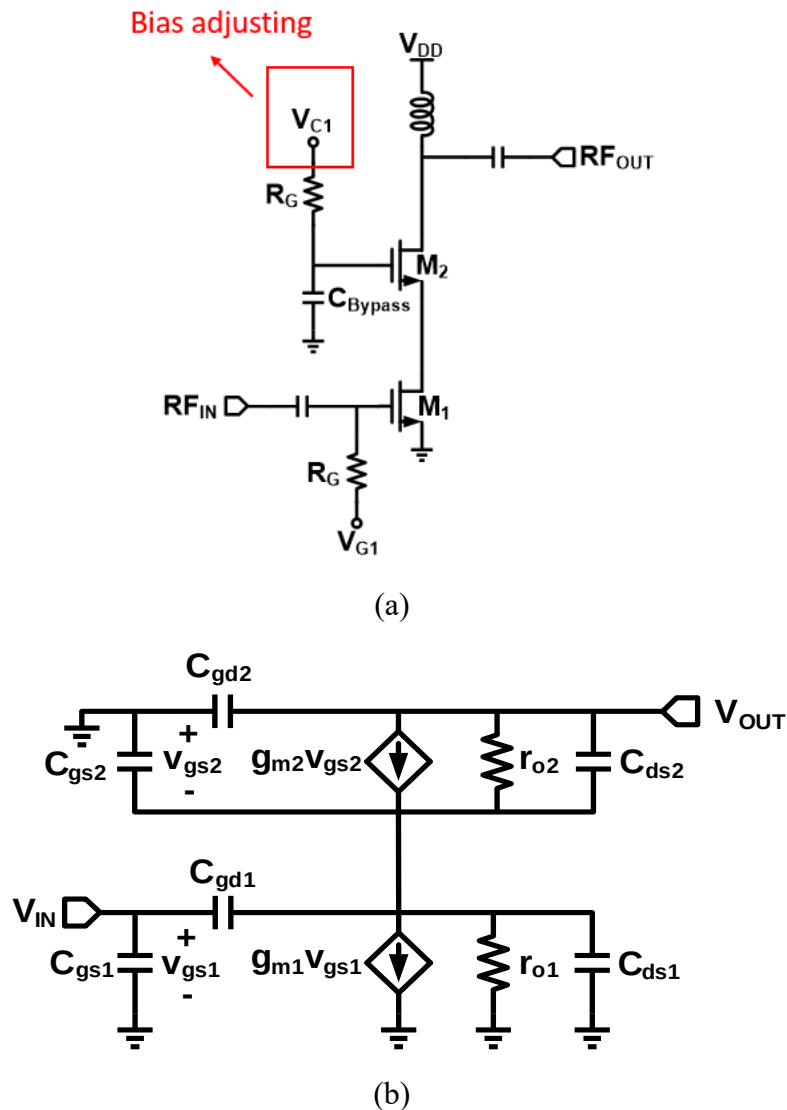


圖 2-8 偏壓控制可變增益放大器(a)架構圖及(b)小訊號模型[2]

圖 2-8(b)為等效小訊號模型，透過小訊號分析可以求得整體大轉導 G_m 為：



$$G_m = (gm1 - sCgd1) \frac{gm2 + \frac{1}{r_{o2}} + sCds2}{gm2 + \frac{1}{r_{o1}} + \frac{1}{r_{o2}} + sCx} \quad (2-20)$$

其中的 $C_X = C_{gd1} + C_{ds1} + C_{gs2} + C_{ds2}$ ，上文提及的透過控制圖 2-8(a)紅框中的 V_{Cl} 便是降低電晶體 M_2 的閘極電壓，並且使其轉導 gm_2 下降，進而使整體放大氣轉導 G_m 下降，使電路增益下降。但此法在降低 V_{Cl} 時會使電晶體的汲極電壓跟著下降，進而致使電晶體 M_1 操作在飽和區之外，使線性度下降。

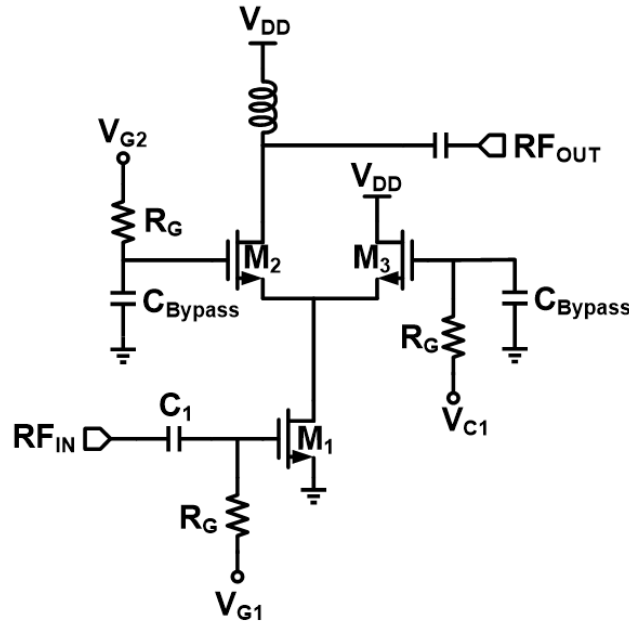
2.4.2 N 型電流導向可變增益放大器

為了有效的改善控制電壓會影響線性度的問題，於是有了圖 2-9 架構問世，本架構可以拆分成兩個部份來做功能上的區分，分別是由電晶體 M_1 和 M_2 所組成的 Cascode 放大器，以及電晶體 M_3 的電流控制增益電路。整體電路的增益一樣由調整 V_{Cl} 之大小來進行控制，當電晶體 M_3 閘極電壓 V_{Cl} 設為零時，此時電晶體 M_3 無法導通，全部電流皆由電晶體 M_2 流過，此時 M_2 擁有最大的電流值也即是最大的增益。當電晶體 M_3 閘極電壓 V_{Cl} 不斷從零開始增加，電晶體 M_3 開始逐漸導通，抽取訊號路徑之直流電流，使通過電晶體 M_2 的電流量下降，使放大器整體大轉導下降，進而使增益下降，不同於圖 2-8(a)架構的是，此控制電流法並不會使電晶體 M_1 之汲極電壓被壓縮使其操作在飽和區外，也就不會影響到線性度，整體表現較偏壓控制可變增益放大器來的好。

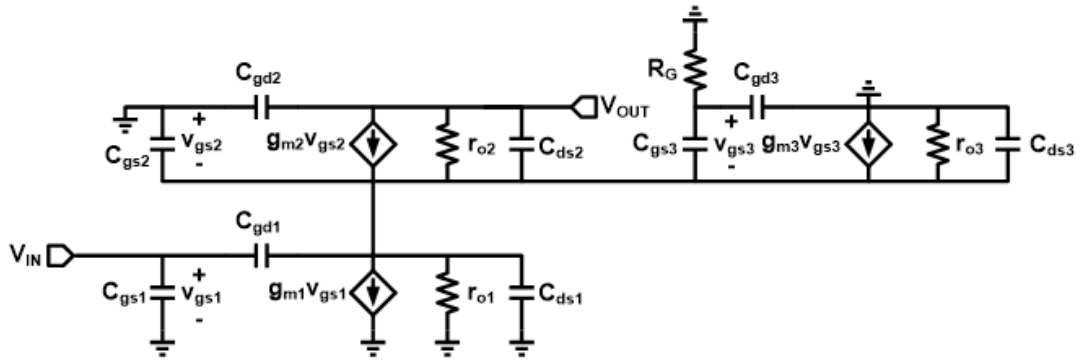
根據其小訊號架構，如圖 2-9(b)所示，可以求得整體電路之大轉導 G_m 為：

$$G_m = (gm1 - sCgd1) \frac{gm2 + \frac{1}{r_{o2}} + sCds2}{gm2 + \frac{1}{r_{o1}} + \frac{1}{r_{o2}} + \frac{1}{r_{o3}} + gm3 \frac{Cgd3}{Cgs3 + Cgd3} + s(Cx + \frac{Cgd3Cgs3}{Cgd3 + Cgs3})} \quad (2-21)$$

(2-21)中的 $C_X = C_{gd1} + C_{ds1} + C_{gs2} + C_{ds2} + C_{ds3}$ ，在增加 V_{Cl} 使電晶體 M_3 導通的過程中會使流經電晶體 M_2 的電流逐步下降，因此會使 gm_2 下降 gm_3 上升，整體的轉導 G_m 依然變小，使整體增益下降。



(a)



(b)

圖 2-9 N 型電流導向可變增益放大器(a)電路架構圖及(b)小訊號模型[2]

此架構在切換增益時電晶體 M_3 的開關變換時會造成輸出阻抗有較大的變化，造成級間匹配較不理想。

圖 2-10 則是用來闡述電晶體 M_3 在開關之間對於輸出阻抗的變化，當操作在高增益狀態時，如圖 2-10(a)所示，此時的輸出阻抗 $R_{out,high}$ 為：

$$R_{out,high} = g_{m1}r_{o2}r_{o1} + r_{o2} + r_{o1} \quad (2-22)$$

$$\approx g_{m1}r_{o2}r_{o1}$$

而當電晶體 M_3 完全打開，也即是操作在低增益時，如圖 2-10(b)所示，此時的輸出阻抗 $R_{out,low}$ 為：

$$R_{out,low} = g_{m1}r_{o2}(r_{o1} \parallel \frac{1}{g_{m3}}) + r_{o2} + r_{o1} \parallel \frac{1}{g_{m3}} \quad (2-23)$$

$$\approx \frac{g_{m1}}{g_{m3}}r_{o2} + r_{o2}$$

透過(2-22)和(2-23)的簡單比較可以看出 $R_{out,high} \gg R_{out,low}$ ，輸出阻抗在切換增益的同時也有大幅的變化，會使級間匹配網路難以設計，故有了下一種架構的改良出現。

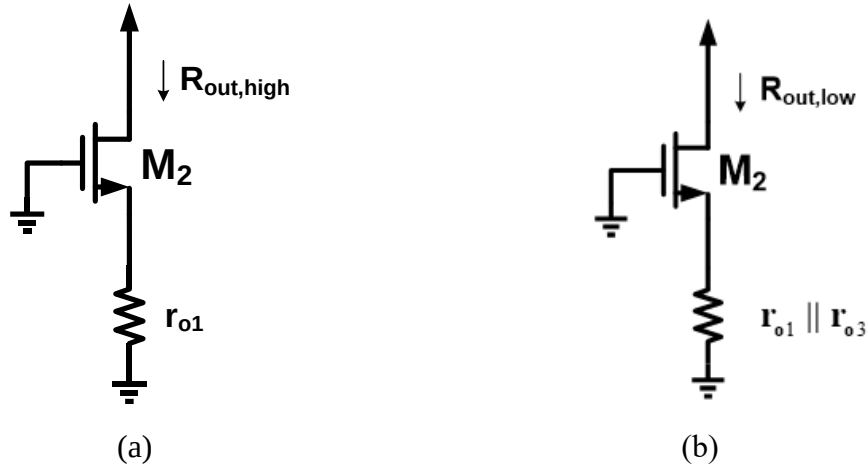
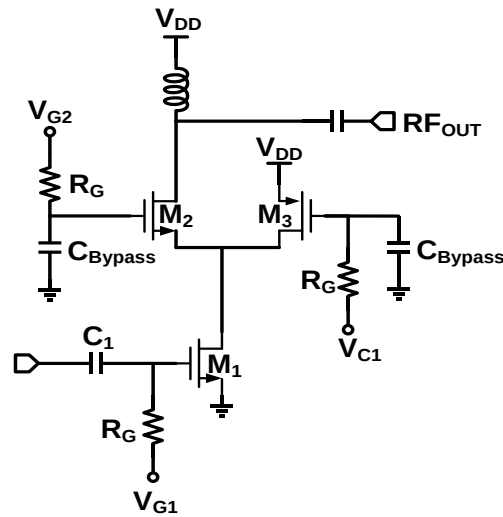


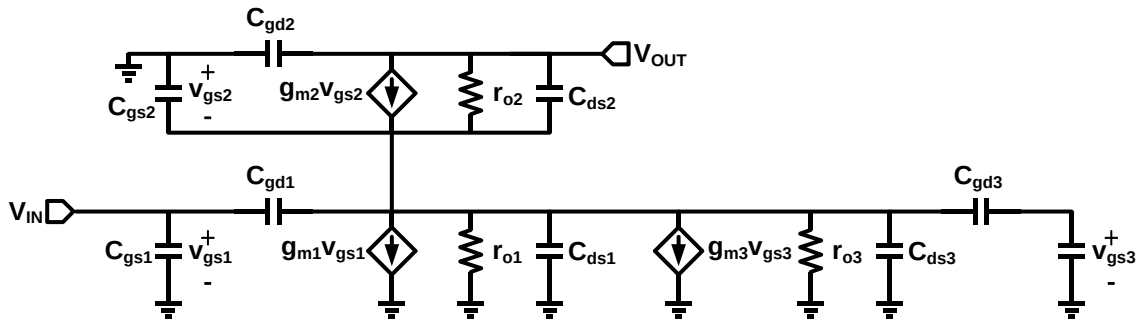
圖 2-10 (a)高增益輸出阻抗簡易模型及(b)低增益輸出阻抗簡易模型

2.4.3 P 型電流導向可變增益放大器

P 型電流導向可變增益放大器架構如下圖 2-11(a)所示，其架構和 N 型電流導向可變增益放大器近乎一樣，僅是將負責抽取電流以控制整體放大器增益的電晶體 M_3 從 NMOS 改變成 PMOS，其餘的操作原理皆相同，當 V_{CI} 為 V_{DD} 時即會將電晶體 M_3 關閉，此時有最大的電流通過電晶體 M_2 ，也意味著整體放大器有最大的增益，反之若是負責控制增益的電壓 V_{CI} 逐漸從 V_{DD} 降下來，電晶體 M_3 也隨之導通，開始抽取電流，使通過電晶體 M_2 的電流值下降，進而降低整體放大器的增益。



(a)



(b)

圖 2-11 P 型電流導向可變增益放大器(a)電路架構圖及(b)小訊號模型[2]

而此架構之大轉導 G_m 為：

$$G_m = (g_{m1} - sC_{gd1}) \frac{g_{m2} + \frac{1}{r_{o2}} + sC_{ds2}}{g_{m2} + \frac{1}{r_{o1}} + \frac{1}{r_{o2}} + \frac{1}{r_{o3}} + sC_x} \quad (2-24)$$

(2-24)中的 $C_x = C_{gd1} + C_{ds1} + C_{gs2} + C_{ds2} + C_{ds3} + C_{gd3}$ ，和 N 型電流導向可變增益放大器相同，將電晶體 M_3 的閘極電壓下降可以使通過電晶體 M_3 的電流增加，通過電晶體 M_2 的電流減少，也即是使 g_{m2} 下降 g_{m3} 上升，從(2-24)可以看出大轉導 G_m 會下降，使整體放大器增益下降。

此架構和 N 型電流導向可變增益放大器最不同的地方在於輸出阻抗的變化，如圖 2-12 所示，在高增益輸出阻抗時由於電晶體 M_3 皆是關閉的狀態，故 P 型和 N 型電流導向可變增益放大器並無不同，但當放大器操作在低增益狀態時，導通的 NMOS 和 PMOS 在阻抗卻截然不同。

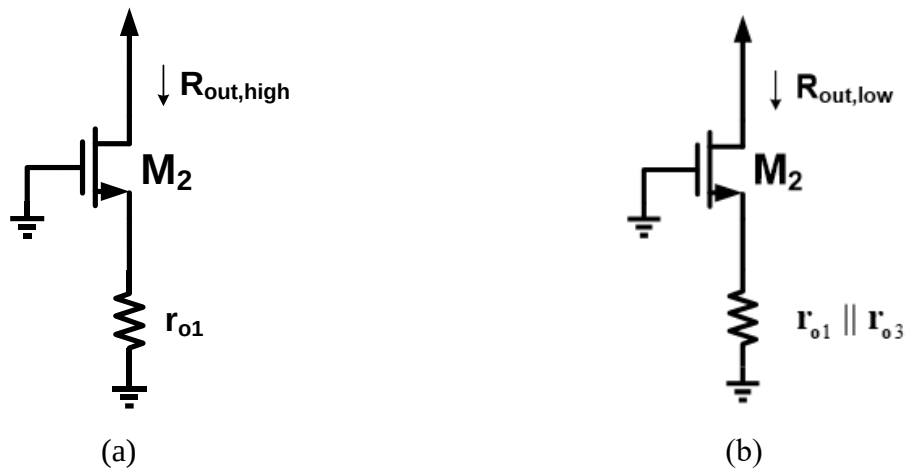


圖 2-12 (a)高增益輸出阻抗簡易模型及(b)低增益輸出阻抗簡易模型。

在放大器操作在低增益狀態時，也即是圖 2-12 的狀態，此時的輸出阻抗 $R_{out,low}$ 為：

$$\begin{aligned} R_{out,low} &= g_{m1}r_{o2}(r_{o1} \parallel r_{o3}) + r_{o2} + r_{o1} \parallel r_{o3} \\ &\approx g_{m1}r_{o2}(r_{o1} \parallel r_{o3}) \end{aligned} \quad (2-25)$$

而放大器操作在高增益狀態時則和(2-22)相同，比較(2-22)和(2-25)可以看出兩者僅差在最後的一項的 r_{o1} 變成了 $r_{o1} \parallel r_{o3}$ ，此變化相較於(2-22)和(2-23)明顯的小了許多，因此 P 型電流導向可變增益放大器在輸出阻抗的表現上更勝過其他架構。

2.5 功率偵測器

2.5.1 共源極之回授源極退化對數功率偵測器

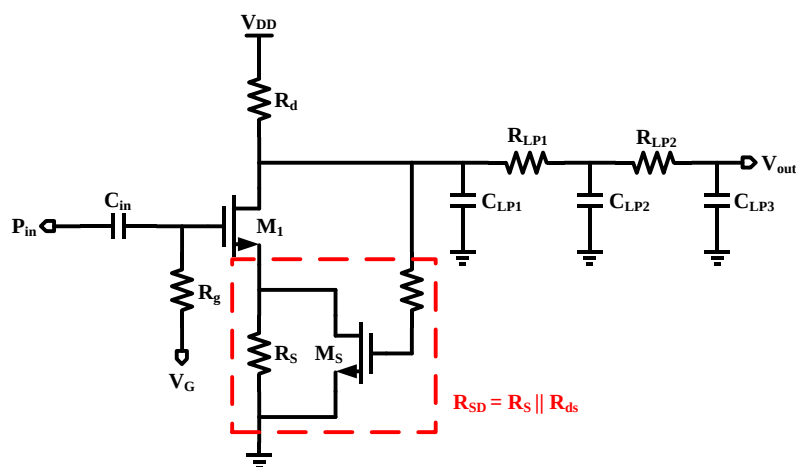


圖 2-13 共源極之回授源極退化對數功率偵測器[2]

圖 2-13 為共源極之回授源極退化 (source-degenerated common-source

configuration) 對數功率偵測器之電路架構圖[2]，將整流器輸出端接上電晶體 M_S 產生負回授以及退化電阻 R_S 來讓動態範圍擴大的同時減少線性誤差。並將電晶體 M_1 偏壓在 B 類放大器來當作半波整流器，最後透過電阻電容組成的低通濾波器取出所需的直流電壓，在無源極退化電阻 R_S 的情況下，由飽和區電流公式推導可得閘極電壓 V_g 和汲極電壓 V_d 的關係為：

$$V_g = V_{th} + \sqrt{\frac{2(V_{DD} - V_d)}{R_d \mu_n C_{ox}(W/L)_1}} + V_s \quad (2-26)$$

為了提高整體偵測器的線性度，因此需要將 V_g 和 V_d 的斜率關係降低，電晶體 M_S 因而被引入為主動式的源極退化電阻，從定性分析可以看出，當輸入功率上升，由於共源極反向放大故 V_d 開始下降，回授電晶體 M_S 的閘極電壓也跟著下降，造成電晶體 M_S 的汲極-源極電阻 R_{ds,M_S} 的上升，且電晶體 M_1 的源極退化電阻 $R_{SD,M_1}=R_S||R_{ds,M_S}$ 會跟著 R_{ds,M_S} 的上升而上升，使電晶體 M_1 的汲極電流 I_D 下降，達成負回授，以此降低輸入功率 P_{in} 和輸出電壓 V_d 之間的影響，此時電晶體 M_1 之閘極電壓 V_g 和汲極電壓 V_d 的關係可改寫為：

$$V_g = V_{th} + \sqrt{\frac{2(V_{DD} - V_d)}{R_d \mu_n C_{ox}(W/L)_1}} + \frac{(V_{DD} - V_d)/R_d}{1/R_S + 1/R_{ds,M_S}} \quad (2-27)$$

其中通道電阻 $R_{ds,M_S} = 1/[u_n C_{ox}(W/L)_S(V_d - V_{th})]$ ，觀察(2-27)可以發現最後一項式子便是由主動式的源極退化電阻產生的負回授響應。

2.5.2 電晶體負載式疊接功率偵測器

[16] 提出異質雙極性接面電晶體(heterojunction bipolar transistor, HBT)搭配二極體式連接之場效電晶體(diode-connected MOS)所實現的疊接功率偵測器，其電路如圖 2-14(a)所示，相比於傳統共射極功率偵測器，如圖 2-14(b)，疊接的架構能使輸入阻抗更穩定，使電路整體的匹配網路設計上更為容易，電路的隔離度(isolation)也更佳，能夠更有效的將輸入功率 P_{in} 和偵測器輸出電壓 V_{out} 隔離。

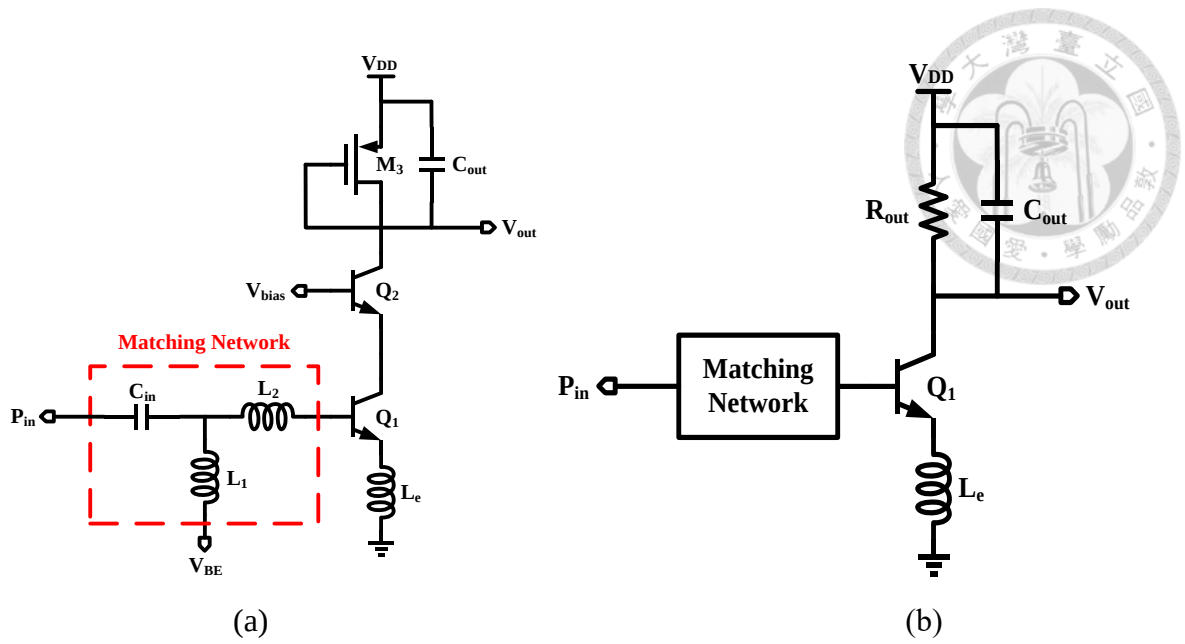


圖 2-14 (a)電晶體負載式疊接功率偵測器及(b)傳統共射極功率偵測器[16]

接著進行架構定量分析，由先前的二極體特性方程式推導如(2-3)及(2-4)所示，可知輸出電壓為：

$$V_{out,con} = V_{DD} - I_{DC}R_{out} \left(1 + \frac{V_i^2}{4V_T^2} \right) \quad (2-28)$$

其中的 I_{DC} 是當射頻輸入訊號尚未輸入 HBT 時的直流電流[17]，並從中可以看出直流壓降和輸入電壓的平方成正比關係，亦即代表直流壓降也和輸入功率 P_{in} 成正比關係，同理，以此方式計算電晶體負載式疊接功率偵測器可得其輸出電壓為：

$$V_{out,PMOS} = V_{DD} - |V_{th,p}| - \sqrt{\frac{2I_{DC}}{K_p(W/L)}} \left(\sqrt{1 + \frac{V_i^2}{4V_T^2}} \right) \quad (2-29)$$

比較(2-28)及(2-29)可知，在(2-29)中直流壓降變成和輸入電壓成正比，也就是和根號輸入功率 P_{in} 成正比，表示此架構透過輸出電壓和輸入功率比例的不同將轉化曲線斜率降低，進而達到擴展動態範圍的效果。



2.5.3 毫米波共閘極功率偵測器

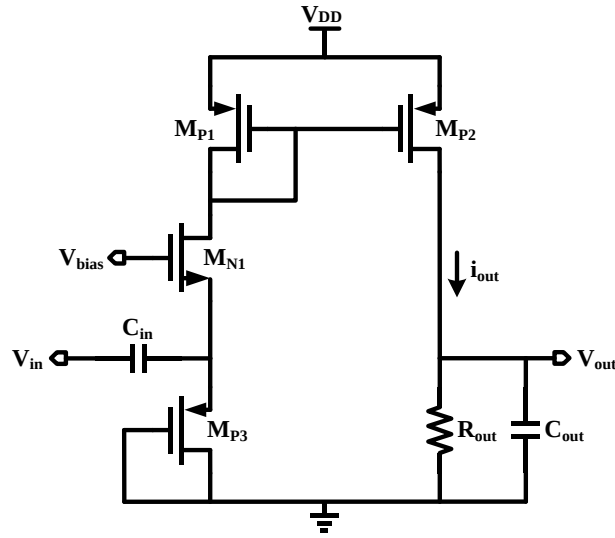


圖 2-15 毫米波共閘極功率偵測器[18]

圖 2-15 為毫米波共閘極功率偵測器之電路架構圖[18]，由於輸入訊號 V_{in} 是由電晶體 M_{N1} 輸入，因此直流準位能比疊接式功率偵測器來得更低，進一步增加輸出電壓的量測範圍，再利用電流鏡組合 M_{P1}, M_{P2} 將電流複製並且轉換成輸出電流 i_{out} 對電阻電容負載充電，然而此架構之轉換曲線比起疊接式功率偵測器較不線性，在輸入功率不同時，曲線分別會呈現不同的比例關係，以下將依序推論輸出電壓在不同輸入功率下的工作原理。

首先由輸出電壓開始分析，將電晶體偏壓於弱反轉區以產生具有自然對數特性之汲極電流，假設輸入功率 $V_{in} = |V_{in}| \cos(\omega t)$ ，汲極電流為：

$$I_{DS} = I_0 e^{\frac{|V_{in}|}{nV_T}} \quad (2-30)$$

當輸入功率 P_{in} 很小時，可將其當作泰勒級數展開：

$$I_{DS} = I_0 + \frac{d(I_{DS})}{d(V_{in})} V_{in} + \frac{d^2(I_{DS})}{d^2(V_{in})} \frac{V_{in}^2}{2} + \dots \quad (2-31)$$

其中除了直流電流以外的所有高頻成分皆會藉由電阻電容濾波器濾除，因此最後可得直流電流為：

$$I_{DS,avg} = I_0 + \frac{I_0 |V_{in}|^2}{4n^2 V_T^2} = I_0 + i_s \quad (2-32)$$

又輸入功率極小時我們可將轉導 $g_{m,N1}$ 視為定值，並將其表示為：



$$g_m = \frac{I_D}{nV_T} \rightarrow g_{m,N_1} = \frac{I_{DS,avg}}{nV_T} = \frac{I_0 \left(1 + \frac{|V_{in}|^2}{4n^2V_T^2}\right)}{nV_T} \approx \frac{I_0}{nV_T} \quad (2-33)$$

而(2-32)之中的 i_s 會經由電流鏡複製成 i_{out} 並透過電阻電容負載產生壓升：

$$\begin{aligned} v_{out} &= Z_{out} i_{out} = Z_{out} \frac{(W/L)_{P_2} I_0 |V_{in}|^2}{(W/L)_{P_1} 4n^2V_T^2} \\ &= Z_{out} \frac{(W/L)_{P_2} g_{m,N_1} |V_{in}|^2}{(W/L)_{P_1} 4nV_T} \\ &= 2 \operatorname{Re}\{Y_{in}\}^{-1} Z_{out} \frac{(W/L)_{P_2} g_{m,N_1} P_{in}}{(W/L)_{P_1} 4nV_T} \end{aligned} \quad (2-34)$$

其中 $\operatorname{Re}\{Y_{in}\}^{-1}$ 為整體電路的輸入導納(admittance)之倒數，從(2-34)中可以得到輸出電壓 v_{out} 和輸入電壓 P_{in} 成正比關係。當輸入功率開始上升時，電晶體 M_{N1} 開始進入飽和區，此時的汲極電流為：

$$I_{DS} = \frac{1}{2} \mu_n C_{ox} \left(\frac{W}{L}\right)_{N_1} (V_G - V_{in} - V_{th})^2 \quad (2-35)$$

並且可以照(2-34)之推導方式求出此時輸出電壓為：

$$v_{out} \approx 2 \operatorname{Re}\{Y_{in}\}^{-1} Z_{out} \frac{(W/L)_{P_2}}{(W/L)_{P_1}} \left(\mu_n C_{ox} \left(\frac{W}{L}\right)_{N_1} P_{in} \right) \quad (2-36)$$

仍可以得到輸出電壓 v_{out} 和輸入電壓 P_{in} 成正比關係，但斜率卻和操作在弱反轉區時不相同。最後當輸入功率為大訊號時，此電路的行為將會如同半波整流器一樣，故直流電壓的平均為：

$$I_{DS,avg} = \frac{I_{DS,max}}{\pi \frac{1}{\pi} \sqrt{2 \times P_{in} \times g_{m,N_1,avg}}} \quad (2-37)$$

其轉導 $g_{m,N1}$ 在每個輸入週期內均只會導通部分時間，故以 $g_{m,N_1,avg}$ 來表示其平均值，並且重新推導出此輸入狀態下的輸出電壓為：

$$v_{out} \approx Z_{out} \frac{(W/L)_{P_2}}{(W/L)_{P_1}} \frac{1}{\pi} \sqrt{2 \times P_{in} \times g_{m,N_1,avg}} \quad (2-38)$$

可以看出輸出電壓 v_{out} 和輸入電壓 P_{in} 的根號成正比關係。並由上述的(2-34)、(2-36)及(2-38)可以看出轉換曲線會隨著輸入訊號 P_{in} 的改變而有不同的斜率。

Chapter 3 功率偵測電路設計

3.1 簡介

本論文所提出功率偵測器之最終目標是接收操作在 Ka-band 之射頻訊號，並將其功率轉化為直流電壓值，進而透過此直流電壓控制後端電路，抑或是透過電壓值的大小來判定輸入之射頻訊號能量是否有超載或不足。本章節將會延續前兩章節內容，佐以文獻回顧，探討其中之電路技巧，並將其妥善運用至本論文的功率偵測器上，接著根據前兩章節所討論之各架構差異，比較其優缺點後制訂出電路的架構。本章節中將會敘述從電晶體尺寸、直流功耗、匹配網路設計到雜訊的完整考量，並透過 Keysight ADS 進行初步模擬 (Pre-simulation) 確保設計無誤後，透過佈局 (Layout) 繪製出晶片，再使用 Sonnet 繪製出晶片中的被動元件及走線部分進行電磁後模擬 (EM post-simulation)，以驗證佈局中的非理想效應及各電路性能，並由最後的模擬結果 (Post-simulation) 和參考文獻比較，本論文一共實做三顆晶片，並依照順序排序為晶片一、二及晶片三。

3.2 28GHz 平行式之可切換功率偵測系統

3.2.1 規格制訂

圖 3-1 為本論文所設計之晶片一及晶片二之鏈路預算圖(link budget)，在發射端方面是在 5G 基地台透過號角天線 (horn antenna) 進行發射，天線增益可達到 20dBi，並且在發射端發射訊號之前串接一功率放大器(power amplifier, PA)，其增益大小為 25dB，如圖 3-1 左方所示，此時訊號產生器 (signal generator) 僅需要產生 -25dBm 的功率便能順利在天線端輻射出 20dBm 的有效全向輻射功率 (effective isotropically radiated power, EIRP) 訊號。算上傳輸路徑上空氣的損耗，並且符合號角天線遠場傳輸距離為 3 米的情形，接收端天線所接收到的功率大小為 -50.9dBm，再經過接收端天線和低雜訊放大器(low noise amplifier, LNA)放大後，本論文所設計之功率偵測晶片需偵測之訊號功率大小即為 -34.9dBm，此數值亦即本晶片所需之最低偵測值，因此最小可偵測功率訂定為大於 -35dBm，由於射頻訊號輸入功率變動較大，因此動態範圍訂在 40dB，亦即最小可偵測功率之 10^4 倍，以克服通訊系統中輸入功率大小浮動的問題。

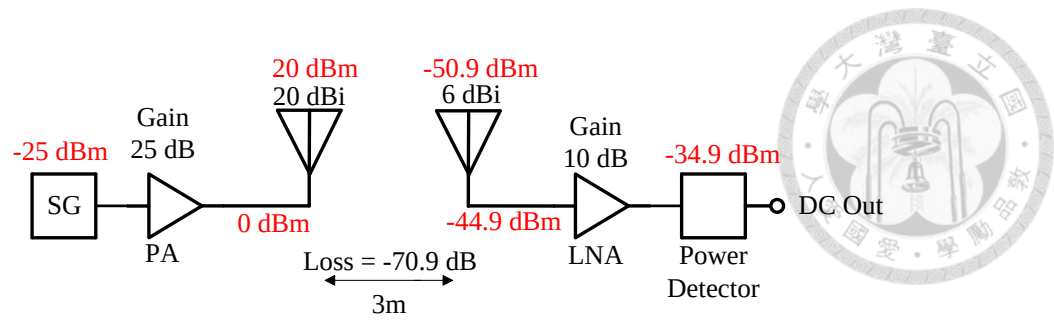


圖 3-1 28GHz 平行式之可切換功率偵測系統鏈路預算圖。

表 3-1 28 GHz 平行式之可切換功率偵測系統電路規格表。

	Specification
Frequency (GHz)	27 ~ 29
Minimum Detectable Power (dBm)	< -34.9
Dynamic Range (dB)	> 40
Log Error (dB)	< 1

3.2.2 電路架構

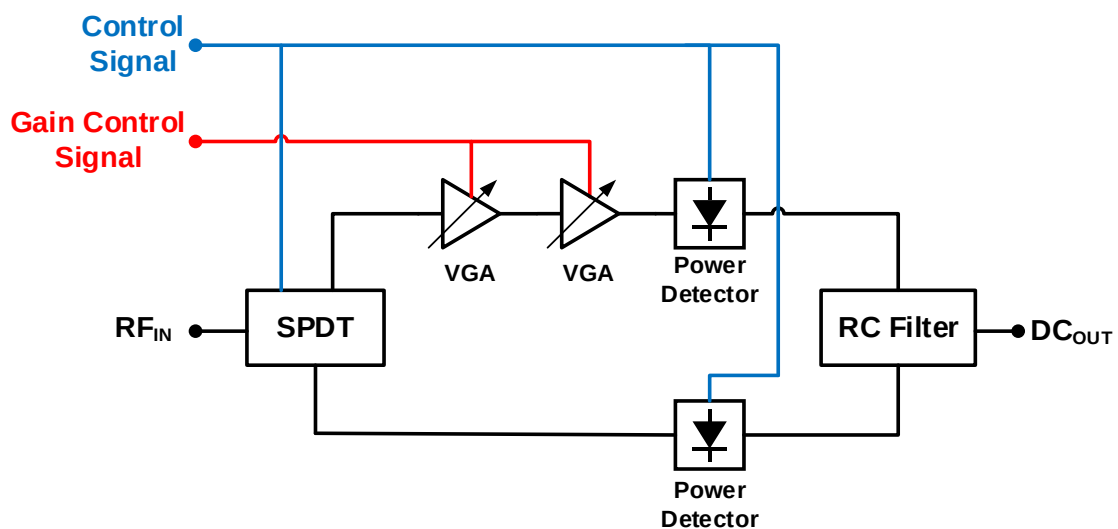


圖 3-2 28GHz 平行式之可切換功率偵測系統之架構圖。

圖 3-2 為 28GHz 平行式之可切換功率偵測系統之架構圖，由四顆 NMOS 組成的單刀雙切(single pole double throw, SPDT)實現開關，藉以控制輸入訊號是通往上路或是下路進行功率偵測，上路由兩級的可變增益放大器串接功率偵測器，此路徑主要設計用來偵測輸入功率較小的訊號，透過可變增益放大器將輸入功率放大，

間接提高動態範圍。下路則是由單一級功率偵測器所構成，此路徑主要偵測輸入功率大的訊號，最後藉由同一組電阻電容濾波器(RC filter)將偵測到的訊號轉為直流電壓輸出。

而整個晶片操作模式分為三種，第一種為高增益模態(high gain mode, HG)，首先透過 SPDT 開關控制輸入訊號通往上路，並且將可變增益放大器操作在最高增益的狀態；第二種為低增益模態(low gain mode, LG)，同樣是透過 SPDT 開關控制輸入訊號通往上路，不同的是可變增益放大器在這個模態會操作在低增益狀態；最後一種則為無增益模態(no gain mode, NG)，透過 SPDT 開關控制輸入訊號通往下路，逕直進入功率偵測器。

目前設計為透過晶片外部電路調整的方式來切換訊號傳輸路徑，接收訊號時會先操作在低增益模態，若輸出直流電壓飽和時，便會切換至無增益模態重新檢測，若輸出直流電壓為在起始值時，則會切換至高增益模態，未來會將控制電路整合進晶片內部。而此三種模態之控制真值表如表 3-2 所示，以下章節將個別介紹各部分電路之設計方式。

表 3-2 各模態控制真值表。

	Control Signal	Gain Control Signal 1	Gain Control Signal2
High Gain Mode	1.2V	1.2V	1.2V
Low Gain Mode	1.2V	0.4V	0.3V
No Gain Mode	0V	X	X

3.2.3 單刀雙切開關模擬

如圖 3-3 所示，單刀雙切開關由兩組共四顆 NMOS 加上兩個控制訊號 V_{UP} 、 V_{DN} 組合而成，當 V_{UP} 訊號為 1、 V_{DN} 訊號為 0 時，這時會導通 M_1 、 M_3 ，並且同時關閉 M_2 、 M_4 ，在導通上路的同時反向關閉下路，使得漏電流降到最低，讓輸入訊號能最完整的傳至後方的可變增益放大器；反之，當 V_{UP} 訊號為 0、 V_{DN} 訊號為 1 時會關閉 M_1 、 M_3 ，並且同時導通 M_2 、 M_4 ，將輸入訊號逕直送入下路之功率偵測器。

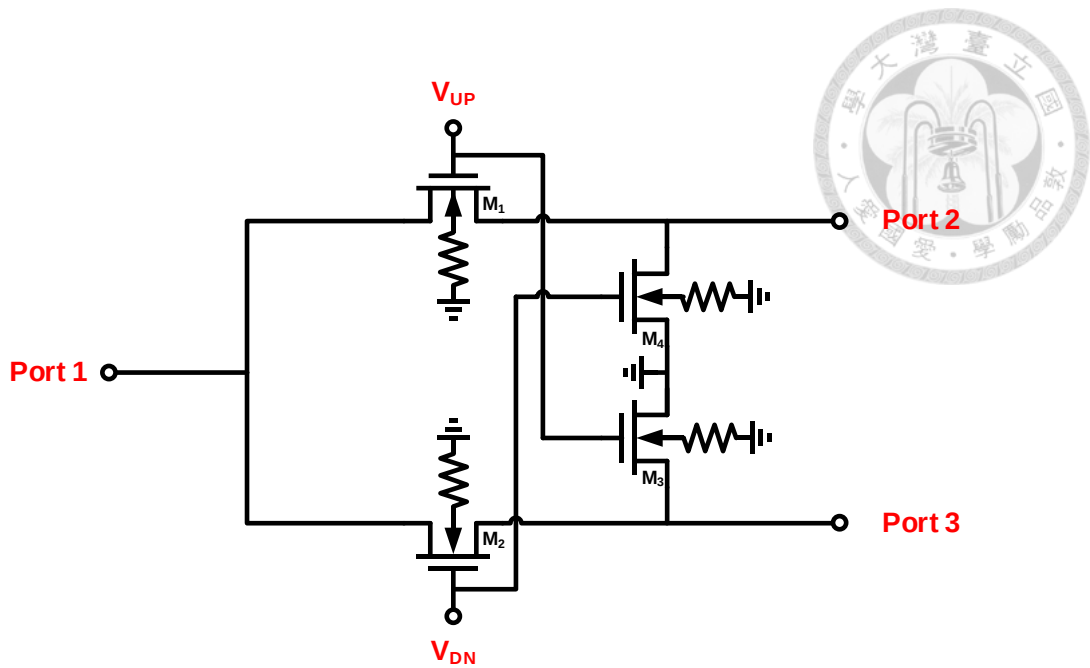


圖 3-3 單刀雙切開關架構圖。

有別於傳統單刀的單刀雙切開關，我們在本電路中使用了[23] 提出的 body-floating 技巧，如圖 3-3 中 M1~M4 之 body 端所連接之電阻 R_B ，不論開關導通與否，此電阻都會和電晶體固有等效電阻 R_D 串連，如圖 3-4 所示，提高漏電路徑之阻抗以降低漏電流，進一步提高 Port1 通往 Port2 之傳輸效率。

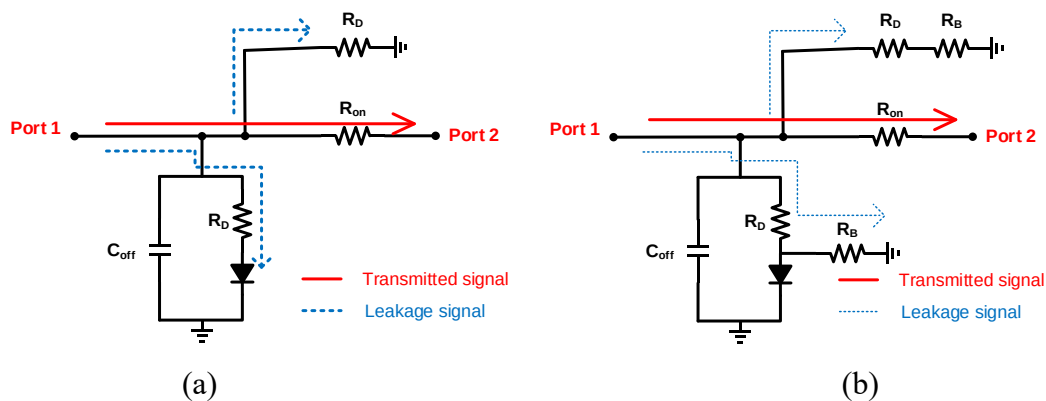


圖 3-4 (a)沒有使用 Body-floating 技巧及(b) 使用 Body-floating 技巧之等效電路模型。

圖 3-5 為實際上模擬之 S 參數差異，在 28GHz 時，在使用了 body-floating 技巧後導通的 S_{21} 從 -2.61 dB 降至 -1.20dB，關閉的 port1 與 port3 的隔離度從 24.41dB 降至 22.11dB，port2 與 port3 的隔離度從 25.29dB 降至 22.96dB，相比於沒有使用技巧時都有約 1.5~2dB 的改善，儘管使用 body-floating 技巧會使隔離度稍稍降低，

但比起傳輸路徑損耗的改善，權衡下是值得使用的電路設計。

最後進行此開關的大訊號模擬，導通路徑損耗及輸出功率如圖 3-6 所示，此開關之輸出 1dB 壓縮點(OP1dB)可達 12 dBm。

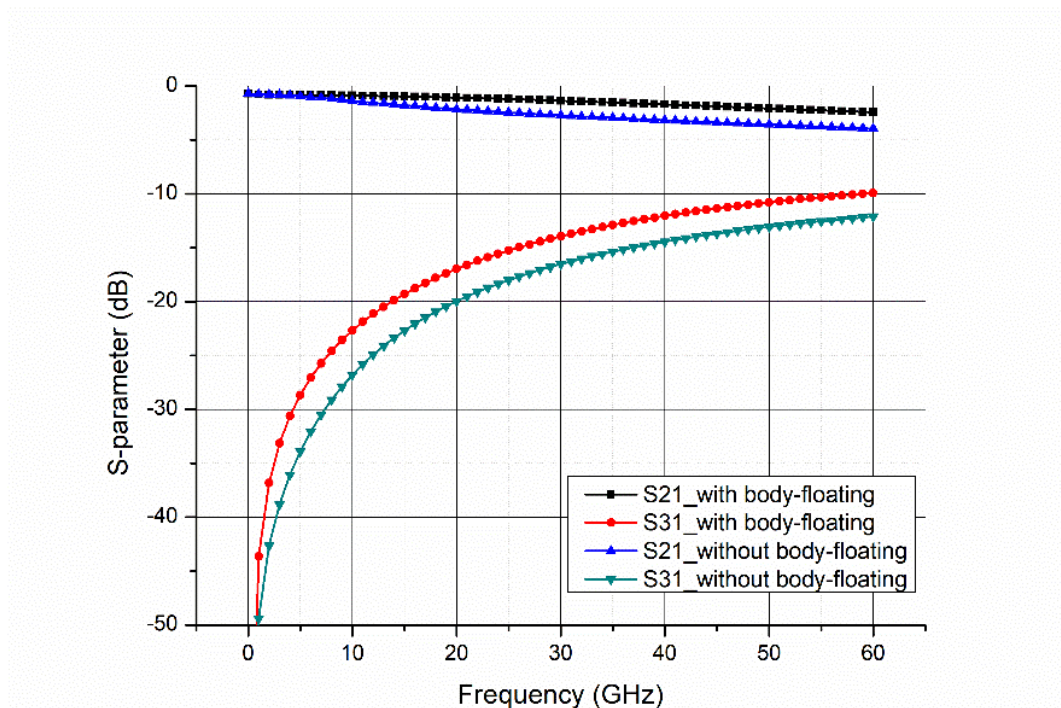


圖 3-5 有無 Body-floating 之 S 參數差異模擬圖。

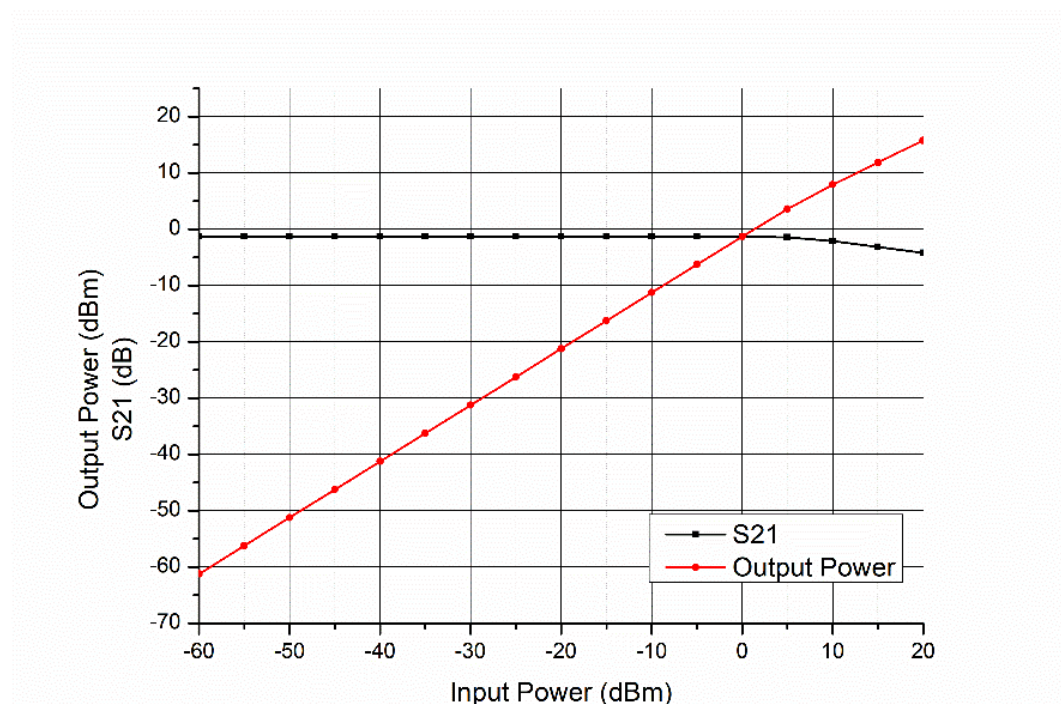


圖 3-6 導通路徑損耗及輸出功率圖。



3.2.4 共閘極功率偵測器

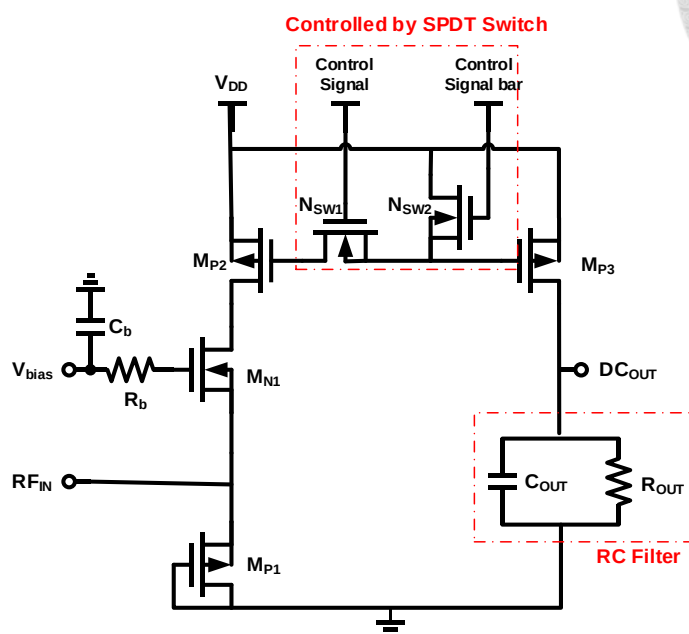


圖 3-7 共閘極功率偵測器電路圖。

圖 3-7 為加入控制開關之共閘極功率偵測器之電路圖，當單刀雙切決定訊號輸入路徑後，Control signal 即會將對應路徑上的功率偵測器導通，並將另外一邊的功率偵測器關閉，如圖 3-7 所示，當 Control signal 為 1.2V 時，功率偵測器電路正常運作；當 Control signal 為 0V 時， N_{sw1} 將會關閉， N_{sw2} 導通，此兩開關將切斷電流鏡路徑，使輸出無電壓。且 N_{sw1} 、 N_{sw2} 的尺寸選用較大電晶體，使其導通效率更佳，不造成壓降，進一步減少此開關對電路影響。

由 2.5.3 節中的推導可知，當電晶體 M_{N1} 操作在不同區域會影響最終輸出轉移曲線之斜率，若 M_{N1} 最初操作在次臨界導通區(Sub-threshold region)，當輸入功率逐漸增加會使其依序進入線性區(Triode region)、飽和區(Saturate region)，而每次操作區域的改變都會使轉移曲線斜率改變，造成線性誤差變大，為了改善此負面效果，將電晶體 M_{N1} 直接偏壓在飽和區，缺點是這麼做會增加起始電壓值，壓縮輸出電壓範圍。

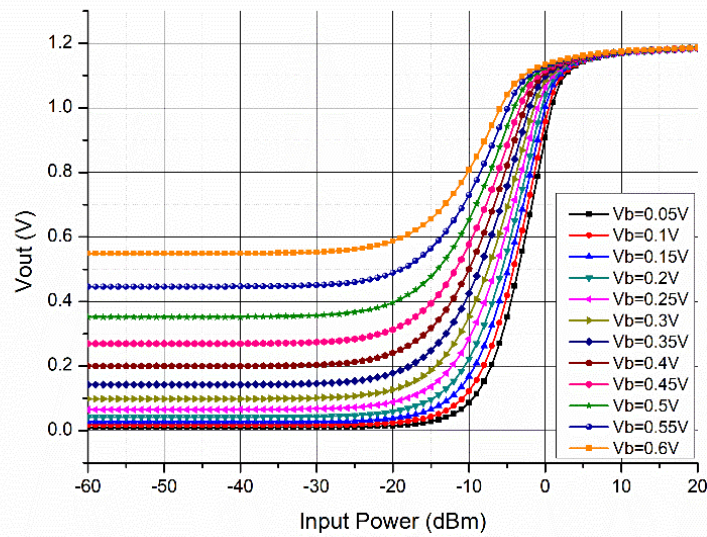


圖 3-8 輸出轉移曲線隨偏壓變化圖。

上圖 3-8 為輸出轉移曲線隨著 M_{N1} 之偏壓 V_{bias} 變化，可以清楚的看到偏壓大小和斜率變化成負相關，當 V_b 愈大， V_{out} 的斜率則愈小，使轉移曲線線性度較高，但同時電壓起始位準也對應著提高，壓縮輸出電壓的範圍；反之若將 V_b 偏壓在低電壓，的確能有效降低電壓起始位準，擴大輸出電壓範圍，但同時較大的輸出電壓範圍也導致了線性度下降，在權衡後將偏壓選定在 0.45V，使 M_{N1} 逕直操作在飽和區，有較好的線性度，但也避免了過高的偏壓使輸出電壓起始位準太高。

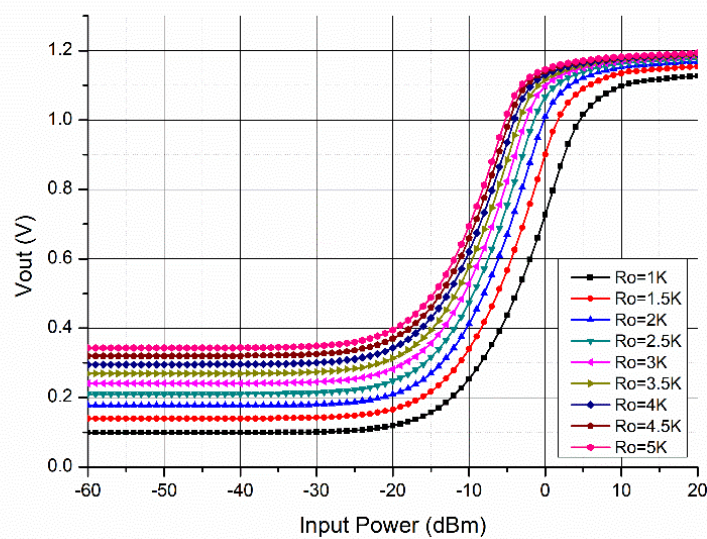


圖 3-9 輸出轉移曲線隨輸出阻抗變化圖。

而功率偵測器輸出電阻之設計考量則是轉移曲線的靈敏度和輸出電壓範圍的

權衡，由圖 3-9 以及(3-1)可以得知，輸出阻抗加大可以增加輸出轉移曲線的靈敏度，但同時也會使輸出電壓起始準位上升，壓縮輸出範圍。綜合偏壓的考量後，將輸出電阻阻值選定在 3.5KΩ，輸出電壓範圍約為 0.9V。

$$v_{out} \approx 2 Re\{Y_{in}\}^{-1} Z_{out} \frac{g_{m,P3}}{g_{m,P2}} \left(\mu_n C_{ox} \left(\frac{W}{L} \right)_{N1} P_{in} \right) \quad (3-1)$$

將功率偵測器輸入匹配完成後，所得的輸出轉移曲線如圖 3-10 所示，圖中，黑色為輸出轉移曲線，紅色直線為理想曲線，而兩者之線性誤差如圖 3-11 所示。根據模擬結果整理出功率偵測器特性如表 3-3 所示。

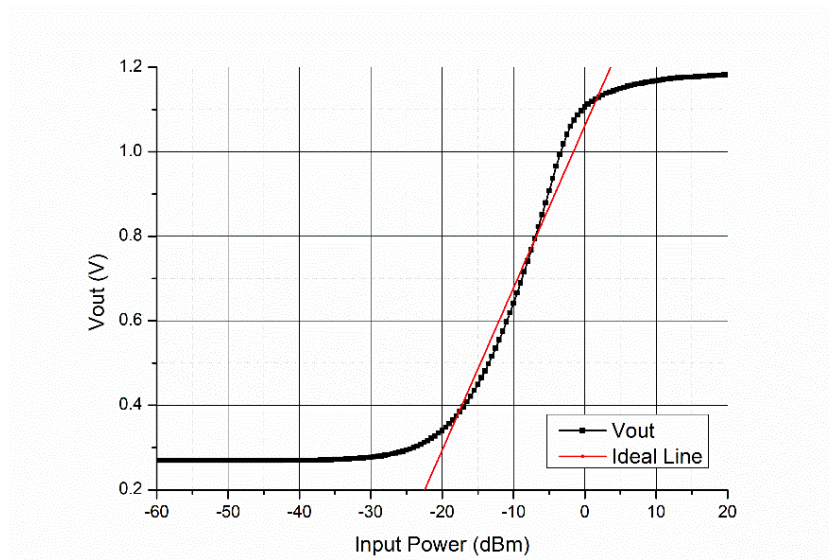


圖 3-10 輸出轉移曲線模擬圖。

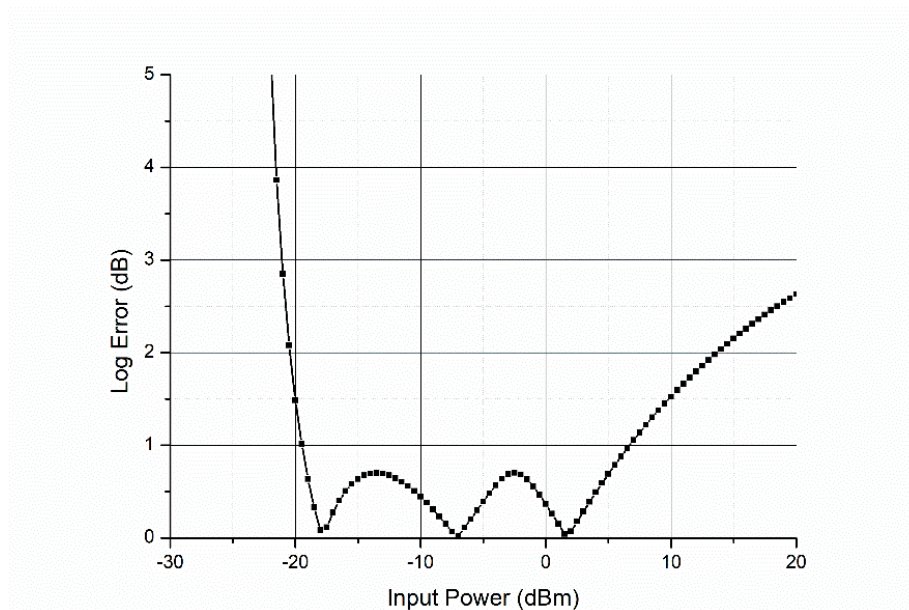
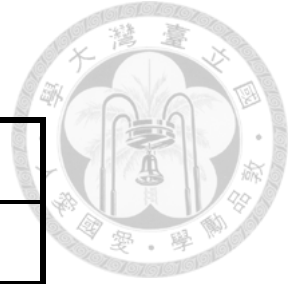


圖 3-11 功率偵測器線性誤差圖。

表 3-3 功率偵測器特性表。

Frequency (GHz)	28
Minimum Detectable Power (dBm)	-19.5
Maximum Detectable Power (dBm)	-2.5
Dynamic Range (dB)	17
Log-error (dB)	1 (0.7)
Power Consumption (mW)	< 1



3.2.5 可變增益放大器

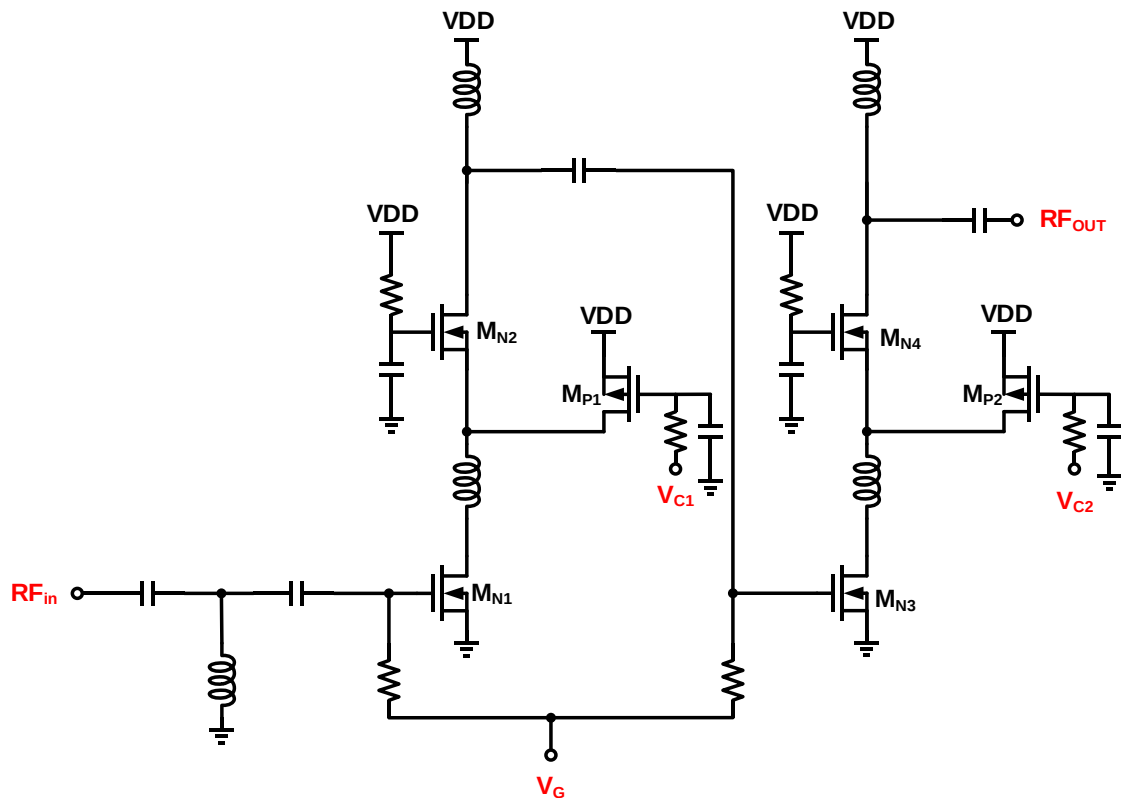


圖 3-12 可變增益放大器電路圖。

在 2.4.3 節中，我們推導且證明了使用 P 型電流導向之可變增益放大器可以有

效克服輸出阻抗在切換增益狀態時所帶來的變動，如(2-23)及(2-25)所示。又本架構控制增益之方式為抽取訊號路徑的直流電流(M_{N2} 及 M_{N4})，並不會對輸出轉移曲線之線性度產生影響，因此本論文採用此架構作為可變增益放大器之電路。

圖 3-12 為本論文之可變增益放大器電路圖，為了使整體增益更高以達到更小的 MDP，放大器採用兩級串聯設計，每級由電晶體 M_{N1} 、 M_{N2} 及 M_{P1} 三者構成， M_{N1} 及 M_{N2} 為訊號放大路徑； M_{P1} 則用以控制增益，當 V_{C1} 為 1.2V 時， M_{P1} 關閉，此時可變增益放大器操作在最高增益狀態；當 V_{C1} 為 0V 時， M_{P1} 關閉，此時可變增益放大器操作在最低增益狀態。

而由表 3-1 和表 3-3 可知，若需達到共閘極功率偵測器所需的最低偵測值，兩級放大器增益需大於 15.5dB，即可將功率偵測器之最低偵測值降至符合規格訂製的-35dBm。

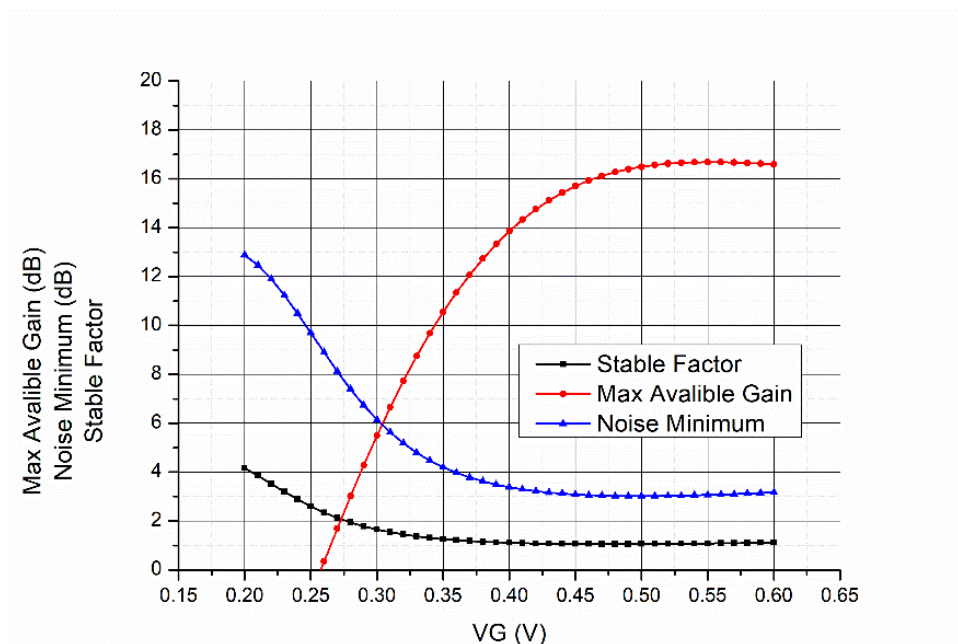


圖 3-13 隨偏壓變化之穩定度、最小雜訊及最大可能增益圖。

圖 3-13 為穩定度、最小雜訊及最大可能增益對 M_{N1} 及 M_{N3} 之偏壓 V_G 模擬，可以看出隨著 V_G 上升的過程， M_{N1} 及 M_{N3} 導通進入飽和區並使著增益隨之增大，最小雜訊及穩定度也隨之優化，綜合考量後，選定 V_G 偏壓在 0.55V。

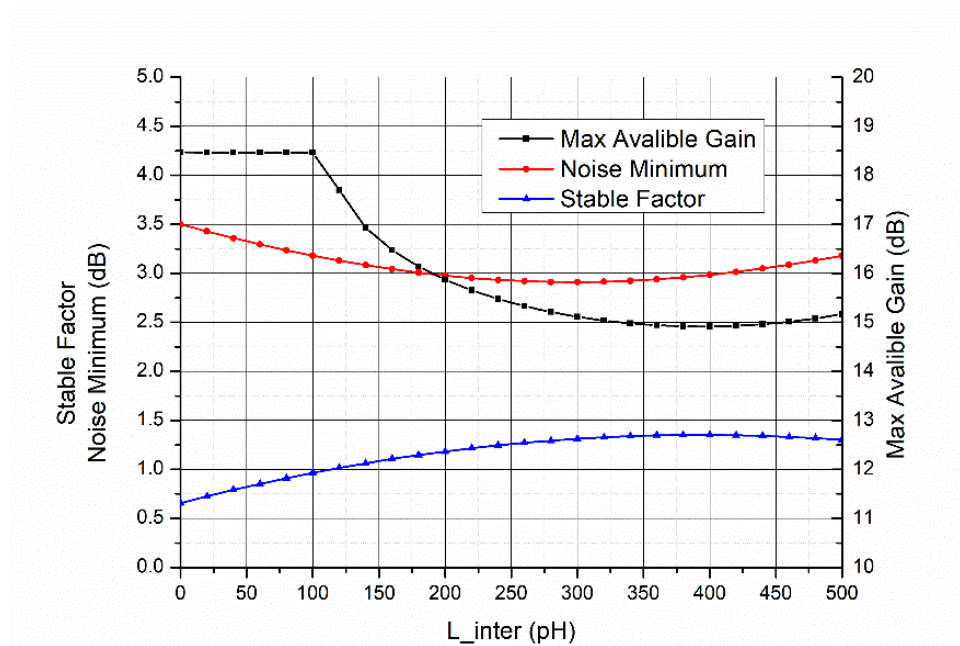


圖 3-14 隨共振電感變化之穩定度、最小雜訊及最大可能增益圖。

在以同樣方式比較出電晶體尺寸對應穩定度、最小雜訊及最大可能增益三者變化後，設計 M_{N1} 及 M_{N3} 之間的共振電感 L_{inter} ，其主要功用為共振消除掉 M_{N1} 及 M_{N3} 之間的寄生電容，使雜訊降低，同時也可以提升穩定度。

圖 3-14 為隨共振電感變化之穩定度、最小雜訊及最大可能增益圖，當感值大於 100pH 後穩定度開始大於 1，但同時最大可能增益也開始急遽下降，因此將共振電感 L_{inter} 之感值選定為 150pH。

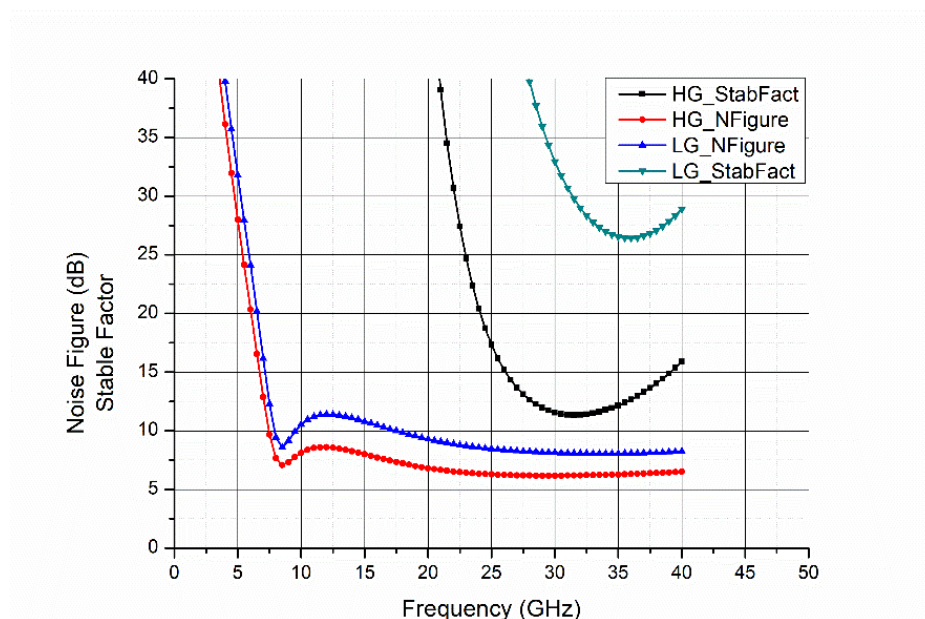


圖 3-15 各增益狀態穩定度及雜訊之頻率響應圖。

圖 3-15 為各增益狀態可變增益放大器，可以明顯的看出這邊晶片一&晶片二在這一步開始有了設計問題卻沒被解決，此時不管是在高增益狀態或是低增益狀態的全頻段穩定度都遠大於一，代表在級間匹配、電晶體尺寸選擇甚至是偏壓選擇都可以有更好的選擇，避免效能過剩，同時也壓縮到了其他的規格。

圖 3-16 為各增益狀態之 S 參數圖，高增益狀態(High Gain mode, HG)在 28GHz 時增益約為 18.5dB，因此選定低增益狀態(Low Gain mode, LG)之增益約為高增益狀態時的一半，由於使用 P 型電流導向可變增益放大器，可以看出從高增益狀態切換至低增益狀態時， S_{22} 的變化不大，由於此時匹配是針對全電路，故 S 參數部分於 3.2.6 節中會有更詳細且精準的解釋。此外，從圖 3-16 中也可以看出，兩種增益狀態在 9GHz 時皆有不正常的凸起，這部分也是在設計時產生的問題，這部分會在 3.4.3 節中有改良後的設計。

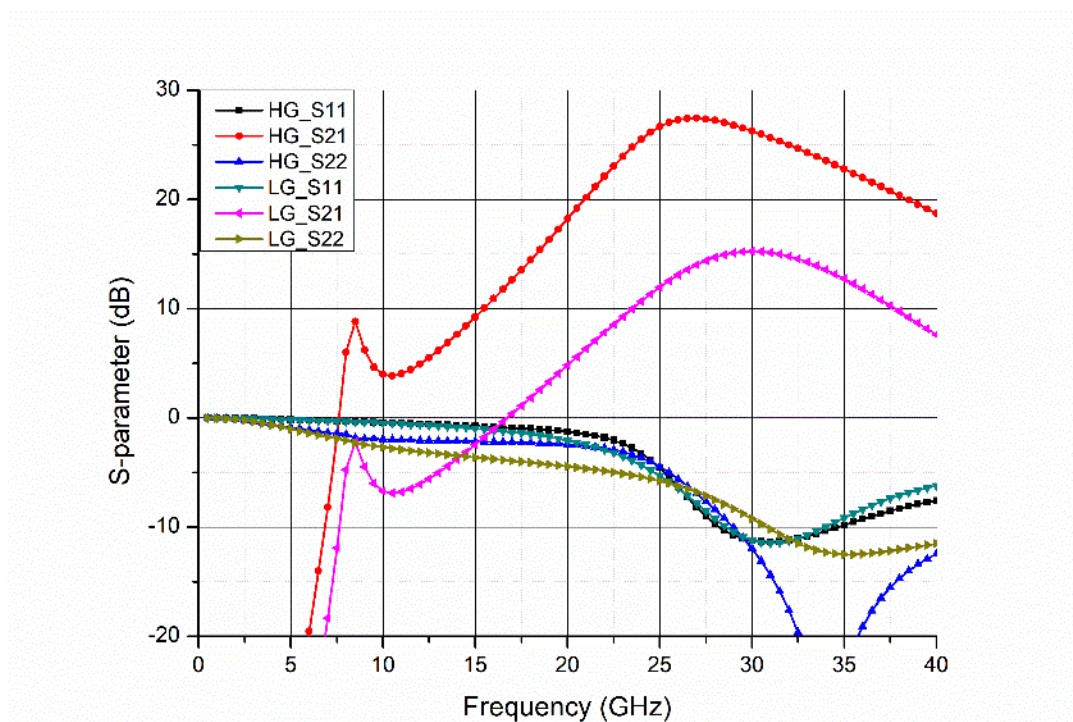


圖 3-16 各增益狀態之 S 參數圖。

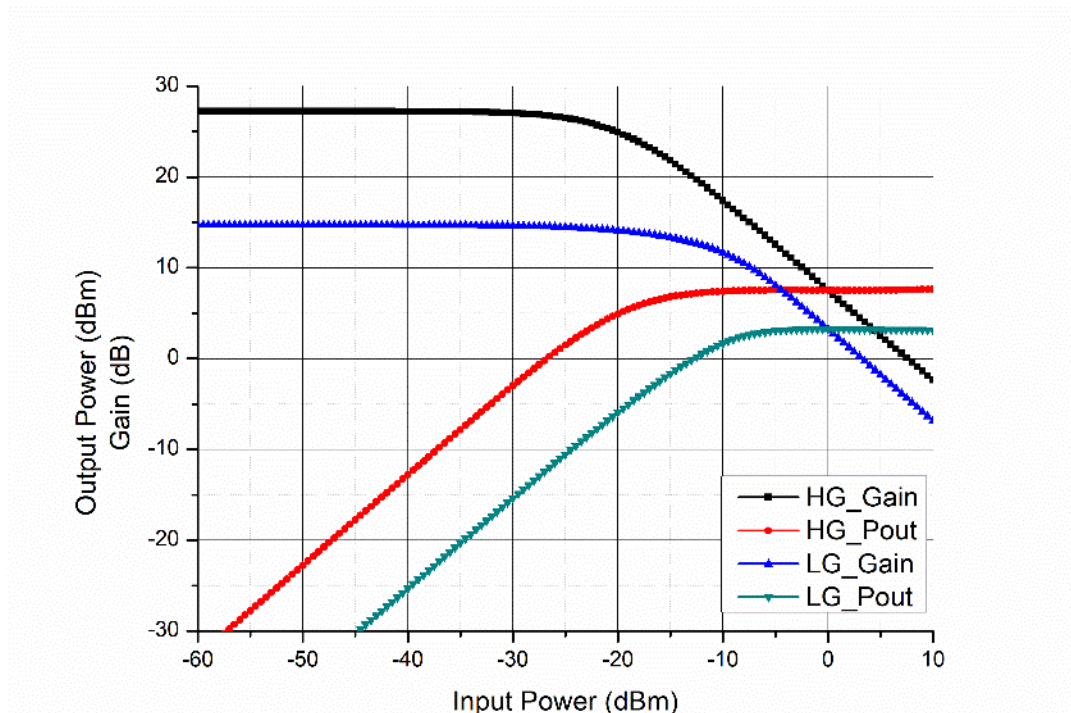


圖 3-17 各增益狀態之增益與輸出功率對應輸入功率圖。

此時各增益狀態之增益及輸出功率模擬如圖 3-17 所示，高增益狀態及低增益狀態之增益分別約為 27.23dB 及 14.7dB，OP1dB 僅只有 -24dBm 及 -17dBm，均不夠推動後方功率偵測器，將特性整理如表 3-4 所示。

表 3-4 可變增益放大器特性整理表。

	High Gain Mode	Low Gain Mode
Gain Control Signal1 (V)	1.2V	0.3V
Gain Control Signal2 (V)	1.2V	0.3V
Frequency (GHz)	28	28
Gain (dB)	27.23	14.70
OP1dB (dBm)	-24	-17
Noise Figure (dB)	6.79	8.75
Stable Factor	12.63	39.76
Power Consumption (mW)	31.68	31.68

3.2.6 28GHz 平行式之可切換功率偵測系統 – 晶片一 & 晶片二

將前三節所設計之子電路級間匹配後接起，使訊號在各個子電路傳輸過程中有最好的傳輸效率，可以得到圖 3-18。

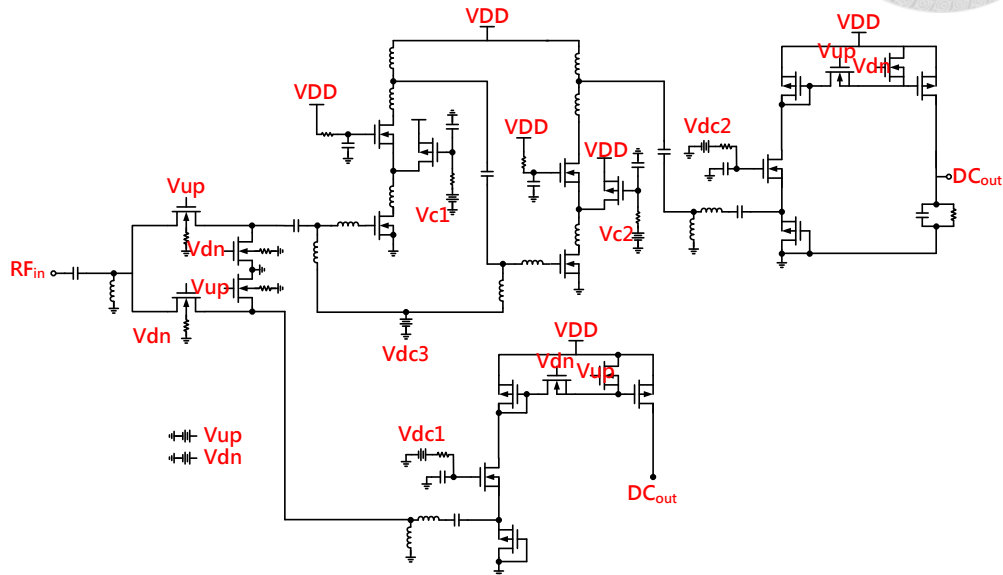


圖 3-18 28GHz 平行式之可切換功率偵測系統電路圖。

圖 3-19 為電路各增益模態之 S11 模擬結果，可以看到輸入匹配在高增益模態 (HG) 及低增益模態 (LG) 有較好的表現，而無增益模態 (NG) 則略低於 -10dB，原因為使用單刀雙切開關將電路分成上下兩路後，訊號往上及往下看之輸入阻抗之差異較大，造成匹配上的困難，這邊也正式將晶片分成兩個部分，晶片一為針對高增益模態 (HG) 之輸入阻抗進行匹配，以求在此狀態下有最佳的傳輸效果，進而達到最低的可偵測功率。

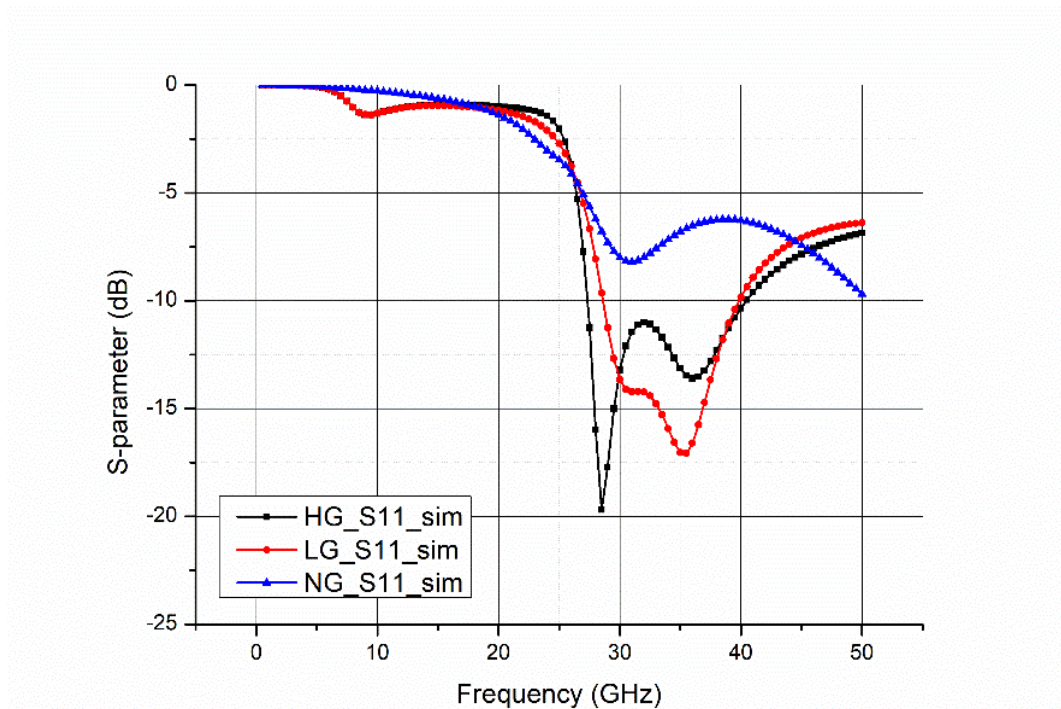


圖 3-19 各增益模態之 S11 模擬圖。

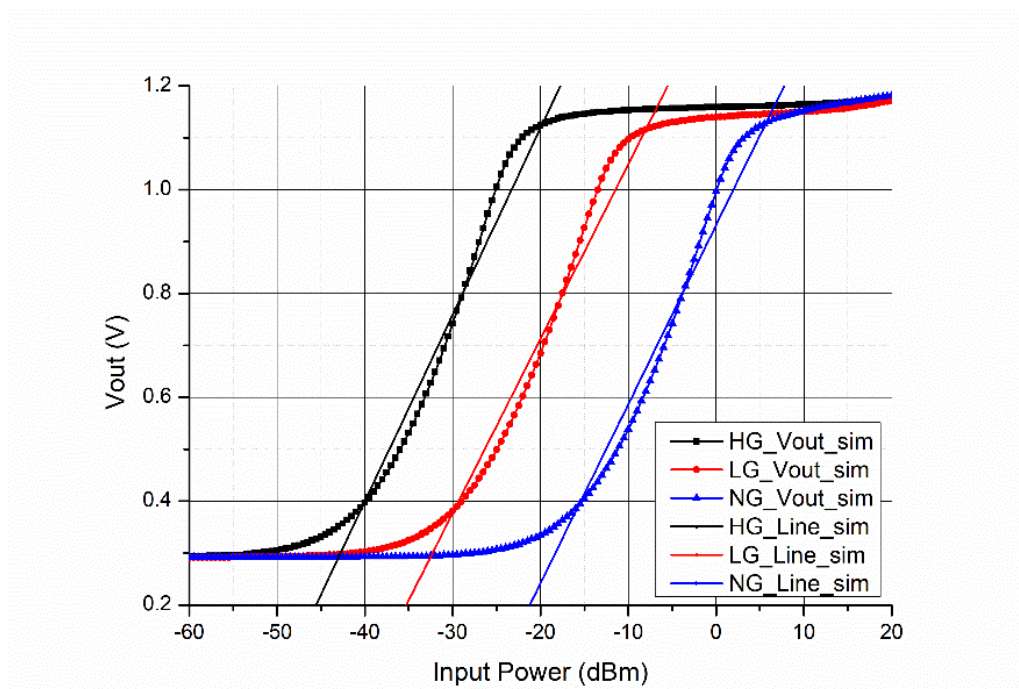


圖 3-20 28GHz 輸入輸出轉移曲線及理想曲線模擬圖。

當輸入訊號為 28GHz 時，輸入輸出轉移曲線如圖 3-20 所示，圖中分別展示了高增益模態(HG)、低增益模態(LG)及無增益模態(NG)的轉移曲線，並加上理想曲線以便進行線性誤差之測量。

將圖 3-20 中的三條輸入輸出曲線分別和理想曲線進行線性誤差計算後，可得到圖 3-21，從圖中可以看到，從左到右分別對應著高增益模態、低增益模態及無增益模態。為了驗證本節一開始設計的系統線性度，亦即是在可變增益放大器切換增益的過程中不影響輸入輸出曲線之線性度，將圖 3-20 中三個增益模態之輸入輸出轉移曲線進行微分，如圖 3-22 所示，可以看到三個增益模態下的微分結果接近，證實了三個增益模態的輸入輸出轉移曲線之曲率接近。

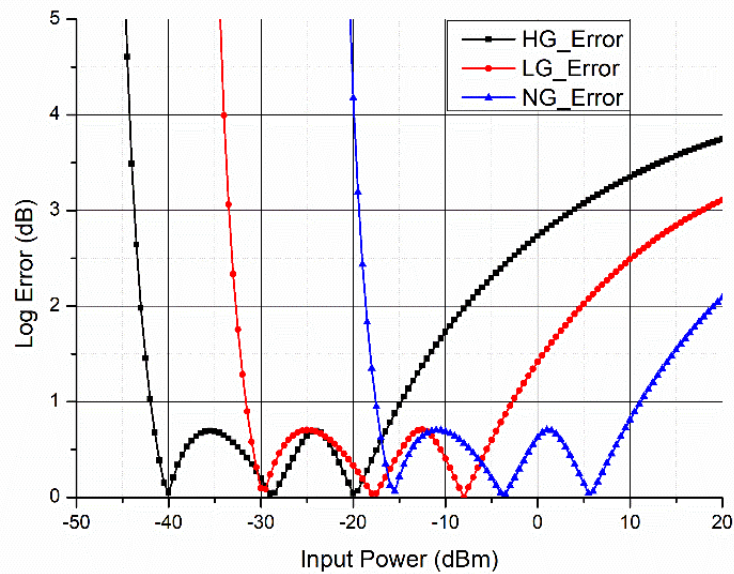


圖 3-21 28GHz 各增益模態之線性誤差圖。

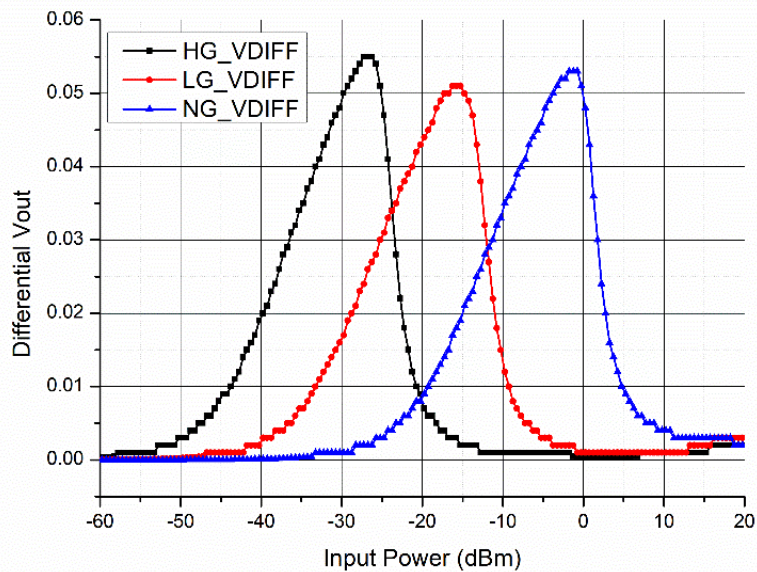


圖 3-22 28GHz 各模態轉移曲線微分圖。

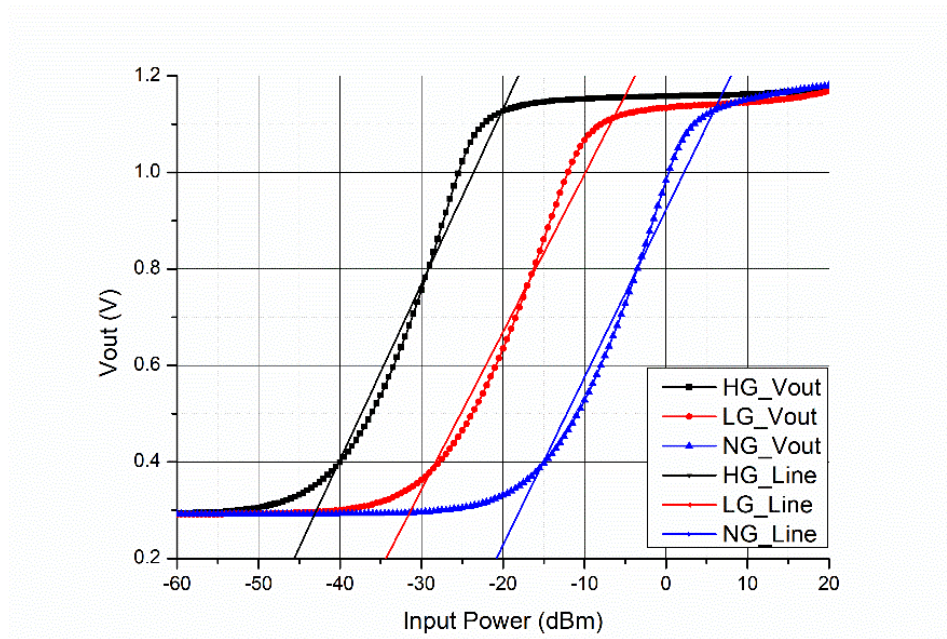


圖 3-23 27GHz 輸入輸出轉移曲線及理想曲線模擬圖。

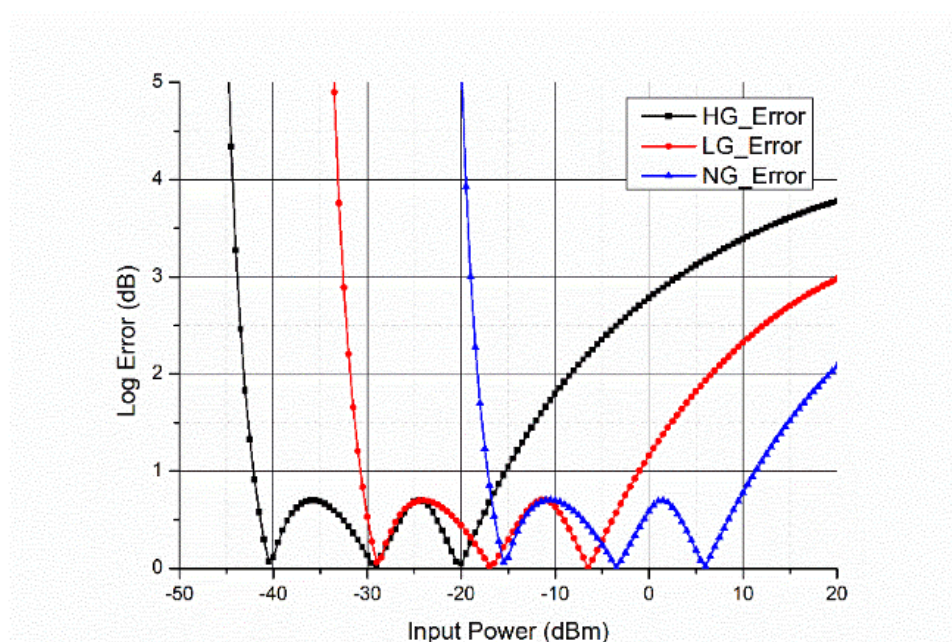


圖 3-24 27GHz 各增益模態之線性誤差圖。

當輸入訊號波動至 27GHz 時，此時輸入輸出轉移曲線如圖 3-23 所示，線性誤差如圖 3-24 所示，二圖中由左至右皆分別為高增益模態、低增益模態及無增益模態。

當輸入波動至 29GHz 時，此時輸入輸出轉移曲線如圖 3-25 所示，線性誤差如圖 3-26 所示，二圖中由左至右皆分別為高增益模態、低增益模態及無增益模態。

最後將三個輸入頻率之各增益模態可偵測範圍整理如表 3-6 所示，模擬結果整理如表 3-7 所示。

在 27GHz 時，MDP 基本上是相同的，僅有 DR 會因為微小的差異導致進行線性誤差判定時差異了 0.5dB，但這也是因為模擬時輸入功率的是每 0.5dBm 為一格，實際上的差異並不大。而輸入訊號為 29GHz 時表現比起 27GHz 和 28GHz 則略有失色，由於頻偏造成可變增益放大器的增益下降，MDP 和 DR 也跟著縮小了 1dB。

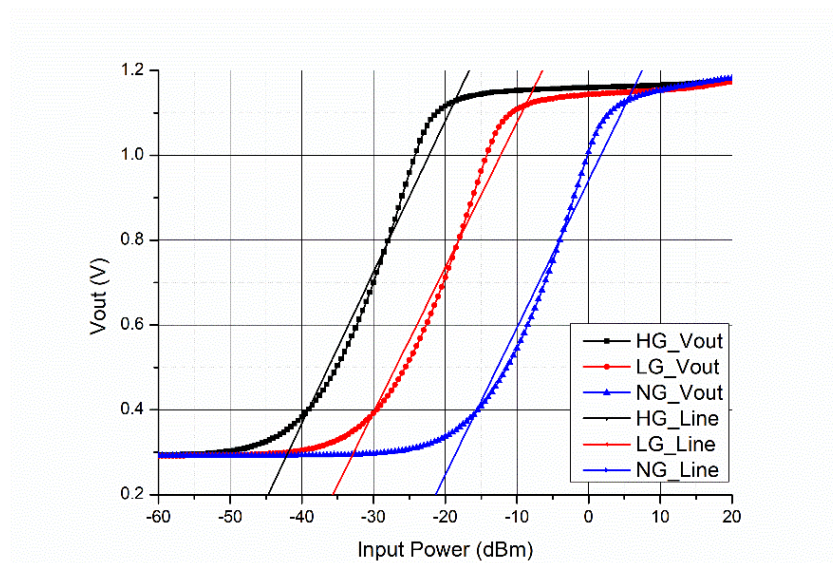


圖 3-25 29GHz 輸入輸出轉移曲線及理想曲線模擬圖。

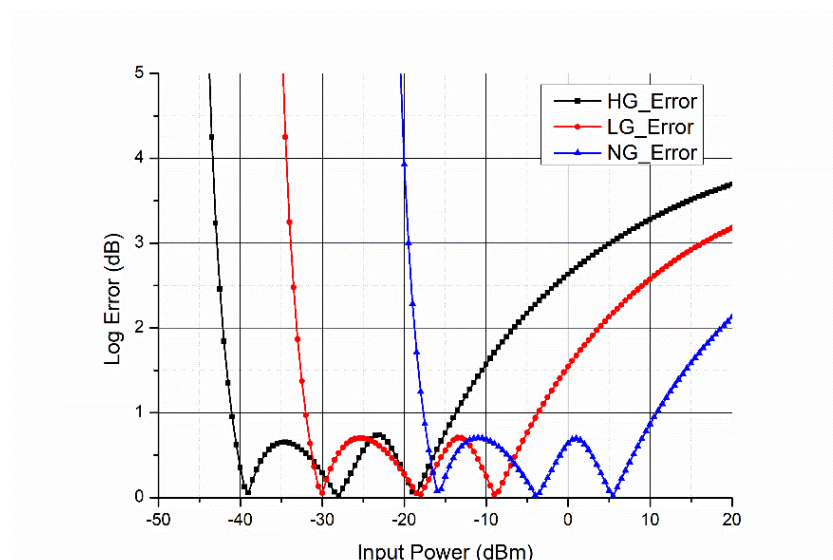


圖 3-26 29GHz 各增益模態之線性誤差圖。

表 3-5 三個頻段之各增益模態偵測範圍表。

	Detectable Range (dB)		
	27 GHz	28 GHz	29 GHz
High Gain Mode	-42.0 to -15.5	-42.0 to -15.0	-41.0 to -14.0
Low Gain Mode	-30.5 to -1.0	-31.5 to -2.5	-32.5 to -3.5
No Gain Mode	-17.0 to 11.5	-17.5 to 11.0	-17.5 to 11.0

表 3-6 三個頻段之模擬結果比較表。

	27GHz	28GHz	29GHz
Min. Detectable Power (dBm)	-42.0	-42.0	-41.0
Dynamic Range (dB)	53.5	53.0	52.0
Power Consumption (mW)	31.68	31.68	31.68
Log Error (dB)	1(0.7)	1(0.7)	1(0.7)

3.2.7 電路佈局 – 晶片一 & 晶片二

28GHz 平行式之可切換功率偵測系統之電路-晶片一佈局如圖 3-27 所示，晶片二則是如圖 3-28 所示，兩者差異為輸入匹配的略為不同，如圖 3-27 中紅框處，由於設計中有許多電感，整體佈局面積為 $0.7\text{ mm} \times 0.7\text{ mm} = 0.49\text{ mm}^2$ 射頻輸入訊號位於左側，採用高頻探針下針測量，並以直流電壓量測器量測直流輸出電壓。探針 ground-signal-ground 之間距為 $100\mu\text{m}$ ，直流偏壓置於上下兩端，以鏢線(bond-wire)連接至印刷電路板(printed circuit board, PCB)提供偏壓，鋁墊(PAD)面積大小均為 $50\mu\text{m} \times 50\mu\text{m}$ 。

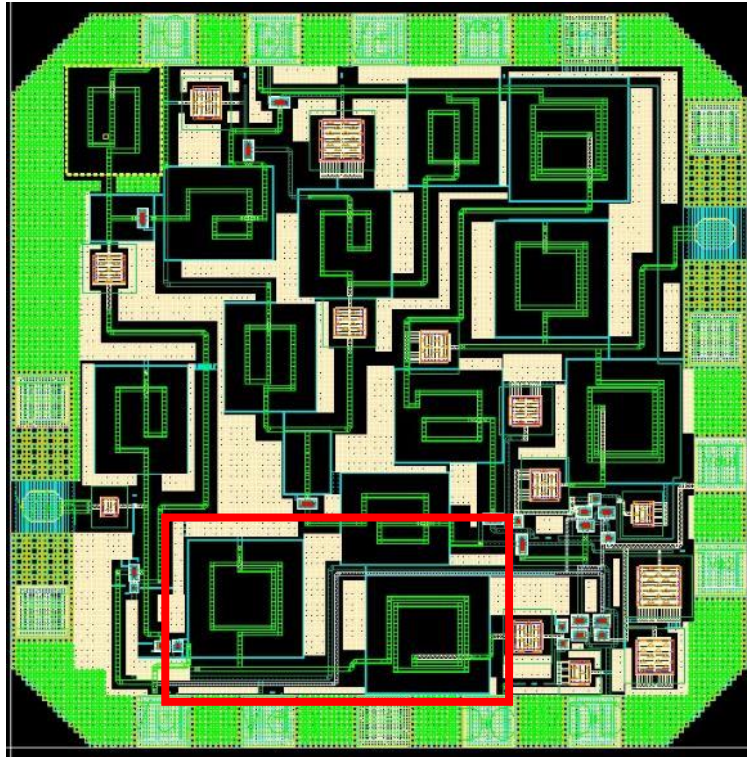


圖 3-27 28GHz 平行式之可切換功率偵測系統-晶片一佈局圖。

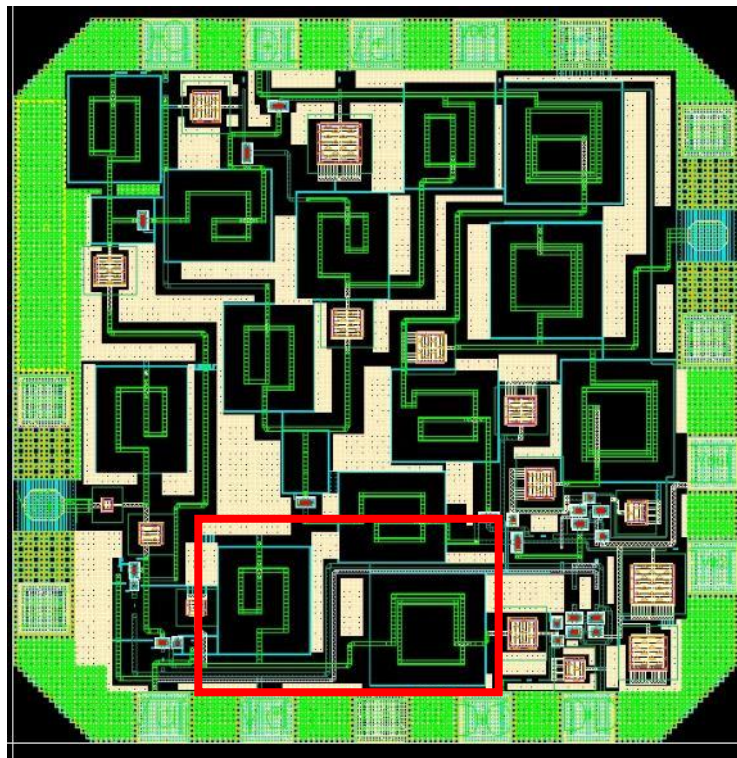


圖 3-28 28GHz 平行式之可切換功率偵測系統-晶片二佈局圖。



3.2.8 特性比較

將 3.2.6 之模擬結果與規格及其他文獻進行特性比較，結果如表 3-7 所示，可看出由於使用可切換特性的緣故，本論文所提出的功率偵測器擁有良好的靈敏度，即此架構相較其他文獻能更有利於類比數位轉換器的解析。動態範圍方面由於加入的可變增益放大器，也有不錯的表現。面積的部份由於直接在高頻訊號偵測，因此相較之下使用比較小的面積。

表 3-7 28GHz 平行式之可切換功率偵測系統特性比較表。

	[15]	[22]	[24]	[25]	Chip 1&2
Year	2013 MWCL	2017 TMTT	2019 ISCAS	2022 TCSII	2024
Process	130 nm CMOS	90 nm CMOS	180 nm SiGe	180 nm CMOS	90 nm CMOS
Freq. (GHz)	14	50~62	24-30	28	27~29
Min. Detectable Power (dBm)	-35	-50	-40	-47.2	-42
Dynamic Range (dB)	43	50	48	41.5	53
Sensitivity (mV/dB)	22.32	4.6	N/A	58.47/59/64.47	33.4
Power Consumption (mW)	35.2	20	16	35	31.68
Log Error (dB)	1	1.5	N/A	± 1	1 (0.7)
Area (mm ²)	0.75	0.66	0.09	0.72	0.49

3.3 電路及佈局改善與修正

3.3.1 SPDT 開關調整

使用 SPDT 開關切換訊號路徑固然有其優點，但上下路徑的輸入阻抗差異確實造成了匹配上的困難，若是在開關後將上下兩路匹配至接近的阻抗應可有效解決問題。但開關對於此架構並非不可或缺的部分，在晶片面積的使用、電晶體數目以及整體功耗的綜合考量下，決定在 3.4 節中提出的架構將其移除。



3.3.2 VGA 設計

如圖 3-16 所示，可變增益放大器之增益在高增益以及低增益模態時皆在低頻時有一個凸起，重新模擬後確認是由於兩級可變增益放大器共用直流偏壓，但卻沒有處理好可能會導致訊號回流的問題，因此在 3.4.4 節中設計的可變增益放大器會針對這個部分進行改善。

3.3.3 佈局改善

如圖 3-27 所示，電感佔據了整個晶片的大半面積，因此在接下來的架構選擇中決定移除不必要的部分，以求整體晶片面積能夠縮小。

且晶片一及晶片二中的 VDD 皆是以單一金屬走線提供電壓及電流，在設計時忽略了電流的大小，造成走線耐流上的問題，也進一步導致量測時兩晶片皆在上路量測不到訊號，在量測時即猜測是因為過大的電流導致 VDD 走線燒斷，故在接下來的晶片三佈局時選擇將 M2 整層當作 VDD 的導電層，使用電網的方式來解決此問題。

最後則是訊號線部分，在量測補金屬密度時忽略了傳輸線特性，將晶片一和晶片二的訊號線下方挖空，此行為無疑是大大的增加了路徑上的寄生電感感值，也導致了晶片一和晶片二在 S 參數上的量測結果皆和模擬時大相逕庭。

3.4 28 GHz 可切換功率偵測系統

3.4.1 規格制訂

本論文提出之晶片三為晶片一&二之改良版，為了能在各個增益模態切換過程中使其擁有良好的輸入匹配，將原本的單刀雙切開關移除，並透過兩級之可變增益放大器以達到控制系統操作在高增益模態、低增益模態及無增益模態。

圖 3-29 為 28GHz 可切換功率偵測系統之鏈路預算圖，與圖 3-1 相比，僅是將功率偵測系統的部分再詳細切分成兩級之可變增益放大器及一級功率偵測器，如藍框中所示。

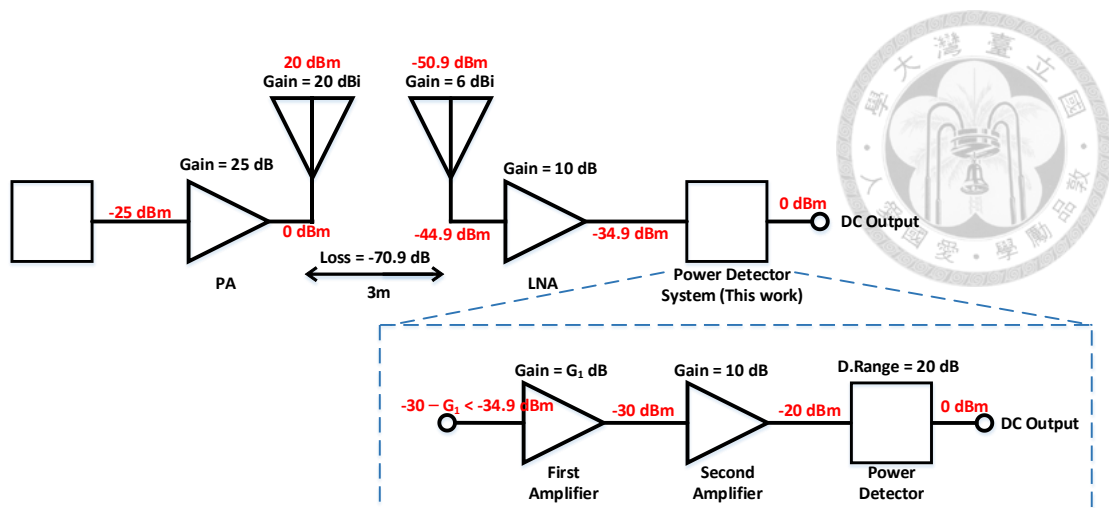


圖 3-29 28GHz 可切換功率偵測系統之鏈路預算圖。

目前設計為透過晶片外部電路調整的方式來切換訊號傳輸路徑，具體切換方式同 3.2.2 節，規格制訂方面，功率偵測晶片所需偵測訊號的功率大小為-34.9dBm，即為偵測晶片所需最低偵測值。由於射頻通訊系統中功率浮動變化大，因此動態範圍設定大於 40dB，亦即最小可偵測功率的 10000 倍，應可滿足大多數通訊系統中功率浮動的問題。電路規格表整理如表 3-8 所示。

表 3-8 28GHz 可切換功率偵測系統之規格表。

	Specification
Frequency (GHz)	27 ~ 29
Minimum Detectable Power (dBm)	< -34.9
Dynamic Range (dB)	> 40
Log Error (dB)	< 1

3.4.2 電路架構

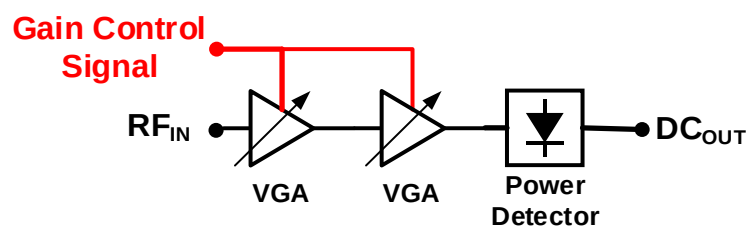


圖 3-30 28GHz 可切換功率偵測系統之架構圖。

圖 3-30 為 28GHz 可切換功率偵測系統之架構圖，僅使用單一路徑進行功率偵測，和圖 3-2 比起來，移除掉了不必要的電路，使整體晶片尺寸下降。表 3-9 為操作在各增益模態下對應之控制電壓值。以下將分別說明各電路設計。

表 3-9 28GHz 可切換功率偵測系統各增益模態之電壓表。

	High Gain Mode	Low Gain Mode	No Gain Mode
Gain Control Signal 1	1.2 V	0.2 V	0 V
Gain Control Signal 2	1.2 V	0.2 V	0 V

3.4.3 共源極功率偵測器

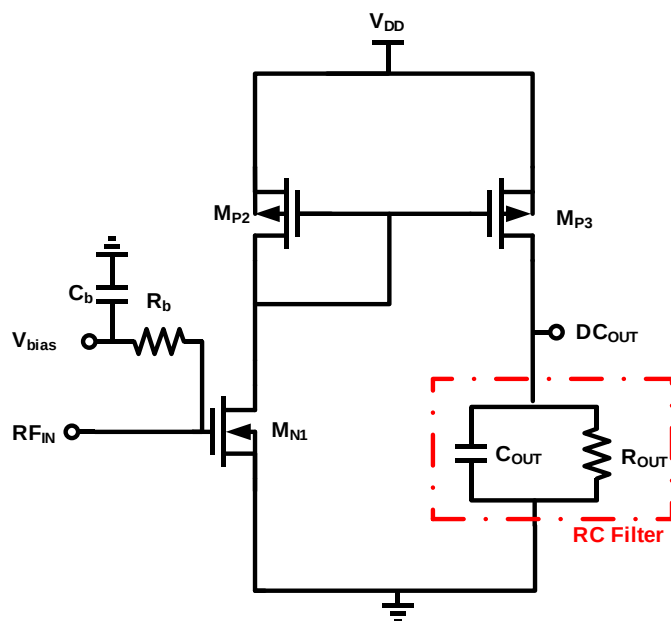


圖 3-31 共源極功率偵測器電路圖。

第三顆晶片使用的功率偵測器電路和前兩顆大致上架構相同，差異是將下方的電流源 PMOS 移除，將訊號逕直從 M_{N1} 輸入，並且移除上方的開關機制，如圖 3-31 所示，訊號透過 M_{N1} 做共源極整流後，再藉由電晶體 M_{P2} 及 M_{P3} 組合而成的電流鏡將訊號複製到電阻電容濾波器做整流，最後輸出直流電壓。

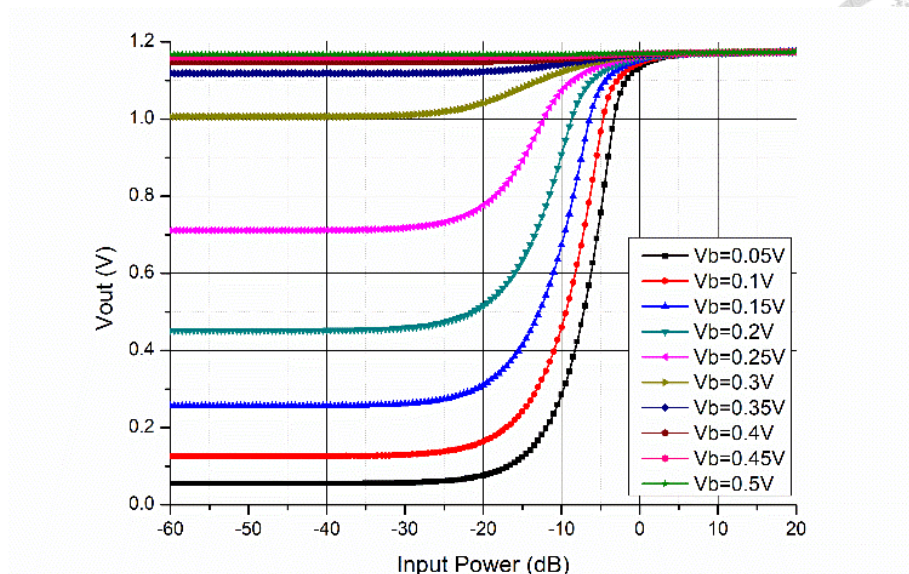


圖 3-32 輸入輸出轉移曲線隨偏壓變化圖。

接著設計流程和 3.2.4 節中相同，根據圖 3-31 中 V_{bias} 的變化，得到輸入輸出轉移曲線變化如圖 3-32 所示，當偏壓過大時，輸入輸出轉移曲線的斜率變化較小，雖然有較好的線性度，但也限制了輸出電壓的起始位準，使功率偵測範圍下降；反之，若是過小的偏壓雖然有很低的輸出電壓起始位準，但線性度卻會下降。圖 3-33 為電阻電容濾波器之輸出電阻對應輸入輸出轉移曲線變化圖，根據電壓電流轉換關係，可以知道越大的輸出電阻，則對應較高的輸出電壓起始位準，綜合考量動態範圍、最低偵測功率和輸入輸出轉移曲線斜率變化後將偏壓選定為 0.2V，輸出電阻選定為 3000 Ω 。

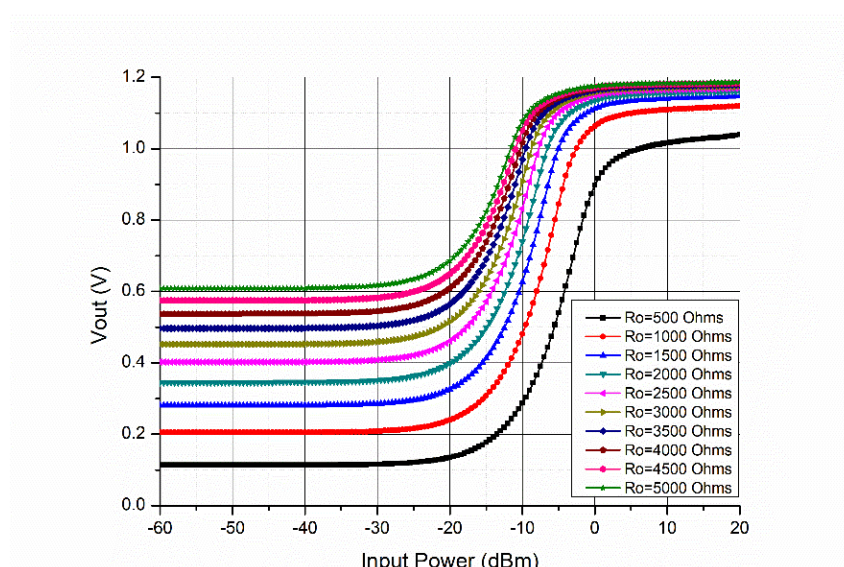


圖 3-33 輸入輸出轉移曲線隨輸出電阻變化圖。

將電晶體及被動元件尺寸設計完成後可得到輸入輸出轉移曲線及理想曲線，如圖 3-34 所示，此時輸出電壓範圍約為 0.7V，最低可偵測功率為-21dBm。根據子電路模擬結果，特性整理如表 3-10 所示。

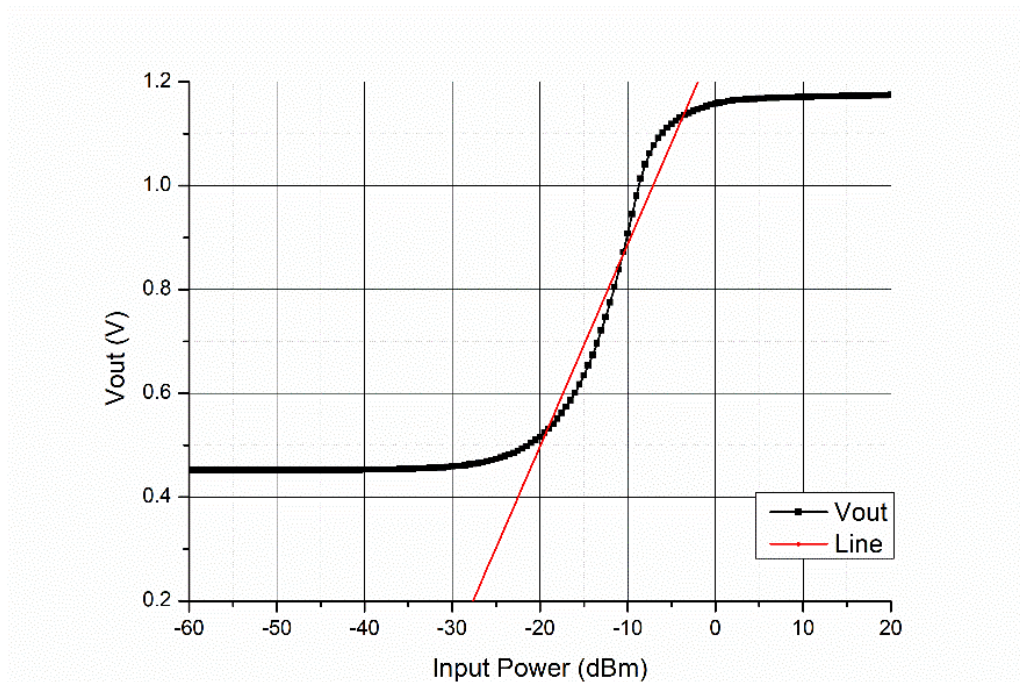
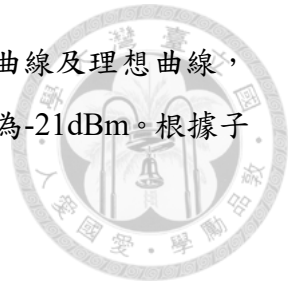


圖 3-34 輸入輸出轉移曲線與理想曲線模擬圖。

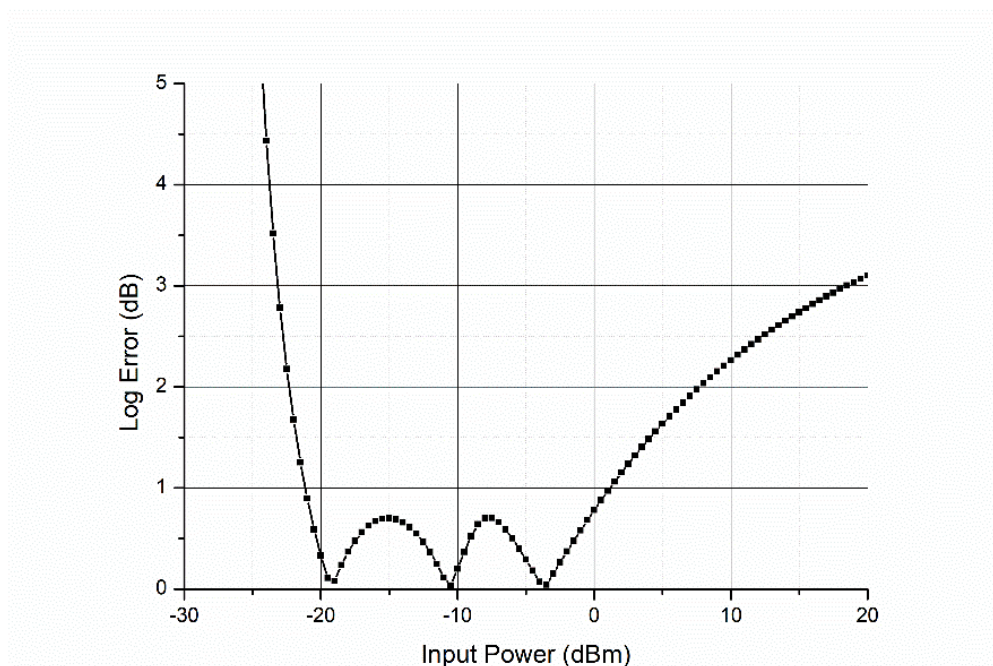
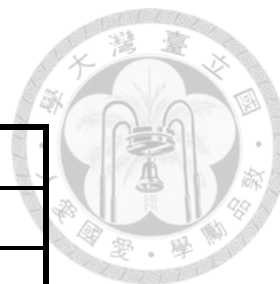


圖 3-35 共源級功率偵測器線性誤差圖。

表 3-10 共源極功率偵測器特性整理。

Frequency (GHz)	28
Minimum Detecable Power (dBm)	-21
Dynamic Range (dB)	19.5
Log-error (dB)	1 (0.7)
Power Consumption (mW)	< 1



3.4.4 可變增益放大器

晶片三所使用的可變增益放大器架構和 3.2.5 節中所提到的架構相同，差異僅在電晶體尺寸、級間匹配以及輸入匹配之被動元件大小不同，在此不多做贅述。

由於前一節之共源極功率偵測器最低可偵測功率為-21dBm，放大器增益在沒有低雜訊放大器的情形下最高需要大於 24dB，方可將-45dBm 放大至-21dBm，以達到所訂製之規格。又共源極功率偵測器最高可偵測功率為-1.5dBm，故可變增益放大器操作在無增益模態時輸出功率必須大於-1.5dBm 才能推動共源極功率偵測器。

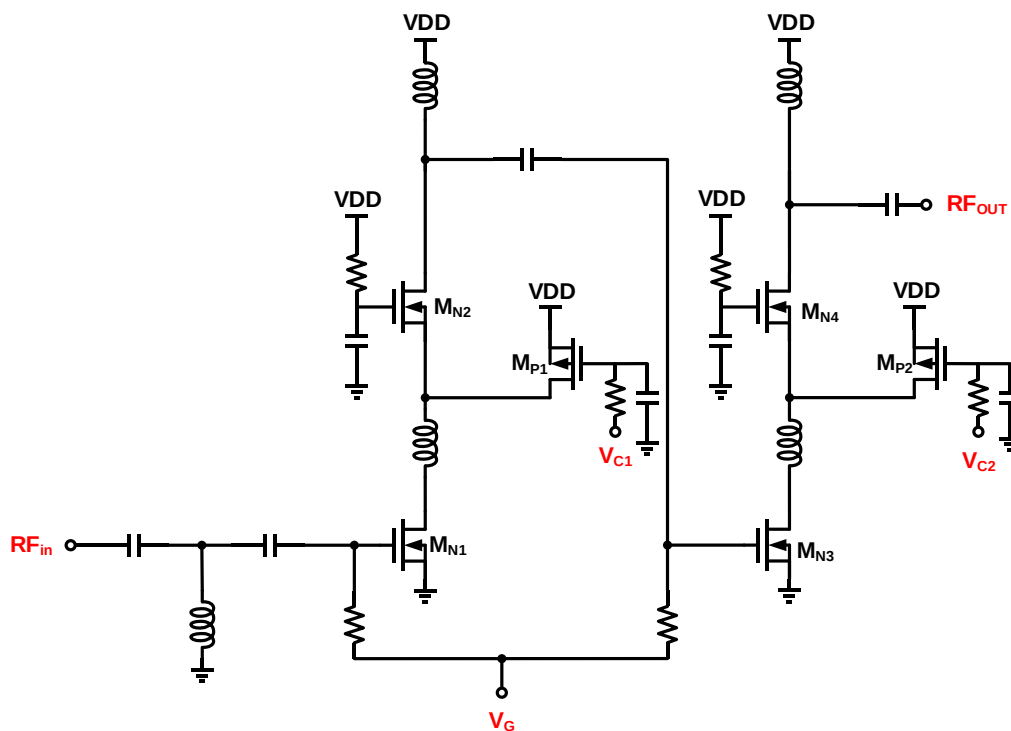
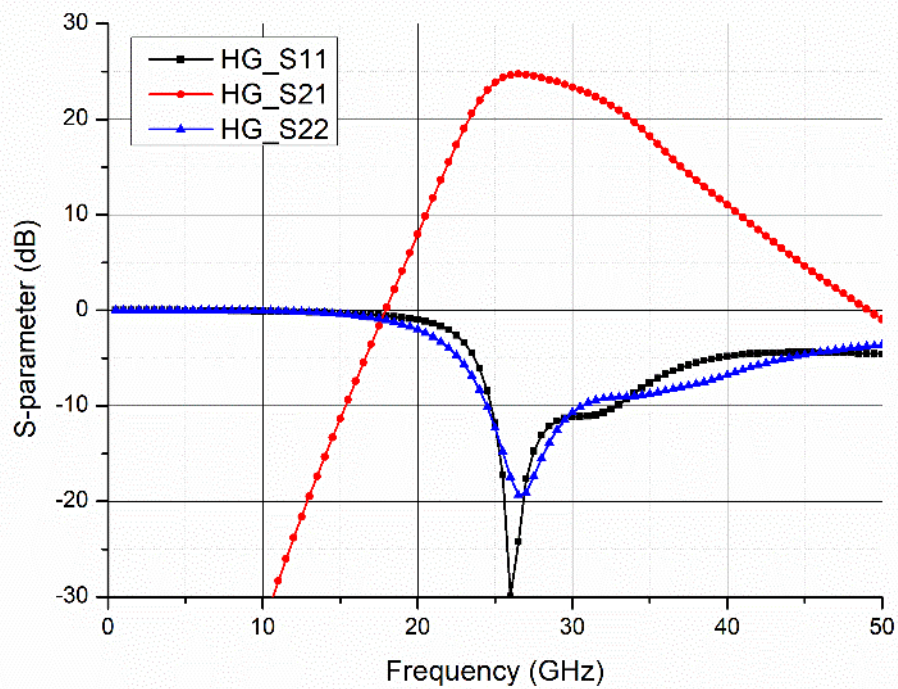
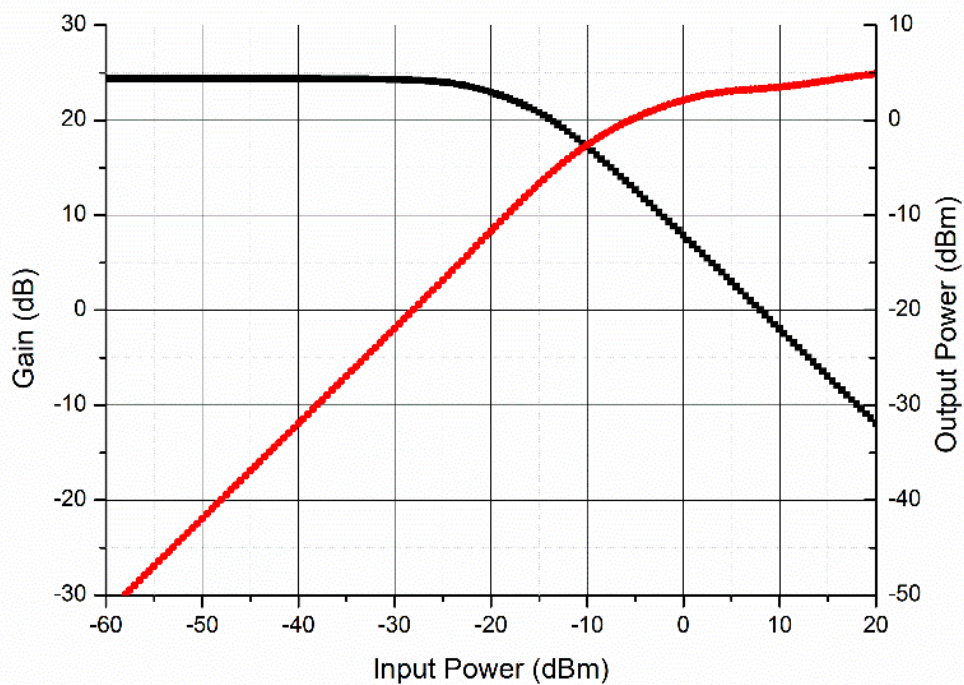


圖 3-36 兩級可變增益放大器電路圖。



(a)

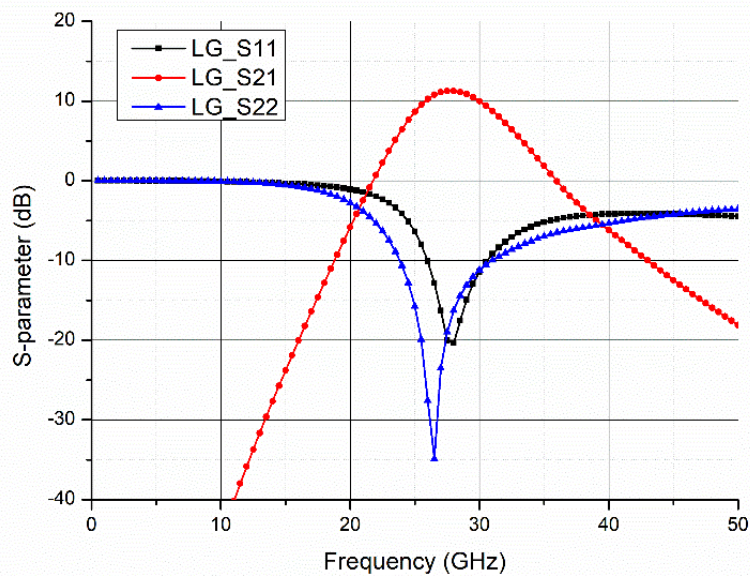


(b)

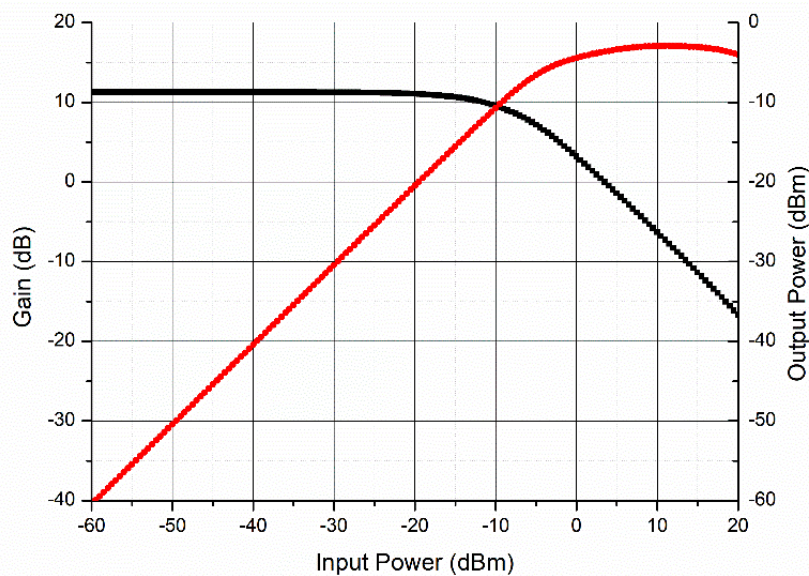
圖 3-37 高增益模態之(a)S 參數圖及(b)增益及輸出功率與輸入功率關係圖。

圖 3-37(a)為高增益模態之 S 參數圖，在輸入訊號為 28GHz 時增益為 24.35dB，

OP1dB 為-21.5dBm，且此時 S11 和 S22 皆低於-10dB，滿足規格設計。在前一節設計可變增益放大器時，如圖 3-16 所示，增益在低頻有不正常的凸起，這部分也透過級間匹配和輸入匹配的優化後得到改善，圖 3-37(b)為高增益模態之增益及輸出功率與輸入功率關係圖，在此增益模態下增益為 24.35dB，OP1dB 為-21.5dBm。圖 3-38(a)為低增益模態之 S 參數圖，其值一樣選約為高增益模態時的一半，也即是約為 12dB，為的是能讓輸入輸出轉移曲線平均的在可偵測範圍內分佈，使在範圍內的每一部分都能有明顯的電壓變化。此時的 OP1dB 為-13dBm。



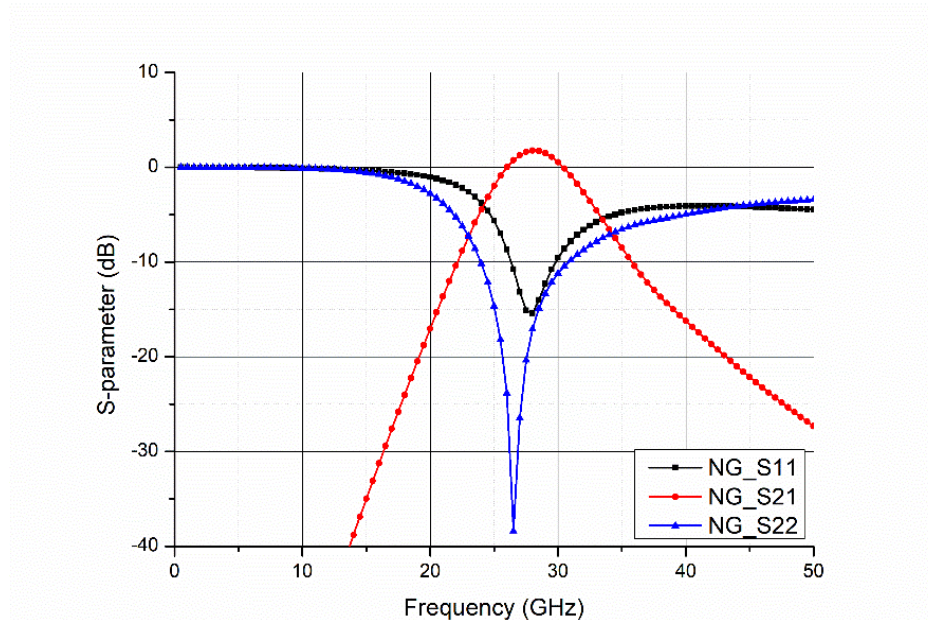
(a)



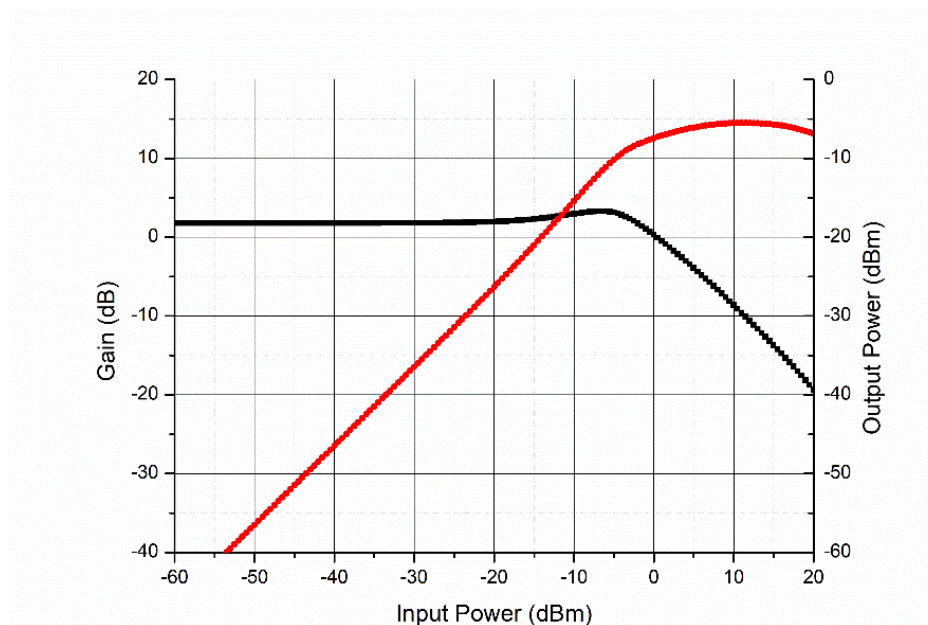
(b)

圖 3-38 低增益模態之(a)S 參數圖及(b)低增益模態之增益及輸出功率關係圖。

最後是無增益模態，和晶片一和晶片二不同的地方是，在可變增益放大器之控制電壓全數打開時，其增益會趨近於零，如圖 3-39(a)，使輸入訊號就像是直接進入到後方的共源極功率偵測器內，且如圖 3-39(b)中可見，在此增益模態時之 OP1dB 約為-1.5dB，剛好滿足規格所需。



(a)



(b)

圖 3-39 無增益模態之(a)S 參數圖及(b) 無增益模態之增益及輸出功率關係圖。

將三種增益模態之 S 參數放在同一張圖中比較可得到圖 3-40(a)，可以看到晶片一及晶片二使用單刀雙切開關衍生出輸入阻抗變化所導致的輸入阻抗難以匹配

問題，在晶片三上有了良好的改善。圖 3-40(b)為各增益模態之增益及輸出功率關係比較圖，在切換增益模態的過程中，輸出訊號的平行上移也彰顯著可變增益放大器在放大訊號的同時，OP1dB 也都足以推動功率偵測器，而圖中之無增益模態之增益在輸入功率約為-5dBm 時有凸起則是因為可變增益放大器抽電流所導致之非理想效應。將各增益模態之特性整理如表 3-11 所示。

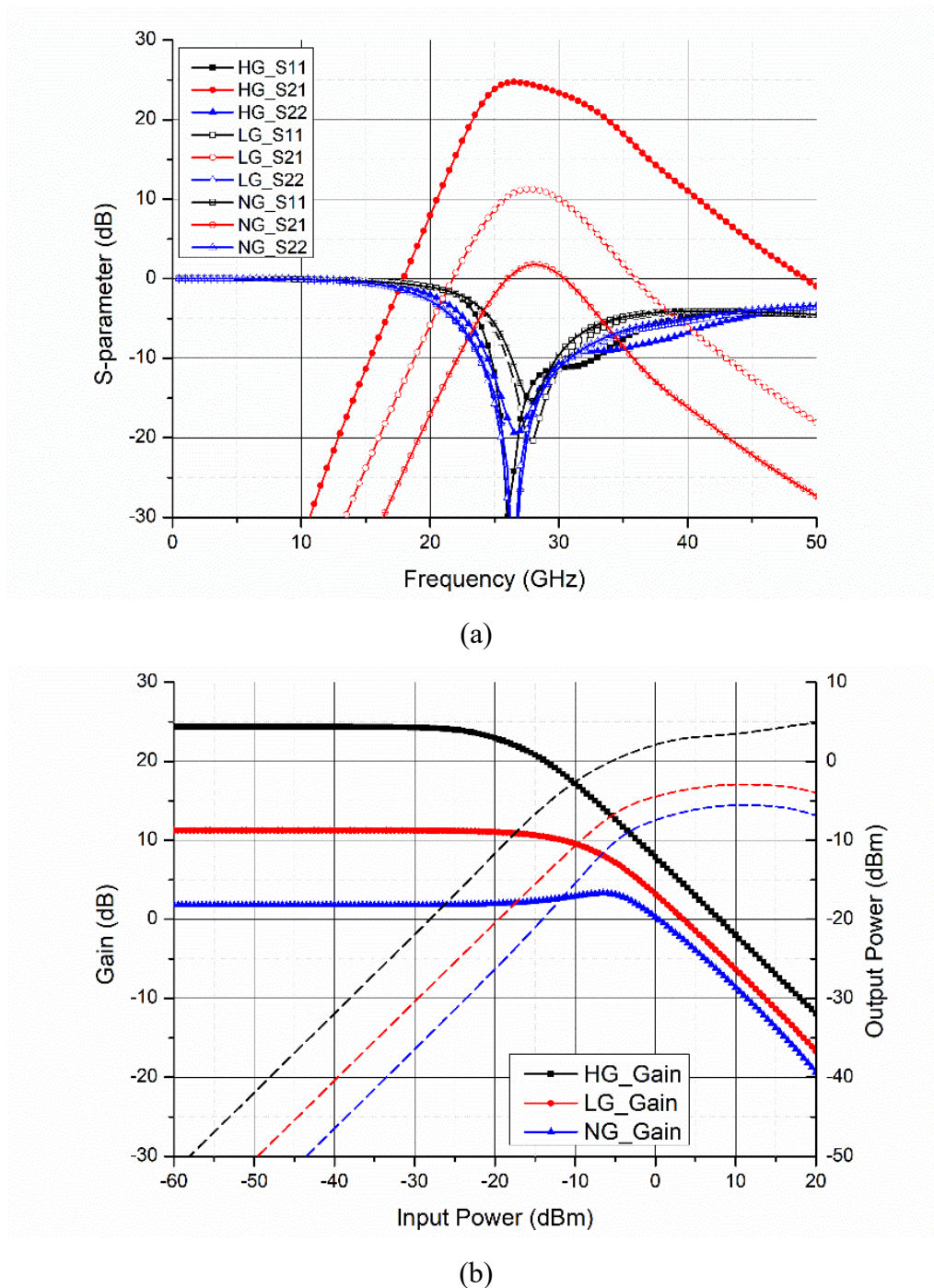


圖 3-40 各增益模態之(a)S 參數比較圖及(b)各增益模態之增益及輸出功率關係比較圖。

表 3-11 可變增益放大器特性比較表。

	High Gain Mode	Low Gain Mode	No Gain Mode
Gain Control Signal1	1.8V	0.2V	0V
Gain Control Signal2	1.8V	0.2V	0V
Gain (dB)	24.35	12.16	1.77
OP1dB (dBm)	-21.50	-12.50	-1.50

3.4.5 28GHZ 可切換功率偵測系統 – 晶片三

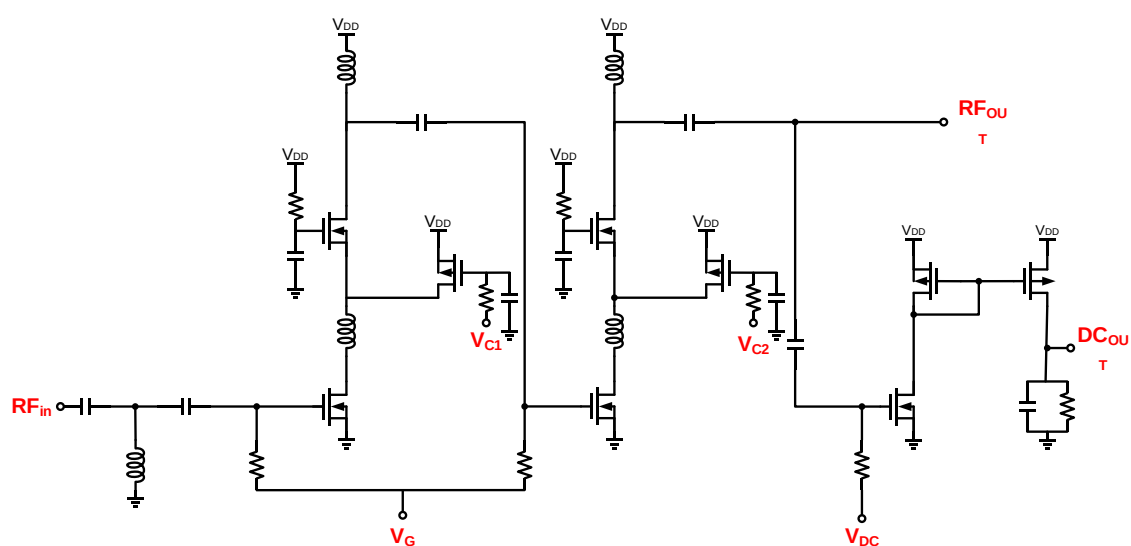


圖 3-41 28GHZ 可切換功率偵測系統架構圖。

將前兩節設計之電路結合在一起後可得到圖 3-41，為了方便量測，故在可變增益放大器之輸出和功率偵測器之輸入間設計了一個射頻訊號(RF_{OUT})輸出腳位。

圖 3-42 為各模態之輸入反射係數模擬圖，正如前一節所提到，本電路在切換增益模態時僅是控制訊號的變動，故在輸入阻抗不會有太大的變動，在各個增益模態下輸入反射係數皆低於-10dB。

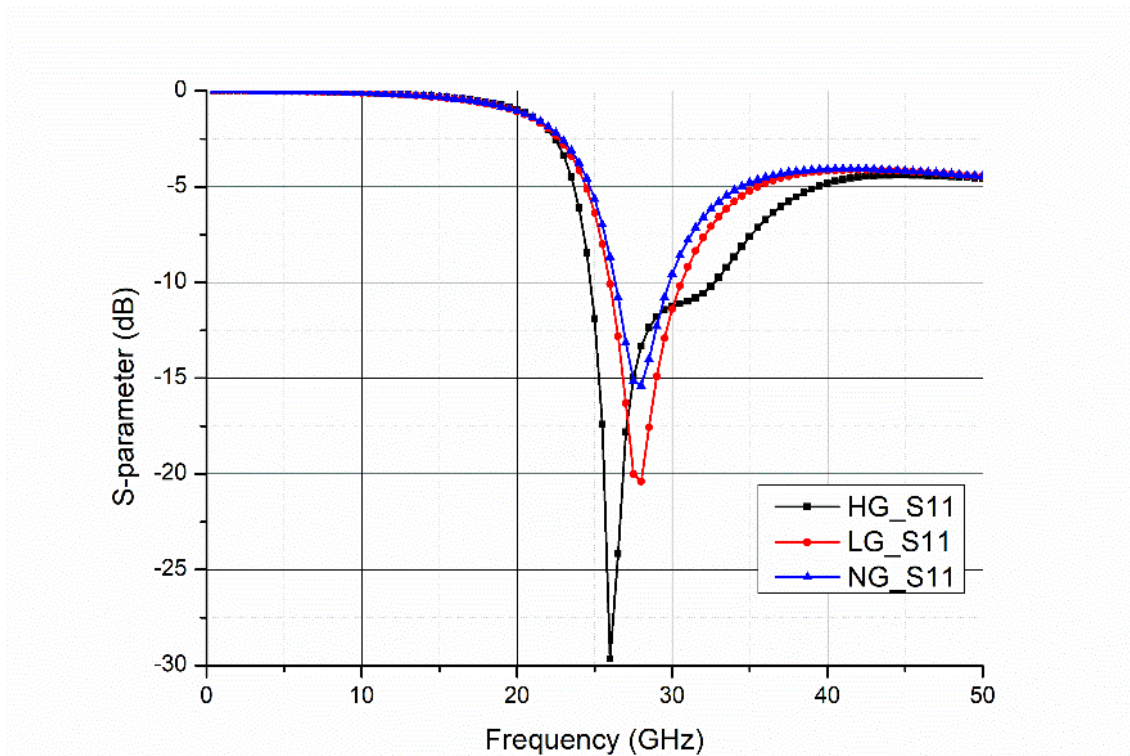
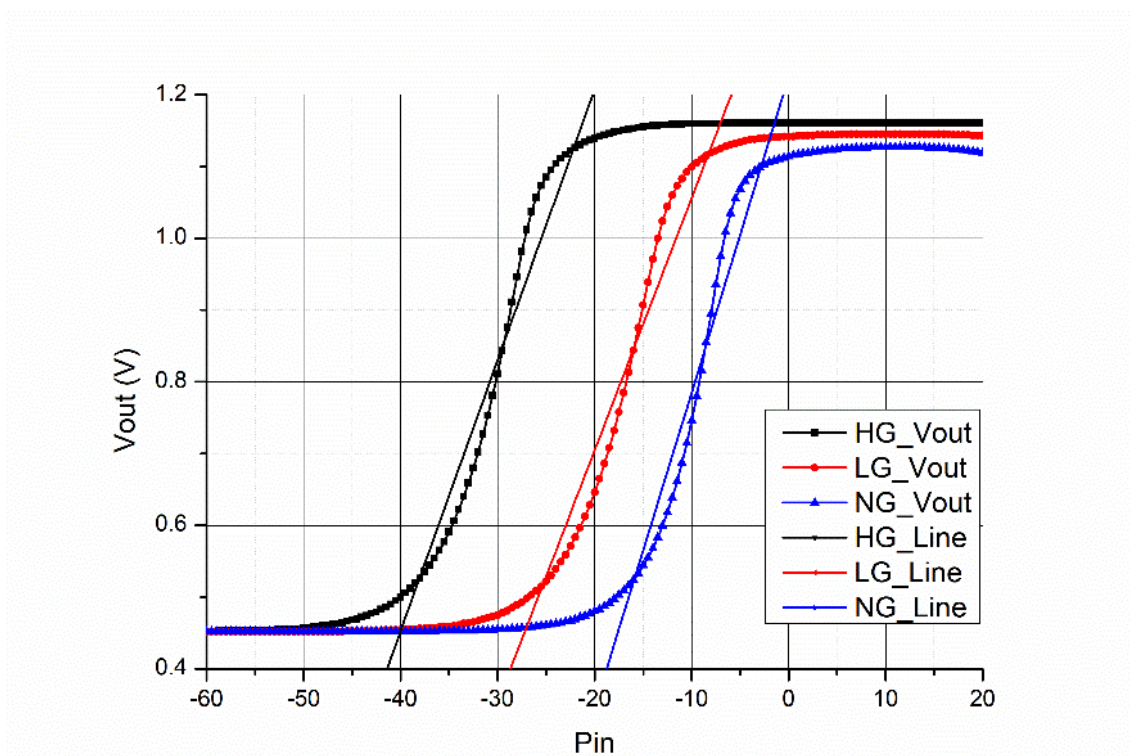
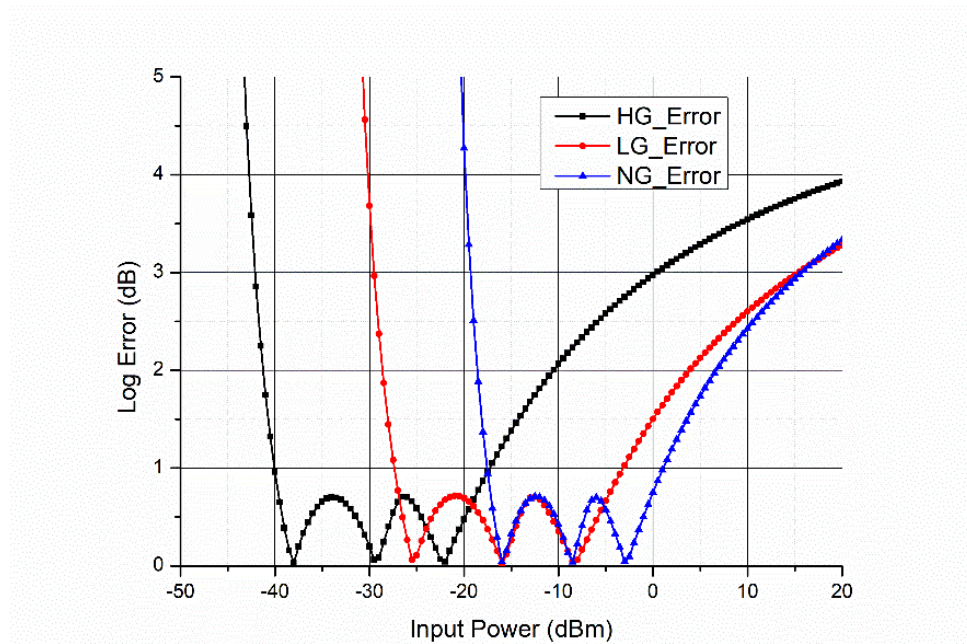


圖 3-42 各模態輸入反射係數模擬圖。



(a)



(b)

圖 3-43 28GHz(a)輸入輸出轉移曲線及理想曲線圖及(b) 線性誤差圖。

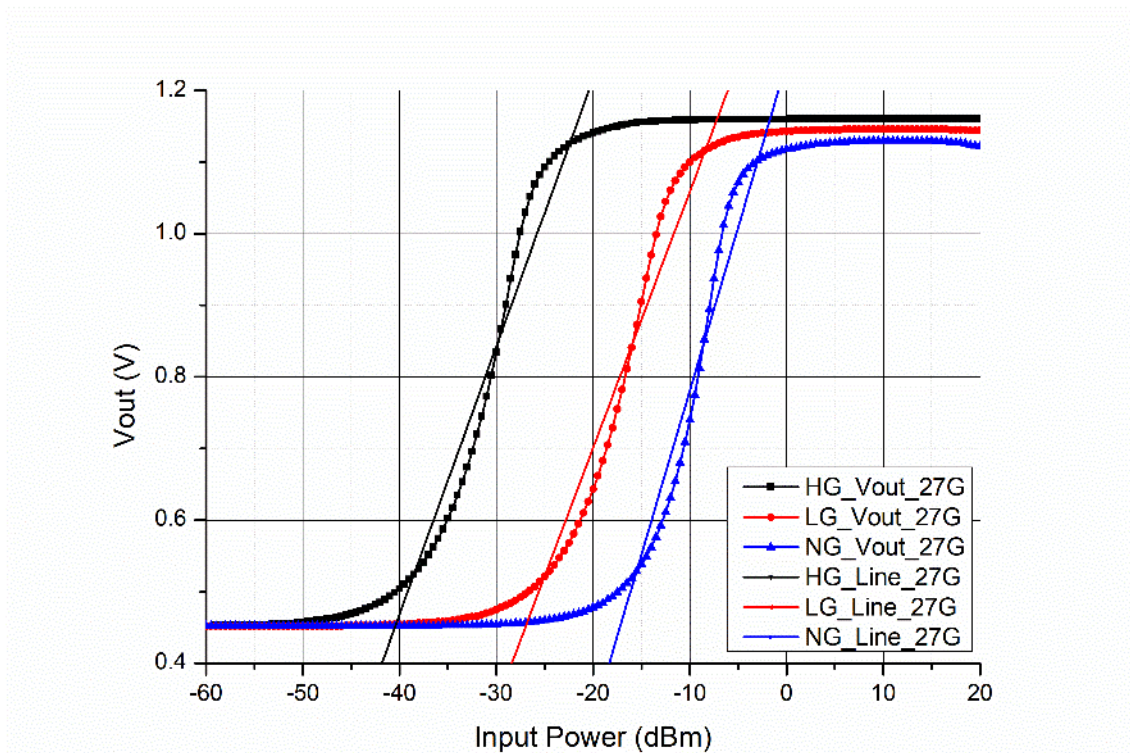
當輸入訊號為 28GHz 時，輸入輸出轉移曲線如圖 3-43 所示，圖中直線分別為各增益模態下對應之理想曲線。和圖 3-20 比較，雖然各增益模態在最後穩定的輸出直流電壓值不盡相同，但這部分不影響整體功率偵測效果。

將圖 3-43(a)之輸入輸出曲線和其對應的理想曲線進行線性誤差的比對後可得到圖 3-43(b)，其中的峰值皆訂為 0.7dB，取線性誤差小於 1dB 時作為正常功率偵測範圍，並將其整理如表 3-12 所示。

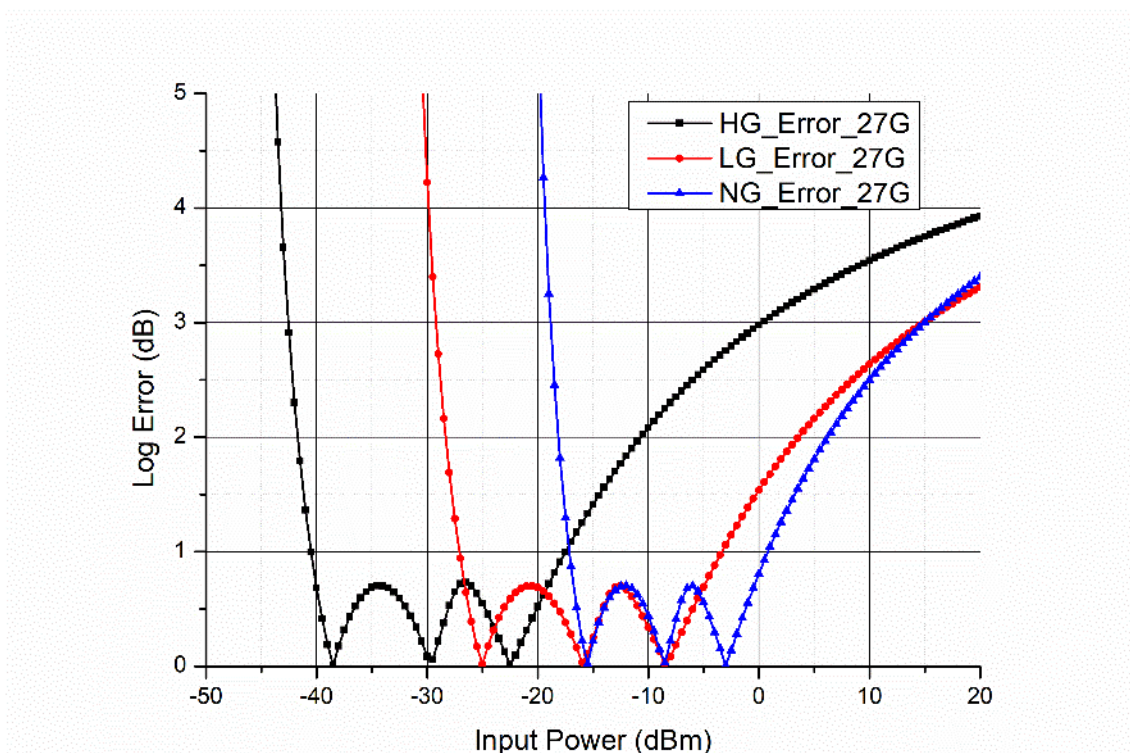
表 3-12 各增益模態之偵測範圍表。

	Detectable Range (dBm)
High Gain Mode	-40.5 to -17.0
Low Gain Mode	-27.5 to -3.0
No Gain Mode	-17.5 to 1.5

最後分別模擬輸入訊號波動至 27GHz 及 29GHz 時電路表現，當輸入訊號頻率為 27GHz 時，輸入輸出轉移曲線及理想曲線之模擬結果如圖 3-44(a)所示，整體曲線和輸入訊號頻率為 28GHz 時沒有太大的差異，進行線性誤差的比對後得到圖 3-44(b)，中間的峰值為 0.7dB 時，取線性誤差小於 1dB 時作為正常功率偵測範圍。



(a)

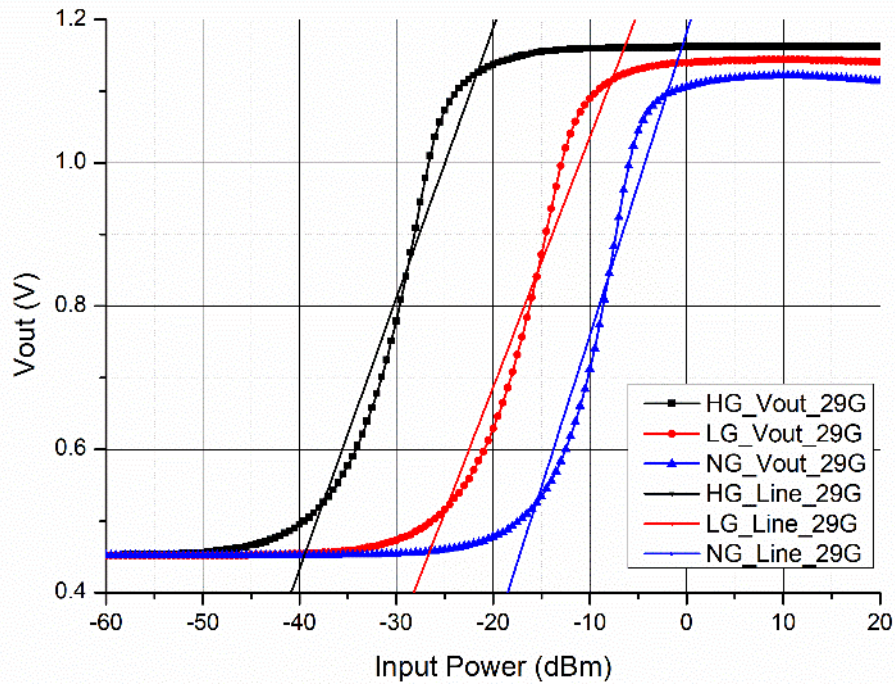


(b)

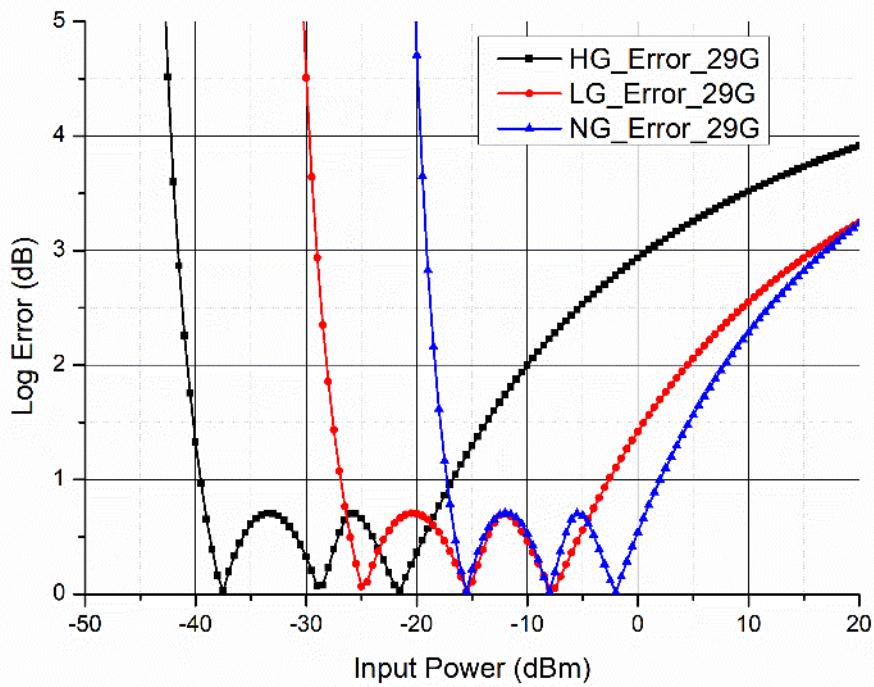
圖 3-44 27GHz(a)輸入輸出轉移曲線及理想曲線圖及(b)線性誤差圖。

同樣地，輸入訊號頻率為 29GHz 時重複上述的模擬可分別得到輸入輸出轉移

曲線和理想曲線圖為圖 3-45(a)，進行線性誤差的比對後可得圖 3-45(b)。將三個頻率各個增益模態之偵測範圍整理如表 3-13 所示。



(a)



(b)

圖 3-45 29GHz(a)輸入輸出轉移曲線及理想曲線圖及(b)線性誤差圖。

表 3-13 各輸入頻率對應模擬結果表。

	27GHz	28GHz	29GHz
Min. Detectable Power (dBm)	-40.5	-40.5	-39.5
Dynamic Range (dB)	41.5	42.0	41.5
Power Consumption (mW)	48.5	48.5	48.5
Log Error (dB)	1(0.7)	1(0.7)	1(0.7)

3.4.6 電路佈局 – 晶片三

28GHZ 可切換功率偵測系統之晶片佈局如圖 3-46 所示，整體佈局面積為 $0.61\text{ mm} \times 0.62\text{ mm} = 0.3782\text{ mm}^2$ 射頻輸入訊號位於左側，採用高頻探針下針測量，並以直流電壓量測器量測直流輸出電壓。探針 ground-signal-ground 之間距為 $100\mu\text{m}$ ，直流偏壓置於上下兩端，以鏢線(bond-wire)連接至印刷電路板(printed circuit board, PCB)提供偏壓，鋁墊(PAD)面積大小均為 $50\mu\text{m} \times 50\mu\text{m}$ 。

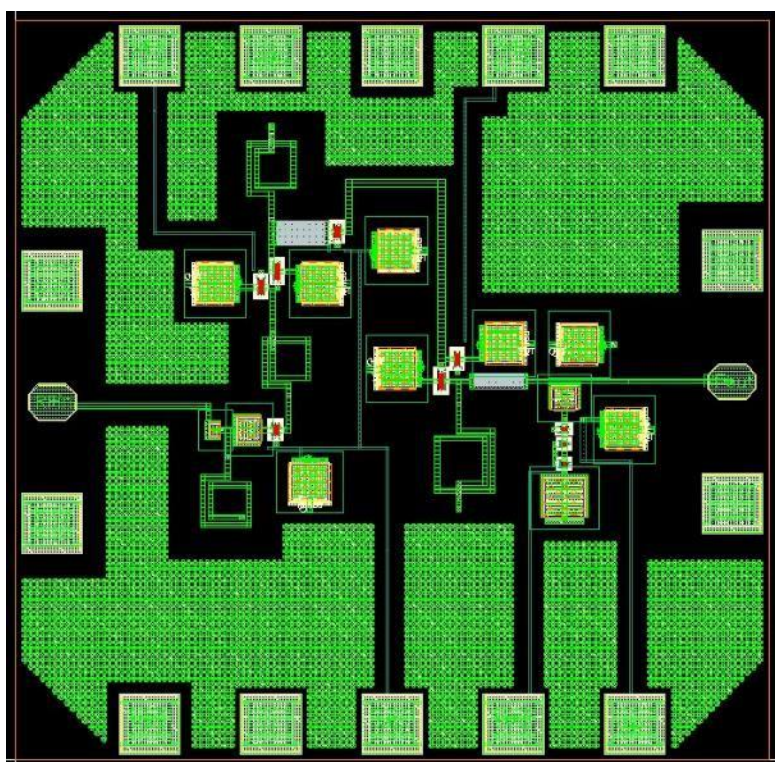


圖 3-46 28GHZ 可切換功率偵測系統電路佈局圖。



3.4.7 特性比較

將 3.4.6 之模擬結果與規格及其他文獻進行特性比較，結果如表 3-14 所示，可看出由於使用可切換特性的緣故，本論文所提出的功率偵測器擁有最佳的靈敏度，即此架構相較其他文獻能更有利於類比數位轉換器的解析。動態範圍方面由於加入的可變增益放大器，也有不錯的表現。面積的部份由於直接在高頻訊號偵測，因此相較之下使用比較小的面積。

表 3-14 28GHz 平行式之可切換功率偵測系統特性比較表。

	[15]	[22]	[24]	[25]	Chip 1&2	Chip 3
Year	2013 MWCL	2017 TMTT	2019 ISCAS	2022 TCSII	2024	2024
Process	130 nm CMOS	90 nm CMOS	180 nm SiGe	180 nm CMOS	90 nm CMOS	90 nm CMOS
Freq. (GHz)	14	50~62	24-30	28	27~29	27~29
Min. Detectable Power (dBm)	-35	-50	-40	-47.2	-42	-40.5
Dynamic Range (dB)	43	50	48	41.5	53	42
Sensitivity (mV/dB)	22.32	4.6	N/A	58.47/59/64.47	33.4	30.13
Power Consumption (mW)	35.2	20	16	35	31.68	48.5
Log Error (dB)	1	1.5	N/A	± 1	1 (0.7)	1 (0.7)
Area (mm ²)	0.75	0.66	0.09	0.72	0.49	0.38

Chapter 4 電路量測結果

4.1 印刷電路板設計

本論文採用之印刷電路板材質為環氧樹脂玻璃纖維基板，使用實驗室統一製作之公板，兩顆晶片均採相同方式進行量測，射頻訊號輸入端位在晶片左方，以直接下針的方式進行量測，上下方為直流偏壓輸入端及直流電壓輸出端，使用 IC 磅線打線(wire-bonding)的方式將直流偏壓連接至 PCB 電路板端，再由 PCB 上之排針提供偏壓及量測輸出電壓。

由於直流偏壓由磅線打線進行輸入，磅線本身會對電路造成額外的電感影響，如圖 4-1 所示之 $L_{\text{bond-wire}}$ ，因此除了晶片內部的旁路電容(on-chip bypass capacitor)外，於 PCB 板上也需外焊額外的外焊旁路電容(off-chip bypass capacitor)降低電路本身低頻振盪的可能，同時確保完整的旁路效果。為了製造較佳的小訊號交流接地，使用了三種不同大小的電容，由容值大到小分別對應到 C_{b1} 、 C_{b2} 及 C_{b3} ，容值分別為 10nF、4.7nF 及 0.82nF，分別對應頻率由低至高的雜訊濾波。

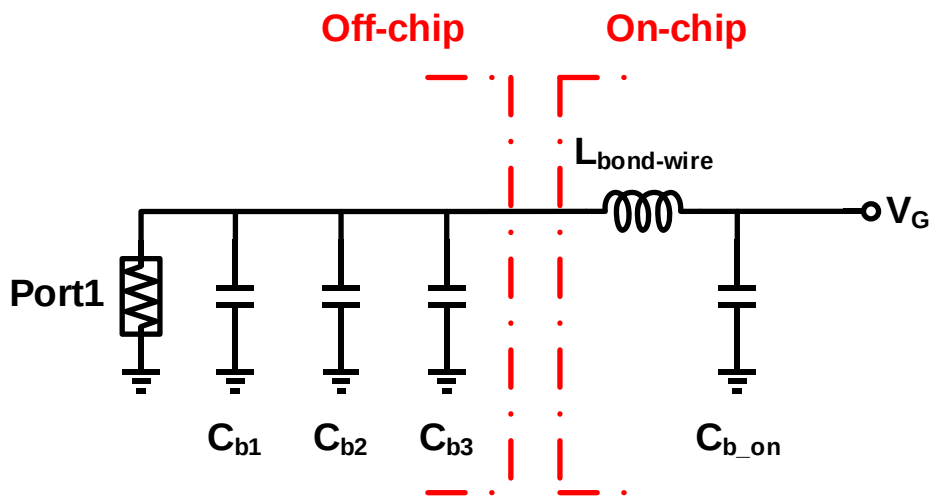


圖 4-1 電路板之外焊電容。

4.2 晶片一 & 晶片二量測

4.2.1 晶片與外焊電容

圖 4-2 和圖 4-3 分別為晶片一和晶片二照片，使用 TSMC 90nm 製程實現。

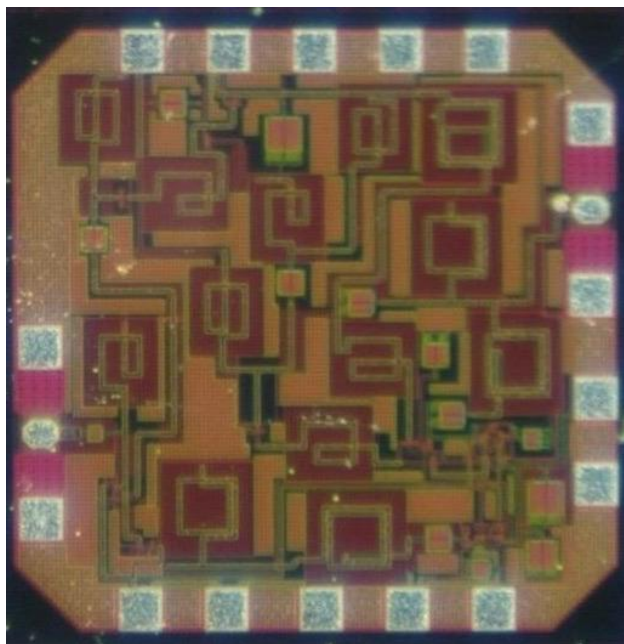


圖 4-2 晶片一照片。

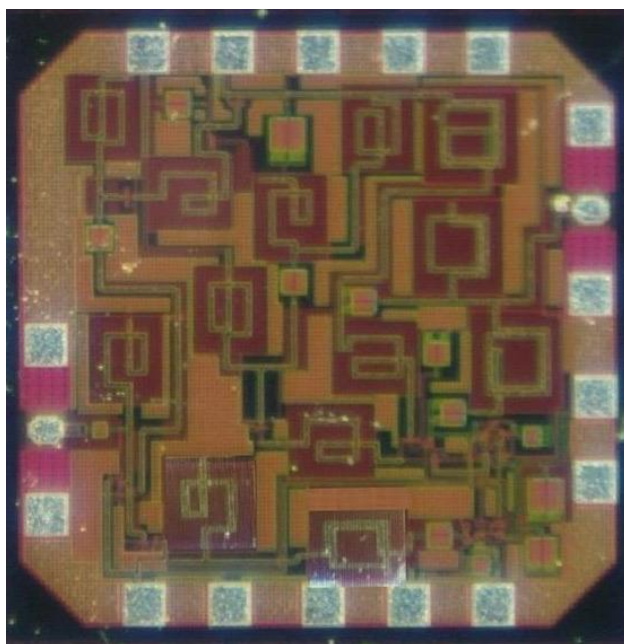


圖 4-3 晶片二照片。

圖 4-4 為晶片一和晶片二之腳位圖，將對應的腳位透過磅線打線(wire-bonding)連接至晶片上對應之 PAD。

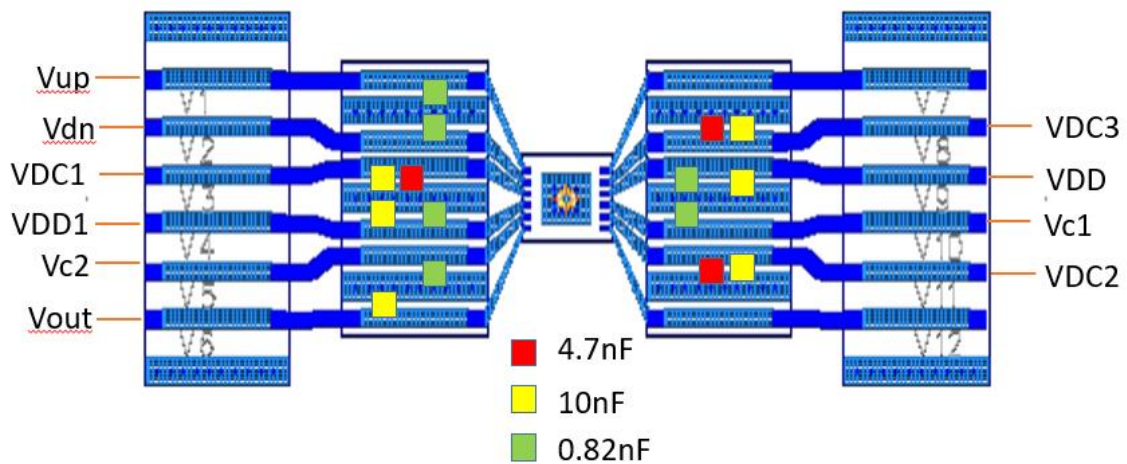


圖 4-4 晶片一及晶片二腳位圖。

4.2.2 量測環境

本電路於台大電機二館 505 室進行量測，於台大電機二館 505 室使用向量網路分析儀進行 S 參數之量測，量測針 GSG 距離為 $100\ \mu\text{m}$ ，轉移曲線部份使用訊號產生器及直流電錶進行量測，直流電錶之阻抗約為 $1\text{M}\Omega$ ，而功率偵測器之輸出阻抗為 $3.5\text{K}\Omega$ ，兩者並聯後阻值約為 $3.49\text{K}\Omega$ ，對於功率偵測器之輸出電壓並不影響。

4.2.3 S 參數

圖 4-5 為晶片一和晶片二與模擬的輸入反射係數比較圖，無法從其中得到明顯的規律，晶片一在 18GHz 和 36GHz 處有不正常的凸起，原因為第一級和第二級可變增益放大器共用閘極偏壓，但忽略了訊號回流造成的回授問題，進而導致有低頻震盪。而在訊號頻率 28GHz 處也沒有降低。晶片二儘管改善了此非理想結果，但整體輸入匹配依然跟模擬結果有巨大的差異，代表兩個晶片的輸入匹配皆沒有正常發揮功效。

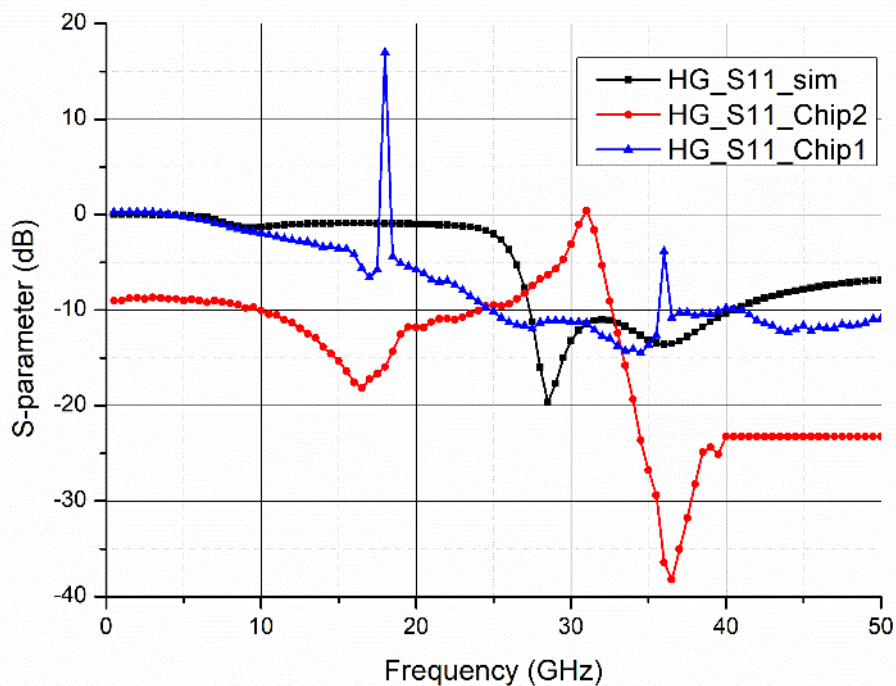


圖 4-5 晶片一及晶片二輸入反射係數比較圖。

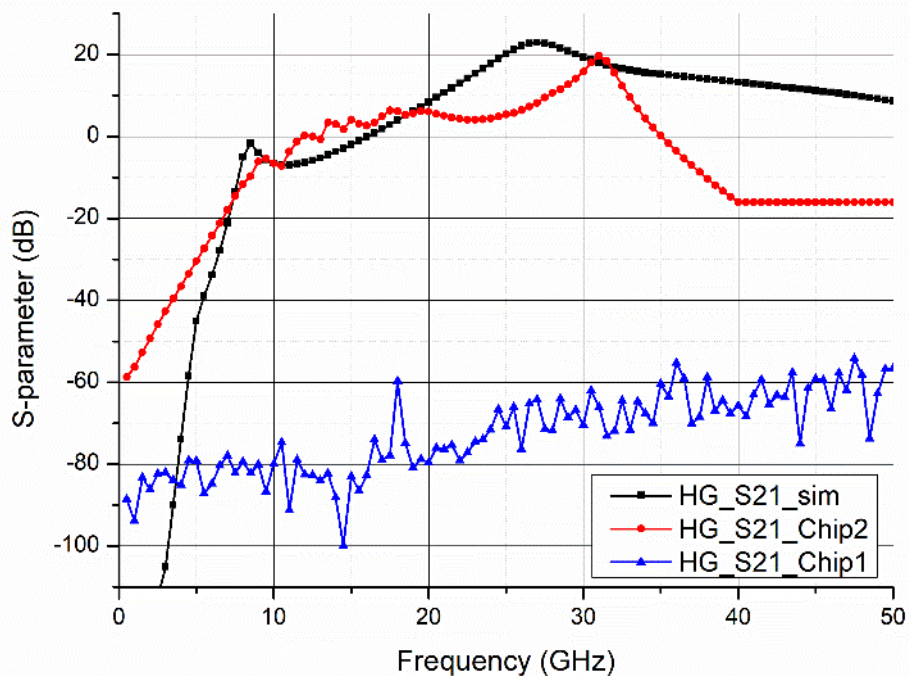


圖 4-6 高增益模態增益比較圖。

圖 4-6 為晶片一和晶片二與模擬的增益比較圖，晶片一在量測時完全無法量測到增益，從圖中可以看出其不正常的抖動，增益值也均落在-50 到-100dB 之間，

應為雜訊。晶片二在修正後雖然有量測到增益，但增益之峰值頻偏至 31GHz。



4.2.4 輸入輸出轉換曲線

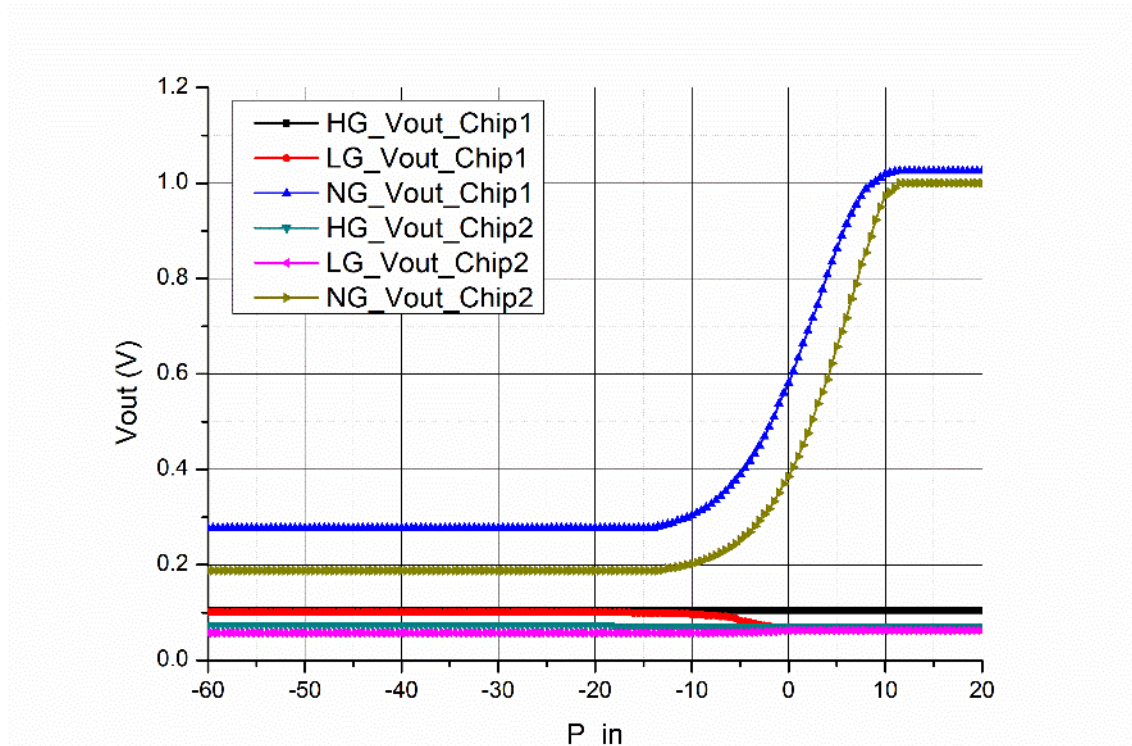


圖 4-7 輸入輸出轉移曲線。

圖 4-7 為晶片一和晶片二之輸入輸出轉移曲線圖，可以看到無論是沒有量測到增益的晶片一或是有量測到增益的晶片二，在高增益模態以及低增益模態下輸出皆是一個沒有太多變動的直流電壓，結合圖 3-18 和圖 4-6 進行分析，應是電路中上路的功率偵測器在佈局上有問題，進而導致輸出異常。

由於無增益模態在設計上和高增益模態及低增益模態為兩條不同的路徑，在兩晶片之下路則是正常運作，如圖 4-7 所示。

由於平行式輸入架構在使用單刀雙切開關的架構下，增益模態切換造成的輸入阻抗變化過大，造成輸入匹配上的困難，因此決定轉而使用其他新架構。

也因兩晶片皆從輸入阻抗就有問題，後方其他電路的除錯也顯得窒礙難行，因此在此放棄對此晶片進行進一步的模擬除錯。



4.2.5 直流功耗

由於兩晶片之操作電壓皆相同，又其晶片之可變增益放大器，也即是晶片的上路皆異常運作，故在此表中便不將其細分成晶片一及晶片二。

從電流供應器的讀數上看的 VDD 輸出電流皆和模擬時差異過大，便不在表中填上異常值影響判讀。

表 4-1 晶片一和晶片二之直流功耗表。

	High Gain Mode		Low Gain Mode		No Gain Mode	
	Mea.	Sim.	Mea.	Sim.	Mea.	Sim.
VDD (V)	1.2		1.2		1.2	
Control Signal (V)	1.2		0.4		N/A	
Gain Control Signal (V)	1.2		0.3		N/A	
VG_Detector (V)	0.45		0.45		0.45	
DC Power (mW)	N/A	31.68	N/A	31.68	N/A	31.68

4.3 晶片三量測

4.3.1 晶片與外焊電容

圖 4-8 為晶片三之照片，使用 TSMC 90nm 製程實現，所有腳位之偏壓及量測用 PCB 板及外焊旁路電容設計如圖 4-9 所示。使電路本身低頻振盪的可能性大大降低，確保完整的旁路效果。

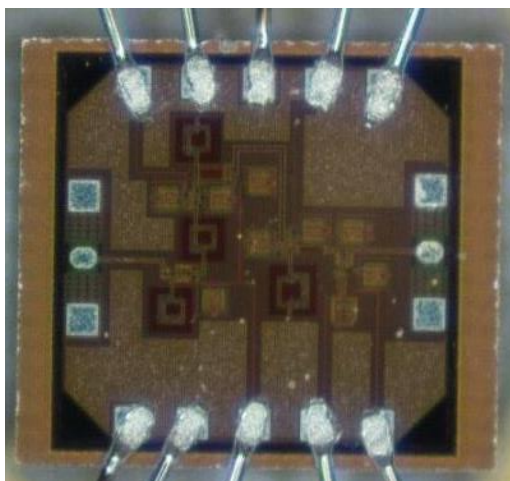


圖 4-8 晶片三照片。

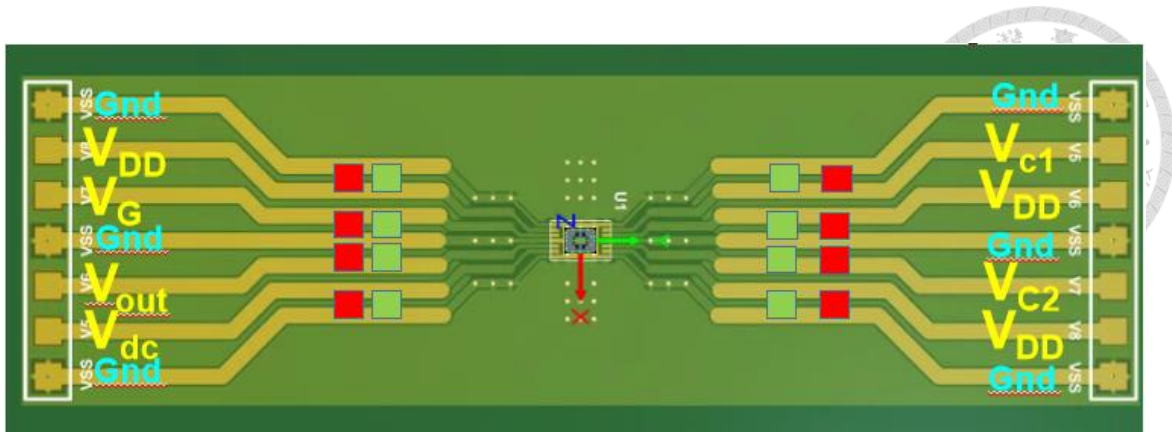


圖 4-9 晶片三腳位圖。

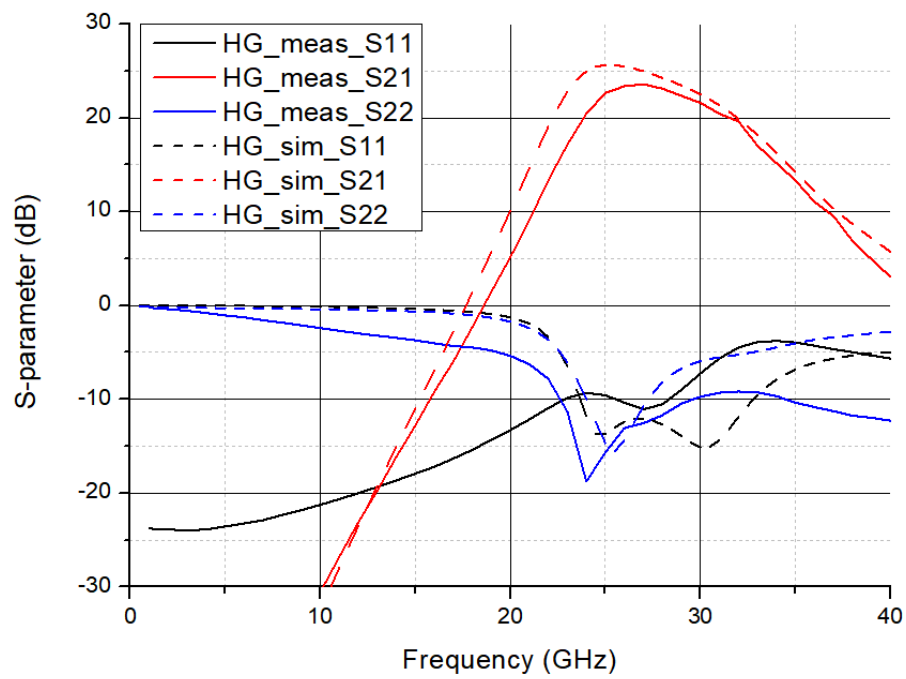
4.3.2 量測環境

本電路於台大電機二館 505 室進行量測，於台大電機二館 505 室使用向量網路分析儀進行 S 參數之量測，量測針 GSG 距離為 $100\ \mu\text{m}$ ，轉移曲線部份使用訊號產生器及直流電錶進行量測，直流電錶之阻抗約為 $1\text{M}\Omega$ ，而功率偵測器之輸出阻抗為 $3.5\text{K}\Omega$ ，兩者並聯後阻值約為 $3.49\text{K}\Omega$ ，對於功率偵測器之輸出電壓並不影響。

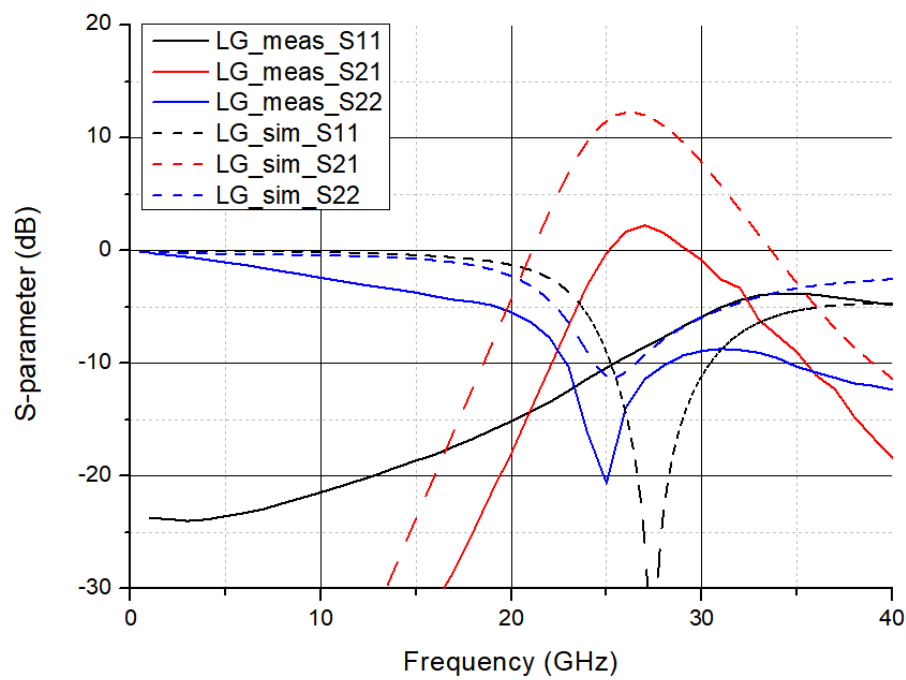
4.3.3 S 參數

圖 4-10 為晶片三之四種增益模態(HG、LG、LG_tune 及 NG)，其中各個對應顏色虛線分別是該狀態之模擬參數，在高增益模態下可以看出整體 S 參數吻合模擬狀態。

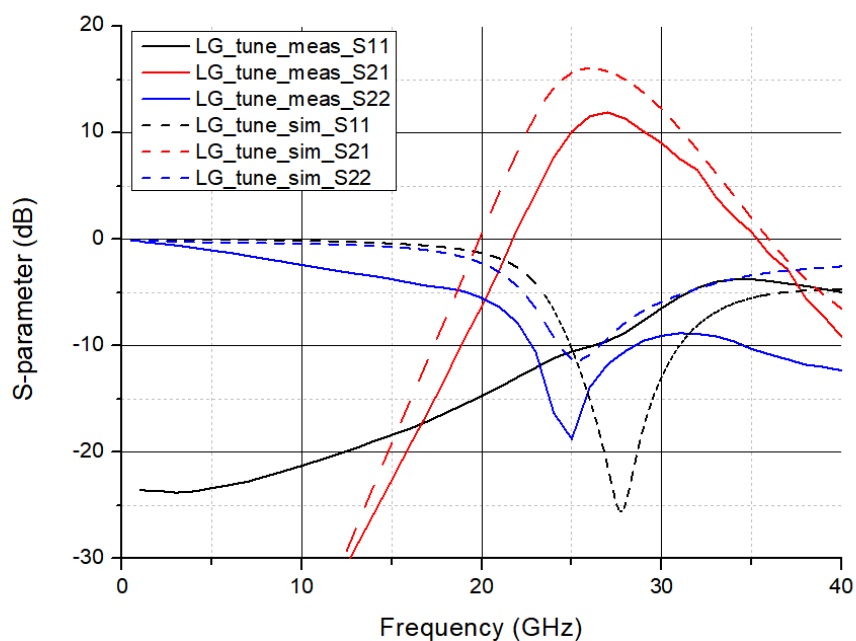
而低增益模態則是有明顯的增益下降，如圖 4-10(d)所示，比起模擬時，量測結果約下降了 10dB，但觀察其趨勢發現和模擬接近，猜測是製程誤差導致可變增益放大器電路中部分電晶體導通電壓浮動，使電路操作在非預期的狀態，但由於佈局上沒有獨立將可變增益放大器的電流源獨立畫成一個腳位，故無法單獨檢查是否是上述原因導致 PMOS 抽電流不足，進而使增益下降。



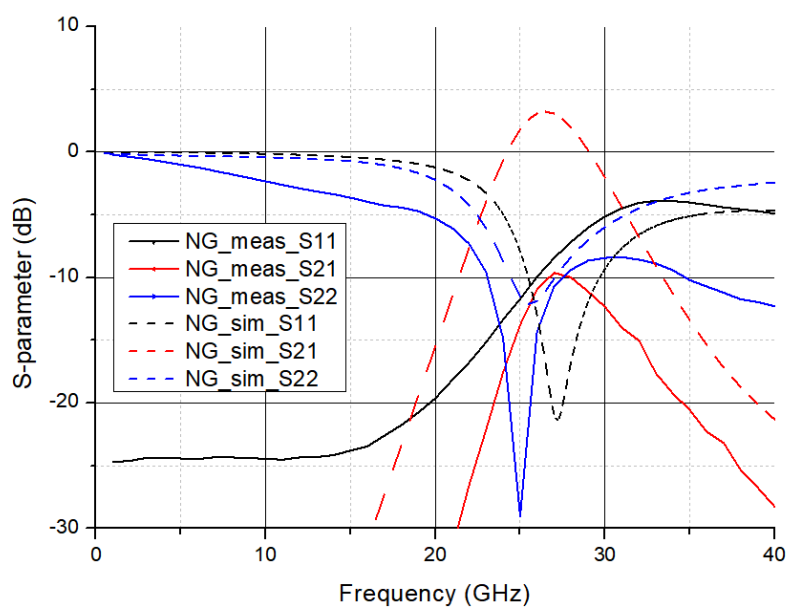
(a)



(b)



(c)



(d)

圖 4-10 (a)高增益模態(HG)S 參數圖，(b)低增益模態(LG)S 參數圖，(c)低增益模態調整後(LG_tune)S 參數圖及(d)無增益模態(NG)S 參數圖。

為了簡單驗證想法，在量測時將可變增益放大器之控制電壓，也即是圖 3-41 中的 V_{c1} 和 V_{c2} ，略為調高，從原先的 0.2V/0.2V，調整至 0.3V/0.25V，發現增益即貼近模擬值，也佐證了上述的猜想為正確。

最後是無增益模態之 S 參數圖，和低增益模態相同，因為製程誤差導致可變

增益放大器中抽電流之 PMOS 導通電壓變化，相同直流電壓下，使電路增益降低。

將各個增益模態之 S 參數放在一起比較可得圖 4-11，可以清楚的看出在切換增益時 S21 曲線平行下移，且 S22 曲線也因為 P 型電流導向可變增益放大器而顯得穩定。

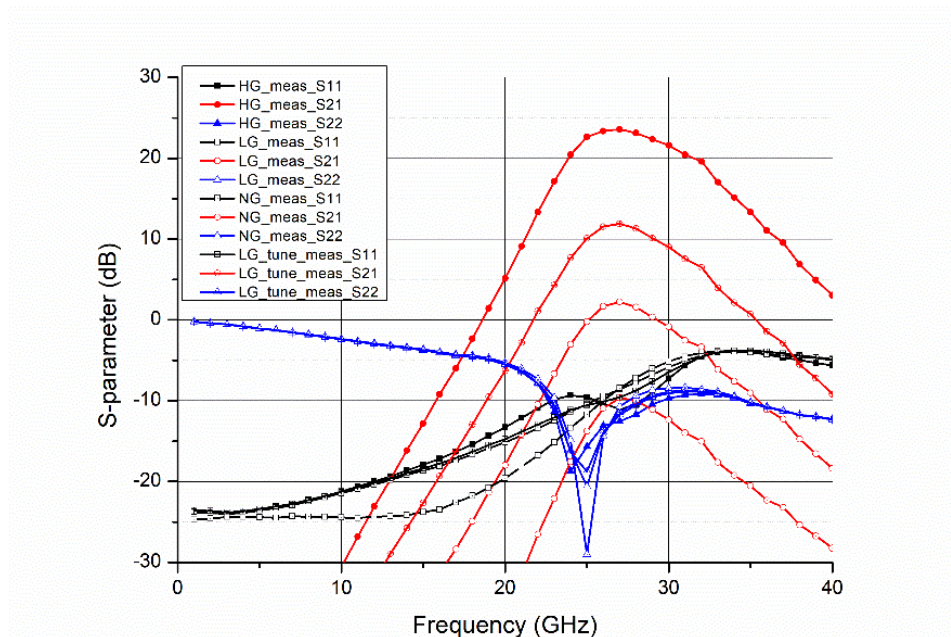


圖 4-11 各增益模態 S 參數比較圖。

4.3.4 輸入輸出轉換曲線

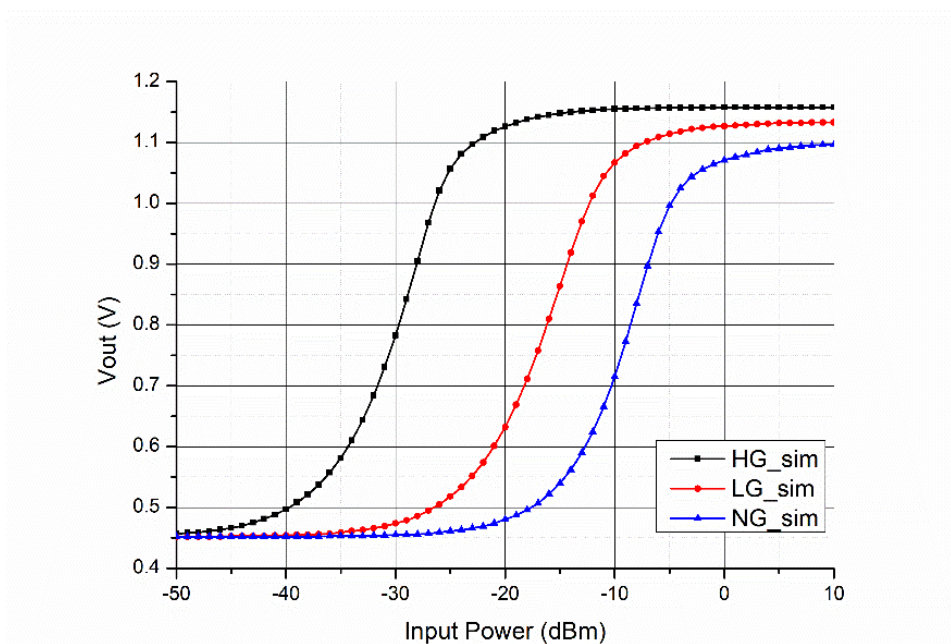


圖 4-12 輸入輸出轉移曲線模擬圖。

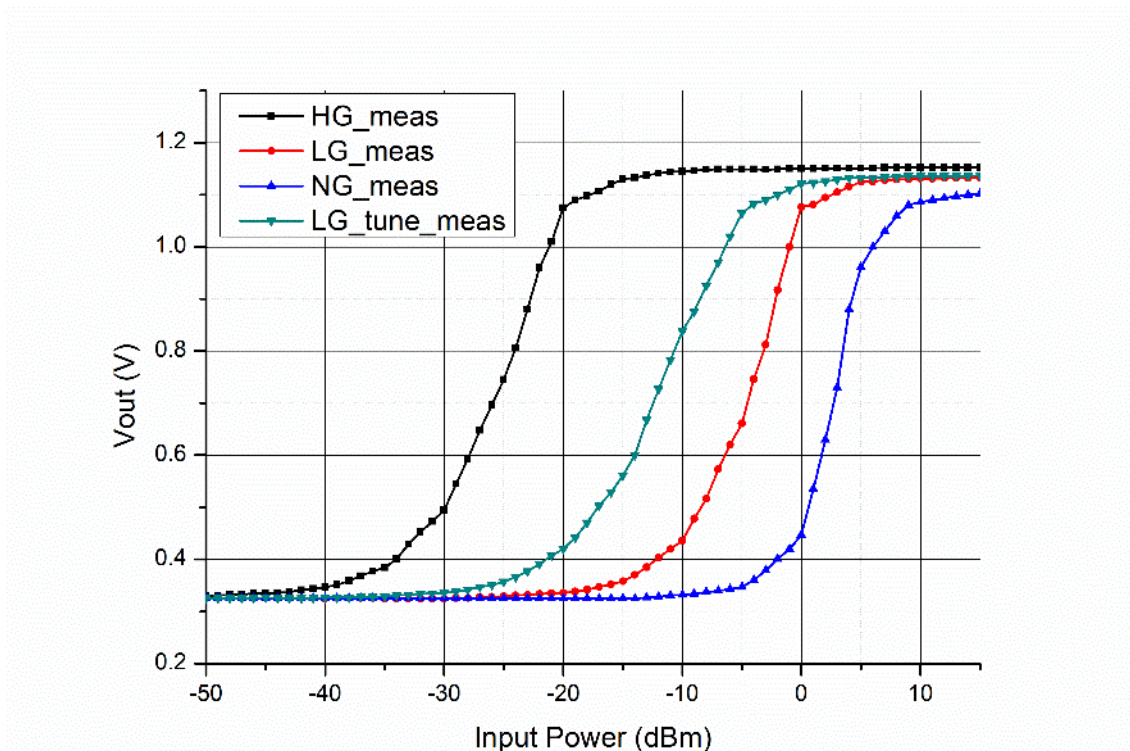


圖 4-13 28GHz 輸入輸出轉移曲線量測圖。

圖 4-12 為輸入輸出轉移曲線模擬圖，為了更清楚觀察，將其和圖 4-13 分開製圖。4.3.3 節中提到因為製程變異造成的增益下降，在輸入輸出曲線中可以很明顯地看到不僅是曲線散佈的更廣，低增益模態之曲線(LG)也因為較低的增益而更貼近無增益模態之曲線，將低增益模態調整後(LG_tune)即重新回到高增益模態和無增益模態中間。將輸入輸出曲線微分後可以根據其來繪製理想曲線。加上理想曲線後可得到圖 4-14，且進行線性誤差的比對，取輸入輸出轉移曲線和理想曲線峰值最大誤差不超過 0.7dB 時，兩端後線性誤差為 1dB 時對應輸入功率值即為所求，可得圖 4-15。

當輸入訊號為 28GHz 時，此時最小可偵測功率為 -35dBm，由於無增益模態時，可變增益放大器之增益變成負值，反而擴大了動態範圍，從模擬的 42dB 擴展為 45dB，詳細數據整理於表 4-2。

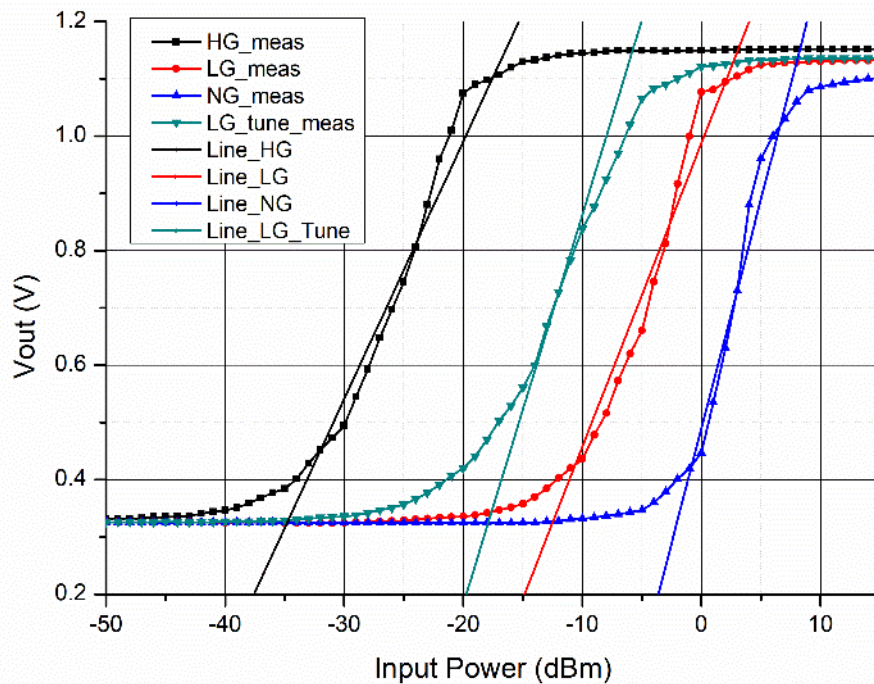


圖 4-14 28GHz 輸入輸出轉移曲線與理想區線。

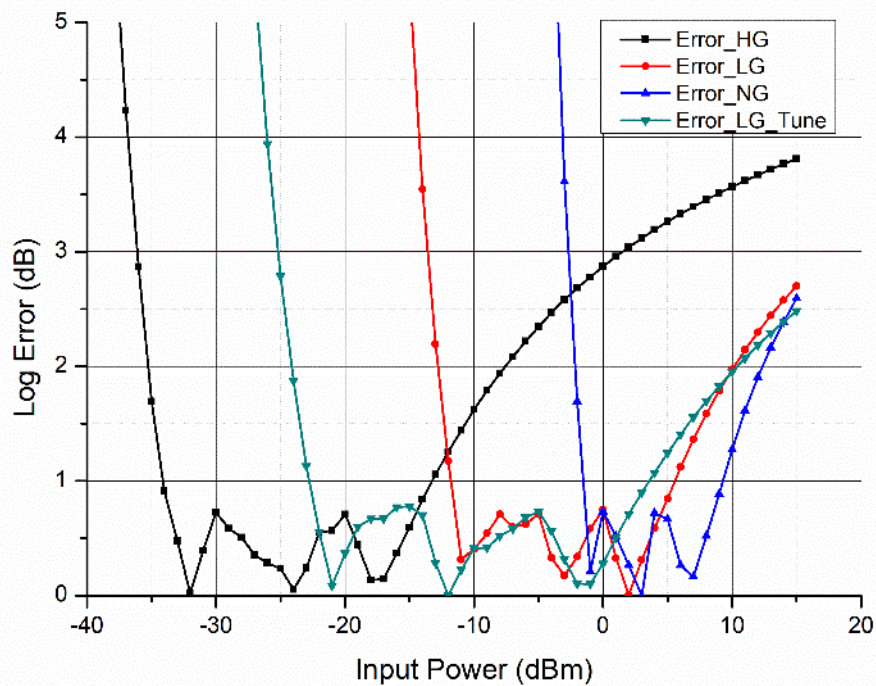


圖 4-15 28GHz 線性誤差圖。

當輸入訊號波動至 27GHz，進行同樣的模擬，可得到輸入輸出轉移曲線及理想曲線，如圖 4-16，以及線性誤差圖，如圖 4-17 所示。

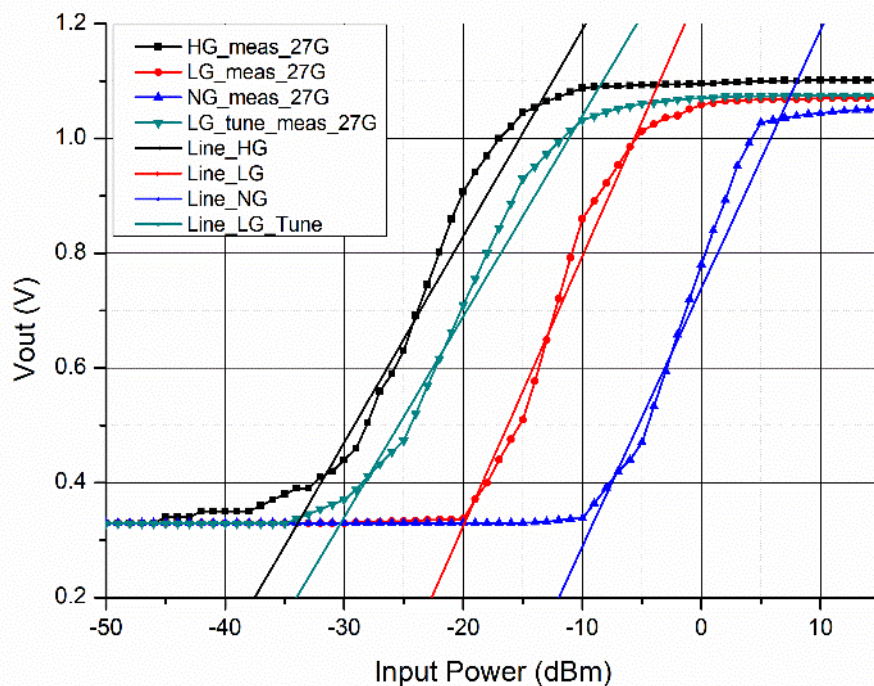


圖 4-16 27GHz 輸入輸出轉移曲線與理想區線。

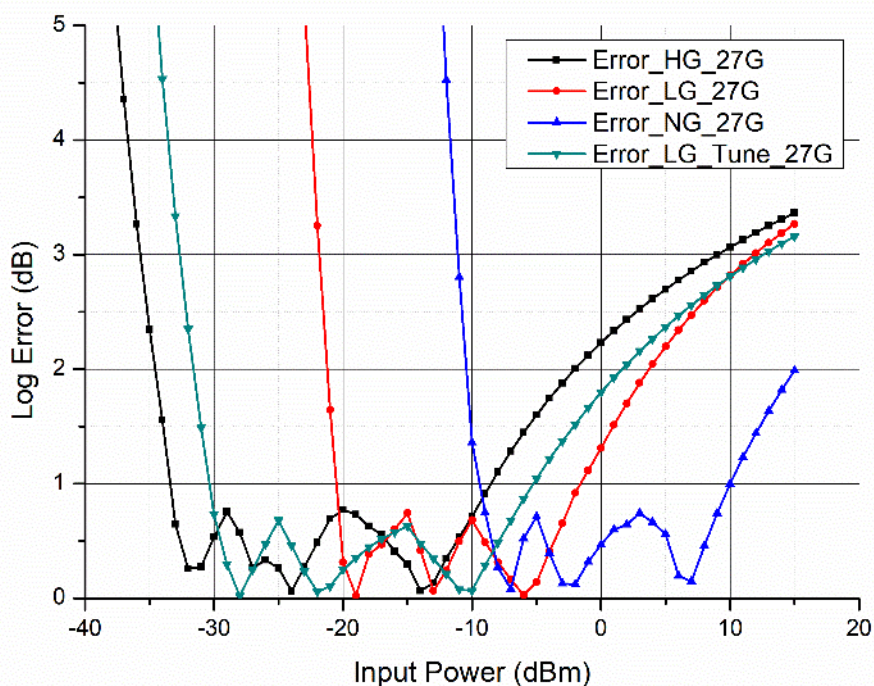


圖 4-17 27GHz 線性誤差圖。

而輸入訊號波動至 29GHz 時，再次進行同樣的模擬，可得到輸入輸出轉移曲線及理想曲線，如圖 4-18，以及線性誤差圖，如圖 4-19 所示。

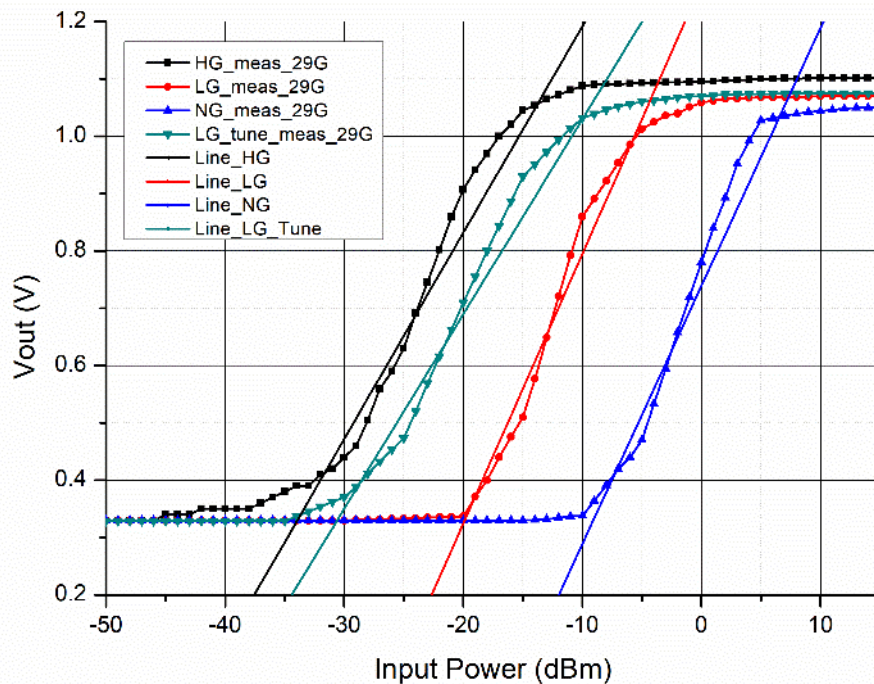


圖 4-18 29GHz 輸入輸出轉移曲線與理想區線。

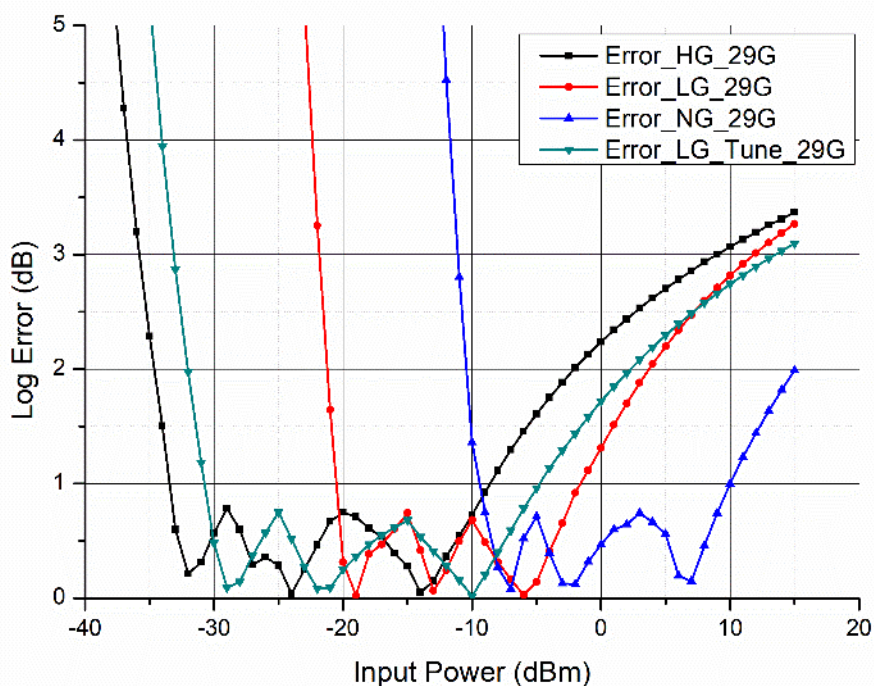


圖 4-19 29GH 線性誤差圖。

將以上幾張圖整理成表 4-2，可以清楚的看出在 27GHz 到 29GHz 之間並沒有太明顯的變化，最小可偵測功率皆為-34dBm，動態範圍皆為 44dB，表中的數據有些微的誤差原因為量測時輸入功率的最小單位為 0.5dBm，故在頻率切換的過程中小小的變化可能會影響到整理數據時判斷的微小差異。

而在量測過程中發現切換到 29GHz 時電源供應器的輸出電流讀數會增加一毫安培，這部分推測是當時因為儀器顯示精度不足，故微小的誤差導致其進位，在模擬時三個頻段之直流功耗皆相同。



表 4-2 晶片三各頻段之規格表。

	27GHz		28GHz		29GHz	
	Mea.	Sim.	Mea.	Sim.	Mea.	Sim.
Min. Detectable Power (dBm)	-34.0	-40.5	-35.0	-40.5	-34.0	-39.5
Dynamic Range (dB)	44.0	41.5	45.0	42.0	44.0	41.5
Sensitivity (mV/dB)	29.65	30.13	29.65	30.13	29.65	30.13
Power Consumption (mW)	44.4	48.5	44.4	48.5	43.2	48.5
Log Error (dB)	1(0.7)	1(0.7)	1(0.7)	1(0.7)	1(0.7)	1(0.7)

4.3.5 直流功耗

將直流功耗整理成表 4-3，在量測時發現總體電流相較模擬時約減少了 3mA，故量測之直流功耗略低於模擬值。

表 4-3 晶片三之直流功耗表。

	High Gain Mode		Low Gain Mode		No Gain Mode		Low Gain Mode - Tune	
	Mea.	Sim.	Mea.	Sim.	Mea.	Sim.	Mea.	Sim.
VDD (V)	1.2		1.2		1.2		1.2	
Control Signal 1 (V)	1.2		0.2		0		0.3	
Control Signal 2 (V)	1.2		0.2		0		0.25	
VG_Detector (V)	0.2		0.2		0.2		0.2	
DC Power (mW)	44.4	48.5	44.4	48.5	44.4	48.5	44.4	48.5



4.3.6 電路特性比較

將量測結果與其他文獻進行特性比較，如表 4-4 所示，可看出由於使用可切換特性的緣故，本論文所提出的功率偵測器擁有良好的靈敏度。美中不足的地方是最小可偵測功率下降了約 5dB，和其他文獻比起來雖然不是最優秀的，但也有不錯的表現，值得一提的是，儘管最小可偵測功率下降了，但由於輸入輸出轉移曲線是整體向右平移，故動態範圍不變。

表 4-4 晶片三規格表。

	[15]	[22]	[24]	[25]	Chip 1&2	Chip 3
Year	2013 MWCL	2017 TMTT	2019 ISCAS	2022 TCSII	2024	2024
Process	130 nm CMOS	90 nm CMOS	180 nm SiGe	180 nm CMOS	90 nm CMOS	90 nm CMOS
Freq. (GHz)	14	50~62	24-30	28	27~29	27~29
Min. Detectable Power (dBm)	-35	-50	-40	-47.2	N/A	-35
Dynamic Range (dB)	43	50	48	41.5	N/A	45
Sensitivity (mV/dB)	22.32	4.6	N/A	58.47/59/64.47	N/A	29.65
Power Consumption (mW)	35.2	20	16	35	31.68	44.4
Log Error (dB)	1	1.5	N/A	± 1	1 (0.7)	1 (0.7)
FoM	17.81	32.53	N/A	36.36/36.69/40	N/A	77.86
Area (mm ²)	0.75	0.66	0.09	0.72	0.49	0.3782

$$FoM = \frac{DR(dB) * Sensitivity\left(\frac{V}{dB}\right) * f_o(GHz) * MDP(-dBm)}{Log\ error(dB) * P(mW) * Area(mm^2)}$$

Chapter 5 結論與未來展望

5.1 結論

本論文提出操作於毫米波接收端之功率偵測器晶片，可應用於第五代通訊系統上偵測輸入訊號功率，結合回授路徑及訊號處理，進一步提高整體系統表現，設計內容包括單刀雙切開關、可變增益放大器及功率偵測電路，將射頻功率轉為直流輸出電壓加以檢測，可簡化以往量測射頻電路所需之高精密儀器，降低量測時間及儀器成本。

考量外差功率偵測器系統的元件複雜度，本論文首先提出一 28 GHz 平行式之可切換功率偵測系統，以平行式架構結合可變增益放大器及開關控制，實現在不同大小之訊號輸入時能靈活調整路徑，在偵測低功率時使用可變增益放大器提升動態範圍和靈敏度，輸入功率大時，透過單刀雙切開關切換電路，使輸入訊號直接進到功率偵測器。平行式之可切換功率偵測系統將射頻訊號轉為直流輸出電壓，簡化元件複雜度並縮小整體面積。

晶片一和晶片二在量測上不盡理想，於是晶片三在將前兩個晶片功率偵測器保留的同時，去除單刀雙切開關，透過兩級可變增益放大器的電壓控制，在其操作在增益最大的模態時，最小可偵測功率為-35dBm，此外晶片可操作在三種不同的增益模態，在各個增益模態下，靈敏度皆為 29.65mV/dB，動態範圍達到 45dB。

本論文所提供之電路設計模擬皆使用 ADS 軟體進行電路模擬，被動元件則採用 Sonnet 軟體進行電磁模擬，並於國立台灣大學電機二館進行量測及驗證電路之效能。晶片三量測結果與模擬結果相近，佐證所設計之電路正常運作。

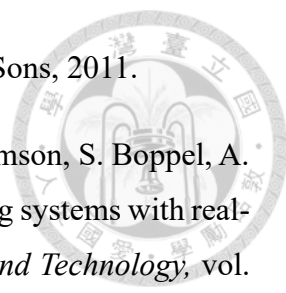
5.2 未來展望

晶片一及晶片二的平行式架構路徑之輸入阻抗位置可以有更好的選擇，在 SPDT 開關後的阻抗應可匹配到相近值，如此便可以解決上下路切換時造成的 S11 落差，也將會對其餘電路所不足的地方持續修正改版，找出更適合的電路架構以及尺寸，在電磁模擬的部分也需要更加的詳細，目標是在 Sonnet 軟體上完整的繪製出全晶片，如此便可以更正確且精準的模擬出寄生電容、寄生電感以及其他所有的非理想效應，也能減少下線過程漫長等待後換來的是晶片失敗，最後希望有朝一日能將今日所學，實際的應用於無線通訊系統上，做到知行合一。

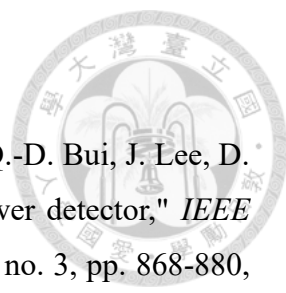
參考文獻



- [1] National Instruments. Introduction of millimeter wave [Online]. Available: <https://www.ni.com/zh-tw/innovations/white-papers/16/mmwave--the-battle-of-the-bands.html>
- [2] B. Razavi, *RF Microelectronics*, Second ed. Paul Boger, 2011.
- [3] Introduction to MIMO – Multiple for both transmitters and receivers vastly improve communication performance. Available: <https://silvustechologies.com/why-silvus/technology/introduction-to-mimo/>
- [4] S. Kulhalli, S. Seth, and S.-T. Fu, "An integrated linear RF power detector," in *IEEE International Symposium on Circuits and Systems*, May 2004, vol. 1, pp. 625-628.
- [5] J. N. Murdock, E. Ben-Dor, Y. Qiao, J. I. Tamir, and T. S. Rappaport, "A 38 GHz cellular outage study for an urban outdoor campus environment," in *2012 IEEE wireless communications and networking conference (WCNC)*, June 2012, pp. 3085-3090.
- [6] S. Rubin, "A wide-band UHF logarithmic amplifier," *IEEE Journal of Solid-State Circuits*, vol. 1, no. 2, pp. 74-81, Dec. 1966
- [7] N. Scheinberg and R. Michels, "A monolithic GaAs low power L-band successive detection logarithmic amplifier," *IEEE Journal of Solid-State Circuits*, vol. 29, no. 2, pp. 151-154, Feb. 1994.
- [8] D. Yoon, K. Song, J. Kim, and J.-S. Rieh, "Si-based sub-THz heterodyne imaging circuits," in *2014 Asia-Pacific Microwave Conference*, Nov. 2014, pp. 1136-1138.
- [9] B. Moret, E. Kerherve, and V. Knopik, "Non-invasive highly integrated transformer power detector for self-healing PA in 130nm H9SOI-FEM CMOS technology," in *2016 11th European Microwave Integrated Circuits Conference (EuMIC)*, Oct. 2016, pp. 113-116.
- [10] Power amplifier classes [Online]. Available: https://en.wikipedia.org/wiki/Power_amplifier_classes

- 
- [11] D. M. Pozar, *Microwave Engineering*, 4th ed. John Wiley & Sons, 2011.
 - [12] F. Friederich, W. Von Spiegel, M. Bauer, F. Meng, M. D. Thomson, S. Boppel, A. Lissauskas, B. Hils, V. Krozer, and A. Keil, "THz active imaging systems with real-time capabilities," *IEEE Transactions on Terahertz Science and Technology*, vol. 1, no. 1, pp. 183-200, Aug. 2011.
 - [13] M. B. Dinc, "Design and fabrication of a detector logarithmic video amplifier.," Natural and Applied Sciences of Middle East Technical University, Turkey, 2011.
 - [14] Y.-T. Chang, Y.-N. Chen, and H.-C. Lu, "A 38 GHz low power variable gain LNA using PMOS current-steering device and Gm-boost technique," in *2018 Asia-Pacific Microwave Conference (APMC)*, Nov. 2018, pp. 654-656.
 - [15] K. Kim and Y. Kwon, "A broadband logarithmic power detector in 0.13- μm CMOS," *IEEE Microwave and Wireless Components Letters*, vol. 23, no. 9, pp. 498-500, Sep. 2013.
 - [16] E. Ozeren, I. Kalyoncu, B. Ustundag, B. Cetindogan, H. Kayahan, M. Kaynak, and Y. Gurbuz, "A high dynamic range power detector at X-band," *IEEE Microwave and Wireless Components Letters*, vol. 26, no. 9, pp. 708-710, Aug. 2016.
 - [17] L. Zheng, L. Gilreath, V. Jain, and P. Heydari, "Design and analysis of a W-band detector in 0.18- μm sige bicmos," in *Proc. Topical Meeting Silicon Monolith. Integr. Circuits RF Syst. (SiRF)*, Jan. 2010, pp. 196-199.
 - [18] A. Serhan, E. Lauga-Larroze, and J.-M. Fournier, "Common-base/common-gate millimeter-wave power detectors," *IEEE Transactions on Microwave Theory and Techniques*, vol. 63, no. 12, pp. 4483-4491, Nov. 2015.
 - [19] I. Filanovsky and H. Baltes, "CMOS Schmitt trigger design," *IEEE Transactions on Circuits and Systems I: Fundamental Theory and Applications*, vol. 41, no. 1, pp. 46-49, Jan. 1994.
 - [20] J.-W. Wu, K.-C. Hsu, W.-J. Lai, C.-H. To, S.-W. Chen, C.-W. Tang, and Y.-Z. Juang, "A linear-in-dB radio-frequency power detector," in *2011 IEEE MTT-S*

International Microwave Symposium, June 2011, pp. 1-4.

- 
- [21] J. Choi, J. Lee, Y. Xi, S.-S. Myoung, S. Baek, D. H. Kwon, Q.-D. Bui, J. Lee, D. Oh, and T. B. Cho, "Wide dynamic-range CMOS RMS power detector," *IEEE Transactions on Microwave Theory and Techniques*, vol. 64, no. 3, pp. 868-880, Feb. 2016.
- [22] C.-C. Chou, W.-C. Lai, Y.-K. Hsiao, and H.-R. Chuang, "60-GHz CMOS Doppler radar sensor with integrated V-band power detector for clutter monitoring and automatic clutter-cancellation in noncontact vital-signs sensing," *IEEE Transactions on Microwave Theory and Techniques*, vol. 66, no. 3, pp. 1635-1643, Mar. 2017.
- [23] C. -S. Kuo, H. -C. Kuo, H. -R. Chuang, C. -Y. Chen and T. -H. Huang, "A high-isolation 60GHz CMOS transmit/receive switch," *2011 IEEE Radio Frequency Integrated Circuits Symposium*, Baltimore, MD, USA, June 2011, pp. 1-4, doi:.
- [24] A. E. Amer, A. Ashry, M. A. Y. Abdalla, and I. A. Eshrah, "Gilbert based power detector for 5G mm-wave transceivers built-in-self test," in *Proc. IEEE Int. Symp. Circuits Syst. (ISCAS)*, Sapporo, Japan, 2019, pp. 1–5.
- [25] Y. -T. Chang, C. -J. Lin and H. -C. Lu, "A 28 GHz high slope automatic switching power detector system using PMOS current-steering variable gain amplifier and Schmitt trigger," in *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 69, no. 7, pp. 3134-3138, July 2022, doi: 10.1109/TCSII.2022.3157053.