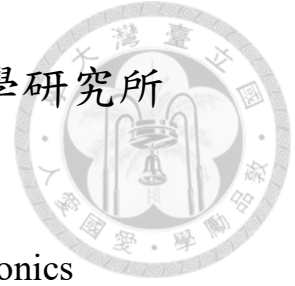


國立臺灣大學電機資訊學院光電工程學研究所



碩士論文

Graduate Institute of Photonics and Optoelectronics

College of Electrical Engineering and Computer Science

National Taiwan University

Master's Thesis

單層二硒化鎢合成研究與

二維 P 型電晶體元件之接觸工程

Synthesis of Monolayer WSe₂ for Two-Dimensional

P-Type Transistors with Contact Engineering

甄劭桓

Shao-Heng Chen

指導教授：吳志毅 博士

Advisor: Chih-I Wu, Ph.D.

中華民國 115 年 1 月

January, 2026



誌謝

首先，感謝實驗室學長姐以及同學們的陪伴，在這碩士班兩年的枯燥實驗中，沒有你們的陪伴絕對會少了很多樂趣，感謝每天小夜班的永齡幫同學們帶來歡樂。謝謝我的指導教授吳志毅老師及昂昇學長，抽空與我討論實驗及碩論，給我許多指導與建議，在多次陪我商討實驗才產出了這篇論文；感謝懿池學長總是在我實驗儀器有問題時伸出援手，每次打給你都會詳細告訴我該如何處理；感謝育瑋學長，剛進實驗室時，第一個最熟的人絕對是你，情商高又受到實驗室大家的尊敬，我由衷佩服你，每次打給你基本上你都會秒接，就算我有很笨的問題你也會耐心教我，雖然我可能不是你驕傲的學弟，但身為你學弟我很開心；感謝恩誠哥常常在永齡陪我嘻嘻哈哈，雖然你不是很正經，但在我實驗有問題時你總會出現，也謝謝你一直傳很多有營養的影片給我看，讓我在無聊的實驗中也能找到快樂。

感謝已畢業的學長姐們：謝謝奕華學姊，我還記得剛進實驗室我一直巴著妳，妳絕對是在修課上給我最多幫忙的人，雖然妳字跡潦草，但多虧妳的精華筆記跟考古題我才能完成學分；謝謝宗典大哥在我剛進實驗室時教我許多實驗，我應該是有延續你的切基板功力，也感謝你常常陪我們出去玩，能成為你的關門弟子是我的榮幸；感謝晉丞哥教我曝光、transfer，你絕對是實驗室最會帶氣氛的人，在我心中你就是溫暖的大哥哥，幽默又會為人著想；謝謝子維、小戴、東筵，進實驗室時就覺得我們會很合拍，你們是實驗室講話最直接的人，總能跟大家打成一片，能遇到你們太好了；感謝各位已畢業學長姊們的陪伴與教導，能遇到你們真的太好了。

感謝實驗室同學們：感謝聖翔我大哥常常幫我買飯還要借我雙螢幕打碩論，我女友曾經形容你就像隔壁鄰居大哥哥，會常常跟大家分享好吃的東西然後個性隨和，相信大家都有目共睹；感謝念恩：妳最認真傾聽大家的困難還會真心給意見，每次都會接住我的笑話，真的很捧場，這邊我要把永齡情緒價值獎頒發給妳；感謝宜昌在每個寂寞難耐的夜晚都會認真在實驗室陪伴大家，還教我怎麼 fitting PES，

每次出去玩你也都會在!感謝政賢常常陪我們一起在永齡陪我們鬧，還傳給我這麼多好看的跳舞影片，身為同學給你的唯一建議就是有愛就要大聲說。

感謝允程兄有緣成為我的學弟，雖然你是說說哥，但你學習速度很快，未來一定能成為實驗室扛霸子。

最後，祝福實驗室的學弟妹們研究順利、成果豐碩！

摘要



本研究利用化學氣相沉積 (Chemical Vapor Deposition, CVD) 方法成功合成大面積單層 WSe_2 薄膜，並針對 WO_3 及 Se 區溫度、壓力與載氣流速等參數進行優化。Raman 與 PL 量測證實所得薄膜具有單層結構，其 E_{2g} 與 A_{1g} 峰分別位於約 250 與 260 cm^{-1} ，且 PL 峰位約 1.63–1.64 eV，符合直接能隙材料特徵。XPS 分析顯示 Se/W 原子比穩定接近 2.0，證明材料具良好化學計量性。

進一步製作背閘極場效電晶體後，長通道元件展現載子遷移率 $20\text{--}30\text{ cm}^2/\text{V}\cdot\text{s}$ 及 $10^7\text{--}10^8$ 等級之開關電流比，顯示其優異的半導體表現。為抑制曝光過程造成之 DIGS，本研究於接觸製程引入原子層沉積 (ALD) 形成之 AlO_x 作為保護層，元件顯示明顯 n 型摻雜行為與電性提升。另一方面，於 WSe_2 與 Pd 之間導入 Te- TeO_x 作為接觸緩衝層以降低 MIGS，並改善能帶彎曲與接觸電阻。最後再結合紫外臭氧 (Ultraviolet Ozone, UVO) 處理形成薄 WO_x 層，引入可控制 p 型摻雜，使元件閾值電壓正向位移並改善飽和電流與次臨界特性。接觸電阻則分別以 Y-function 與 TLM 進行交叉驗證，最終最低可達約 $2\text{ k}\Omega\cdot\mu\text{m}$ ；兩方法雖有微小差異，但趨勢一致，顯示多層次界面工程之有效性。

綜言之，本研究成功建立以 AlO_x 保護層、Te- TeO_x 緩衝層與 UVO 摻雜調控為核心之接觸工程策略，能同時緩解 MIGS 與 DIGS 並調控能帶排列，顯著提升 WSe_2 電晶體電性表現。本成果顯示二維半導體若能兼顧材料品質與界面設計，將可望於未來低功耗與高效能電子元件中展現高度應用潛力。

關鍵字：二硒化鎢、二維材料、接觸工程、金屬誘發能隙態、紫外臭氧處理、場效電晶體

Abstract



Monolayer WSe₂ films were synthesized via chemical vapor deposition (CVD), and the influences of WO₃ and Se source temperatures, chamber pressure, and carrier gas flow rate were systematically optimized. Raman spectroscopy revealed characteristic E_{2g} and A_{1g} phonon modes at ~250 and ~260 cm⁻¹, respectively, while photoluminescence (PL) exhibited a strong direct bandgap emission near 1.63–1.64 eV. X-ray photoelectron spectroscopy (XPS) confirmed a stable Se/W atomic ratio close to 2.0, indicating good chemical stoichiometry and process reproducibility.

Back-gated WSe₂ FETs fabricated using wet transfer exhibited field-effect mobility values of ~20–30 cm²/V·s and on/off current ratios exceeding 10⁷, demonstrating excellent semiconducting behavior. To mitigate DIGS generated during lithography, an AlO_x protective layer was introduced, effectively reducing interface trap density and inducing an n-type doping effect. In addition, an ultrathin Te–TeO_x interlayer was inserted between Pd and WSe₂ to suppress MIGS and smooth the band-bending profile, thereby lowering the contact resistance. Subsequent ultraviolet-ozone (UVO) treatment generated a thin WO_x surface layer that provided controllable p-type doping, shifting the threshold voltage toward the positive direction and further improving the device switching behavior. Contact resistance was extracted using both the Y-function and transfer-length method (TLM), with the optimized structure achieving a minimum value

of $\sim 2 \text{ k}\Omega \cdot \mu\text{m}$. Slight deviations between the two extraction methods were attributed to modeling assumptions in the Y-function approach, while both showed consistent trends.

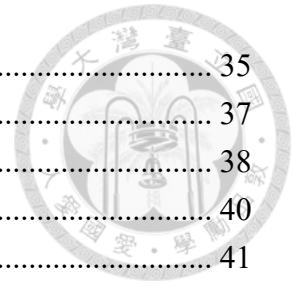
In conclusion, this work establishes an integrated contact-interface engineering strategy combining AlOx encapsulation, Te-TeOx buffer layers, and UVO-induced doping control, effectively suppressing both MIGS and DIGS while optimizing band alignment and reducing contact resistance. These results demonstrate that high-quality WSe_2 , when coupled with well-designed contact engineering, holds strong potential for future low-power and high-performance electronic applications.

Keywords: WSe_2 , two-dimensional semiconductors, contact engineering, MIGS, UVO treatment, field-effect transistors

目次

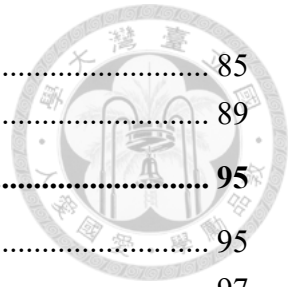


誌謝	i
摘要	iii
Abstract	iv
目次	vi
圖次	ix
表次	xiii
Chapter 1 緒論	1
1.1 二維材料簡介	1
1.1.1 二維材料背景簡介	1
1.1.2 半導體摩爾定律與極限	3
1.1.3 二維材料之優勢及潛力	6
1.2 過渡金屬二硫族化合物	10
1.2.1 過渡金屬二硫族化合物結構及基本性質	10
1.2.2 過渡金屬二硫族化合物製備	13
1.3 過渡金屬二硫族化合物：二硒化鎢	15
1.3.1 二硒化鎢之能帶結構及基本性質	15
1.3.2 二硒化鎢的應用及優勢	16
1.4 研究動機	17
1.4.1 大規模單層二硒化鎢薄膜製備	17
1.4.2 金屬二維半導體材料之界面能障	18
1.4.3 降低接觸電阻之方法研究	19
Chapter 2 實驗設備與理論基礎	22
2.1 製程設備簡介	22
2.1.1 化學氣相沉積系統	22
2.1.2 快速熱退火系統	24
2.1.3 步進式微影製程	25
2.1.4 氬離子束顯微鏡及氬離子束微影製程	26
2.1.5 熱蒸鍍機	28
2.2 量測設備簡介	30
2.2.1 拉曼光譜與光致發光光譜儀	30
2.2.2 穿隧式電子顯微鏡	32
2.2.3 原子力顯微鏡	34



2.2.4 X 射線光電子能譜儀	35
2.2.5 紫外光電子能譜儀	37
2.2.6 電性量測系統	38
2.3 單層二硒化鎢濕式轉移法	40
2.4 場效電晶體電性參數萃取方法	41
2.4.1 閾值電壓	41
2.4.2 場效載子遷移率	43
2.4.3 電流開關比	44
2.4.4 次臨界擺幅	45
2.4.5 本徵載子遷移率	45
2.4.6 接觸電阻	46
Chapter 3 大規模單層二硒化鎢的合成	49
3.1 研究背景	49
3.2 化學氣相沉積法	49
3.2.1 三氧化鎢製程溫度	51
3.2.2 硒粉之工作溫度	53
3.2.3 成長壓力	55
3.3 二硒化鎢材料分析	57
3.3.1 拉曼光譜分析	57
3.3.2 光致發光光譜分析	60
3.3.3 X 射線光電子能譜分析	62
3.4 二硒化鎢場效電晶體	63
3.4.1 濕式轉移製程	64
3.4.2 場效電晶體製程	65
3.4.3 電性萃取分析	66
Chapter 4 界面保護層與臭氧調控摻雜	69
4.1 研究動機	69
4.2 氧化鋁保護層	70
4.3 氧化鋁保護層對元件電性與摻雜	71
4.4 氧化鋁摻雜之光譜佐證	74
4.5 臭氧處理對元件電性與摻雜影響	76
4.6 臭氧誘發摻雜之光譜驗證	79
Chapter 5 接觸工程於二硒化鎢元件之電性調控	82
5.1 研究背景	82
5.2 碲接觸緩衝層對元件之影響	83
5.3 結合氧化鋁保護層與碲接觸緩衝層之元件電性表現	84

5.4 Te-TeO _x 接觸緩衝層之界面與能帶分析	85
5.5 結合 UVO 處理之最終接觸工程優化與接觸電阻萃取	89
Chapter 6 結論與未來展望	95
6.1 研究結論	95
6.2 未來展望	97
6.3 結語	98
Reference	99



圖次



圖 1-1、二維材料的各種類型與分類。.....	2
圖 1-2、半導體技術節點的趨勢與摩爾定律的延續發展策略。.....	4
圖 1-3、電晶體微縮所致短通道效應示意圖。.....	5
圖 1-4、載子侷限效應於傳統塊材與二維材料間之差異示意圖。.....	7
圖 1-5、電晶體中通道材料厚度對場效載子遷移率的影響趨勢圖。.....	8
圖 1-6、二維材料半導體與矽基材料能隙及載子遷移行為之比較圖。.....	8
圖 1-7、過渡金屬二硫族化合物組成之涵蓋元素。.....	10
圖 1-8、過渡金屬二硫族化合物晶體結構圖。.....	11
圖 1-9、過渡金屬硫族化合物的結構形式與堆疊方式。.....	12
圖 1-10、過渡金屬硫族化合物的結構形式與堆疊方式。.....	12
圖 1-11、機械剝離法的步驟。.....	14
圖 1-12、單層與多層二硒化鎢的光譜特性圖。.....	16
圖 1-13、費米能階釘扎效應示意圖。.....	20
圖 2-1、LabVIEW 操作界面。.....	23
圖 2-2、化學氣相沉積系統外觀。.....	23
圖 2-3、快速熱退火系統外觀。.....	25
圖 2-4、步進式曝光機外觀。.....	26
圖 2-5、氬離子束與電子束散射比較圖。.....	27

圖 2-6、(a) 氦離子束微影設備外觀圖(b) 氦離子束微影設備內部結構示意圖。	28
圖 2-7、(a) 電子束金屬鍍膜機外觀圖(b) 電子束金屬鍍膜機內部結構示意圖。	30
圖 2-8、拉曼光譜散射機制。	31
圖 2-9、光致發光機制。	32
圖 2-10、穿透式電子顯微鏡內部結構示意圖。	33
圖 2-11、典型原子力顯微鏡 (AFM) 工作系統示意圖。	35
圖 2-12、原子力顯微鏡 (AFM) 儀器外觀。	35
圖 2-13、X 射線光電子能譜原理。	37
圖 2-14、紫外光光電子能譜原理。	38
圖 2-15、電性量測系統。	39
圖 2-16、單層二硒化鎢濕式轉移法流程圖。	41
圖 2-17、臨界電壓 (V_T) 線性萃取法。	42
圖 2-18、TLM 萃取接觸電阻示意圖。	47
圖 2-19、Y 函數法求得接觸電阻上限值。	48
圖 3-1、雙溫區加熱系統示意圖。	50
圖 3-2、雙溫區爐管的溫度設定與升溫曲線。	51
圖 3-3、不同 WO_3 反應溫度之參數調控 OM 示意圖。	52
圖 3-4、不同 Se 反應溫度之參數調控 OM 示意圖。	54
圖 3-5、不同反應壓力之參數調控 OM 示意圖。	56

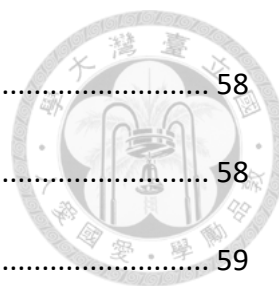


圖 3-6、二硒化鎢的拉曼振動模式示意圖。.....	58
圖 3-7、不同層數之二硒化鎢的拉曼光譜圖。.....	58
圖 3-8、二硒化鎢的拉曼光譜圖。.....	59
圖 3-9、二硒化鎢不同層數之能帶結構與光致發光特性分析。.....	60
圖 3-10、二硒化鎢光致發光光譜分析。.....	61
圖 3-11、二硒化鎢 X 射線光電子能譜分析圖。.....	63
圖 3-12、濕式轉移方法。.....	65
圖 3-13、二硒化鎢背閘極長通道電晶體製程示意圖。.....	66
圖 3-14、 $V_{DS}=-1V$ 、 $V_{GS}=-40V\sim 30V$ 輸出轉移曲線。.....	67
圖 4-1、 AlO_x 保護層於曝光前後之結構與設計概念示意圖。.....	70
圖 4-2、 AlO_x 保護層於曝光與接觸製程中之流程示意圖。.....	71
圖 4-3、 AlO_x 保護層轉移特性曲線與 V_T 統計分佈圖。.....	72
圖 4-4、 AlO_x 前後 AFM 分析。.....	73
圖 4-5、 AlO_x 保護層 Raman 光譜比較圖。.....	75
圖 4-6、 AlO_x 保護層 PL 光譜比較圖。.....	75
圖 4-7、UVO treatment 轉移特性曲線與 SS 比較圖。.....	77
圖 4-8、UVO treatment V_T 統計分佈圖。.....	78
圖 4-9、UVO treatment Raman 光譜比較圖。.....	79
圖 4-10、UVO treatment PL 光譜比較圖。.....	80
圖 5-1、二硒化鎢元件接觸工程策略示意圖。.....	83
圖 5-2、Te 接觸層轉移特性曲線。.....	83

圖 5-3、AlO _x +Te 轉移特性曲線與 SS 比較圖及 V _T 統計分佈圖。	85
圖 5-4、碲接觸層 Raman 光譜圖。	86
圖 5-5、碲接觸層 PL 光譜以及 AFM 圖。	86
圖 5-6、WSe ₂ -Te-Pd TEM 橫截面影像圖。	87
圖 5-7、碲接觸前後 XPS 分析(Te3d 與 Pd3d)。	88
圖 5-8、碲接觸前後之紫外光電子能譜及能帶對照。	88
圖 5-9、氧化鋁保護層與碲接觸及 UVO treatment 轉移特性曲線與 V _T 比較圖。	89
圖 5-10、氧化鋁保護層與碲接觸及 UVO treatment 轉移特性曲線 (I _D -V _{OV})..	90
圖 5-11、氧化鋁保護層與碲接觸及 UVO treatment TLM 接觸電阻萃取。	92
圖 5-12、載子濃度對接觸電阻比較圖。	93

表次



表 3-1、不同 WO_3 反應溫度之參數調控表。	52
表 3-2、不同 Se 反應溫度之參數調控表。	54
表 3-3、不同反應壓力之參數調控表。	56
表 3-4、二硒化鎢薄膜之長通道電晶體電性參數。	67
表 4-1、 AlO_x 前後接觸電阻比較表。	73
表 4-2、UVO treatment 接觸電阻比較表。	78
表 5-1、Te 接觸層之接觸電阻比較表。	84
表 5-2、氧化鋁保護層與碲接觸及 UVO treatment Y function 接觸電阻萃取。	92

Chapter 1 緒論



1.1 二維材料簡介

1.1.1 二維材料背景簡介

自 2004 年以來，二維材料 (2D materials) 研究迅速成為材料科學與奈米技術領域的核心方向。當時，英國曼徹斯特大學的 Andre Geim 與 Konstantin Novoselov 團隊，利用膠帶對石墨進行反覆剝離，成功獲得單層石墨烯 (Mono-Layer Graphene)，首次證實了單原子層厚度的晶體在自然界中具有穩定存在性。這一突破不僅揭示了原子級薄膜的獨特性質，也激發了全球科學界對二維材料合成、性質探索及應用研究的熱潮。石墨烯的出現，開啟了對極薄、低維材料的系統研究，並為奈米電子學、光電子學以及量子材料領域提供了新的研究平台。

石墨烯由六角蜂巢狀碳原子排列組成，厚度僅約 0.3 至 0.5 奈米，展現極高的電子遷移率，可達 $15,000 \text{ cm}^2/\text{V}\cdot\text{s}$ ，顯著高於多數傳統金屬及半導體材料。其能帶結構呈現線性色散，形成狄拉克能帶，使載子具有接近零的有效質量，進而具備超高傳導性。然而，石墨烯本身缺乏能隙 (Bandgap)，導致其截止電流過大，難以在數位邏輯電路中實現精準的開關操作。這一特性限制了其在傳統電子元件中的應用，促使研究者開始尋求具備可控能隙與半導體性質的二維材料。

過渡金屬二硫族化合物 (Transition Metal Dichalcogenides, TMDCs)，如二硫化鉬 (MoS_2) 與二硒化鎢 (WSe_2)，因在單層狀態下呈現直接能隙約 1–2 eV，且保持合理載子遷移率與原子級厚度，逐漸成為次世代場效電晶體 (FETs) 的主要候選材料。與石墨烯不同，TMDCs 的能帶結構可透過材料組成或層數調控，進而精確控制光學吸收與電子輸運性能。此外，二維材料的範疇還包括單元素材料 (如矽烯、磷烯、鎳烯) 及多元素複合材料 (如六方氮化硼 h-BN、過渡金屬碳化物或氮化物 MXenes)，這些材料具有層狀結構，層內以強共價鍵緊密結合，而層間僅靠范德瓦



耳斯力維繫，使其易於剝離、疊合及構建異質結構，展現出高度的設計彈性與應用潛力。

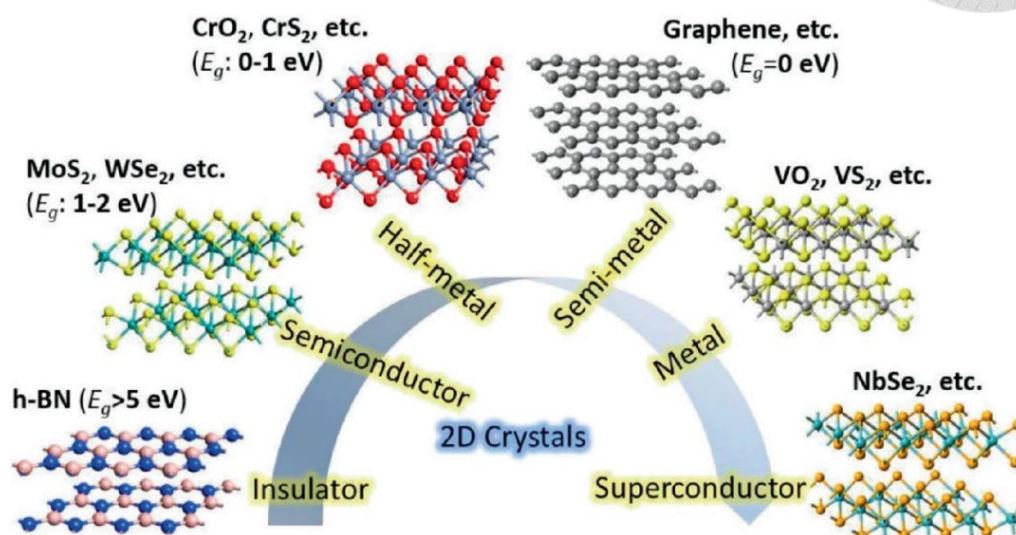


圖 1-1、二維材料的各種類型與分類。[5]

在製程技術方面，早期二維材料主要依靠機械剝離獲得高品質樣品，但受限於尺寸與重現性，難以應用於大面積器件。隨著技術進步，化學氣相沉積（CVD）成為大面積合成二維材料的主要方法，特別是在單層 TMDCs 的成長上展現出高度潛力。然而，要同時兼顧結晶完整性、薄膜均勻性及轉印便利性，仍是當前面臨的重要挑戰，也是決定器件性能的重要因素。

在各種 TMDCs 材料中，WSe₂憑藉其天然 P 型導電性、淺受體能階，以及與金屬電極的良好能帶匹配，被視為製作 P 型 FET 的理想候選。相較於常見 N 型材料如 MoS₂，WSe₂在邏輯電路、互補電路與雙極性元件設計中具有更高的應用價值。透過控制 WSe₂的單層成長與電性調控，不僅可以優化器件性能，還能進一步探索其在未來奈米級電子、光電子及感測器元件中的潛力。

綜合上述，二維材料的研究不僅在基礎物理層面揭示了眾多新奇現象，也在工程應用上展現廣泛可能性。本研究將以 WSe₂為核心，探討其單層成長技術、能帶

調控以及在 P 型場效電晶體中的應用潛力，期望為下一代奈米電子裝置提供理論依據與技術指引。



1.1.2 半導體摩爾定律與極限

自 1965 年英特爾 (Intel) 共同創辦人戈登·摩爾 (Gordon Moore) 提出摩爾定律 (Moore's Law) 以來，半導體技術便以極快的速度推進。該定律指出，積體電路上可整合的電晶體數量約每隔 18 至 24 個月便會倍增，帶動晶片運算能力提升與單位成本下降。這一趨勢長期主導了晶片設計與製程技術的演進，使得半導體產業成為現代電子科技發展的核心。

隨著製程技術從微米 (μm) 世代不斷邁向奈米 (nm) 乃至埃米 (\AA) 級節點，半導體元件的微縮逐步逼近物理極限。當通道長度縮短至 10 奈米以下時，傳統矽基電晶體 (Si-based Transistor) 面臨嚴重的短通道效應 (Short Channel Effect, SCE)，閘極 (Gate) 對通道中載流子的靜電控制能力明顯下降。此現象導致電子在未達臨界電壓 (Threshold Voltage) 前便可穿越能障，產生漏電流 (Leakage Current)，進而造成臨界電壓漂移 (Threshold Voltage Roll-off)、次臨界擺幅 (Subthreshold Swing, SS) 惡化與靜態功耗 (Static Power Dissipation) 增加。當漏電流與熱效應相互作用時，更會引發元件穩定性下降與材料劣化問題，對高密度積體電路的可靠度構成挑戰。

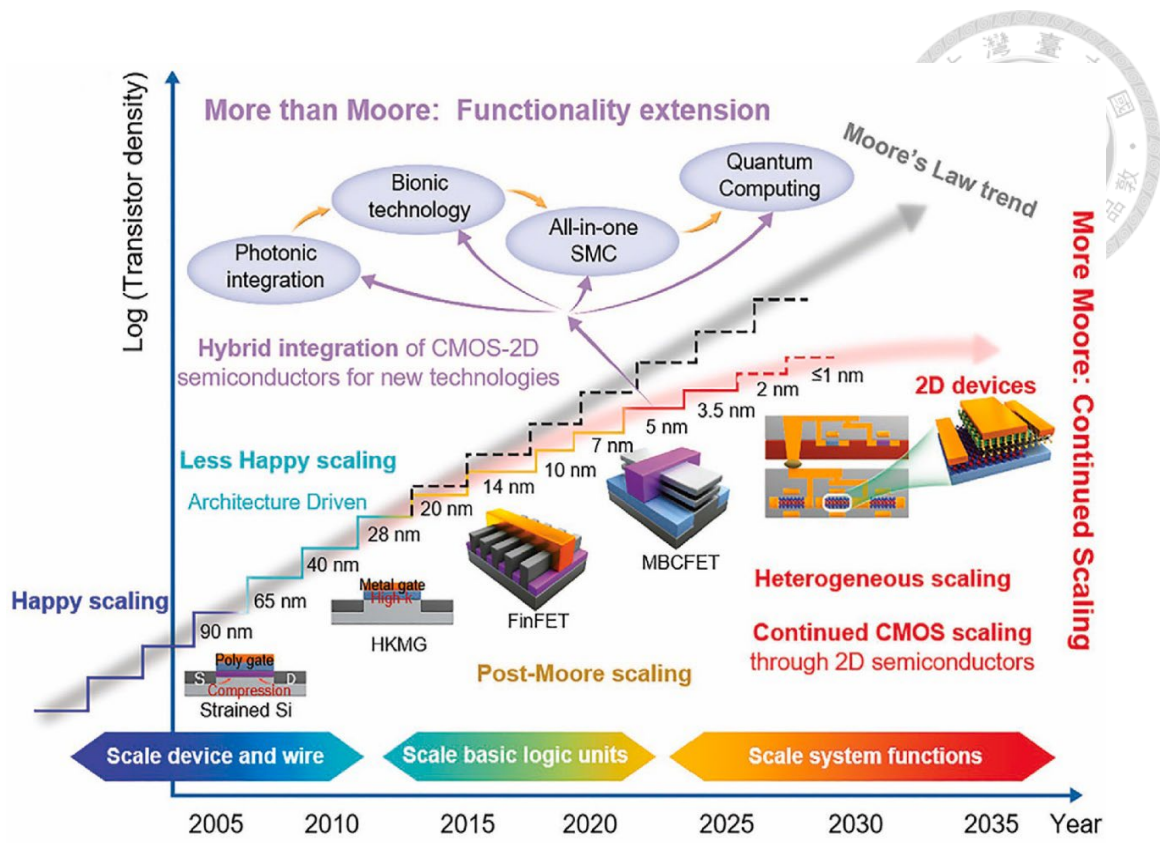


圖 1-2、半導體技術節點的趨勢與摩爾定律的延續發展策略。[6]

為了延續摩爾定律的可持續發展，業界持續推出多種創新結構與製程技術。自 0.13 微米節點引入銅互連 (Cu Interconnect) 以降低 RC 延遲開始，隨後的 90 奈米應變矽 (Strained Si) 技術提升載子遷移率；至 32 奈米節點時，高介電常數金屬閘 (High-k Metal Gate, HKMG) 的導入有效減少了閘極漏電與功耗問題。22 奈米階段後，鰭式電晶體 (Fin Field-Effect Transistor, FinFET) 以三維立體結構增強閘極包覆面積，顯著改善了汲極引入勢壘降低 (Drain-Induced Barrier Lowering, DIBL) 效應。隨著製程邁入 5 奈米與 3 奈米，FinFET 結構已逐漸接近其物理極限，促使全環閘 (Gate-All-Around, GAA) 架構成為下一代技術主流，進一步提升電流控制能力並抑制短通道效應。

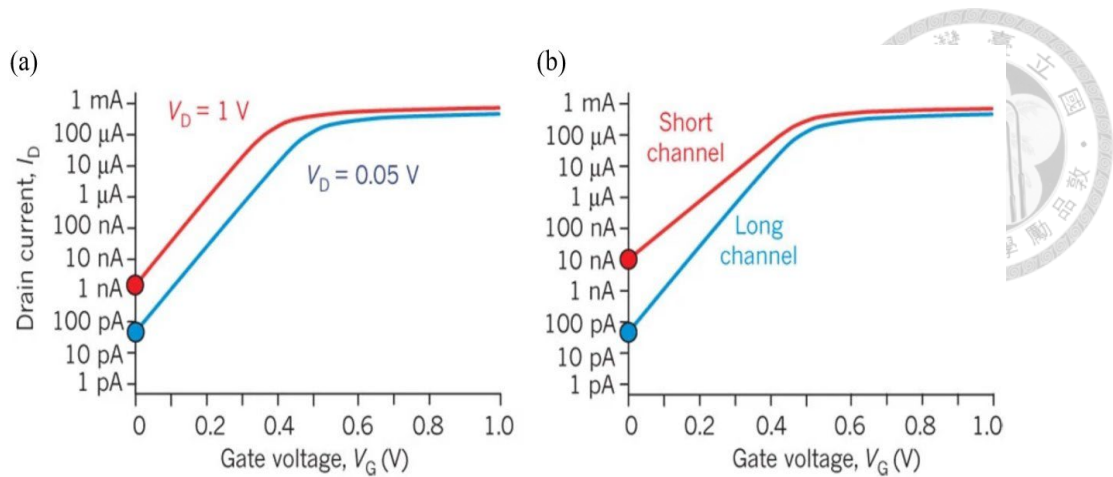


圖 1-3、電晶體微縮所致短通道效應示意圖。

- (a) 當汲極電壓增加時，會發生 DIBL 效應使得電晶體的電性特徵向左偏移。
- (b) 當通道長度縮短時，次臨界擺幅 (Subthreshold Slope) 提升，這會降低閘極電壓在低於臨界電壓時對電流變化的控制速度。[7]

然而，當技術節點持續縮小至 2 奈米甚至 1.4 奈米時，傳統矽基技術的侷限性日益顯著。量子穿隧效應 (Quantum Tunneling Effect) 與接觸電阻 (Contact Resistance) 問題加劇，閘極對載流子的控制進一步削弱，使功耗上升與性能穩定性降低。面對此困境，製程發展方向逐漸由「結構微縮」轉向「材料創新」。

近年來，二維材料 (Two-Dimensional Materials, 2D Materials) 因其原子級厚度、可調控能隙與高載子遷移率等特性，被視為延續摩爾定律的重要候選材料。其中，過渡金屬二硫屬化物 (Transition Metal Dichalcogenides, TMDCs) 如 MoS_2 、 WSe_2 與黑磷 (Black Phosphorus) 等，具備良好的能帶可設計性與界面穩定性，能有效抑制短通道效應與降低漏電流。透過異質結構設計與摻雜技術的應用，二維材料在實現高效能、低功耗的場效電晶體 (Field-Effect Transistor, FET) 中展現出巨大潛力。

綜上所述，摩爾定律的延續已不再單純依賴通道長度的縮減，而需仰賴新材料與新架構的導入。二維材料憑藉其獨特的能帶結構與優異的電學特性，為突破傳統矽基技術瓶頸提供了新契機，也成為推動未來奈米電子元件發展的關鍵方向。



1.1.3 二維材料之優勢及潛力

在電晶體持續微縮的趨勢下，尋找新型通道材料與結構上的突破，已成為延續摩爾定律的關鍵策略。隨著傳統矽基電晶體，特別是 FinFET 架構逐步逼近物理微縮極限，通道厚度與閘極尺寸進一步縮小會引發一系列效能瓶頸，包括電場控制能力下降、漏電流上升以及載子遷移率衰退等問題。當通道厚度低於約 3 奈米時，表面粗糙度與界面缺陷所造成的散射效應更加明顯，嚴重影響元件電性表現，使矽基通道在超微縮節點的應用面臨重大挑戰。在此背景下，材料科學界開始將目光轉向原子級厚度、具有高載子遷移率與可控能隙的新型通道材料。

自 2004 年 Geim 與 Novoselov 首次以機械剝離法成功獲得單層石墨烯以來，二維材料迅速成為半導體與奈米電子領域的研究熱點。石墨烯具有極高的載子遷移率、低電阻及優異的力學性能，但由於其零能隙的特性，不適合應用於數位邏輯電路的開關元件。為克服此限制，研究者逐步將研究重點轉向具有可控能隙的二維材料，其中以過渡金屬二硫族化合物 (Transition Metal Dichalcogenides, TMDCs) 最具代表性，如二硫化鉬 (MoS_2)、二硫化鎢 (WS_2) 與二硒化鎢 (WSe_2)。這類材料不僅在原子級薄度下仍能維持穩定結構，其能隙約 1~2 eV，適合 CMOS 邏輯電路需求，且在平面方向具備強共價鍵連結，層間透過范德瓦爾斯力堆疊，使其具有高度可調控的層狀結構，能夠根據應用需求製備單層、雙層或多層材料。

二維材料的原子級厚度帶來顯著的載子侷限效應，使電子主要侷限於二維平面中運動，降低垂直方向的自由度，減少散射與碰撞機率，從而顯著提升載子遷移率。理想的二維材料表面不存在懸浮鍵，能減少界面陷阱密度，並與高介電常數材料 (High-k dielectrics) 形成高品質界面，進一步優化電晶體閘極控制能力 (圖 1-3)。單層 TMDCs 的厚度約 0.7 奈米，相當於原子級尺度，使其成為極薄通道材料的理想候選。經實驗證實，二維材料元件在保持高開關比的同時，也可維持低功耗與穩定的電性性能，顯示出在高密度整合與極微縮節點下的應用潛力[7, 8]。

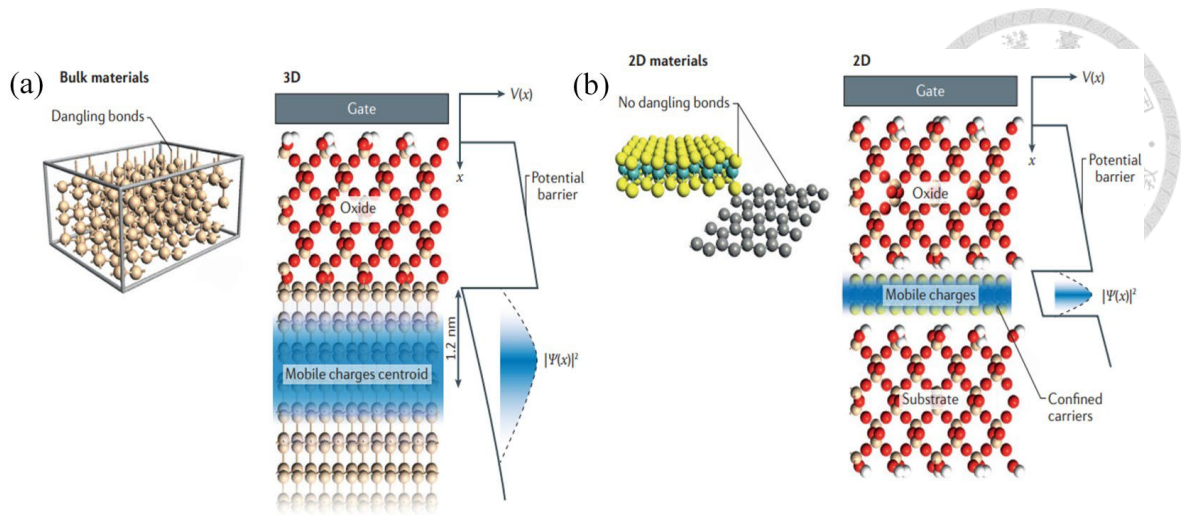


圖 1-4、載子侷限效應於傳統塊材與二維材料間之差異示意圖。

(a)在傳統塊材通道中，載子波函數延展至距離閘極較遠的區域，導致閘極控制力下降。(b)二維材料極薄的原子級厚度，能有效侷限載子於閘極電場範圍內，強化對通道的調控能力。[8]

儘管二維材料展現出優異性能，其在實際應用中仍面臨若干挑戰。首先，高品質大面積薄膜的生長尚處於發展階段，生長環境、前驅物純度及溫度控制等因素會直接影響材料的晶格完整性與缺陷密度。其次，薄膜轉移過程中容易產生皺褶或裂紋，影響載子傳輸能力，造成元件性能下降。此外，生長使用的前驅物或粉末可能涉及環境與安全議題，而金屬電極與二維材料接觸界面也可能導致高接觸電阻，降低器件效能。針對上述問題，研究者提出了包括界面工程優化、轉移工藝改良及接觸金屬選擇等多項解決方案，逐步克服了材料生長及器件製備的瓶頸，為 TMDs 的工業化應用奠定基礎[9, 10]。

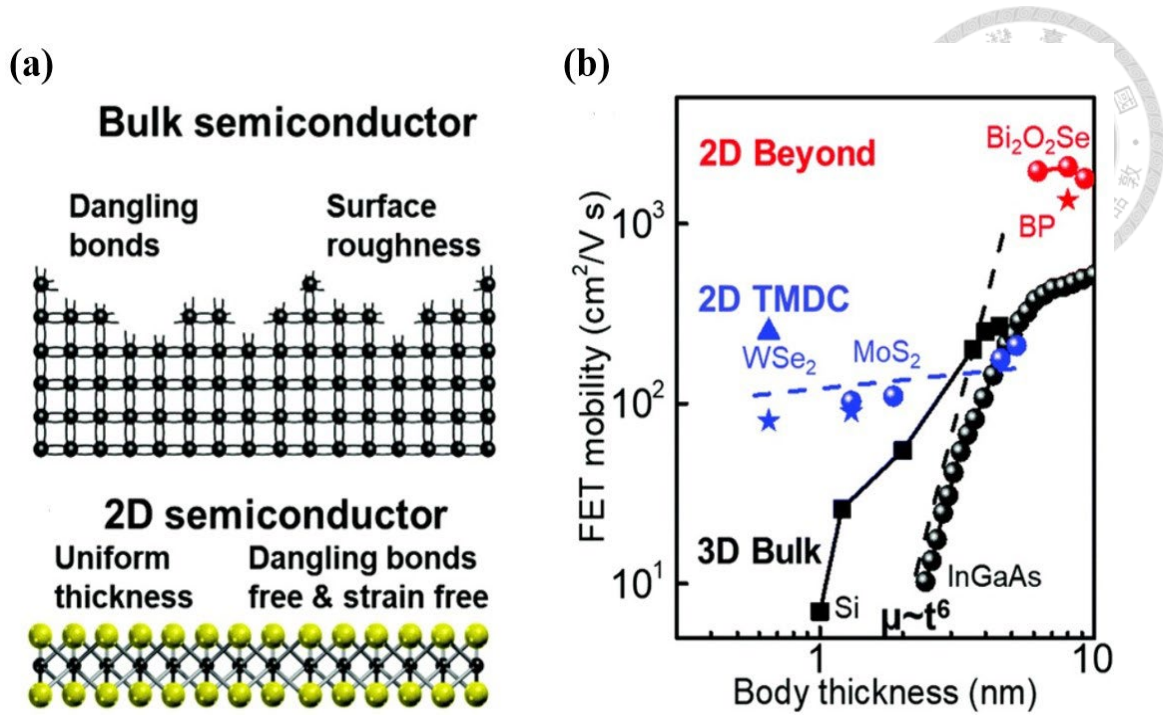


圖 1-5、電晶體中通道材料厚度對場效載子遷移率的影響趨勢圖。

(a) 二維半導體因其平整的凡德瓦力界面且表面幾乎無懸浮鍵，有助於降低散射影響。(b) 即使材料厚度縮小至低於 1 奈米，二維材料依然能保持明顯優於矽材料的載子遷移率表現。[9]

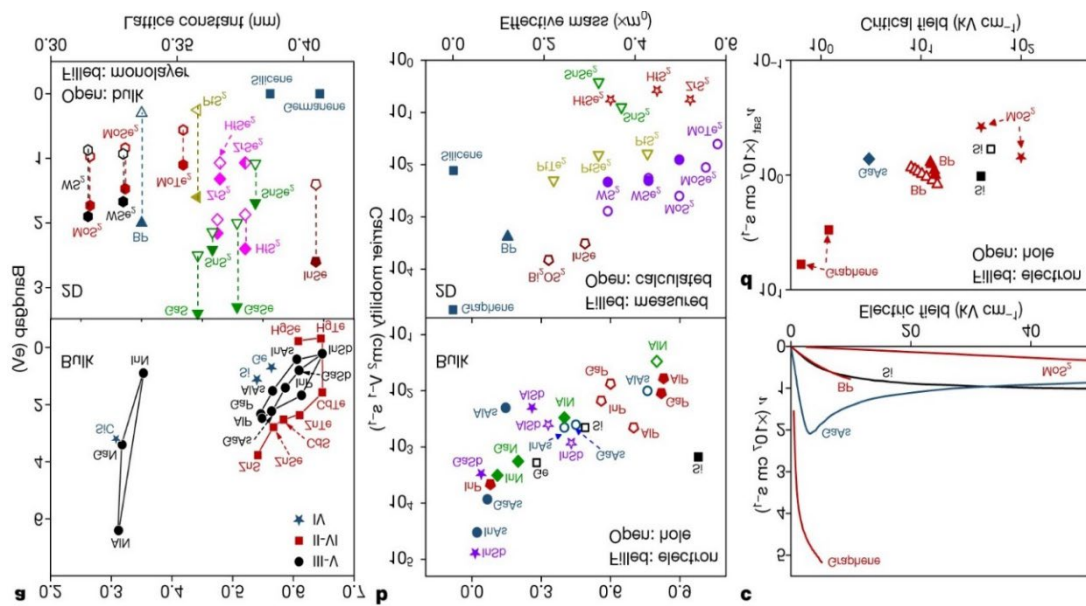
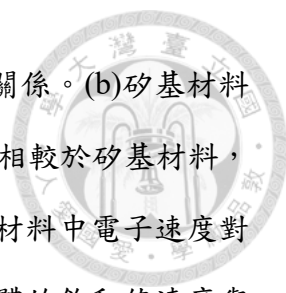


圖 1-6、二維材料半導體與矽基材料能隙及載子遷移行為之比較圖。



(a)矽基材料（上）與二維材料（下）半導體的能隙與晶格常數關係。(b)矽基材料（上）與二維材料（下）半導體的載子遷移率與有效質量關係。相較於矽基材料，二維材料的遷移率與有效質量之間相關性較弱。(c)不同半導體材料中電子速度對電場的變化情形，可反映遷移率與場效應的關係。(d)各類半導體的飽和值速度與臨界電場關係，有助於比較不同材料在高場下的載子傳輸能力。[10]

在材料備置技術方面，最早使用的方法為機械剝離法(Mechanical Exfoliation)，該方法操作簡單且成本低，但無法精確控制材料層數，且僅能獲取局部區域薄膜，限制了其在大面積應用上的可行性。隨後，研究者發展出多種薄膜製備方法，包括化學剝離法、液相剝離法、物理氣相沉積法(PVD)、分子束磊晶法(MBE)、有機金屬化學氣相沉積法(MOCVD)以及化學氣相沉積法(CVD)等。其中，CVD技術憑藉其能精準控制前驅物輸送、反應腔壓力及生長溫度，實現高品質、均勻且可量產的二維薄膜。在CVD生長過程中，研究者可透過調整前驅物比例、腔體壓力與溫度分佈來控制薄膜厚度與結晶性，顯著提升材料品質與生產穩定性。

本實驗室採用低壓CVD技術，並利用雙溫區控制前驅物蒸氣壓，提升材料生長的精準性，並通過調整生長腔管徑獲得不同尺寸的薄膜。此方法不僅可製備大面積且高品質的二維材料，也為後續元件製備提供穩定基礎，展示其在工業化量產上的潛力。透過這些先進製程，二維TMDs不僅在邏輯電路上展現極佳性能，也在光電子、感測器與柔性電子元件領域具有廣泛應用前景，顯示其在「More Moore」與「More than Moore」策略中均扮演重要角色。

綜合而言，二維材料，尤其是TMDs，以其原子級厚度、高載子遷移率、可調控能隙及層數的高度可控性，展現出在超薄通道、高效能、低功耗半導體元件開發上的巨大潛力。隨著製程技術逐步成熟與工業化生長方法的完善，二維材料有望在未來半導體元件研究與應用中發揮核心作用，並可能成為下一代奈米電子器件的重要支柱。



1.2 過渡金屬二硫族化合物

1.2.1 過渡金屬二硫族化合物結構及基本性質

過渡金屬二硫族化合物 (Transition Metal Dichalcogenides, TMDCs) 是一類由過渡金屬與硫族元素組成的層狀晶體材料，通常可表示為 MX_2 ，其中 M 代表過渡金屬 (如鉬 Mo、鎢 W 或鈦 Ti 等)，X 則為硫族元素 (如硫 S、硒 Se 或碲 Te)。這些材料的基本結構呈現單層過渡金屬原子被上下兩層硫族原子夾在中間的「三明治」形態，使得每一層僅有原子級厚度，並且層與層之間主要透過凡德瓦力作用堆疊，形成典型的二維平面結構。這種原子級厚度賦予 TMDCs 出色的電子與光學特性，便於製備單層或少層材料，進一步應用於各類納米電子與光電子元件。

IA																0	
H	IIA											IIIA	IVA	VA	VIA	VIIA	He
Li	Be											B	C	N	O	F	Ne
Na	Mg	IIIB	IVB	VB	VIB	VII	VIII			IB	IIB	Al	Si	P	S	Cl	Ar
K	Ca	Sc	Ti	V	Cr	Mn	Fe	Co	Ni	Cu	Zn	Ga	Ge	As	Se	Br	Kr
Rb	Sr	Y	Zr	Nb	Mo	Tc	Ru	Rh	Pd	Ag	Cd	In	Sn	Sb	Te	I	Xa
Cs	Ba	La/Lu	Hf	Ta	W	Re	Os	Ir	Pt	Au	Hg	Tl	Pb	Bi	Po	At	Rn
Fr	Ra	Ac/Ar	Rf	Db	Sg	Bh	Hs	Mt	Ds	Rg	Uub	Uut	Fl	Uup	Lv	Uus	Uuo

M: Transition Metal
 MX_2
X: Chalcogen atom

圖 1-7、過渡金屬二硫族化合物組成之涵蓋元素。[11]

TMDCs 的晶體結構可分為多種相態，例如 2H、1T 及 3R，相應的金屬原子排列與配位方式各不相同。2H 相為三角棱柱結構，通常呈現半導體特性，是場效電晶體和光電器件中最常用的晶相；1T 相具有八面體配位，主要展現金屬導電性，適合作為電極材料；3R 相則介於二者之間，兼具部分半導體與金屬特性。這些不同的晶相與原子排列，使 TMDCs 在導電性與能帶結構上展現高度可調性，研究者可根據應用需求選擇合適材料。

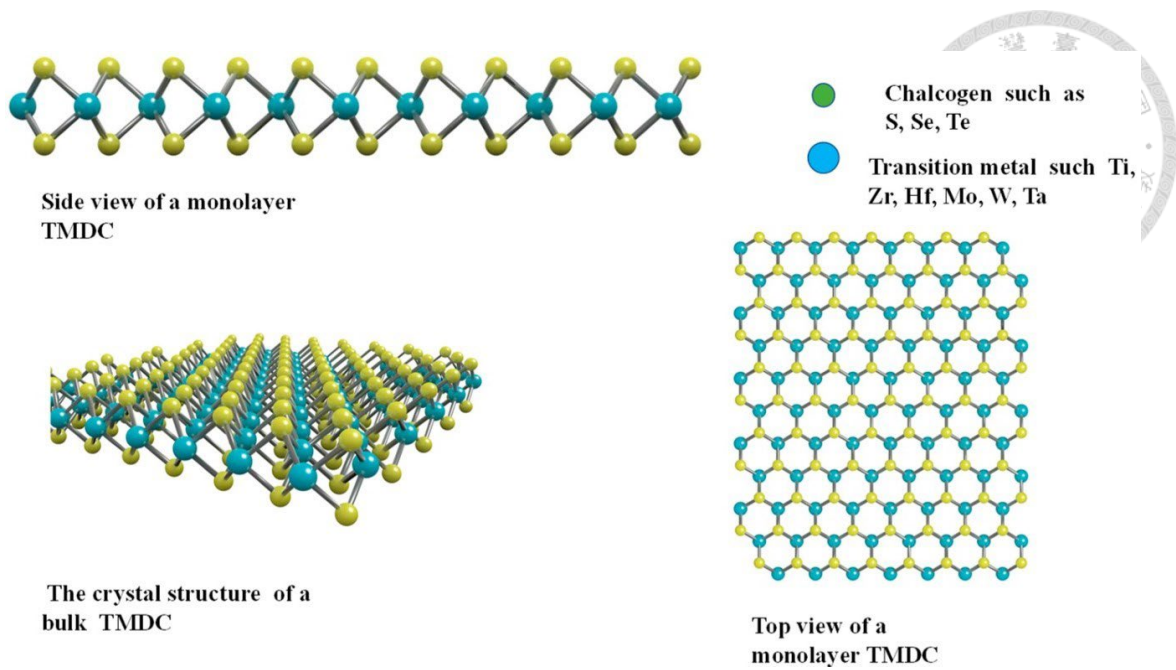


圖 1-8、過渡金屬二硫族化物晶體結構圖。[12]

TMDCs 的能帶結構也會隨層數變化而改變。單層材料通常具有直接能隙，能有效提高開關比並降低漏電流；而多層或塊狀材料則多呈現間接能隙，導致光學吸收與電子遷移特性有所不同。其單層能隙範圍約 1 至 2 eV，涵蓋可見光至近紅外波段，因此在光偵測器、光電二極體、太陽能電池等光電子元件中具有重要應用潛力。以 WSe_2 為例，其單層材料可藉由摻雜或接觸金屬選擇實現 P 型或 N 型半導體行為，靈活滿足不同電子元件的設計需求。

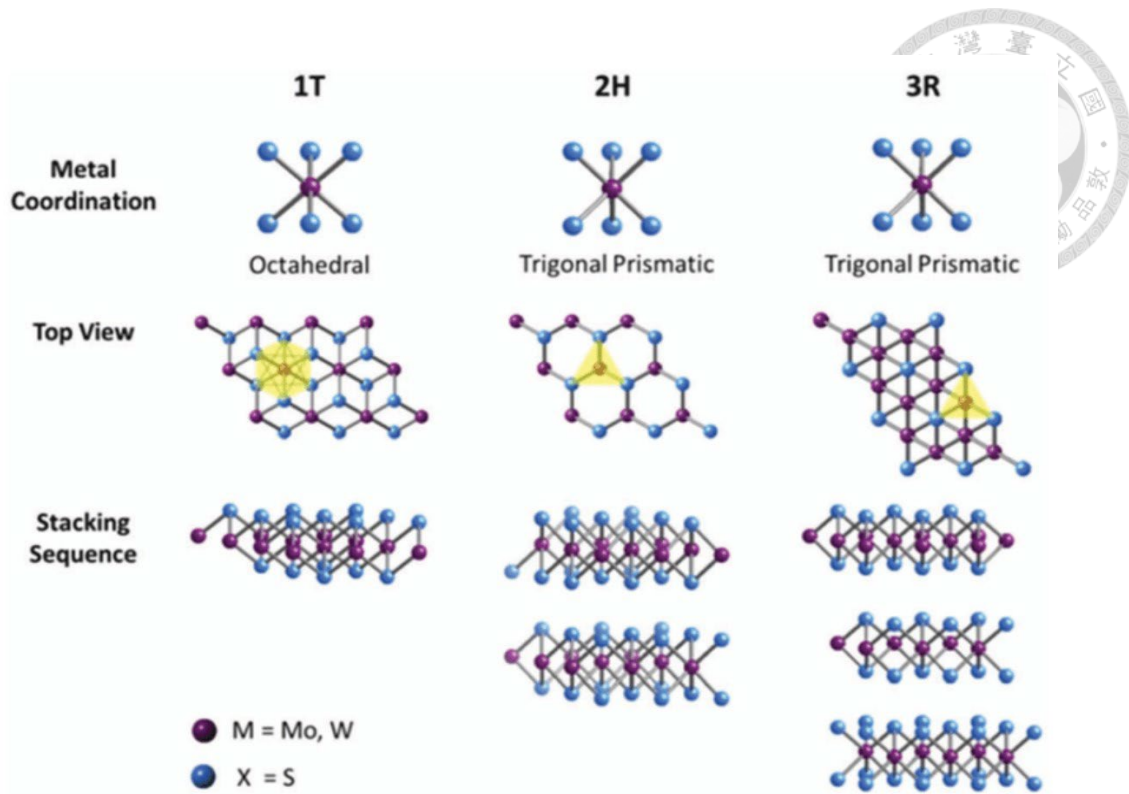


圖 1-9、過渡金屬硫族化合物的結構形式與堆疊方式。[13]

Bandgap (eV)		Mo	W	Ti	Zr	Hf	V	Nb	Ta	Ni	Pd	Pt
S	monolayer	1.8-2.1	1.8-2.1	~0.65	~1.2	~1.3	~1.1	metal	metal	~0.6	~1.2	~1.9
	Bulk	1.0-1.3	1.3-1.4	~0.3	~1.6	~1.6	metal	metal	metal	~0.3	~1.1	~1.8
Se	monolayer	1.4-1.7	1.5-1.7	~0.51	~0.7	~0.7	metal	metal	metal	~0.12	~1.1	~1.5
	Bulk	1.1-1.4	1.2-1.5	metal	~0.8	~0.6	metal	metal	metal	metal	~1.3	~1.4
Te	monolayer	1.1-1.3	~1.03	~0.1	~0.4	~0.3	metal	metal	metal	metal	~0.3	~0.8
	Bulk	1.0-1.2	metal	metal	metal	metal	metal	metal	metal	metal	~0.2	~0.8

圖 1-10、過渡金屬硫族化合物的結構形式與堆疊方式。[14]

在製備方法方面，最早使用的機械剝離法雖然操作簡單且成本低，但難以控制材料層數且無法大面積製備，限制了其工業化應用。隨著技術發展，化學氣相沉積（CVD）逐漸成為主流方法。CVD 可通過控制前驅物種類、反應溫度、氣氛及壓力，實現單層或少層 TMDCs 的均勻沉積，並大幅提升材料的結晶品質與面積均

勻性。透過精確調控制程參數，還可進一步改善載子遷移率、降低接觸電阻與漏電流，使材料在場效電晶體、光電元件及感測器中展現出優異性能。

總體而言，TMDCs 兼具原子級厚度、可調晶相與高載子遷移率的特性，為二維電子與光電子器件提供了理想的材料平台。隨著製程技術的成熟，尤其是 CVD 與其他大面積薄膜製備技術的應用，這類材料在後矽時代的半導體元件開發中具有廣闊前景，並有望在低功耗、高性能及柔性電子應用中發揮重要作用。

1.2.2 過渡金屬二硫族化合物製備

自從石墨烯成功從石墨中剝離以來，二維材料研究進入了全新領域，引發全球科研團隊對原子級薄層材料的探索熱潮。這些材料被視為半導體技術的新興替代方案，尤其在開發高效能場效電晶體 (FET) 與光電子元件上展現巨大潛力。初期獲取石墨烯與二硫化鉬 (MoS_2) 等二維材料時，普遍依賴機械剝離法 (Mechanical Exfoliation)，利用膠帶或其他介質將塊狀晶體層層剝離，快速得到單層或少層材料。然而，這種方法缺乏層數精確控制，且難以滿足大面積材料製備與高重現性的需求，促使研究者開發更具可控性與產能的製程技術。

針對過渡金屬二硫族化合物 (Transition Metal Dichalcogenides, TMDCs) 的合成，目前已發展出多種方法以滿足不同應用需求：

化學氣相沉積法 (CVD)：在高溫環境下，將含有過渡金屬與硫族元素的氣體引入反應室，於基板表面反應生成薄膜。CVD 可精準控制層數、厚度及形貌，並支援大面積、均勻的材料生長，是最具產業應用潛力的技術之一。

物理氣相沉積法 (PVD)：透過蒸發或濺射方式將材料沉積於基板，可製備高純度、低缺陷密度的薄膜，適合研究多層結構或異質材料。

分子束外延法 (MBE)：在超高真空環境下，精確控制分子束流量，逐層沉積形成高品質薄膜。MBE 技術適用於界面工程與能帶設計的原子級研究。

液相外延與液相剝離法 (LPE)：將材料在液相中溶解或分散，再透過適當溫度與溶劑條件進行沉積。此法能快速產生大量材料，但結晶度及均勻性需進一步優化。

熱分解法 (Thermal Decomposition)：加熱金屬與硫族元素化合物，使其在基板上分解反應生成 TMDCs 薄膜，可用於探索材料反應動力學與合成機制。

機械剝離法：早期探索二維材料性質的重要手段，操作簡便，但隨機性高且難以大規模生產。

在本研究中，重點採用化學氣相沉積法來生長單層二硒化鎢 (WSe_2) 薄膜。透過調控反應溫度、前驅物比例以及載氣流速，可精準控制材料層數與覆蓋率，達成高品質、均勻且可大面積沉積的二維半導體薄膜，為後續場效電晶體及光電子元件製備奠定基礎。

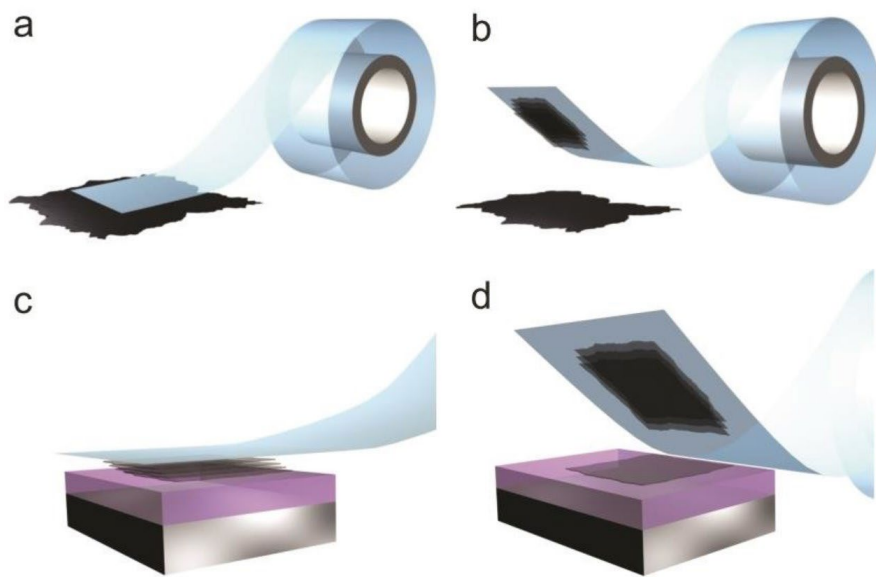


圖 1-11、機械剝離法的步驟。

(a) 將膠帶壓在 TMDCs 表面，使最上層的幾層材料附著在膠帶上。(b)(c) 將沾有層狀材料晶體的膠帶壓在目標基板表面上。(d) 當膠帶撕除時，最底層的材料會留在基板上。[15]



1.3 過渡金屬二硫族化物：二硒化鎢

1.3.1 二硒化鎢之能帶結構及基本性質

二硒化鎢 (WSe_2) 是過渡金屬二硫族化物 (TMDCs) 家族中的重要二維半導體材料，因其出色的電子與光學特性而成為新世代奈米電子與光電裝置的核心候選材料。 WSe_2 在自然狀態下通常以六方晶系 (2H) 形式穩定存在，展現半導體特性；在特定條件下，也可形成亞穩態的金屬態 1T 相。六方晶系的 WSe_2 在未來低功耗邏輯電路中可作為 p 型通道材料，與 n 型 TMDCs 如 MoS_2 互補，構建高性能的 CMOS 架構。

WSe_2 的電子結構具有明顯的層數依賴性。單層 WSe_2 呈現直接能隙 (direct bandgap)，約為 1.6–1.65 eV，而隨著層數增加至雙層或多層，能隙逐漸轉變為間接型 (indirect bandgap)，數值下降至約 1.2 eV。這種能帶轉換源於層間耦合及聲子作用的變化，直接影響光吸收與光致發光 (PL) 行為。隨著厚度增加，PL 訊號強度下降且峰值紅移，反映出材料能帶結構從單層的直接躍遷變為多層的間接躍遷，為厚度控制與材料性能評估提供可靠依據。

光學特性方面， WSe_2 的拉曼光譜亦可反映層數變化。主要的拉曼模態包括 E_{2g} (層內平行振動) 與 A_{1g} (層間垂直振動)，隨著層數增加，其峰值會略有位移，提供非破壞性層數判別手段。單層 WSe_2 由於直接能隙，顯示出明亮且尖銳的 PL 峰值，而多層樣品則呈現信號衰減和峰值紅移的現象，這種厚度依賴性對光電裝置設計極為關鍵。

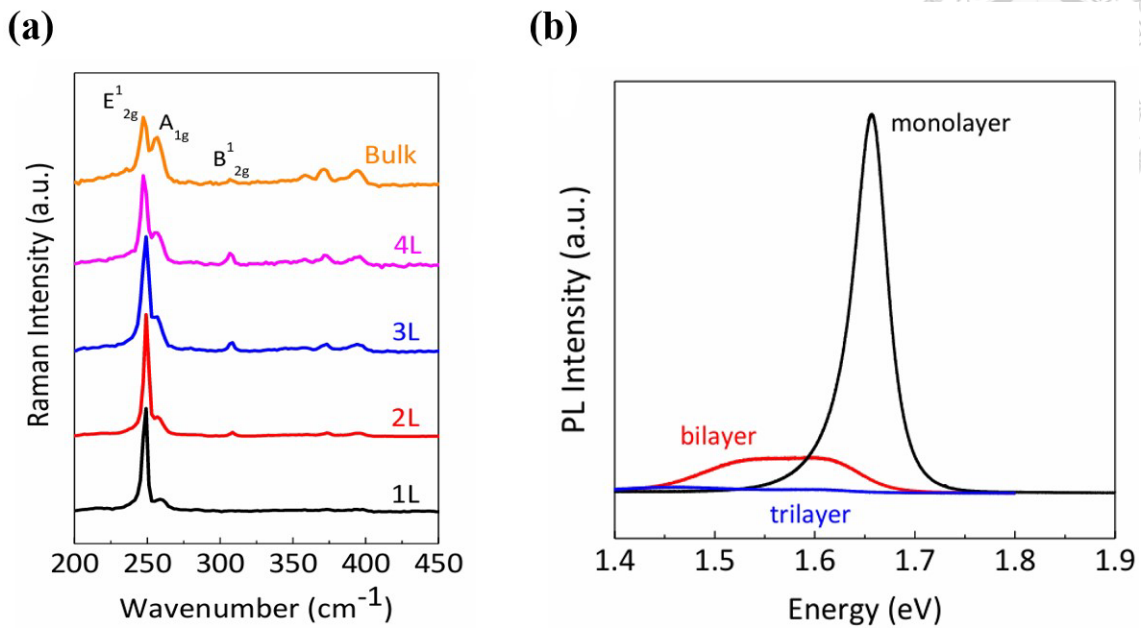



圖 1-12、單層與多層二硒化鎢的光譜特性圖。

(a)不同層數二硒化鎢樣品的拉曼光譜。(b) 不同層數二硒化鎢樣品的光致發光光譜。[16]

綜合而言， WSe_2 兼具可調節的能帶特性、層數依賴的光學響應以及在單層下優異的直接能隙，使其在光偵測器、發光二極體、太陽能電池以及奈米級場效電晶體等應用中展現廣泛潛力。相比矽材料， WSe_2 的較大能隙可有效降低漏電流並提升電流開關比 (Ion/Ioff)，在亞 10 奈米尺度仍能保持穩定載子遷移率，為低功耗、高性能電子元件提供了理想材料基礎。

1.3.2 二硒化鎢的應用及優勢

渡金屬硫族化物 (TMDCs) 是一類極具潛力的二維材料，其薄層結構限制了載流子運動方向，使其展現出優異的載子遷移性能。這些材料不僅具備可調控的能隙和獨特的光電特性，還兼具柔韌性與高表面活性，使其在電子學、光電子學、感測器及生物醫學領域擁有廣泛的應用潛力。隨著轉印技術的進步，TMDCs 薄膜可



以靈活地沉積於各類基板上，拓展了設計元件的自由度與多樣性。特別是在低功耗裝置中，TMDCs 的高能效特性有助於降低待機能耗，對新型電子元件設計具有重要意義。從半導體物理學角度來看，導電載流子的種類決定了元件是 p 型還是 n 型，而在二維 TMDCs 異質結構中，垂直堆疊的范德瓦爾界面提供了比傳統平面界面更多的調控可能。例如，多數 TMDCs 如 MoS₂與 WS₂為 n 型半導體，而 WSe₂則展現 p 型特性，這種空穴導電能力使其在設計高性能、低功耗電晶體和光電子元件時顯得尤為關鍵。

作為 TMDCs 家族的重要成員，二硒化鎢 (WSe₂) 在邏輯電晶體及光電子器件中展現出卓越表現。其單層 WSe₂擁有約 1.6 eV 的直接能隙，適合與可見光波段匹配，這使其在高效率光偵測器、光致發光元件與柔性太陽能電池中具有顯著優勢。WSe₂的層狀結構與高表面活性，使其可用於高靈敏度氣體或生物分子感測器，而無需額外官能化處理，同時其良好的抗氧化性與熱穩定性也使其在苛刻環境下具有更高的可靠性。在電子裝置中，WSe₂可作為 p 型通道材料，與 n 型 TMDCs 如 MoS₂組合形成互補型 CMOS 架構，不僅提升邏輯元件的運算效率，還有效降低功耗。此外，WSe₂對閘極電場敏感，具備良好的次臨界擺幅，即使在亞奈米厚度的超薄通道中，其載子遷移率仍能保持穩定，展現出取代傳統塊材半導體的潛力。綜合其光電性能、電學優勢與穩定性，WSe₂在下一代低功耗邏輯電路、柔性電子、量子光電與環境感測領域中擁有極為廣闊的應用前景。

1.4 研究動機

1.4.1 大規模單層二硒化鎢薄膜製備

二硒化鎢 (WSe₂) 作為高度潛力的二維半導體材料，不僅在邏輯電晶體設計中表現出優異特性，也因其獨特的能隙與光電性質，在光電子、感測及新興自旋電子領域受到廣泛關注。單層 WSe₂擁有約 1.6 eV 的直接能隙，與可見光波段相匹配，



使其在高效率光偵測器、光致發光元件以及柔性太陽能電池等裝置中，提供了具吸引力的材料基礎。其出色的光致發光強度與光電轉換效率，使其適用於透明及可撓式光電裝置，同時亦具有發展量子光源與單光子發射器的潛力。


在感測應用方面， WSe_2 憑藉高表面活性與層狀結構，可用於高靈敏度氣體或生物分子感測器，無需額外官能化即可達到優異檢測能力。相較於其他易氧化的二維材料（如黑磷）， WSe_2 具有更佳的抗氧化性與熱穩定性，使其在極端環境下具備更高的實用性與可靠性。

在電晶體應用中， WSe_2 同樣展現出多項獨特優勢。作為少數具 p 型導電特性的二維半導體， WSe_2 可與 n 型材料（如 MoS_2 ）組成互補 CMOS 架構，提升邏輯元件運算效率與能耗控制。其較矽材料更大的能隙，有助於抑制亞閾值漏電流 (I_{off}) 並提高電流開關比 ($I_{\text{on}}/I_{\text{off}}$)，進而強化開關控制能力與降低功耗。此外， WSe_2 對閘極電場具有高度敏感性，並能維持良好的次臨界擺幅 (subthreshold swing)，為超小尺寸元件提供穩定操作基礎。即便在超薄通道 ($<1 \text{ nm}$) 設計中，其載子仍可保持優異遷移率，使其具備替代傳統塊材半導體的潛力。

綜合而言， WSe_2 兼具卓越的光電特性、電晶體導電優勢與高材料穩定性，不僅適用於下一代邏輯與記憶體架構，也在柔性電子、量子科技及環境感測等多元應用領域中展現廣闊前景。

1.4.2 金屬二維半導體材料之界面能障

在基於二維材料的場效電晶體 (FET) 設計中，源極與汲極通常未經摻雜處理，導致金屬電極直接與通道材料（如二硒化鎢 WSe_2 ）接觸。此類接觸往往形成蕭特基接觸 (Schottky contact)，其特徵為金屬與半導體交界處存在能障，使電子或電洞需克服此障礙方能有效傳導。因此，未經優化的 WSe_2 元件常面臨較高的接觸電阻，對整體導通能力與功耗表現產生不利影響。



理論上，選擇功函數與 WSe₂ 能帶匹配的金屬（如 Pd 或 Pt）可望形成低能障甚至近似歐姆接觸。然而，由於 WSe₂ 表面可能存在缺陷、界面態，以及其層狀結構特性，會引發費米能階釘扎效應（Fermi level pinning），導致接觸行為無法單純以 Schottky–Mott 模型預測。即便更換功函數差異顯著的金屬，所形成的蕭特基能障高度（Schottky barrier height, SBH）仍僅呈現有限變化，限制了金屬選擇對元件性能的調控空間。

隨著元件尺寸縮小，尤其當通道長度降至數十奈米級時，通道電阻雖因有效長度減少而下降，但接觸面積同步縮小，導致接觸電阻不降反升，甚至可能成為元件總電阻的主導因素。在 WSe₂ 等二維材料中，因其缺乏垂直鍵結，與金屬的接觸面積受限，使接觸阻抗進一步增加，這一效應在短通道元件中尤為明顯。

基於上述挑戰，本研究聚焦於短通道（約 100 nm 級）WSe₂ 電晶體，探討界面工程在金屬/WSe₂ 接觸界面上的應用與效能。透過調控界面層（如插入極薄有機層）、表面處理或化學修飾，可改善接觸品質，抑制費米能階釘扎效應，進而降低蕭特基障礙高度（SBH）及縮小障礙寬度。預期界面工程能有效降低接觸電阻，提升元件導通電流與開關特性（如次臨界擺幅），進一步強化 WSe₂ 電晶體在奈米級應用中的可行性與性能表現。

1.4.3 降低接觸電阻之方法研究

過高的接觸電阻一直是限制過渡金屬二硫族化物（TMDCs）電晶體性能提升的主要瓶頸之一。針對此問題，研究界提出了多種策略，可大致歸納為四類。

首先，透過選擇與半導體功函數匹配的金屬電極，以期降低蕭特基障礙（Schottky barrier）。然而，如前述 1.4.2 節所討論，TMDCs 常伴隨費米能階釘扎效應（Fermi level pinning）（圖 1-13）[17]，導致接觸能勢無法隨金屬功函數顯著調變，限制了此方法的實際效果。

第二類方法則著重於減少金屬沉積過程對二維材料的破壞。傳統的金屬熱蒸鍍或濺射過程會對薄層材料造成高能離子轟擊與熱擴散，進而破壞通道結構並降低載子傳輸性能。為解決此問題，研究者採用非破壞性的金屬轉印技術（metal transfer method），將預製的金屬電極直接轉印至材料表面，從而維持通道材料的結構完整性與導電特性。

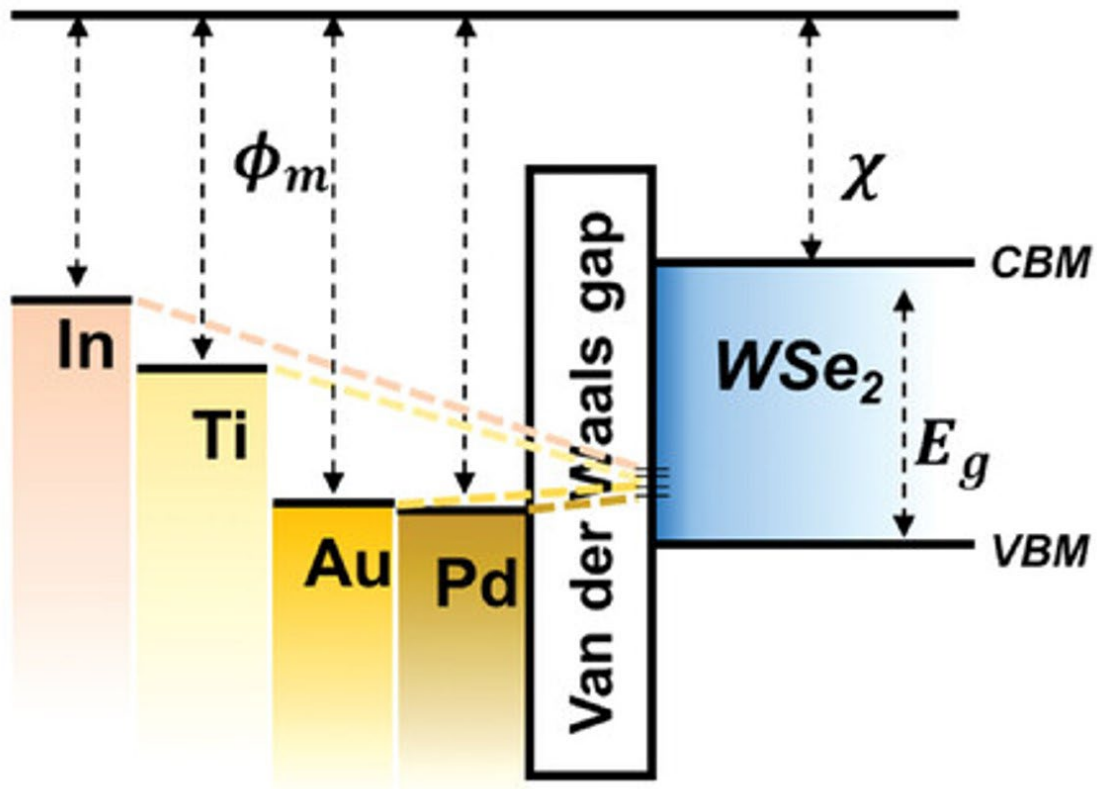



圖 1-13、費米能階釘扎效應示意圖。[17]

第三類策略著重於設計與材料高度相容的界面緩衝層（interface buffer layer）。例如，利用石墨烯（graphene）或六方氮化硼（h-BN）作為金屬與半導體之間的穿隧層（tunneling buffer layer），不僅能避免直接接觸引發的化學反應，還可分散熱能、提升熱穩定性，從而有效調控載子注入特性並改善熱界面阻抗。



第四類策略則利用材料本身的低凡德瓦間隙或相變特性來改善接觸行為。例如，可採用具金屬-半導體可調轉變能力的材料（如 PtS_2 、 PtSe_2 ），或對 MoS_2 等 TMDCs 實施相位工程，將其由半導體態（2H 相）轉換為導電性更佳的金屬態（1T 相），以降低接觸距離並改善接觸電阻。

過去研究指出，傳統熱蒸鍍金屬過程中，高能金屬原子撞擊二維通道材料表面，易產生點缺陷與晶格損傷，進而影響電晶體的載子遷移率與開關比表現。為克服此問題，本研究提出在金屬與 WSe_2 間引入界面緩衝層作為屏障機制。此緩衝層可有效隔離高能粒子的直接衝擊，同時維持良好的熱傳導路徑，穩定接觸區能帶結構，並減少由界面缺陷引起的費米能階釘扎效應。最終，該方法有望降低接觸電阻，提升元件導通電流及整體電性表現。

Chapter 2 實驗設備與理論基礎



2.1 製程設備簡介

2.1.1 化學氣相沉積系統

本研究所使用的二硒化鎢 (WSe_2) 薄膜製備，主要依靠化學氣相沉積法 (Chemical Vapor Deposition, CVD) 進行。為了達成高品質、均勻且可控的薄膜沉積，本實驗室建構了一套完整的低壓 CVD (Low Pressure CVD, LPCVD) 系統。整個系統由氣體輸送單元、質量流量控制器 (Mass Flow Controller, MFC)、壓力控制模組 (MKS 壓力控制器)、真空抽氣系統、小型加熱爐及單區高溫爐組成，並整合 LabVIEW 軟體進行自動化操作與數據監控。

在氣體供應方面，實驗所需氣體由高壓鋼瓶輸出，經由 MFC 精確控制流量後導入爐管。MFC 可即時監測氣體流速並自動調整輸入量，以確保反應環境穩定。爐內壓力則由 MKS 壓力控制器負責調節，通過控制蝶閥開度來維持設定壓力範圍，從而提供穩定的沉積條件。整個流量與壓力控制系統均由 LabVIEW 軟體管理，使用者可透過圖形化界面預設各種參數，並在實驗過程中即時監控與調整，大幅降低操作誤差並提高重現性。

溫控方面，系統採用單區高溫爐與小型加熱爐組合，以分區加熱方式控制不同前驅物的氣化速率。例如，硒粉置於小型加熱爐中心加熱汽化，而三氧化鎢 (WO_3) 粉末則置於單區高溫爐爐心，爐心位置最接近溫度感測器，可精準掌控爐內實際溫度。此分區設計可避免溫度擴散帶來的前驅物氣化不均，提升薄膜厚度與結晶均一性。

抽氣系統位於 CVD 裝置尾端，使用油封式機械泵維持反應腔真空。在製程啟動前，泵浦將爐管內氣體抽至接近真空，以清除雜質氣體；製程過程中，泵浦持續排除反應副產物與未反應氣體，並透過蝶閥微調控制壓力平衡，確保反應環境穩定。



整體而言，本系統具備高精度的氣流與壓力控制能力、分區加熱與真空維持功能，為 WSe_2 薄膜的均勻生長與重現性提供可靠的實驗平台。

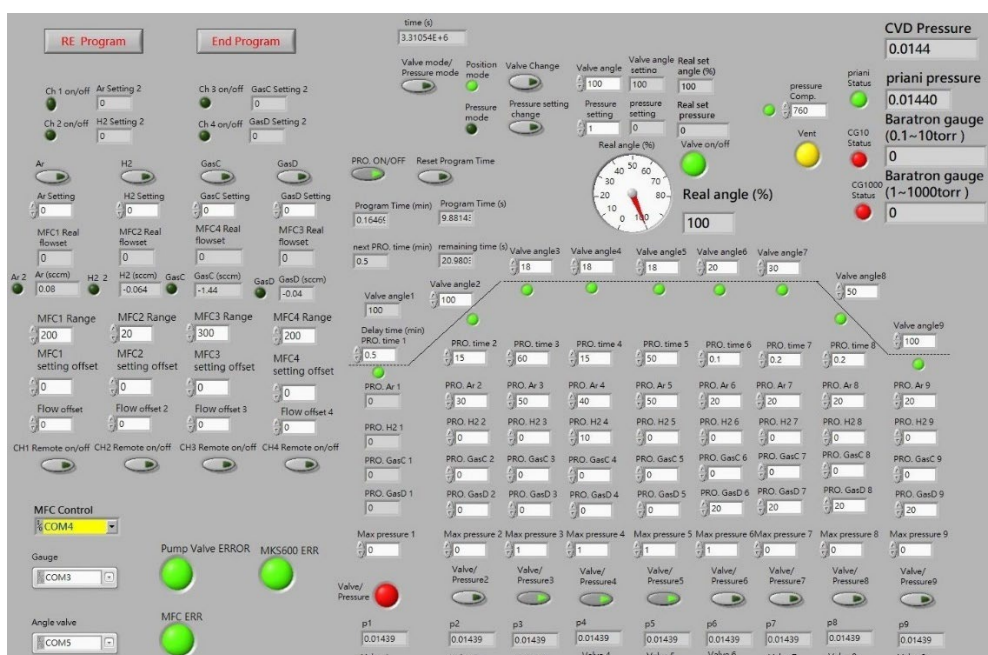


圖 2-1、LabVIEW 操作界面。

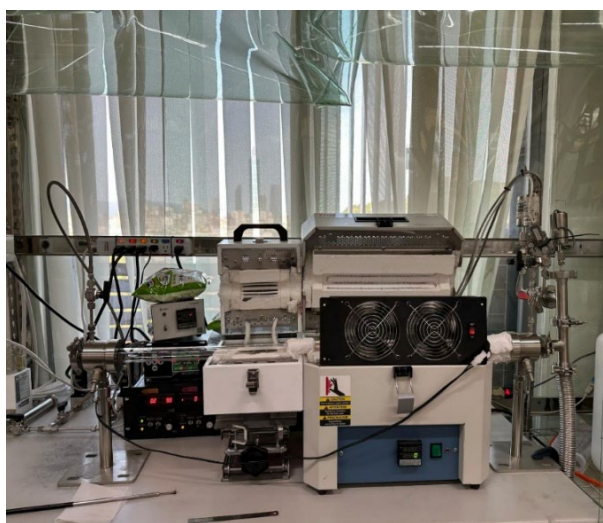


圖 2-2、化學氣相沉積系統外觀。



2.1.2 快速熱退火系統

快速熱退火 (Rapid Thermal Annealing, RTA) 是一種高精度、短時程的熱處理技術，廣泛應用於半導體與二維材料製程中，主要用途包括改善薄膜晶體結構、修復製程中產生的晶格缺陷、活化摻雜原子，以及優化材料與基板或金屬電極之間的界面特性。與傳統爐管退火相比，RTA 的核心優勢在於可在數秒至數分鐘內將樣品迅速加熱至數百度甚至千度高溫，並在極短時間內完成退火，降低材料擴散、熱應力與結構變形的風險，確保元件尺寸與結構穩定。

RTA 系統通常由高強度紅外燈 (如鹵素燈) 提供輻射熱源，透過非接觸式加熱方式對樣品進行快速升溫。系統配備精密溫控模組 (熱電偶或光學感測器) 與時間控制裝置，可實現升溫速率約 10–100 °C/s，並精確維持設定的恆溫時間。腔體環境可靈活調整為惰性氣體 (氮氣、氬氣)、氧氣或高真空，以避免樣品氧化或促進特定熱反應，確保材料表面潔淨與化學穩定性。

在本研究中，RTA 用於單層 WSe₂ 材料從藍寶石基板轉移至目標基板後的後處理。實驗流程包括：將樣品置於石英爐管載台，先抽至低壓移除雜質氣體，接著導入氬氣置換腔內環境；隨後快速升溫至目標溫度 (如 190 °C) 並維持設定時間，完成退火後再以加速氣流降溫至室溫，最後抽真空結束製程。此過程可增強 WSe₂ 薄膜與基板的貼合性，去除殘留水氣與有機污染物，消除潛在空隙 (Air Gap)，同時降低界面缺陷與接觸電阻。

透過 RTA 的快速升溫與環境控制能力，二維材料表面結構得以重組，晶格缺陷修復，界面鍵結增強，進而提升材料穩定性與元件電性表現。其短時間高溫熱處理特性，使 RTA 成為處理熱敏感奈米材料及二維異質結構不可或缺的實驗技術，兼具高效率、精準控制與良率優化的優點。



圖 2-3、快速熱退火系統外觀。

2.1.3 步進式微影製程

步進式曝光機 (Stepper) 是一種結合高解析光學投影與數位圖樣控制的先進微影技術，能在無需傳統光罩的條件下，將電極或電路圖樣直接轉寫至樣品表面。與傳統光罩式曝光相比，此技術大幅簡化製程流程，省去光罩製作的時間與成本，並具備靈活修改圖樣與快速原型製作 (prototyping) 的優勢。其工作原理是以數位檔案為輸入，系統透過微透鏡陣列將圖形以區塊方式逐步投影至塗佈光阻的基板上，每完成一區後，載台再以「步進式掃描」(step-and-repeat) 移動至下一區域進行曝光，從而完成整片晶圓的圖案定義。

本研究所採用的設備為 Heidelberg Instruments uMLA Maskless Aligner，使用波長 390 nm 的 LED 光源作為曝光來源，最小解析線寬可達 0.8 μm ，適用於長通道電晶體及其他微米級元件的製作。樣品在曝光前先以旋轉塗佈方式覆上一層 AZ1505 光阻，並經 95°C、90 秒的軟烤處理以穩定膜厚與附著性。設計圖樣則於 AutoCAD 軟體中完成繪製後輸入系統，由機台自動轉譯成可投影格式。曝光時可依需求精確調整關鍵參數，如劑量 (dose) 與焦距補償 (defocus)，以確保圖形解

析度與邊界銳利度。完成曝光後，樣品以顯影液 MIF-300 顯影，去除受光區域的光阻，形成高精度的圖案結構。

此技術在本研究中主要應用於 WSe₂ 二維材料元件之源極與汲極圖案化，透過精準的光學對位與均勻曝光，可有效確保電極結構的尺寸控制與邊界完整性。由於其具備無光罩、可程式化與高解析度等特性，該系統不僅提升了微影製程的效率與重現性，也為二維材料元件的快速製作與設計驗證提供了靈活而可靠的技術平台。

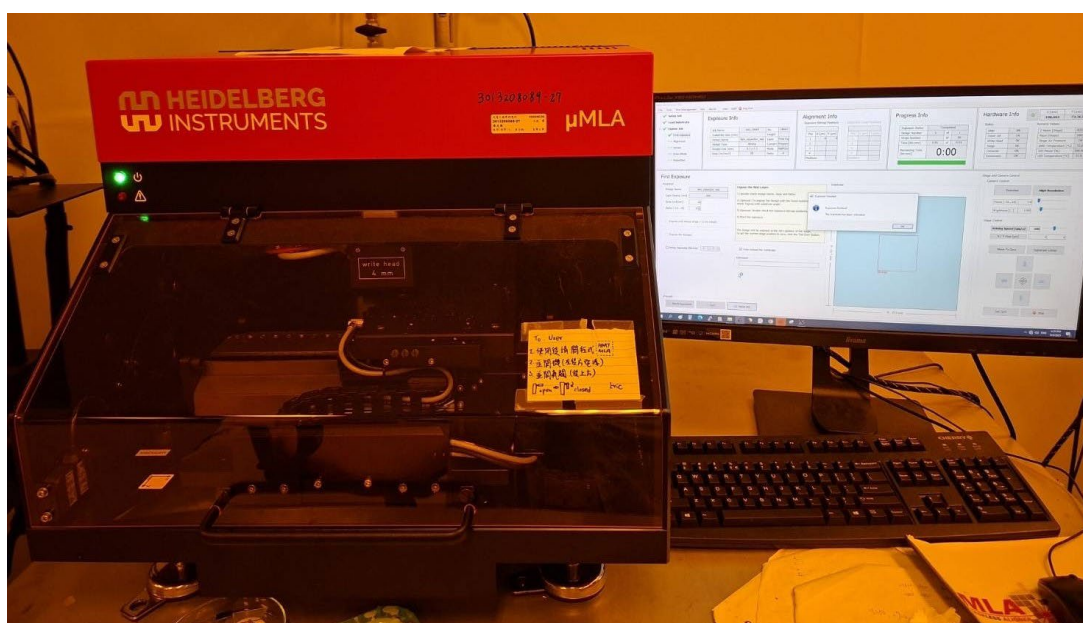


圖 2-4、步進式曝光機外觀。

2.1.4 氦離子束顯微鏡及氦離子束微影製程

無光罩微影技術是現代奈米製程中重要的一環，特別在 20 奈米節點的元件製作中扮演關鍵角色。與傳統光學微影不同，此技術採用聚焦粒子束直接在光阻上刻寫圖案，能有效減少繞射限制，提升解析度。然而，曝光過程中粒子束與基板的相互作用可能導致電子散射，使圖案周圍出現鄰近效應，從而影響鄰區的曝光均勻性並降低線寬精確度。

氦離子束顯微鏡 (Helium Ion Microscopy, HIM) 結合了高解析成像與精密光刻功能，能有效克服上述挑戰。氦離子質量遠大於電子，產生的二次電子數量更多，相比傳統電子束可顯著抑制鄰近效應。HIM 系統利用場發射氦離子束，經高精度電磁透鏡聚焦至樣品表面，透過偵測二次電子與背向散射電子訊號，生成高解析表面影像。由於氦離子入射深度淺、散射角小，HIM 在表面感知能力和深度對焦範圍上均優於傳統掃描電子顯微鏡，特別適合對奈米尺度結構進行精細觀察與測量。

在微影製程中，氦離子束光刻 (Helium Ion Beam Lithography, HIBL) 進一步將 HIM 的高解析特性應用於無光罩圖案製作。通過精密控制氦離子束的劑量與聚焦條件，可刻畫出小於 10 奈米的線寬，適用於短通道元件的製作。本研究中，使用 Zeiss ORION NanoFab 氦離子束顯微鏡，於 WSe₂ 薄膜上直接刻畫源極與汲極電極，完成通道長度 100 奈米、寬度 2 微米的短通道電晶體。經顯影處理後，成功實現奈米級元件圖形的精確轉印，展示了 HIM 與 HIBL 技術在高精度奈米製程中的應用潛力。

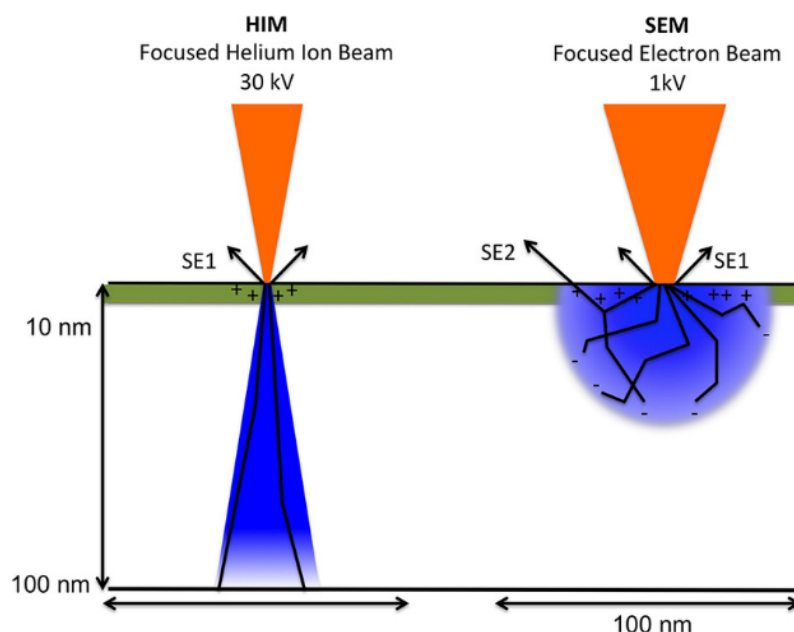


圖 2-5、氦離子束與電子束散射比較圖。

左側為氦離子束之散射圖，右側為電子束散射圖，可明顯看出氦離子束相對於

電子束較能克服散射問題。[18]

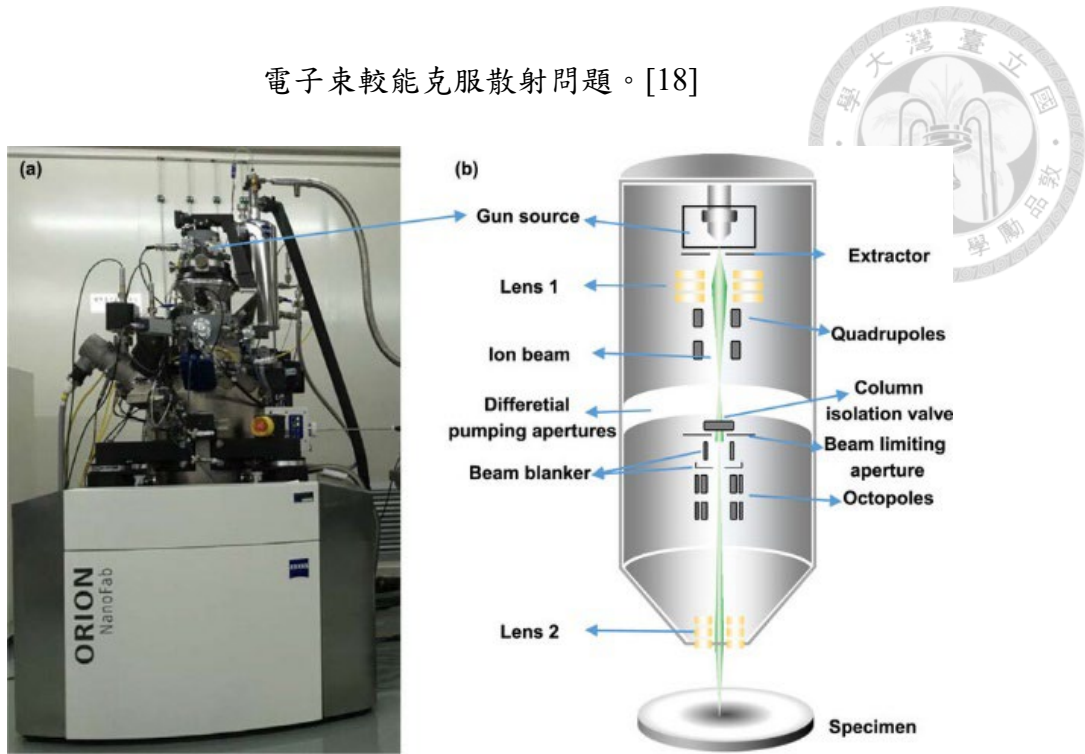


圖 2-6、(a) 氦離子束微影設備外觀圖(b) 氦離子束微影設備內部結構示意圖[19]

2.1.5 熱蒸鍍機

蒸鍍是一種常用的物理氣相沉積（Physical Vapor Deposition, PVD）技術，主要透過將金屬靶材加熱至其熔點或昇華溫度，使其轉變為氣態，在高真空條件下沉積於基板表面形成薄膜。由於過程不涉及化學反應，屬純物理性質的薄膜製程，常用於製作金屬接觸電極與表面鍍層工程。影響蒸鍍品質的主要因素包括腔體真空度、蒸鍍速率、靶材性質及基板溫度等，需依據材料特性與製程需求進行精密調控。

(1) 熱電阻式蒸鍍（Thermal Evaporator）

本實驗室使用的熱電阻式蒸鍍機，透過電流通過電阻元件（如鎢舟）加熱金屬靶材，使其氣化並沉積於基板表面。為維持高品質薄膜沉積，系統首先利用油封式機械幫浦進行粗抽，再以渦輪分子幫浦進行細抽，使腔體壓力降至 10^{-6} Torr 以下



的高真空，提升金屬原子平均自由徑，減少與雜質碰撞，進而提高薄膜均勻性與純度。熱電阻式蒸鍍適用於低熔點金屬（如錫、鈹、鎘、金），並透過膜厚監控儀器時追蹤與調控沉積厚度，確保製程穩定與可重複性。

(2) 電子束蒸鍍 (E-Beam Metal Evaporation)

電子束蒸鍍是一種以高能電子束直接加熱金屬靶材的 PVD 技術。電子束由電子槍產生，經過電磁聚焦控制能量集中與加熱區域，當電子束撞擊靶材表面時，動能轉換為熱能，使靶材局部熔化並產生氣態原子。在高真空環境下，這些金屬原子均勻沉積於冷卻的基板表面，形成純淨、致密的薄膜。相較於傳統熱電阻式蒸鍍，電子束蒸鍍能有效處理高熔點金屬，提升鍍膜均勻性，降低靶材耗損，並可精準控制蒸鍍速率與膜厚，同時對溫度敏感材料較為友善。

電子束蒸鍍適用於多種金屬與合金，包括鈀 (Pd)、鈹 (Bi)、金 (Au) 等，展現高材料相容性與製程彈性。在本研究中，所有電晶體金屬接觸電極皆採用電子束蒸鍍製作：PMOS 元件使用鈀 (Pd) 電極，NMOS 元件使用 Bi/Au 合金接觸層及 Bi 摻雜層，薄膜厚度約 30 奈米。透過電子束蒸鍍的精確控制，成功沉積高純度、均勻且電性穩定的金屬薄膜，為後續短通道元件製作提供可靠的電極層。

電子束蒸鍍不僅克服傳統熱蒸鍍的限制，還能依據蒸鍍參數（如蒸鍍速率與電子槍功率）精確控制薄膜沉積條件，確保元件電性表現與接觸阻抗的穩定性。圖 2.7-(a) 與 2.7-(b) 分別示意電子束蒸鍍系統的內部結構圖與實際設備外觀。

(a)



(b)

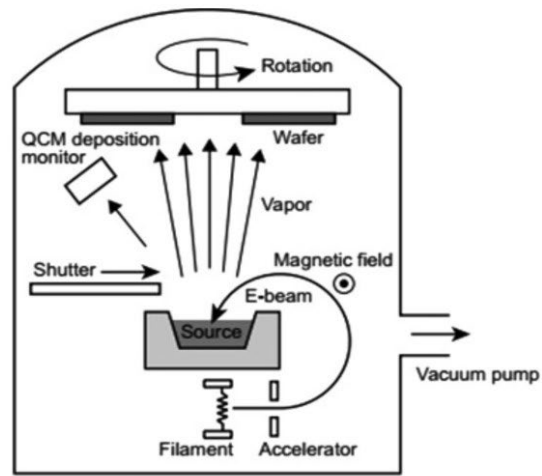


圖 2-7、(a) 電子束金屬鍍膜機外觀圖(b) 電子束金屬鍍膜機內部結構示意圖。

[20]

2.2 量測設備簡介

2.2.1 拉曼光譜與光致發光光譜儀

光致發光 (Photoluminescence, PL) 與拉曼光譜 (Raman Spectroscopy) 都是非接觸式、非破壞性的光學量測技術，能在無需電極接觸或施加機械應力的情況下，提供材料電子結構、晶格振動及應變等多方面資訊。在單層二硒化鎢 (WSe_2) 的研究中，結合這兩種技術可以快速且精確地確認材料的層數、厚度均勻性及局部摻雜狀況。實驗中採用波長為 473 nm 的藍光雷射，搭配多功能光譜儀，可在同一路徑下切換 PL 與共振拉曼模式，充分發揮兩種光學檢測的優勢。

拉曼光譜儀 (Raman Spectroscopy)

拉曼光譜則透過分析入射光與晶格振動的非彈性散射來獲取原子鍵振動信息。入射光子與聲子能量交換後，散射光頻率會產生位移，對應特定的振動模式。單層 WSe_2 的拉曼光譜呈現簡潔特徵：主要信號為面內 E_{2g} 與外平面 A_{1g} 振動模態的

重疊主峰（約 250 cm^{-1} ），以及高波數方向約 260 cm^{-1} 的 2LA(M) 雙聲子峰；需要層間振動的 B_{2g} 模態在單層中失效，因此高於 300 cm^{-1} 的區域不會出現一階振動峰。這種「單主峰加 2LA」特徵可作為單層 WSe_2 的光譜指紋。

綜合 PL 與拉曼光譜量測，本研究能在常溫、無真空環境下，快速且非破壞性地評估單層 WSe_2 的層數與品質，確保實驗使用材料的均一性與可靠性，為後續器件製作提供穩定的材料基礎。

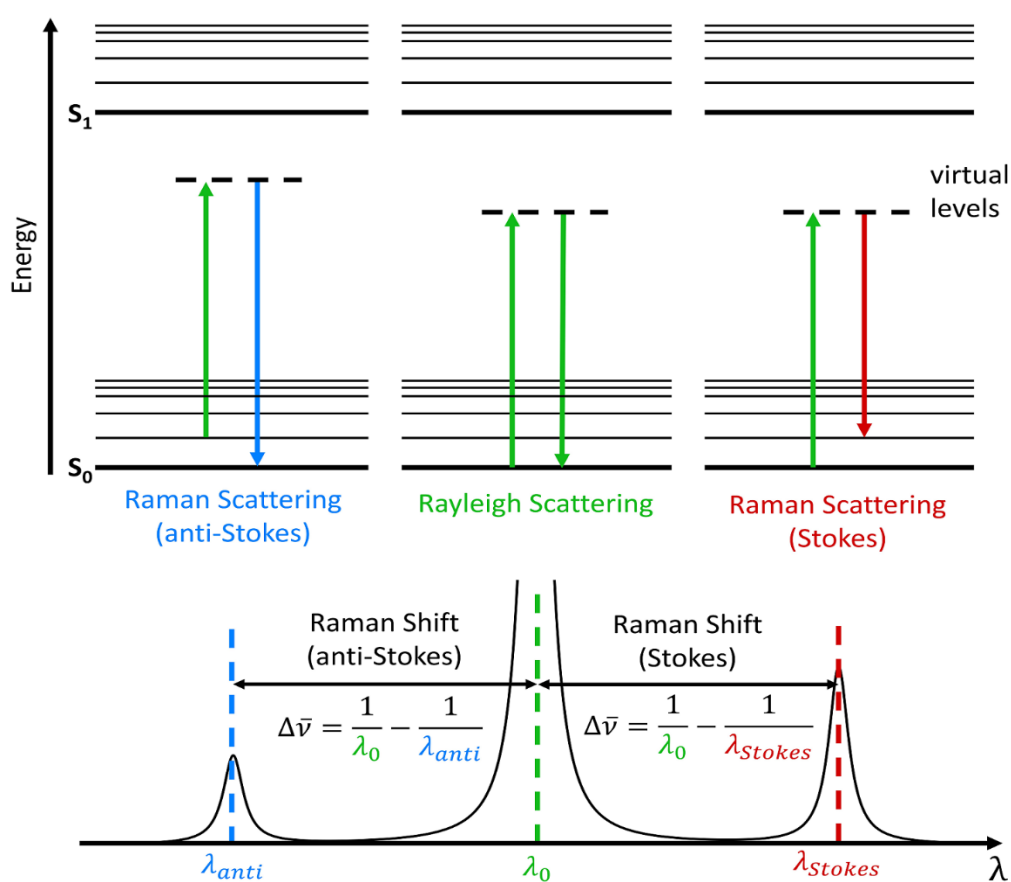


圖 2-8、拉曼光譜散射機制。[21]

光致發光光譜分析 (Photoluminescence, PL)

PL 的原理在於利用高於材料能隙的雷射光激發價帶電子，使其躍遷至導帶並與電洞形成激子。這些激子在快速與聲子耦合後，會落到最低輻射能階並釋放光子，其波長與強度可反映材料的能隙與缺陷能級。對於二維遷移金屬二硒化物(TMD)

而言，PL 可透過峰位與強度差異分辨單層與多層結構，因單層呈直接能隙，而多層轉為間接能隙；中性激子與帶電激子的比例則可反映 p 型或 n 型摻雜濃度。透過面掃描 PL，可進一步繪製材料的 PL mapping，揭示厚度變化、局部應變與載子復合動力學的空間分布，而且測量過程使用微瓦至奈瓦級光功率，對樣品無損傷。

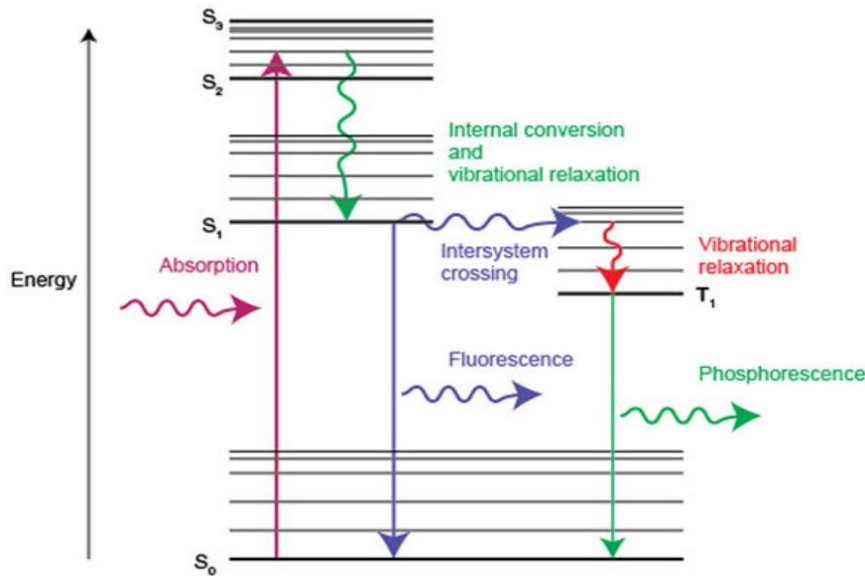


圖 2-9、光致發光機制。[22]

2.2.2 穿隧式電子顯微鏡

場發射穿透式電子顯微鏡（Field Emission Transmission Electron Microscopy, FE-TEM）是一種能以極高解析度觀測奈米尺度結構的分析技術。其電子束來自強電場誘發的量子穿隧發射源，具有高亮度與低能散特性，可有效提升影像對比與空間解析度。透過高能電子束穿透厚度通常小於百奈米的超薄樣品，電子與樣品原子發生彈性與非彈性散射，使波前產生相位與強度變化。經過磁透鏡重組後，這些訊號可形成明場（Bright-Field）、暗場（Dark-Field）影像或選區電子繞射（SAED）圖樣，進而揭示材料的晶格排列、晶相與缺陷分佈。若操作於相位對比或高解析（HRTEM）模式，更可解析原子柱及晶格週期，解析度可達次奈米等級。

除影像分析外，TEM 還能與能量散射 X 射線光譜 (Energy Dispersive X-ray Spectroscopy, EDS) 及電子能量損失譜 (Electron Energy Loss Spectroscopy, EELS) 搭配使用，以獲取元素種類、含量、化學價態與鍵結環境等資訊。當電子束激發樣品原子內層電子轉移時，所釋放的特徵 X 射線能夠標示各元素的分佈與濃度變化，使研究者能同時掌握結構、成分與化學狀態於單一奈米區域內的關聯。

然而，為使電子束能順利穿透並獲得清晰影像，樣品需經機械研磨、離子束薄化或聚焦離子束 (Focused Ion Beam, FIB) 切片製成超薄截片。此過程可能導致材料結構局部損傷或改變原始界面。此外，高加速電壓下的電子輻射亦可能引入晶格缺陷或促使揮發性元素遷移，因此 TEM 通常被歸類為具破壞性的觀測手段。基於此限制，半導體研究往往將 TEM 分析安排於所有電性與封裝測試完成之後，用以提供最終且最高解析的結構與界面驗證。

在本研究中，TEM 主要用於觀察元件橫截面與垂直堆疊結構，評估材料接合品質、厚度均勻性以及界面完整度。藉由 FE-TEM 的高解析影像，可明確辨識出不同層間 (如 WSe_2 主動層、 BiO_x 摻雜層及金屬電極) 的邊界與晶格連續性，並進一步檢視是否存在空隙、錯位或界面反應等微觀缺陷。此分析結果為後續電性表現的差異提供直接結構依據，對於理解材料行為與製程優化具關鍵意義。

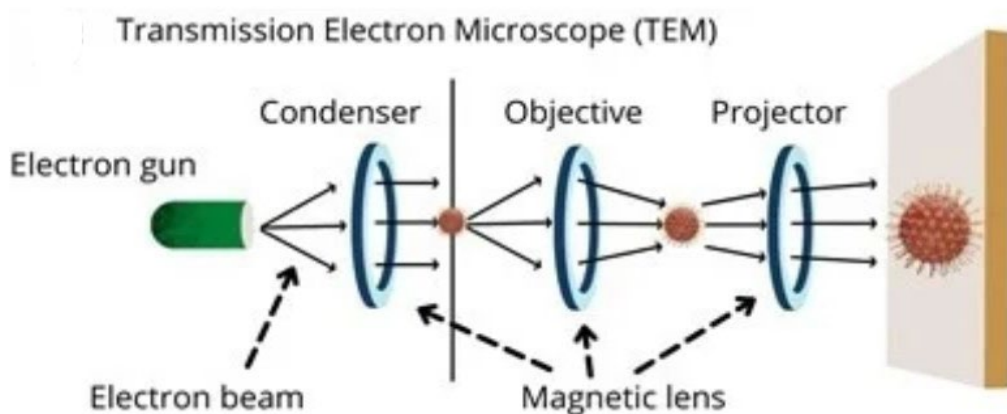


圖 2-10、穿透式電子顯微鏡內部結構示意圖。[23]



2.2.3 原子力顯微鏡

原子力顯微鏡 (AFM) 是一種具奈米級空間解析度的表面量測工具，屬於掃描探針顯微技術 (SPM) 的一種。其主要原理是利用懸臂末端的尖銳探針在樣品表面進行掃描，藉由偵測探針與樣品之間的微弱交互作用力（如凡得瓦力或靜電力），取得高度變化資訊以重建樣品的三維形貌。由於電子顯微鏡須在高真空下操作且具潛在輻射損傷風險，AFM 能於常溫常壓下執行非破壞性觀測，成為奈米尺度表面分析的重要技術之一。

在量測過程中，雷射光會照射於懸臂背面並反射至位置靈敏型光電感測器 (PSD)。當探針接近樣品表面並受原子間作用力影響時，懸臂會產生微小的位移，反射雷射光的角度亦隨之改變。系統透過即時回饋機制調整 Z 軸位置，使探針維持穩定的交互作用力；藉由記錄整個掃描過程中的垂直位移，即可重建樣品的三維表面拓撲，並量化厚度與粗糙度等物理參數。現代 AFM 多採非接觸式或間歇接觸式操作模式，使探針僅於奈米尺度範圍內振盪，有效減少樣品磨損與探針耗損。

AFM 可廣泛應用於各類導體、半導體與絕緣體的表面形貌分析，適用材料涵蓋金屬薄膜、氧化層、聚合物以及生醫樣品。透過統計表面均方根粗糙度 (R_s 或 R_q) 等指標，可用以評估薄膜沉積均勻性、蝕刻後殘留、界面平整度及封裝應力造成的表面起伏。相較於掃描式電子顯微鏡 (SEM)，AFM 不需鍍膜或真空環境，能直接量測實際表面形貌並提供定量結果。

在本研究中，AFM 主要應用於分析樣品薄膜的厚度與表面粗糙度，藉以評估不同製程條件對材料表面品質的影響。實驗由台灣儀器科技研究中心 (Taiwan Instrument Research Institute, TIRI) 協助進行，使用型號為 D3100HP-2 NanoScope Dimension 3100 Controller 的 AFM 系統。透過所得的三維形貌與粗糙度分佈，可進一步了解沉積層的均勻性及介電層或電極間的結構穩定性，作為製程優化的重要依據。

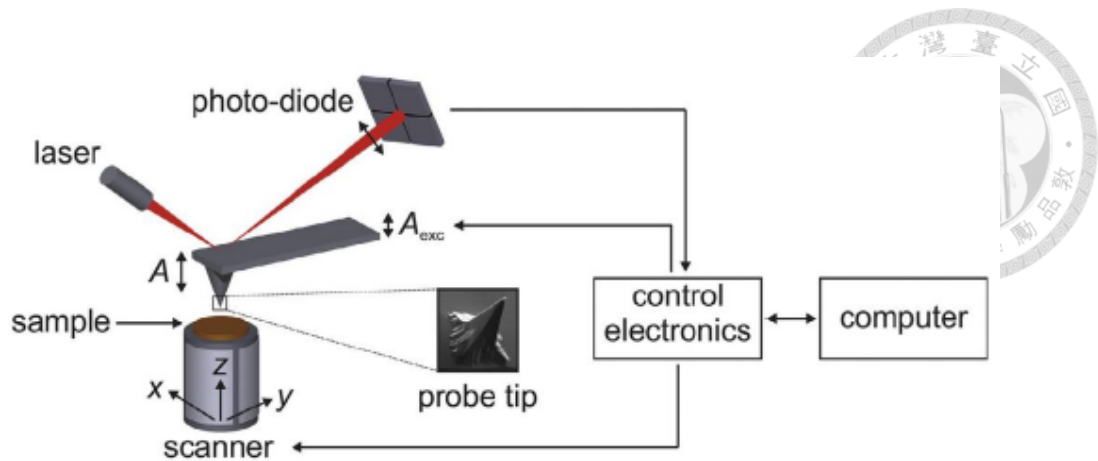


圖 2-11、典型原子力顯微鏡 (AFM) 工作系統示意圖。

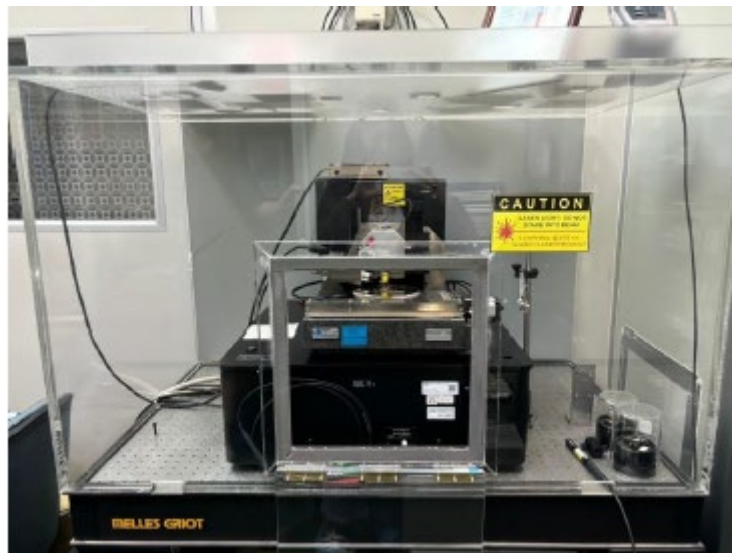


圖 2-12、原子力顯微鏡 (AFM) 儀器外觀。

2.2.4 X 射線光電子能譜儀

X 射線光電子能譜 (XPS) 是一種高靈敏度的表面化學分析技術，能夠在奈米尺度 (約 5–10 nm) 範圍內提供材料的元素組成、化學態及電子態信息。其核心原理基於光電效應：當高能 X 射線 (如 Al K α 或 Mg K α) 照射樣品表面時，原子內層電子吸收能量後克服束縛能逸出，形成光電子。這些光電子帶有特定的動能，可由能量分析器檢測，並依據下式推算其束縛能：



$$E_k = h\nu - \phi - E_B$$

其中， E_k 為光電子動能， $h\nu$ 為入射 X 光能量， ϕ 為材料或分析儀器的逸出功 (work function)， E_B 為光電子的束縛能。束縛能會隨元素種類、氧化態及化學鍵結環境而變化，因此可用於鑑別材料表面存在的元素種類及其化學態。

XPS 儀器可提供多種量測模式，包括全譜掃描 (Survey) 以辨識未知樣品中可能的元素、化學態分析以區分鍵結方式及元素氧化態，以及縱深分析以描繪成分分布。實際操作須在超高真空環境下進行，以避免光電子散射和訊號衰減，確保數據準確性。量測時，儀器會收集逃逸光電子的動能並轉換為束縛能，繪製光電子強度對應束縛能的圖譜，進而定性及定量分析樣品表面組成。

在光譜分析中，峰位與波峰形狀可用來判斷元素種類及鍵結狀態，而峰強則反映元素含量。對於譜峰重疊的情況，可藉助專業軟體（如 CasaXPS）進行精細分峰處理以獲取準確定量結果。透過這些數據，XPS 不僅能揭示表面元素分布，還能分析化學鍵結環境和電子結構，提供材料化學與界面研究的重要依據。

本研究使用的 XPS 儀器為 ULVAC PHI 5000 Versa Probe III，量測條件包括 $100\ \mu\text{m}$ 光斑、25 W 功率及 15 kV 加速電壓，採用 27 eV 光電子通過能量 (pass energy) 進行多次掃描累積訊號，以獲取高解析度且平滑的光譜圖。此設定可確保測量結果可靠，用於分析 WSe_2 材料表面化學組成及界面化學態，為後續材料性能評估提供依據。

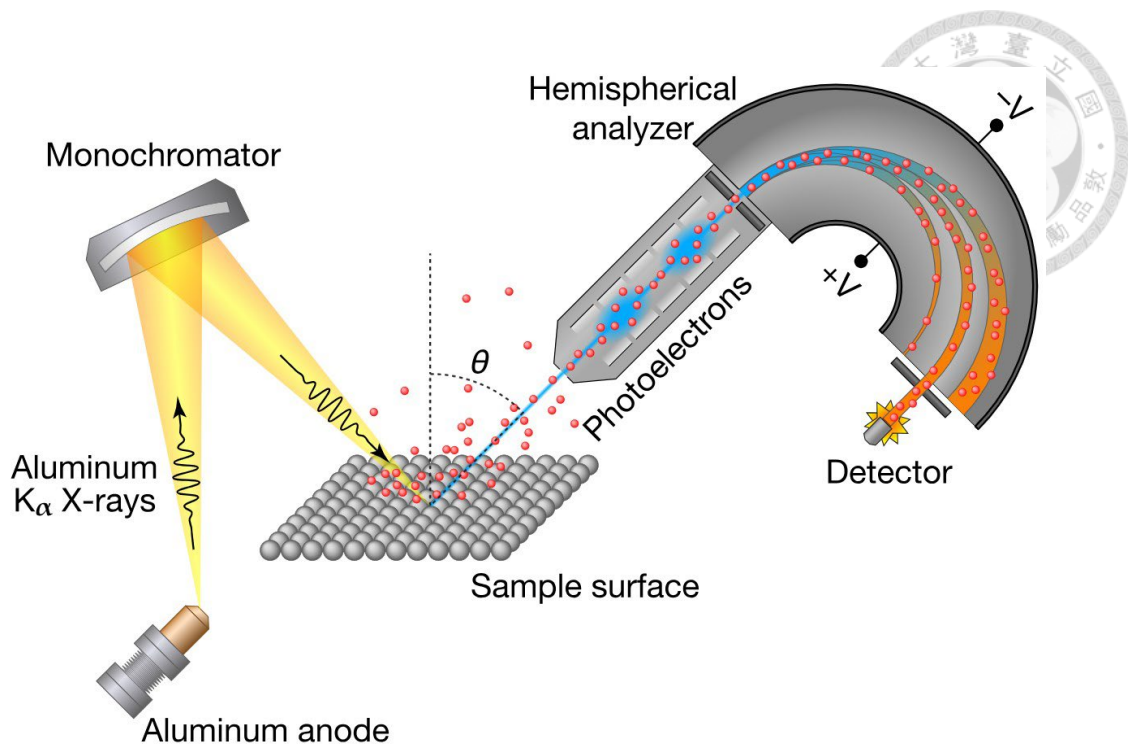


圖 2-13、X 射線光電子能譜原理。[24]

2.2.5 紫外光電子能譜儀

紫外光電子能譜（Ultraviolet Photoelectron Spectroscopy, UPS）是一種專門用於分析材料表面電子結構與能階分布的光譜技術。UPS 利用紫外光光子照射材料表面，當光子能量足以克服材料中電子的束縛能及表面逸出功（work function, ϕ ）時，價帶電子會被激發至真空能階並逸出，形成光電子。此過程基於光電效應，其能量守恆關係可表達為：

$$h\nu - \phi = E_b + E_k$$

其中， $h\nu$ 為入射紫外光子能量， ϕ 為材料表面逸出功， E_b 為電子的束縛能， E_k 為逸出電子的動能。透過測量逸出電子的動能分布，可反推出材料表面電子的能階位置、費米能級以及功函數，進而了解其導電性與電子結構。

UPS 常採用惰性氣體共振燈產生的氦光源，如 He I (21.2 eV) 與 He II (40.8 eV)，由於光子能量相對較低，僅能激發表面極淺層（約 3–5 nm）的電子，適合

研究材料表面態及功函數。量測過程中，會獲得二次電子截止（secondary electron cutoff）及價帶起始（valence band onset）等光譜，透過分析這些特徵，可精確計算材料表面的功函數與費米能級位置。此外，樣品需置於導電基板上以避免電荷累積影響測量結果。

在實務應用上，UPS 可配合吸收光譜或其他光電子能譜（如 XPS）使用，以建立完整材料能階圖，包括導帶底（CBM）、價帶頂（VBM）、費米能階（EF）與表面功函數，對研究半導體、二維材料及其他電子元件的能帶對齊與電性調控提供重要依據。

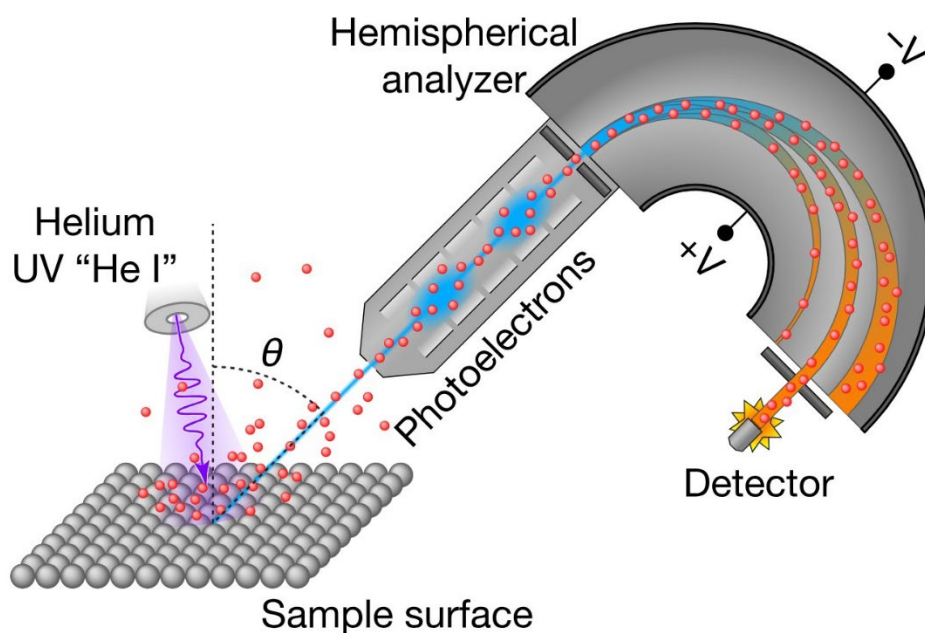


圖 2-14、紫外光光電子能譜原理。[24]

2.2.6 電性量測系統

在元件完成製程後，本研究採用 Keysight B1500A 半導體參數分析儀 搭配 Lake Shore Cryotronics 真空探針台 進行電性量測，以評估經表面預處理的 high-k 基板氧化層電容，以及長通道二維材料背閘極電晶體的轉移特性（Transfer Curve）與輸出特性（Output Characteristics）。量測前，樣品被置於真空腔體中，系統內壓

力降至低於 1×10^{-3} – 1×10^{-2} Torr，以減少水氣、氧氣及雜質對元件表面可能造成的影響，確保測量穩定性與可靠性。

B1500A 以模組化設計為核心，可透過不同功能的量測模組擴充成涵蓋直流、脈衝、交流以及可靠度應力測試的全方位電性分析平台。其直流 I-V 量測可提供極低漏電電流解析度（百飛安等級）與高電壓、高電流驅動能力，滿足從次閾值掃描至功率器件導通電阻的需求；脈衝模組則能在微秒到奈秒級時間尺度輸出或擷取電流電壓波形，有效抑制自熱效應與陷阱捕獲效應，獲取元件最真實的瞬時導通特性。

此外，B1500A 配備的電容量測單元（CMU）提供寬頻 C-V 量測能力，搭配直流偏壓掃描，可建立完整的 C-V-f 或 Q-C 資料，用以萃取深層與淺層陷阱密度等參數。在量測過程中，真空探針台的四組可精密調整位置的探針分別接觸元件的閘極（Gate）、汲極（Drain）、源極（Source）與基板/偏壓端，並透過封閉式遮光腔體避免光生載子干擾，確保 OFF 電流與閘極漏電穩定。透過此平台，本研究可萃取包括元件臨界電壓、場效應遷移率、次臨界擺幅、導通比等關鍵參數，為 WSe₂ 二維材料元件的電性分析與製程優化提供高靈敏、可靠且可重複的量測依據。

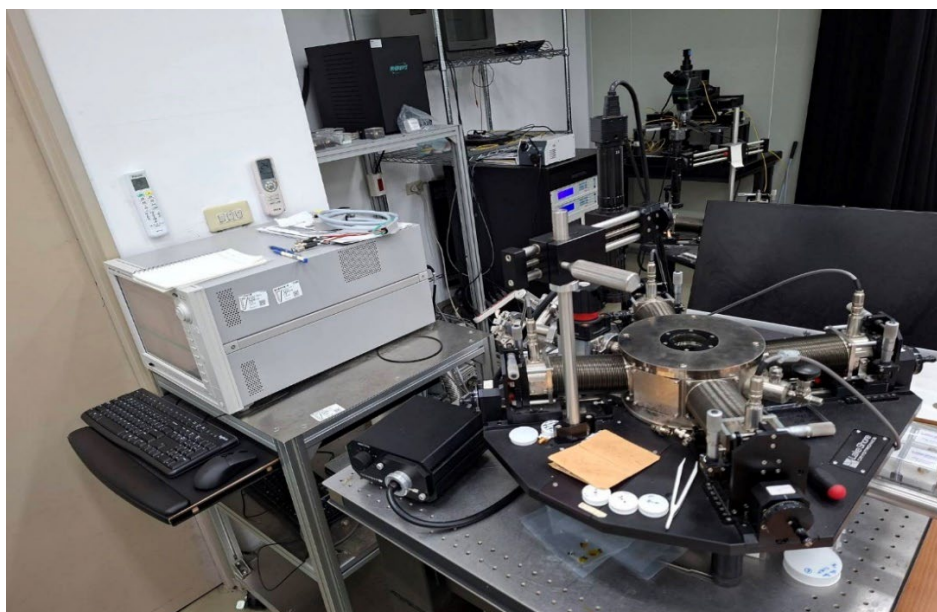


圖 2-15、電性量測系統。



2.3 單層二硒化鎢濕式轉移法

在完成單層二硒化鎢 (WSe_2) 材料於藍寶石基板 (Sapphire) 上的低壓化學氣相沉積 (LPCVD) 生長後，本研究採用濕式轉移法將材料移植至目標基板，以利後續元件製備。轉移前，先以拉曼光譜 (Raman Spectroscopy) 與光致發光光譜 (Photoluminescence, PL) 確認所成長材料為單層結構且無明顯缺陷，確保品質符合轉移條件。

轉移過程中，首先使用旋轉塗佈機 (Spin Coater) 在 WSe_2 表面塗覆高分子量光阻 PMMA (AR-P 672.045 A4, 950k)，該光阻層具備良好黏性與機械支撐性，可減少剝離過程中的皺褶生成。旋塗程序分兩階段進行：初速 700 rpm 旋轉 5 秒，再以 1500 rpm 旋轉 90 秒完成塗佈，隨後於 70 °C 軟烤 3 分鐘以去除溶劑並固化光阻。接著沿基板邊緣刮除光阻，將樣品浸入緩衝氧化物蝕刻液 (Buffered Oxide Etchant, BOE)，BOE 逐步滲入界面使薄膜與藍寶石基板分離。當材料邊緣出現起翹或氣泡現象時，即可小心將基板傾斜並以液面表面張力協助，將覆光阻的 WSe_2 膜片從基板剝離，使其漂浮於 DI 水表面，並重複多次轉移至新鮮 DI 水中沖洗，以去除 BOE 殘留。

漂浮於清水中的薄膜轉移至目標基板上後，將樣品置於 70 °C 加熱板上乾燥，以蒸發薄膜與基板間殘餘水分並保持平整。乾燥完成後，浸入 70 °C 的丙酮中進行多次回溶，每次約 15 分鐘，以去除光阻殘留；隨後以異丙醇 (IPA) 沖洗並以氮氣吹乾。最後，為進一步消除轉移過程可能產生的缺陷與空隙，並提升材料與基板的貼合度，樣品經由快速熱退火 (Rapid Thermal Annealing, RTA) 處理，通入 60 sccm 氫氣，於 200 °C 下持溫 45 分鐘，確保 WSe_2 薄膜在後續微影製程中具備穩定且均勻的附著性 (圖 2.3-1)。

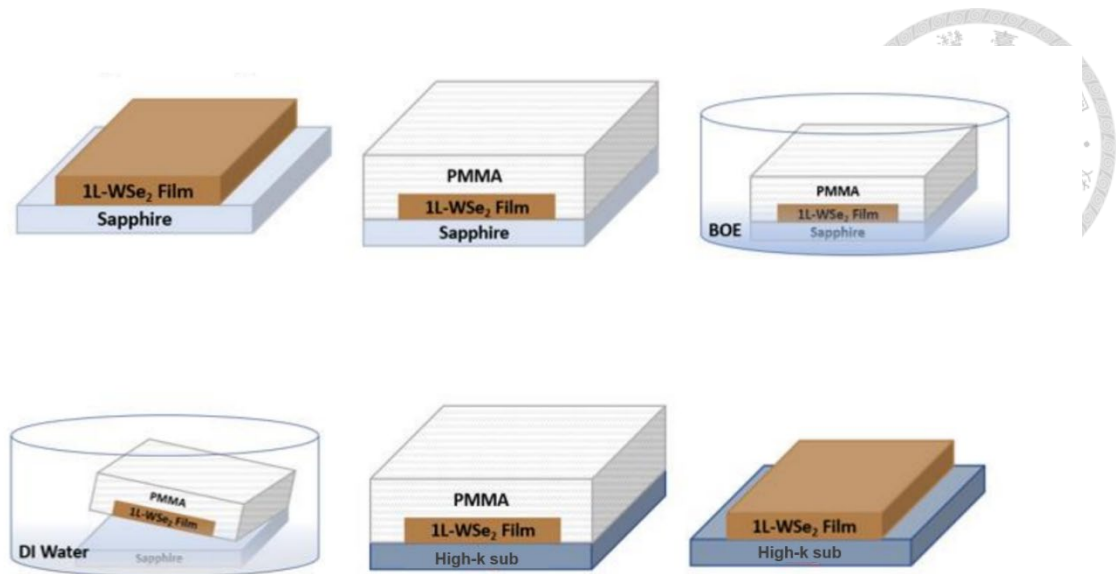


圖 2-16、單層二硒化鎢濕式轉移法流程圖。

2.4 場效電晶體電性參數萃取方法

本研究所製備之元件皆為背開式場效電晶體。藉由其電性量測所得的轉移特性曲線，可進一步推導多項關鍵電晶體參數。本節將介紹各代表性參數的萃取方法，這些參數對於理解元件的電性行為及性能表現，提供了重要的分析依據。

2.4.1 閾值電壓

臨界電壓 (Threshold Voltage, V_{th} ，又稱閾值電壓) 為判定場效電晶體 (Field-Effect Transistor, FET) 通道是否導通的關鍵參數。當閘極電壓 (Gate Voltage, V_G) 低於 V_{th} 時，通道尚未形成，汲極電流 (Drain Current, I_D) 極小，元件處於關閉狀態；反之，當 V_G 超過 V_{th} ，通道中開始誘發載子，形成傳輸路徑並允許電流通，元件即進入導通狀態。此參數不僅決定元件的開關行為，亦可反映通道材料之等效摻雜濃度與電荷轉移效應，因此對於評估材料電性與元件穩定性具有重要意義。



在轉移特性曲線 (I_D-V_G) 中，臨界電壓通常可透過線性區段之線性擬合進行萃取，或以固定電流為基準進行定義。本研究中主要採用線性外插法 (Linear Extrapolation, LE) 與定電流法 (Constant Current, CC) 兩種方式來求得 V_{th} 。

(1) 線性外插法 (Linear Extrapolation Method)

在線性工作區 (Linear Region) 下，FET 的汲極電流可由下式描述：

$$I_D = \mu_{FE} C_{OX} \frac{W}{L} \left[(V_G - V_{th}) V_D - \frac{V_D^2}{2} \right]$$

其中， μ_{FE} 為場效載子遷移率、 C_{OX} 為單位面積介電層電容、 W 與 L 分別為通道寬度與長度、 V_D 為汲極偏壓。當 V_D 足夠小 (例如 $V_D=1V$ ，滿足 $\frac{1}{2}V_D \ll (V_G - V_{th})$)，上式可簡化為：

$$I_D = \mu_{FE} C_{OX} \frac{W}{L} (V_G - V_{th}) V_D$$

此時 I_D 與 V_G 呈線性關係，因此可在轉移曲線中選取斜率最大或跨導 ($g_m = dI_D/dV_G$) 最大之區段，進行線性擬合，並將擬合線延伸至與 X 軸 (V_G) 交點，交點電壓即為臨界電壓 V_{th} 。值得注意的是，線性外插法對於界面散射與短通道效應的敏感度較低，因此在非理想接觸或缺陷存在時，仍能提供合理的 V_{th} 估計。

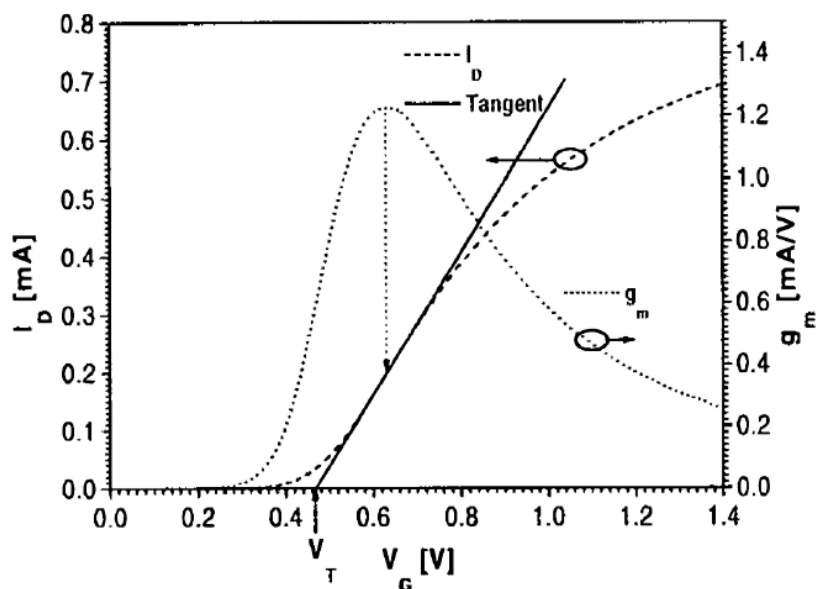


圖 2-17、臨界電壓 (V_T) 線性萃取法。



(2) 定電流法 (Constant Current Method)

定電流法屬於簡便且直觀的萃取方式，其定義為當通道導通至某一固定導電水準時所對應的閘極電壓即為 V_{th} 。實驗上，首先需在低汲極偏壓下量測 I_D-V_G 曲線，接著選取一固定電流作為判定準則。常見作法依據國際半導體技術藍圖 (ITRS) 或 JEDEC 標準，採用 $10 \text{ nA} \cdot (\text{W/L})$ 或 $100 \text{ nA} \cdot (\text{W/L})$ 作為臨界電流條件[25]。本研究中以 $I_D = 10 \text{ nA}$ 為基準，該條件在低功耗邏輯應用下能準確反映元件的開通行為，且可避免因線性擬合區段選取造成的誤差。

整體而言，臨界電壓的準確萃取對於理解元件的開關特性、界面品質與摻雜狀態至關重要，而本研究結合線性外插法與定電流法，能兼顧準確性與一致性，為後續電性分析提供可靠依據。

2.4.2 場效載子遷移率

場效載子遷移率 (Field-Effect Mobility, μ_{FE}) 為評估場效電晶體 (Field-Effect Transistor, FET) 性能的核心參數之一，用以描述通道內載子在外加電場下的漂移速度，反映載子在閘極電場調控下的傳輸效率。此參數不僅揭示材料本質的導電能力，同時也受通道結構與界面品質影響，因此為判斷元件電性行為與材料品質的重要依據。

在實驗量測中，常將汲極電壓 V_D 固定於小信號條件 (例如 $\pm 1 \text{ V}$)，確保元件操作於線性區 (linear region)，以避免進入飽和區。在長通道 FET (包含 2D FET) 中，線性區的汲極電流可表示為：

$$I_D = \mu_{FE} C_{OX} \frac{W}{L} \left[(V_G - V_{th}) V_D - \frac{V_D^2}{2} \right]$$

其中， C_{OX} 為單位面積閘極氧化層電容， $\frac{W}{L}$ 為通道寬長比， V_G 為閘極偏壓， V_{th} 為閾值電壓， V_D 為汲極偏壓。當 V_D 足夠小以滿足 $1/2 V_D \ll (V_G - V_{th})$ 時，上式可簡化為：



$$I_D = \mu_{FE} C_{OX} \frac{W}{L} (V_G - V_{th}) V_D$$

由此可得場效遷移率之萃取公式：

$$\mu_{FE} = \frac{I_D}{C_{OX} \frac{W}{L} (V_G - V_{th}) V_D}$$

在小汲極偏壓條件下，汲極電流 I_D 隨閘極電壓 V_G 呈線性增加，其斜率與 μ_{FE} 成正比，而曲線於 V_G 軸上的截距對應元件之閾值電壓 V_{th} 。

此外，場效遷移率亦受多重散射與結構因素影響。高結晶品質與低缺陷密度有助於提升載子傳輸效率，而溫度升高則因聲子散射增強而使 μ_{FE} 下降。摻雜濃度過高會增加庫侖散射中心密度，導致遷移率降低；另一方面，界面粗糙度與界面缺陷密度亦會顯著影響載子運動，特別是在低維材料中更為敏感。因此，提升材料純度與界面品質、降低表面粗糙度，皆為提升場效遷移率與整體元件性能的關鍵途徑。

2.4.3 電流開關比

電流開關比 (I_{on}/I_{off}) 是電晶體開關性能的重要參數之一，用以衡量元件在導通與關閉狀態下的電流差異。在閘極電壓高於臨界電壓時，電晶體進入導通狀態，汲極電流隨之大幅增加；而當閘極電壓低於臨界電壓時，元件則進入關閉狀態，汲極電流接近零。開關比的計算方式為導通狀態最大汲極電流與關閉狀態最小汲極電流的比值：

$$\text{On/Off Ratio} = \frac{I_{on}}{I_{off}}$$

其中， I_{on} 代表元件導通時的最大汲極電流， I_{off} 則代表關閉時的最小汲極電流。一般在比較時，會將 I-V 曲線以半對數座標呈現，以便清楚觀察電流在不同狀態下的差距。高開關比表示電晶體能有效區分導通與關閉狀態，既具備優秀的驅動能力，也能降低漏電流與功耗，對邏輯運算或記憶體等應用具有重要意義。



2.4.4 次臨界擺幅

次臨界擺幅 (Subthreshold Swing, S.S.) 用於評估電晶體在尚未完全導通的次臨界區中，閘極電壓對汲極電流的控制效率。具體而言，它定義為使汲極電流增加一個數量級 (即十倍) 所需的閘極電壓變化量，單位通常為 mV/decade。數學上，可表示為 S.S. 為 $\log(I_d)-V_g$ 轉移曲線斜率的倒數：


$$S.S = \frac{\partial V_g}{\partial \log(I_d)}$$

在理想條件下，由於熱載子分佈的限制，次臨界擺幅在室溫下的理論極限約為 60 mV/dec，代表每提升 60 mV 的閘極電壓，汲極電流可增加十倍。實務量測中，通常會先在低汲極偏壓或元件飽和區取得轉移曲線，並將 I_d 取對數，以半對數座標繪圖；接著找到斜率最陡且仍低於臨界電壓的次臨界區段，必要時可對數據進行滑動平均，再用最小平方方法線性擬合 $\log(I_d)-V_g$ 曲線以得到斜率。斜率越陡峭對應的 S.S. 越低，表示閘極電壓能更有效地調控通道電流，使電晶體能以極小的電壓變化驅動電流大幅變動，有助於快速切換並降低功耗。降低次臨界擺幅因此是提升元件開關效率與實現低功耗、高速電路設計的核心目標。

2.4.5 本徵載子遷移率

本徵載子遷移率 (Intrinsic Mobility, μ_i) 用以評估載子在電晶體通道中漂移的能力，排除了接觸電阻、界面散射等非理想效應的影響，可直接反映材料本身的傳輸品質。為了精確萃取本徵遷移率，本研究採用 Y 函數方法 (Y-Function Method, YFM) [26][27]，其核心概念是將測得的汲極電流 I_D 與跨導 g_m 的關係轉換為一個線性函數：

$$Y = \frac{I_D}{\sqrt{g_m}} = \sqrt{\mu_i C_{ox} \frac{W}{L} V_D (V_G - V_{th})}$$



在公式中， C_{ox} 為閘極氧化層電容， $\frac{W}{L}$ 為通道寬長比， V_D 為汲極偏壓， V_{th} 為閾值電壓。該方法基於對電流公式的簡化，假設在較高閘極偏壓下接觸電阻對電壓變化的影響可忽略，使 Y 函數與閘極電壓呈現線性關係。實驗中只需對量測的 $Y-V_G$ 曲線進行線性擬合，即可從斜率直接求得通道中載子的本徵遷移率 μ_i 。相比場效遷移率，本徵遷移率更能準確反映載子在通道內的實際漂移能力，是評估通道材料真實品質與性能的重要指標。

2.4.6 接觸電阻

接觸電阻 (Contact Resistance, R_C) 指的是金屬或半金屬電極與半導體材料接觸時，由於界面狀態、表面粗糙度及材料特性所產生的電流阻力，對電晶體總電性有顯著影響，因此精確量測接觸電阻非常重要。本研究採用兩種方法進行接觸電阻萃取並互相驗證。

首先是傳輸線模型 (Transfer Length Method, TLM)。該方法透過製作一系列通道長度不同的器件，量測各元件的總電阻 R_T ，並繪製 R_T 對通道長度 L 的圖表，進行線性擬合。總電阻可表示為：

$$R_T \cong 2R_C + R_{Semi} = 2R_C + R_{Sh} \times \frac{L}{W}$$

其中， R_{Semi} 為半導體通道電阻，可用單位面積薄膜電阻 R_{Sh} 表示， W 為通道寬度。透過線性擬合直線的 Y 軸截距，可獲得 $2R_C$ ，進而得到接觸電阻值。

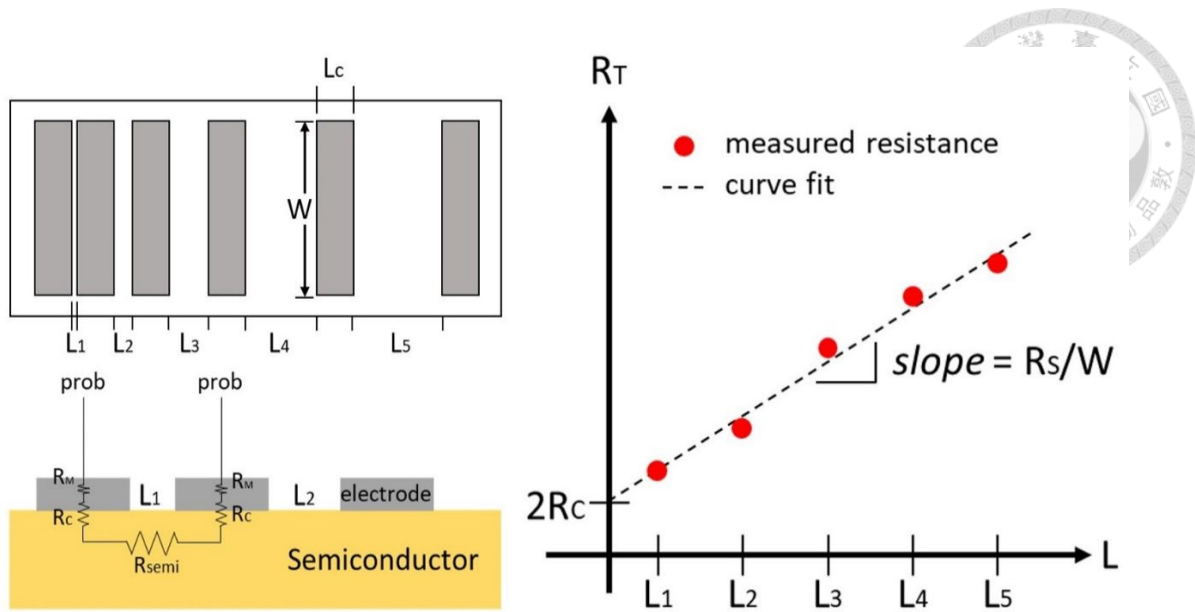


圖 2-18、TLM 萃取接觸電阻示意圖。

其次，本研究亦採用 Y 函數方法 (Y-Function Method, YFM) 推導接觸電阻。

基於電晶體汲極電流模型，可將接觸電阻表示為：

$$R_c = \frac{V_d}{I_d} \cdot \left[\frac{1}{\mu_i C_{ox} \frac{W}{L} (V_g - V_T)} + \frac{\theta_0}{\mu_i C_{ox} \frac{W}{L}} \right]$$

其中，括號中第一項對應通道本身的本質電阻，第二項為界面散射引起的寄生通道電阻。若在相同基板與相似製程條件下量測，界面散射衰減因子 θ_0 可視為常數並忽略不計，結合已萃取的本徵載子遷移率 μ_i ，即可計算接觸電阻的上限值。

結合 TLM 與 YFM 方法，可相互驗證測量結果，確保接觸電阻分析的可靠性與準確性，為評估元件性能及優化接觸界面提供依據。

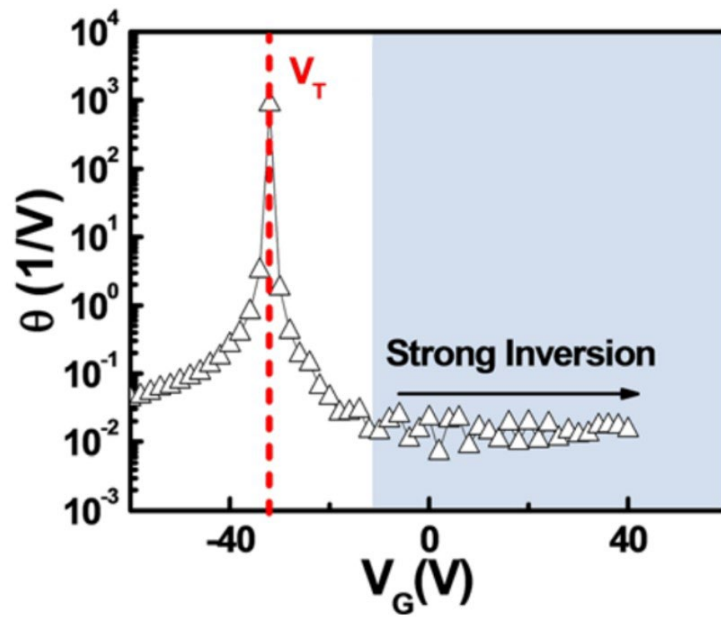


圖 2-19、Y 函數法求得接觸電阻上限值。

Chapter 3 大規模單層二硒化鎢的合成



3.1 研究背景

近年來，如何在大面積上製備同時具備單層厚度與高結晶品質的二維材料，一直是材料研究的重要挑戰。其中，二硒化鎢 (WSe_2) 因具備優異的光電特性，成為常見的研究材料。雖然目前已有多種製備技術，如機械剝離、PVD、MBE、ALD 等，但若考量均勻性、厚度控制及未來的量產能力，CVD 仍是最具發展潛力的成長方法。相較於剝離法所得的隨機片狀晶體，CVD 能透過控制反應環境，使單層晶體在基板上選擇性成長，更適合導入元件製程。

本研究中採用共蒸鍍方式，以 WO_3 與 Se 作為前驅物，並針對加熱溫度、載氣流量、爐管溫區分佈與反應時間等條件進行調整，以建立穩定的單層 WSe_2 成長模式。為確保材料的一致性與可重現性，本研究進行了多輪參數優化，並在成長後使用多種分析手段來檢查材料品質。

首先，利用光學顯微鏡觀察樣品在大面積基板上的成長形貌，作為初步判斷成長品質的依據。接著，透過拉曼光譜確認層數與聲子振動模式，並由光致發光光譜分析材料是否呈現單層特有的直接能隙特性。為進一步確認材料特性是否足以應用於實際裝置，本研究將成長的 WSe_2 薄膜製作成場效電晶體 (FET)，並量測其轉移曲線與輸出特性。元件的電性結果與光譜訊息相互對應，顯示本研究建立的 CVD 製程能可靠地製備高品質單層 WSe_2 ，具備導入光電與電子元件的潛力。

3.2 化學氣相沉積法

本研究以低壓化學氣相沉積 (Low Pressure Chemical Vapor Deposition, LPCVD) 作為單層二硒化鎢 (WSe_2) 薄膜的成長技術。CVD 具備優良的參數可控性，能透過調整反應溫度、系統壓力與載氣流量等條件，影響材料厚度、晶體結構與形貌。相較於其他低溫製程，其較高的成長溫度有助提升反應效率並降低雜質生成，使薄膜的純度與結晶品質得到改善。此外，單層二維材料在成核階段與基板表面能量、反應物濃度高度相關，

而 LPCVD 的低壓環境可提供穩定的氣體動力學條件，因此適用於大面積且均勻薄膜的沉積。

本實驗採用長度 100 cm、內徑一英吋的石英爐管作為反應腔體，基板選用拋光藍寶石 (sapphire)。使用的前驅物為三氧化鎢 (WO_3) 與硒 (Se) 粉末，兩者分別加熱後於爐管內混合並驅動氣相反應。為提升硒源氣化穩定度並改善整體成長可控性，系統採用雙溫區配置，其中硒源置於上游小型加熱爐，提供穩定且可調控的 Se 蒸氣；鎢源則放置於主爐中心的高溫區 (圖 3-1)。此設計能避免高溫區溢散造成硒濃度波動，使兩種氣相物種的釋放速率更容易同步控制，有助於提升成長過程的穩定度。

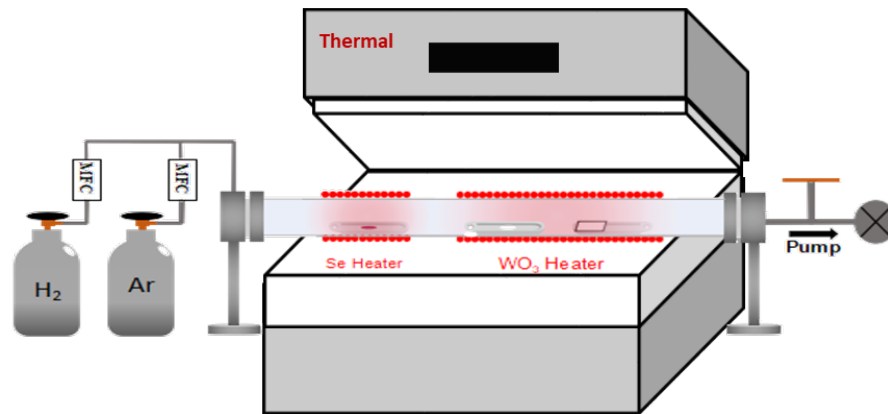


圖 3-1、雙溫區加熱系統示意圖。

在實際操作中，硒粉 (約 400 mg) 均勻鋪於氧化鋁載舟並放置於小型加熱爐中央； WO_3 粉末 (約 10 mg) 則置於主爐中心位置。基板為 $1.5 \times 4 \text{ cm}^2$ 藍寶石片，經由丙酮、甲醇、異丙醇超音波清洗後，再的去離子水沖洗並以氮氣乾燥，以確保無有機與顆粒污染。隨後將基板以「正面朝上」方式置於反應末端，使其與前驅物間保持約 12 公分距離。

反應開始前，以油封式真空幫浦將腔體抽至 $1 \times 10^{-2} \text{ Torr}$ ，以排除殘留氣體與濕氣，接著導入高純度氫氣 (200 sccm) 對爐管進行清洗。同時利用蝶閥控制系統壓力穩定於 1 Torr。於正式成長階段，主爐區 (WO_3 區) 以 $15 \text{ }^\circ\text{C}/\text{min}$ 的升溫速率加熱至 $930 \text{ }^\circ\text{C}$ ，升溫時間約 60 分鐘並在目標溫度維持 15 分鐘；硒源同步加熱至 $200 \text{ }^\circ\text{C}$ 並維持同樣時

間。成長期間引入少量氫氣 (10 sccm) 作為還原氣體，以促進 WO_3 還原並提升 W 相關物種濃度 (圖 3-2)。

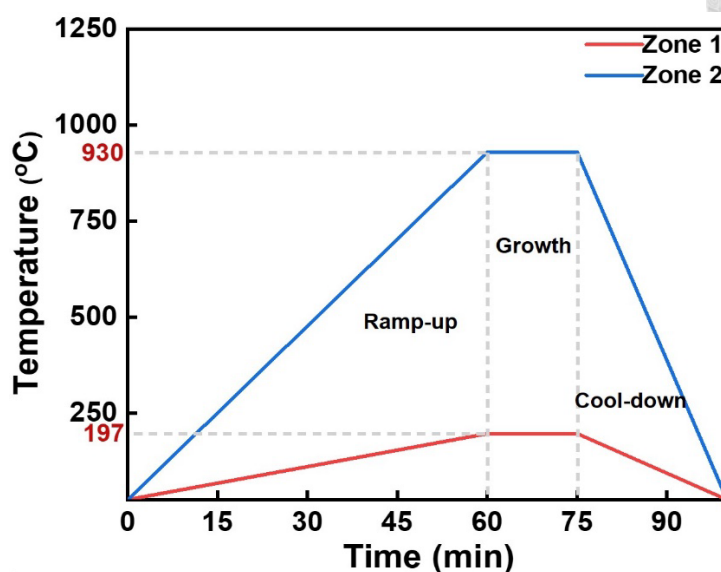


圖 3-2、雙溫區爐管的溫度設定與升溫曲線。

當前驅物受熱形成 WO_3 與 Se 蒸氣並被載氣帶至下游後，在藍寶石表面產生成核、擴散與薄膜生長反應。成長結束後關閉加熱源並讓系統自然冷卻至室溫。本研究發現，前驅物與基板間的距離、載氣流量與升溫曲線皆會影響晶體尺寸、成核密度與最終形貌，因此針對上述參數進行系統性調整，以提升 WSe_2 的單層覆蓋率與薄膜均勻度。

3.2.1 三氧化鎢製程溫度

依據前章對前驅物供應行為的探討，本研究進一步將製程溫度視為影響 WSe_2 成長結果的關鍵控制因子。由於整體反應系統操作於約 1 Torr 的低壓環境中，前驅物的氣化效率與傳輸行為會對溫度變化表現出高度敏感性，特別是 WO_3 ，其升華速率直接決定鎢物種的實際供應量，進而左右成長過程中的反應動力學平衡。

在單區高溫爐架構下， WO_3 區的溫度不僅影響前驅物進入氣相的速率，也間接調控還原反應與表面成長機制[28][29]，因此本研究優先針對 WO_3 的工作溫度進行系統

性調變，並在其餘條件固定的情況下，比較不同溫度對薄膜形貌與連續性的影響。考量系統升溫速率為 15 °C/min，溫度設定以固定步進方式調整，以確保各組實驗具有可比性。



WO₃工作溫度調控

Seq.	WO ₃ (mg)	Se (mg)	Temp. of WO ₃ (°C)	Temp. of Se (°C)	Ramp rate (°C/min)	Ar (sccm)	H ₂ (sccm)	Growth pressure (torr)	Ramp-up time (min)	Growth time (min)
S1	4	400	940	220	15	40	10	1	60	15
S2	4	400	950	220	15	40	10	1	60	15
S3	4	400	960	220	15	40	10	1	60	15
S4	4	400	970	220	15	40	10	1	60	15

表 3-1、不同 WO₃ 反應溫度之參數調控表。

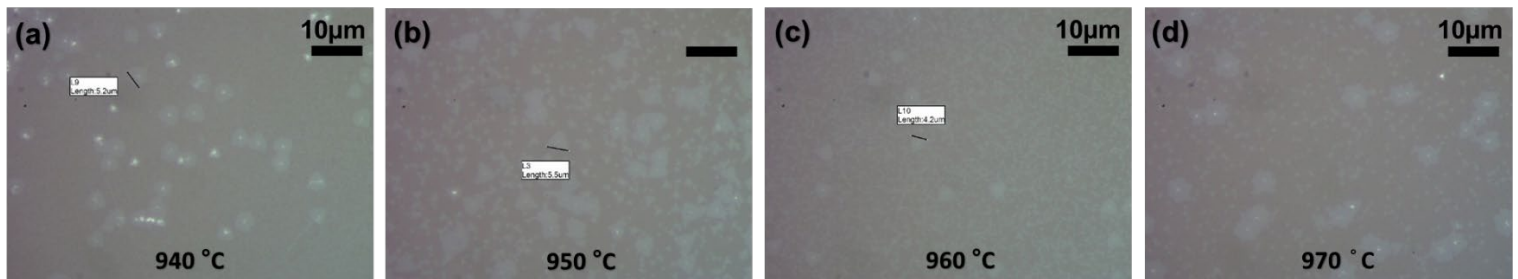


圖 3-3、不同 WO₃ 反應溫度之參數調控 OM 示意圖。

由圖 3-3 可知，於較低溫條件下，基板表面主要呈現高密度但尺寸細小的成核結構，顯示雖有足夠成核發生，然而受限於表面擴散長度與反應活性不足，晶粒難以進一步橫向延展並形成連續薄膜。隨著溫度提升，前驅物的反應效率與表面遷移能力同步改善，晶體逐漸展現 lateral growth 行為，片狀結構間開始融合，薄膜連續性與均勻性明顯提升。

當 WO_3 溫度提升至適中區間時，成核密度與晶體擴展行為達到良好平衡，最終可形成晶界數量極少、覆蓋完整的緻密薄膜，顯示此溫度條件有利於前驅物供應、表面反應與成長動力學三者之協調。然而，若溫度持續上升，過量的 WO_3 供應將導致系統進入過度反應狀態，不僅造成成核密度回升，亦可能因還原不完全而引入氧化鎢殘留或雜相沉積，破壞原有的薄膜均勻性。

在最高溫條件下，觀察到基板表面出現異常沉積與顏色變化，推測此時 Se 分壓已不足以支撐完全反應，導致 WO_3 無法有效轉化為 WSe_2 ，並伴隨劇烈氣相反應與表面污染現象，最終抑制有序晶體成長。

綜合不同溫度條件下的形貌演化結果可知，適中的 WO_3 工作溫度能同時兼顧成核控制與晶體橫向擴展，是實現高品質 WSe_2 薄膜的關鍵因素。在本研究的製程架構下，該溫度區間可視為最有利於穩定成長與薄膜品質提升的最佳化條件。

3.2.2 硒粉之工作溫度

在確立 WO_3 反應溫度為主要成長控制參數後，本研究進一步針對 Se 源區的工作溫度進行系統性調控，以釐清其在低壓化學氣相沉積環境中所扮演的角色。由於 Se 在反應過程中主要負責提供硒化所需的反應物種，其氣相分壓將直接影響成核初期的化學計量比例，進而左右晶體形貌與晶向選擇性。然而，在 1 Torr 的低壓條件下，Se 的供應行為相對溫和，其影響多半體現在成核導向與晶體外觀調變，而非是否能成功形成連續薄膜的關鍵限制因素。

Se 工作溫度調控

Seq.	WO ₃ (mg)	Se (mg)	Temp. of WO ₃ (°C)	Temp. of Se (°C)	Ramp rate (°C/min)	Ar (sccm)	H ₂ (sccm)	Growth pressure (torr)	Ramp-up time (min)	Growth time (min)
S1	4	400	950	190	15	40	10	1	60	15
S2	4	400	950	200	15	40	10	1	60	15
S3	4	400	950	210	15	40	10	1	60	15
S4	4	400	950	220	15	40	10	1	60	15

表 3-2、不同 Se 反應溫度之參數調控表。

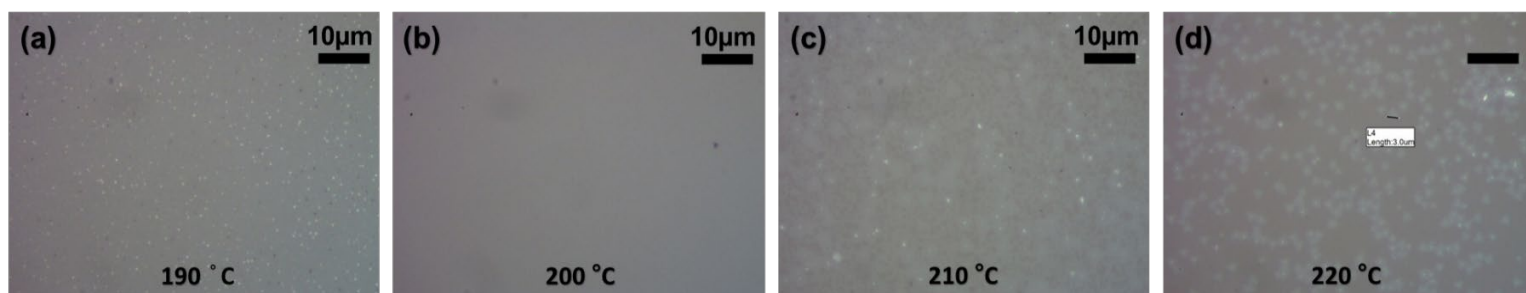


圖 3-4、不同 Se 反應溫度之參數調控 OM 示意圖。

由圖 3-4 可知，當 Se 溫度設定於較低區間時，氣相中可供反應的 Se 物種數量有限，使得硒化反應無法完全進行，系統傾向於形成鎢富集的成長環境。在此條件下，觀察到之晶體多呈現輪廓模糊且邊緣不平整的片狀結構，顯示晶體在成核與初期擴展階段缺乏穩定的晶向主導機制。此現象推測與 Se 空位濃度增加有關，空位所引入的局部能量不均可能抑制晶體邊緣的均勻延展，使表面擴散行為趨於隨機，進而導致晶界模糊與形貌不明確。

隨著 Se 溫度提升至中等範圍，氣相 Se 分壓明顯改善，能與既定 WO₃ 升華速率形成較佳的供應平衡。在此條件下，硒化反應得以穩定進行，成核密度與晶體橫向擴展行為逐漸受到調控，晶體開始展現清楚的幾何輪廓與方向性成長特徵。所形成之 WSe₂

晶體多呈現對稱性良好的三角形外觀，顯示晶體邊緣能量差異已有效反映於成長速率上，晶向各向異性得以充分表現，此狀態可視為接近化學計量比的理想成長條件。

當 Se 溫度進一步提高時，系統逐漸進入 Se-rich 成長環境。過量的 Se 分壓將改變成長動力學平衡，使晶體邊緣的穩定性降低，不同晶向同時被活化並競爭生長，最終導致晶體形貌偏離原本的高對稱結構。在此條件下，可觀察到晶體邊緣出現多方向延伸或枝狀特徵，呈現星狀或不規則外觀。此類形貌變化可歸因於局部過飽和所引發的快速原子堆積，使晶體邊界難以維持平整，進而破壞原有的晶向選擇性。

值得注意的是，在本研究所設定的 Se 溫度範圍內，雖然晶體外觀與成核導向隨 Se 分壓變化而有所不同，但各條件下形成之片狀晶體表面皆維持相對乾淨，未觀察到明顯的非晶沉積或大尺度雜相堆疊，顯示 Se 溫度的調變主要影響成核行為與晶體形貌，而對薄膜整體均勻性與純度影響有限。

綜合上述結果可知，Se 反應溫度在 WSe_2 成長過程中扮演的是「形貌調控與晶向微調」的角色，其影響程度明顯低於 WO_3 反應溫度所主導的反應動力學與前驅物供應行為。因此，在整體製程最佳化策略上， WO_3 溫度仍為決定晶體品質與成膜成功與否的主要參數，而 Se 溫度則提供額外的自由度，用以細部調整晶體外觀、對稱性與成核穩定性。

3.2.3 成長壓力

在前述章節中已分別探討 WO_3 與 Se 溫度對 WSe_2 成長行為的影響後，本研究進一步針對反應腔體內之成長壓力進行系統性調控，以釐清壓力條件在低壓化學氣相沉積過程中對前驅物傳輸與薄膜形貌所扮演的角色。由於整體反應系統操作於數 Torr 等級的低壓範圍內，氣體分子之平均自由程與擴散行為將隨壓力變化而顯著改變，進而影響前驅物抵達基板表面的通量與反應模式。

反應壓力調控

Seq.	WO ₃ (mg)	Se (mg)	Temp. of WO ₃ (°C)	Temp. of Se (°C)	Ramp rate (°C/min)	Ar (sccm)	H ₂ (sccm)	Growth pressure (torr)	Ramp-up time (min)	Growth time (min)
S1	4	400	950	200	15	40	10	1	60	15
S2	4	400	950	200	15	40	10	3	60	15
S3	4	400	950	200	15	40	10	5	60	15
S4	4	400	950	200	15	40	10	7	60	15
S5	4	400	950	200	15	40	10	10	60	15

表 3-3、不同反應壓力之參數調控表。

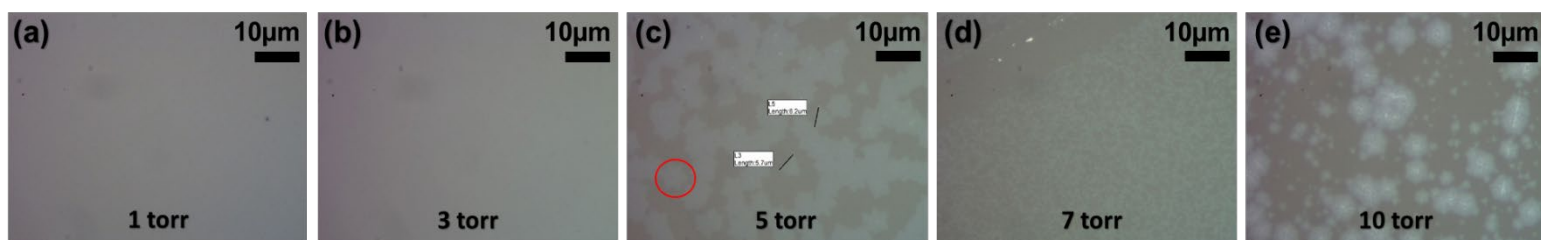


圖 3-5、不同反應壓力之參數調控 OM 示意圖。

在較低成長壓力條件下，氣相分子的平均自由程較長，使前驅物能以較高通量抵達基板表面，導致單位時間內實際參與反應的物種數量增加。在此情況下，表面反應速率顯著提升，促使材料快速堆積並形成相對較厚的沉積層。然而，由於反應速率過快，表面擴散所能提供的重排時間相對不足，原子傾向於在局部區域累積，導致有效擴散長度縮短，使成長行為偏向垂直方向堆疊，而不利於晶體進行橫向延展。此結果反映於光學顯微鏡觀察中，可見在低壓條件下雖有明顯沉積，但片狀晶體邊界不清晰，難以形成具代表性的單晶 flake 結構。

隨著成長壓力逐步提高，氣體分子間的碰撞頻率增加，使前驅物在傳輸過程中更易受到散射影響，實際抵達基板表面的有效通量隨之降低。此一變化使得表面反應趨於溫和，材料沉積速率下降，原子於基板表面具有較充足的時間進行擴散與重排，有利於橫向成長機制的啟動。在適中的壓力條件下，前驅物供應與表面擴散之間可達成相對平衡，進而促使晶體沿特定晶向穩定擴展，形成輪廓清楚且厚度較為均勻的片狀結構。

然而，當成長壓力進一步提升至較高區間時，氣相傳輸受限的效應變得更加明顯。由於前驅物在反應腔體中經歷頻繁碰撞，其有效濃度顯著降低，導致基板表面實際可參與反應的物種數量不足。在此情況下，即使表面擴散條件相對有利，仍因前驅物供應受限而無法支撐晶體持續成長，最終僅形成零星或不連續的沉積結構，甚至無法觀察到明確的 flake 生成。此現象亦可從光學顯微鏡影像中得到驗證，高壓條件下基板表面呈現較為稀疏的沉積分佈，顯示成長已受到前驅物不足的限制。

綜合上述結果可知，成長壓力在 WSe_2 的製程中同時影響前驅物傳輸效率與表面反應動力學。較低壓力雖可提供較高的前驅物通量，卻容易導致快速堆積與擴散長度受限；相反地，過高壓力則會因前驅物供應不足而抑制晶體形成。因此，唯有在適當的壓力範圍內，才能在前驅物供應與表面擴散之間取得平衡，進而實現穩定的橫向成長與具代表性的 WSe_2 片狀晶體生成。

3.3 二硒化鎢材料分析

3.3.1 拉曼光譜分析

過渡金屬硫族化合物作為典型的二維材料，其晶格振動行為對層數、應力與化學環境極為敏感，因此拉曼光譜成為判別其結構特性的關鍵量測工具。由於拉曼量測具備非破壞性與高靈敏度等優點，常被用於快速鑑定成長後材料的層數與均勻性，並作為後續光學與電性分析的重要依據。

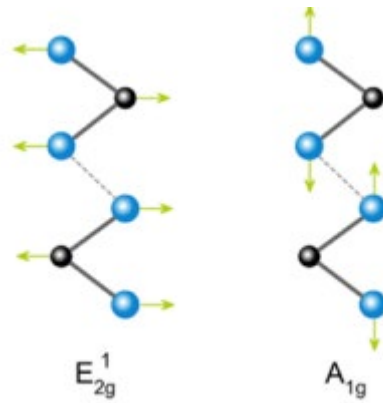


圖 3-6、二硒化鎢的拉曼振動模式示意圖。[30]

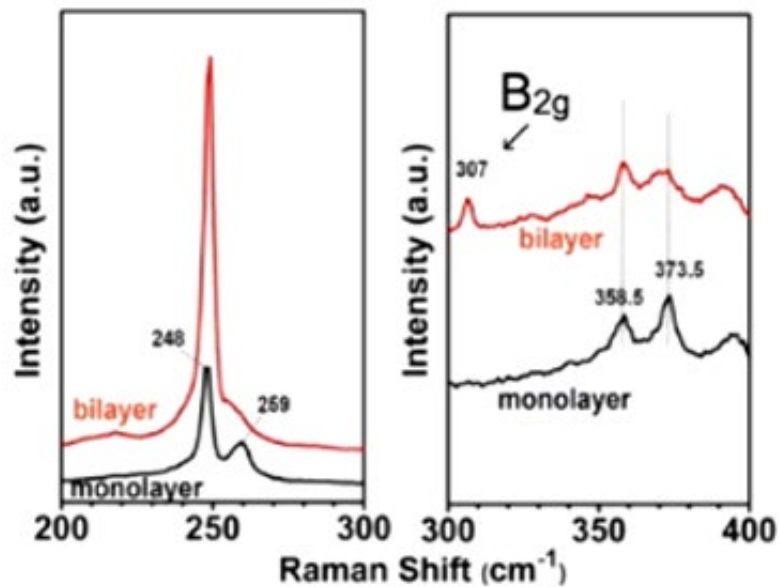


圖 3-7、不同層數之二硒化鎢的拉曼光譜圖。[30]

對於 WSe_2 而言，在雷射激發下主要可觀察到兩個具代表性的一階聲子振動模態。其中， E_{2g} 模態對應於晶格中原子在面內方向的振動，其拉曼峰值通常出現在約 250 cm^{-1} ；而 A_{1g} 模態則代表原子沿垂直於層面的對稱振動，對應峰值約位於 260 cm^{-1} 。此兩個特徵峰的位置與相對強度已被廣泛用於確認材料是否為 WSe_2 ，並可作為結構品質與層數判定的重要指標。

此外，在多層 WSe₂ 結構中，層與層之間的交互作用會引入額外的振動模態，其拉曼訊號通常出現在 E_{2g} 與 A_{1g} 之間的頻率區段，並與層間耦合效應密切相關。相較之下，於單層結構中，由於缺乏層間作用，此類振動模態往往不明顯甚至完全消失。因此，是否能觀察到該頻段之額外特徵峰，常被用作區分單層與多層 WSe₂ 的輔助依據。

文獻結果顯示，隨著 WSe₂ 厚度逐漸降低，A_{1g} 模態的振動強度會相對減弱，而與層間耦合相關的振動訊號亦隨之消失，顯示晶體行為逐步趨近於單層極限。此一趨勢使得 Raman 光譜成為判斷層數變化時相當直觀且有效的分析方法。

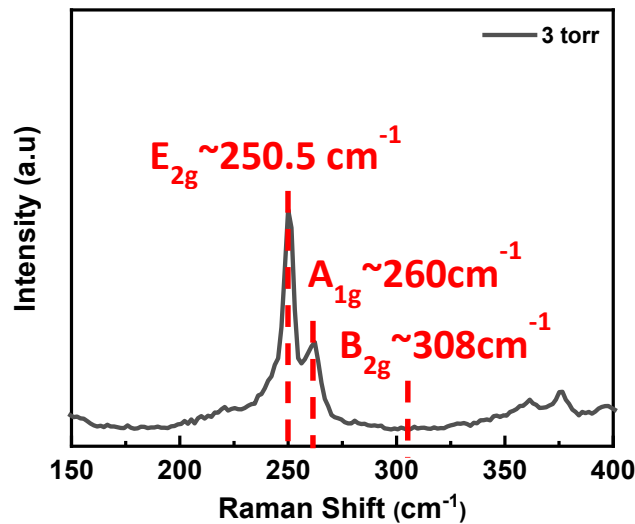


圖 3-8、二硒化鎢的拉曼光譜圖。

基於上述判據，本研究對自行成長之 WSe₂ 薄膜進行 Raman 光譜量測。根據圖 4-3 顯示，樣品中可清楚辨識位於約 250 cm⁻¹ (E_{2g}) 與 260 cm⁻¹ (A_{1g}) 的兩個主要特徵峰，其峰值位置與文獻中單層 WSe₂ 的報導高度一致。同時，在對應層間振動的頻率區段內，未偵測到明顯的額外拉曼峰，顯示樣品中不存在顯著的層間耦合行為[31]。

綜合 Raman 特徵峰的位置分佈與層間相關振動模態的缺失，可初步確認本研究所製備之 WSe₂ 薄膜具備單層結構特性。此結果亦與先前由光學顯微鏡對比與形貌分析所得之推論相互吻合，進一步驗證本研究製程在層數控制上的穩定性與一致性。

3.3.2 光致發光光譜分析

相較於石墨烯因缺乏能隙而在電晶體應用上受到限制，二維過渡金屬硫族化合物則因其層數可調的能隙特性而具備更高的應用潛力。根據第一性原理計算與既有研究結果可知，WSe₂ 的能帶結構會隨層數改變而發生顯著差異，從塊材時的間接能隙逐漸轉變為單層結構下的直接能隙。本研究正是基於此一特性，利用光致發光光譜作為判斷樣品能隙型態與層數結構的重要實驗手段。

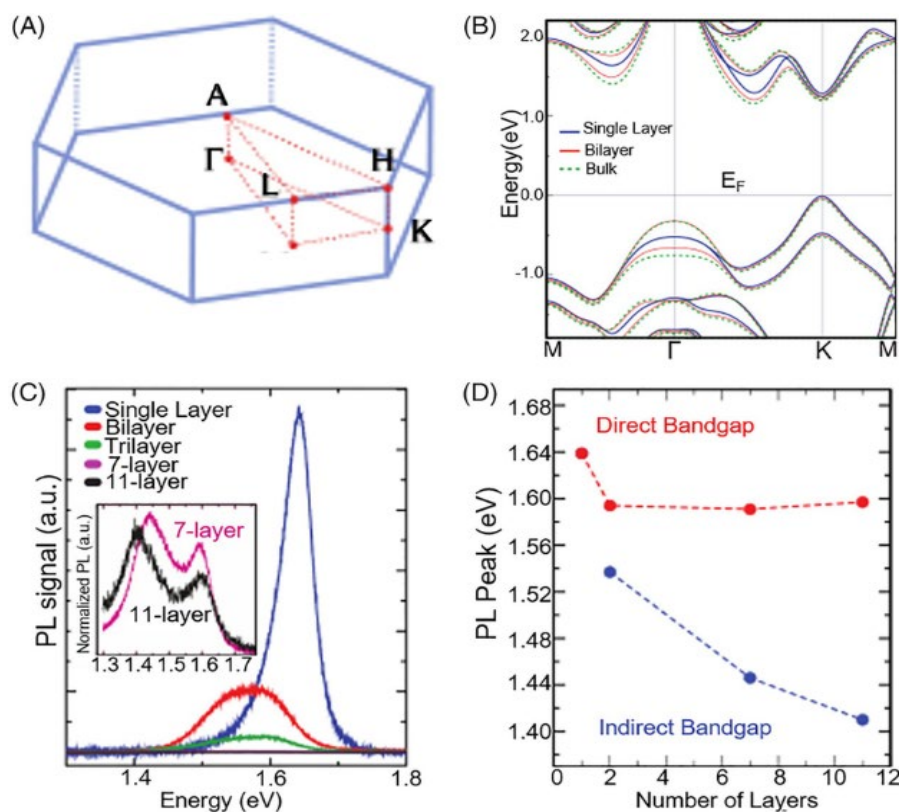


圖 3-9、二硒化鎢不同層數之能帶結構與光致發光特性分析。[32]

(a) WSe₂ 的布里淵區示意圖，標示常見對稱點作為能帶計算路徑。(b) WSe₂ 單層具有直接能隙，而雙層與塊材是呈現間接能隙。(c) 單層 WSe₂ 的 PL 強度最高，峰值約在 1.63 eV；隨著層數增加，PL 強度下降且紅移。(d) PL 峰值位置隨層數增加而變化，代表從直接轉為間接能隙的特性。

在本實驗中，我們以雷射光激發樣品，使價帶中的電子吸收能量並躍遷至導帶，形成電子-電洞對。隨後，在庫倫作用力的影響下，電子與電洞重新結合形成激子(exciton)，並在復合過程中放出光子，對應於光致發光訊號。對於單層 WSe₂ 而言，其能帶結構在布里淵區 K 點附近存在多個能谷(valley)，且受到自旋-軌道耦合效應影響，導致能帶分裂並形成兩種主要的激子躍遷，分別對應於常見的 A 激子與 B 激子發光行為。由於單層 WSe₂ 為直接能隙材料，其輻射復合效率遠高於塊材或多層結構，因此在 PL 量測中可觀察到顯著增強的發光強度，此一現象亦與能帶結構模型所預測的結果一致。

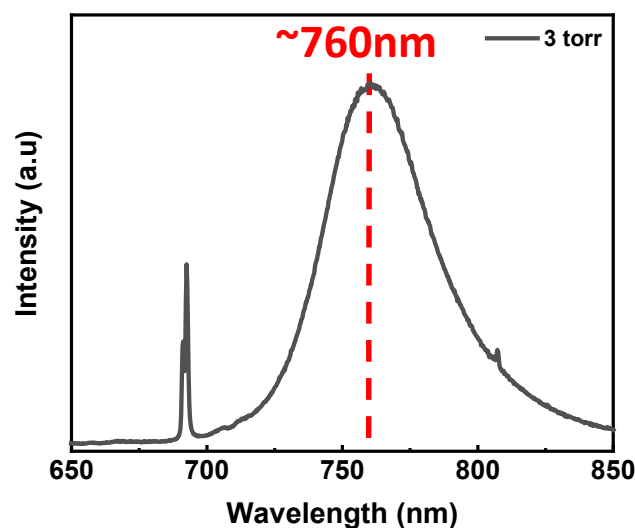


圖 3-10、二硒化鎢光致發光光譜分析。

實驗上，本研究使用波長為 473 nm 的藍色雷射作為激發光源，對自行成長之 WSe₂ 薄膜進行 PL 量測。量測結果顯示，樣品具有明顯且集中的發光峰，其峰值位置約落在 760 nm。為進一步估算材料的能隙大小，我們利用光子能量與波長之關係式

$$E_g = \frac{hc}{\lambda} = \frac{1240}{\lambda}$$

其中 λ 為波長(單位為 nm)，代入實驗量測所得之數值後，可得到能隙約為 1.63 eV。此結果與文獻中所報導之單層 WSe₂ 直接能隙數值相當一致，顯示本實驗所製備之薄膜不僅具備單層結構特徵，亦展現良好的能帶特性與光學品質。



3.3.3 X 射線光電子能譜分析

在確認薄膜厚度與晶體結構後，本研究進一步關注所製備之 WSe₂ 薄膜在元素組成與化學計量性上的表現。對於二硒化鎢而言，鎢與硒原子比例是否接近理想的 1:2，為評估材料品質與缺陷密度的重要依據。因此，本實驗中我們採用 X 射線光電子能譜(X-ray Photoelectron Spectroscopy, XPS) 對樣品進行表面元素分析，以驗證其化學組成的正確性與穩定性。

XPS 為一種具高度元素選擇性與化學態解析能力的表面分析技術，透過 X 射線激發材料表面原子，使其內層電子逸出，再由光電子的束縛能資訊反推原子種類與鍵結狀態。由於其分析深度約落在數奈米尺度，特別適合用於評估二維材料的表面化學組成與鍵結環境。本研究中，我們針對 WSe₂ 薄膜之 W 4f 與 Se 3d 核心能階進行高解析度量測，並透過峰形擬合與能階判讀來分析其化學態。

XPS 結果顯示，鎢元素在 W 4f 能階中呈現典型的自旋軌道分裂雙峰，對應於 W⁴⁺ 在 WSe₂ 結構中的鍵結狀態；硒元素則於 Se 3d 能階中呈現對稱且清晰的雙峰結構，代表硒主要以 Se²⁻ 化學態存在，並與鎢形成穩定的共價鍵結。譜線中未觀察到明顯異常肩峰或雜相訊號，顯示樣品表面化學狀態相對純淨。僅於高束縛能區域可見極少量與氧化相關的訊號，推測可能源自樣品於空氣中暴露後所造成的表面輕微氧化，惟其強度遠低於主峰，對整體材料組成影響有限。

除化學態判別外，本研究亦進一步利用 XPS 訊號進行半定量分析，以估算薄膜中鎢與硒的原子比例。我們針對 W 4f 與 Se 3d 主峰進行積分，並結合對應的原子靈敏因子 (Atomic Sensitivity Factor, ASF) 進行校正與正規化處理，藉此計算 Se/W 的相對原子比。分析結果顯示，不同批次與不同月份所製備之樣品，其 Se/W 原子比皆穩定落在

接近 2.0 的範圍內，顯示在本實驗製程條件下，所合成的 WSe_2 薄膜具有良好的化學計量性與高度重現性。

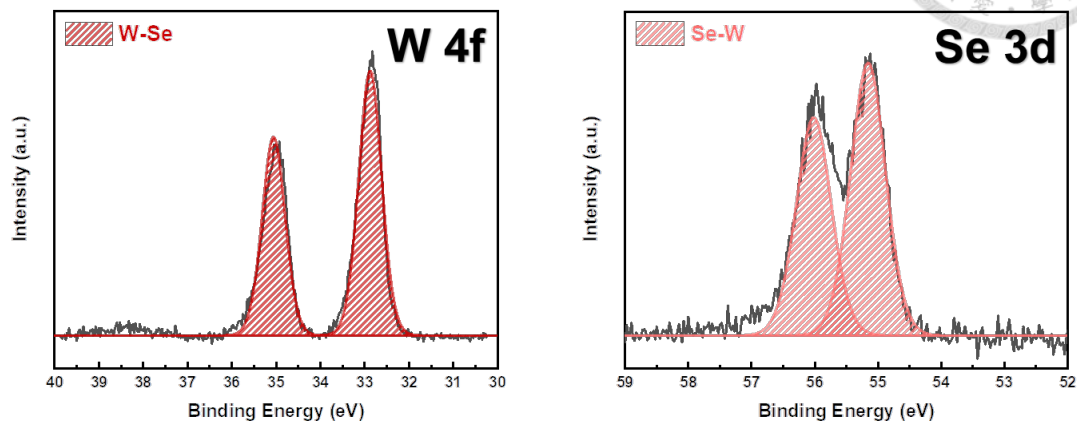


圖 3-11、二硒化鎢 X 射線光電子能譜分析圖。

綜合 XPS 能階位置、化學態判讀以及元素比例分析結果，可確認本研究成功製備出組成接近理想化學計量比的 WSe_2 單層薄膜。此結果不僅驗證了製程條件在元素供應與反應控制上的穩定性，也顯示薄膜中未引入顯著的元素缺陷或雜質，進一步支持前述 Raman 與 PL 量測所揭示之高品質單層結構特性。

3.4 二硒化鎢場效電晶體

承接前述材料分析結果，本研究已由結構與化學組成量測確認所成長之 WSe_2 薄膜具備單層特性，且在結晶品質與組成均勻性上皆表現穩定。為進一步評估該材料於實際電子元件中的表現，本研究接續將其導入元件製程，製作成背閘式場效電晶體作為電性評估平台。

透過對所製作元件進行電流-電壓特性量測，我們得以從元件層級檢視材料的載子傳輸行為，並進一步萃取包括載子遷移率、閾值電壓與電流開關比等關鍵參數。此一分析不僅延伸前述材料層級的結構鑑定結果，亦能從實際元件操作的角度驗證 WSe_2 薄膜在半導體應用上的電性品質與可行性。



3.4.1 濕式轉移製程

本研究中，單層 WSe_2 薄膜先於藍寶石基板上成長，為進入後續電晶體製作，我們先以濕式轉移法將薄膜轉移至氮化矽 (Si_3N_4) 基板。轉移流程一開始，我們在 WSe_2 表面旋塗高分子支撐層，選用 PMMA A4 (950K) 作為轉移過程的支撐與黏附界面，以提升薄膜在剝離與撈取時的機械穩定性並降低皺褶風險。旋塗完成後，我們進行 70°C 、3 min 的軟烤 (soft bake)，使溶劑揮發並使 PMMA 初步固化。

為使蝕刻液能有效滲入界面，我們沿基板邊緣移除部分 PMMA 形成入口，接著將樣品浸入 85°C 的 BOE (Buffered Oxide Etch) 中，利用其蝕刻作用逐步削弱薄膜與藍寶石基板之附著力；浸泡時間約 10–30 min (視剝離狀態調整)。當薄膜開始與基板分離後，我們以傾斜角度緩慢將樣品取出，並利用液體浮力與表面張力使 PMMA/ WSe_2 膜漂浮於去離子水表面。為去除殘留蝕刻液，我們以至少 6 次更換去離子水的方式反覆清洗，確保薄膜表面潔淨。

清洗完成後，我們將薄膜撈取並貼附到 Si_3N_4 目標基板上，再置於熱烤盤乾燥以去除界面水分。之後以溶劑移除 PMMA 支撐層：將樣品浸泡於 70°C 熱丙酮 (acetone) 15 min，並更換新溶液 4 次以提高去膠完整性；再以 IPA 漂洗並以氮氣吹乾，獲得轉移完成之 WSe_2 薄膜。

考量濕式轉移後可能殘留少量聚合物或在薄膜/基板界面形成微小空隙 (air gap)，本研究進一步進行快速熱退火以改善界面接觸品質。我們將腔體壓力維持於 3×10^{-3} Torr，通入 Ar 60 sccm，並在 200°C 進行 45 min 退火，以降低轉移殘留對後續電性量測的影響。

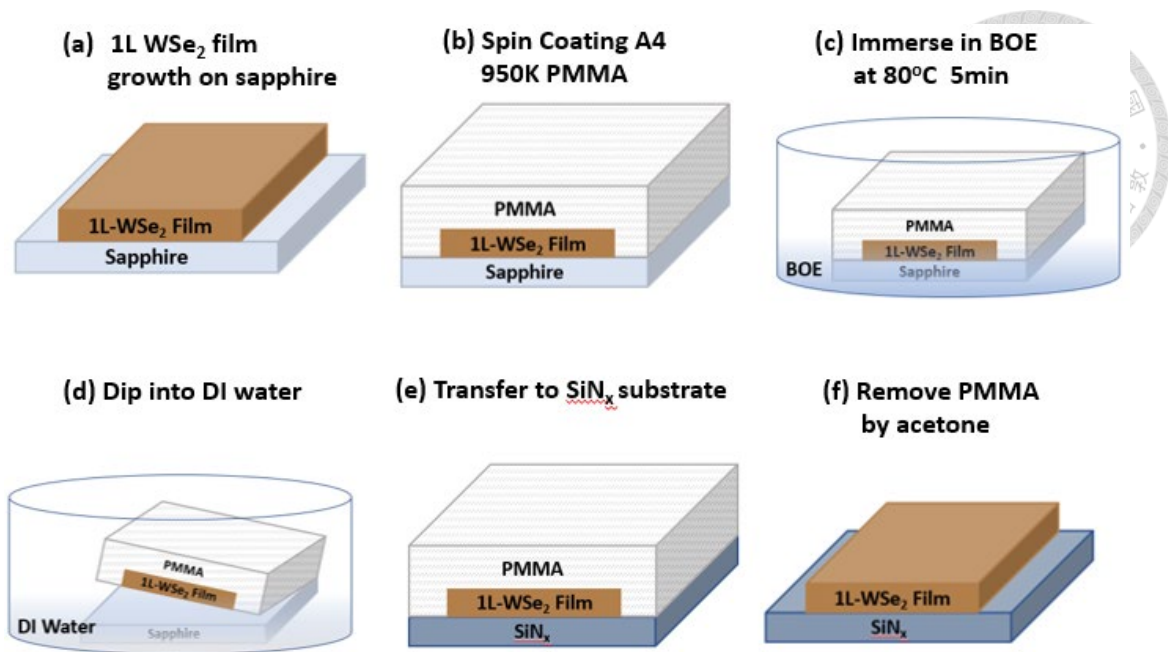


圖 3-12、濕式轉移方法。

3.4.2 場效電晶體製程

在完成轉移與退火後，本研究將單層 WSe₂ 製作為背閘式場效電晶體以進行電性評估。元件圖案定義方面，我們採用兩種等效的圖案化流程（依樣品與設備配置選用）：其一是以光阻配合曝光系統完成圖案轉寫；其二是以氦離子束微影進行高解析度圖案定義。以光學微影流程為例，我們在樣品表面旋塗 AZ1505 作為感光光阻，利用曝光系統將光罩圖案轉寫至光阻層並完成顯影，以定義源極（S）與汲極（D）區域。本研究的代表性元件尺寸設定為 通道長度 $L = 2 \mu\text{m}$ 、通道寬度 $W = 10 \mu\text{m}$ 。

金屬沉積方面，我們使用電子束蒸鍍系統沉積 Pd 25 nm 作為接觸電極材料，沉積後透過舉離（lift-off）移除非定義區域的金屬，使 Pd 僅保留於源/汲極圖案位置，形成背閘式 WSe₂ 電晶體結構。

元件完成後，我們使用 Keithley 1500 SCS 進行電性量測，取得轉移特性與輸出特性曲線。後續參數萃取方面，我們先以長通道元件取得較穩定的載子遷移率，用以判斷材料本身品質與製程因素的影響；再以短通道元件量測高場條件下的最大導通電流（on

current) 與接觸行為，並由量測資料進一步萃取 On/Off ratio 與 接觸電阻 (contact resistance) 等關鍵指標。

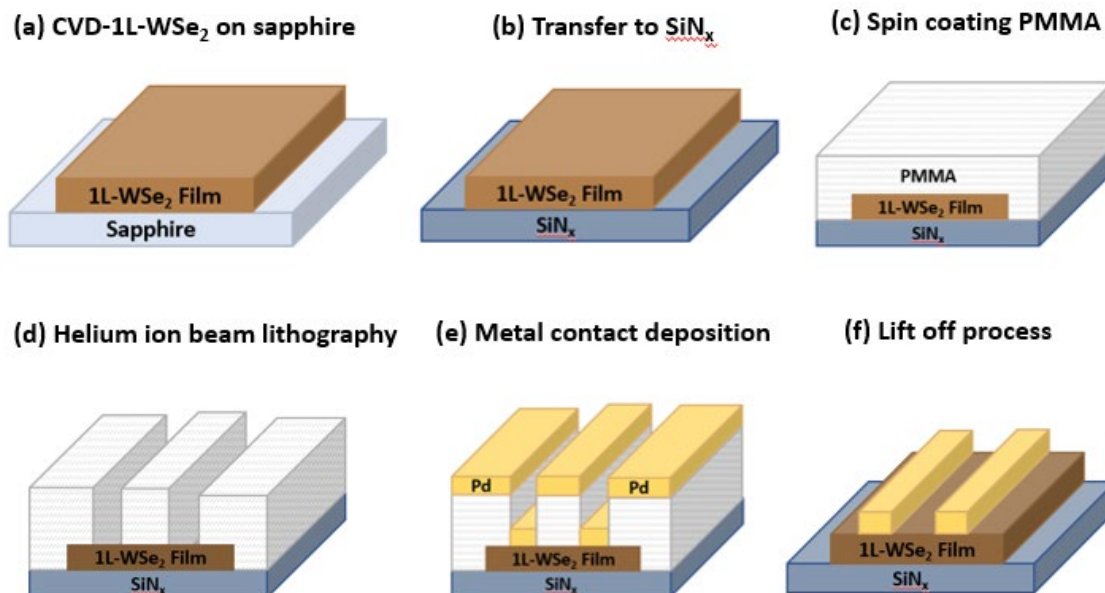


圖 3-13、二硒化鎢背閘極長通道電晶體製程示意圖。

3.4.3 電性萃取分析

在電性分析中，本研究進一步聚焦於長通道 WSe₂ 場效電晶體的表現，以評估材料本質於元件結構中的傳輸特性。由於長通道元件較不受短通道效應影響，其量測結果能更直接反映通道材料本身的品質，同時製作難度相對較低，因此可作為驗證材料穩定性與製程可重現性的有效平台。

本實驗中，我們選用成長壓力為 3 torr 所成長之 WSe₂ 薄膜作為通道材料，並利用 Stepper 定義源極與汲極電極區域。完成圖案定義後，透過電子束蒸鍍方式沉積 Pd 金屬作為接觸電極，形成通道長度 $L = 2 \mu\text{m}$ 的背閘式場效電晶體結構。電性量測時，我們固定汲極電壓於 $V_D = -1 \text{ V}$ ，並量測汲極電流隨閘極電壓變化之轉移特性曲線。為清楚觀察元件之導通與關斷行為，量測結果以對數刻度呈現，以利萃取最大導通電流 (On current)。

考量本研究所使用之基板為 SiNx 作為閘極介電層，我們將閘極電壓掃描範圍設定為 $V_G = -40\text{ V} \sim +30\text{ V}$ ，在此條件下可避免介電層崩潰，同時仍能接近元件的飽和導通區域，確保電性分析之可靠性。

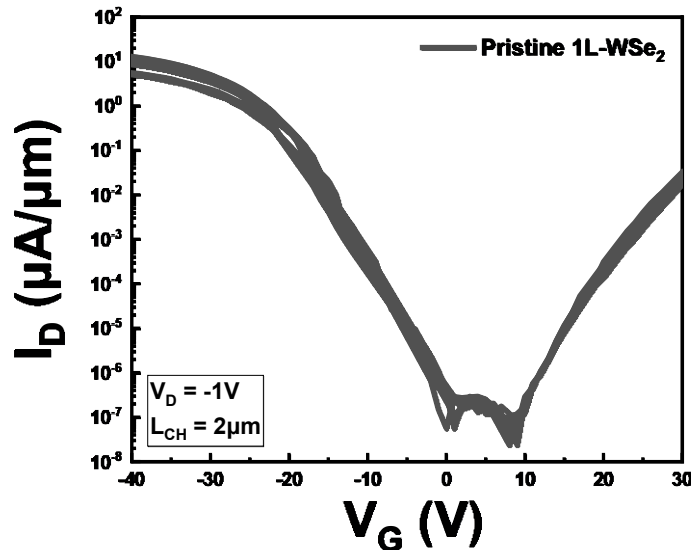


圖 3-14、 $V_{DS} = -1\text{ V}$ 、 $V_{GS} = -40\text{ V} \sim 30\text{ V}$ 輸出轉移曲線。

由量測結果萃取之電性參數如表所示，該長通道元件之最大導通電流 $I_{ON} = 12.78\ \mu\text{A}/\mu\text{m}$ ，電流開關比達 10^8 ，閾值電壓約為 -25.38 V ，而場效遷移率 (field-effect mobility) 則為 $24.7\text{ cm}^2/\text{V}\cdot\text{s}$ 。

	$I_{on,max}$ ($\mu\text{A}/\mu\text{m}$)	V_T (V)	μ_{FE} ($\text{cm}^2/\text{V}\cdot\text{s}$)
Pristine 1L-WSe ₂	12.78	-25.38	24.7

表 3-4、二硒化鎢薄膜之長通道電晶體電性參數。

在半導體元件研究中，載子遷移率為評估材料電子傳輸效率的重要指標之一。對於 P 型半導體材料而言，當遷移率超過 $1\text{ cm}^2/\text{V}\cdot\text{s}$ 時，即代表其具備基本的元件應用潛力。

本研究中，由 CVD 製備之單層 WSe₂ 薄膜所展現的場效遷移率 $\mu_{FE} = 24.7 \text{ cm}^2/\text{V}\cdot\text{s}$ ，顯著高於此一基準值，顯示材料具備良好的載子傳輸能力。

此外，元件所呈現的高電流開關比亦反映出通道在導通與關斷狀態間具有清楚的區分能力，對於降低靜態功耗與提升訊號辨識度具有正面助益。綜合長通道元件的電性表現可知，本研究所合成之單層 WSe₂ 薄膜不僅在材料層級上具備良好的半導體特性，亦能在實際電晶體結構中展現穩定且可重現的電性行為，顯示其於未來微電子與邏輯元件應用上的潛力。

Chapter 4 界面保護層與臭氧調控摻雜



4.1 研究動機

在前一章中，本研究已完成單層 WSe_2 薄膜之材料生長、結構鑑定以及基本電晶體元件的電性分析，確認所製備之薄膜具備良好的結晶品質、化學組成穩定性與可重現的場效電晶體行為。然而，儘管材料本身展現出優異的物理性質，在實際元件製程中，二維半導體通道仍高度敏感於製程條件，特別是在高解析度微影曝光過程中，容易因外加能量而產生不可逆的結構與電性劣化。

本研究為實現奈米尺度之電極定義，採用 Helium Ion Beam Lithography (HIBL) 進行曝光製程。相較於傳統電子束微影，HIBL 具備更高的空間解析能力，適合用於短通道元件與精細結構的製作。然而，其高能離子束在曝光過程中可能直接作用於通道材料表面，導致局部晶格破壞、鍵結重排，甚至在能隙內形成 damage-induced gap states (DIGS)。這類缺陷會成為載子傳輸的散射中心，不僅降低載子遷移率，也可能導致閾值電壓漂移、次臨界特性惡化與接觸電阻上升，對二維材料電晶體的性能與穩定性造成顯著影響。

因此，在進入元件微影製程前，如何有效保護 WSe_2 通道材料，使其在高能曝光環境下仍能維持結構與電性完整性，成為本研究必須優先解決的關鍵課題。過往研究中，常透過光阻或聚合物層作為暫時性防護材料，雖能在一定程度上承受離子轟擊，但亦可能引入表面粗化或界面不均勻等問題，進而影響後續元件表現[33]。

基於上述考量，本研究引入氧化鋁 (AlO_x) 作為通道的暫時性保護層。 AlO_x 可在單層 WSe_2 表面形成緻密且均勻的覆蓋層，具備良好的結構穩定性與耐離子轟擊能力，有助於在曝光過程中有效屏蔽高能離子束對通道的直接作用，從而降低 DIGS 的生成風險。此一設計並非以改變材料載子型態為主要目的，而是基於製程可靠度與通道保護的考量所提出。為清楚說明 AlO_x 保護層在整體製程中的角色與設計概念，本研究將相關結構示意與製程流程整理如圖 4-1 所示。

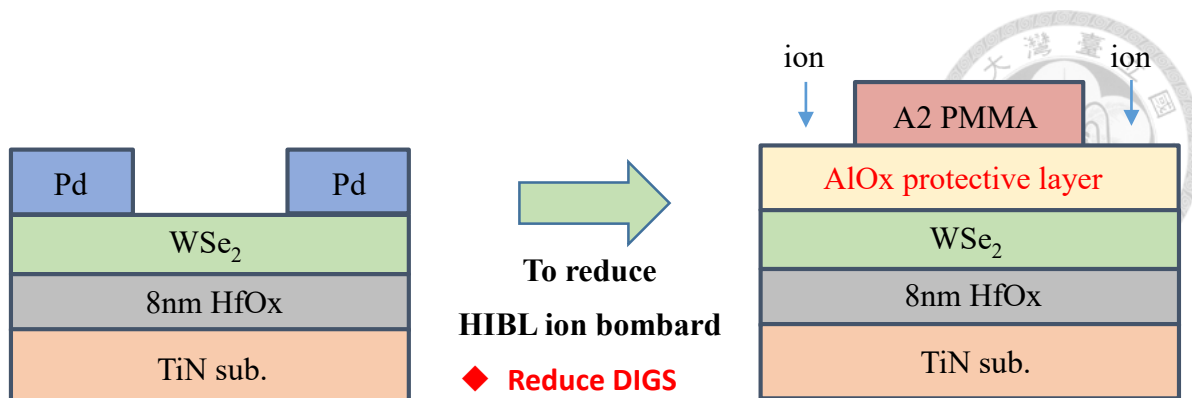


圖 4-1、AlOx 保護層於曝光前後之結構與設計概念示意圖。

在完成通道保護層的設計後，本研究進一步思考如何在確保通道不受損傷的同時，避免該保護層對後續金屬接觸行為產生不利影響，並據此發展相應的移除與製程策略。

4.2 氧化鋁保護層

在本研究的元件製程中，AlOx 保護層的引入主要發生於離子束曝光之前，其功能在於於曝光階段提供物理性屏蔽，降低高能離子直接轟擊 WSe₂ 通道表面的機率。透過此一設計，得以在不改變既有微影解析度的前提下，有效抑制曝光過程中可能引入的結構缺陷與電性劣化。

與僅使用光阻或聚合物作為防護層相比，AlOx 在單層 WSe₂ 表面可自然形成較為緻密且連續的薄膜，能提供更均勻的防護效果，並避免因表面粗化導致的界面不穩定問題。此特性使 AlOx 特別適合作為二維材料在高能曝光製程中的通道保護層。

然而，雖然 AlOx 在曝光階段對通道具有顯著的保護效果，其若殘留於金屬接觸區域，則可能在金屬與 WSe₂ 之間形成額外的氧化層界面，進而增加接觸電阻與串聯電阻，對元件導通電流與整體電性表現造成不利影響。因此，如何在保留通道區保護效果的同時，確保接觸區域形成乾淨且直接的金屬—半導體接觸，成為製程設計中的另一項關鍵。

為解決上述問題，本研究在完成 HIBL 曝光程序後，針對接觸區域採取選擇性移除 AlOx 的策略。具體而言，透過 MIF 溶液處理，選擇性去除位於金屬接觸下方的 AlOx

層，使後續沉積之金屬電極能夠直接與 WSe_2 通道接觸，避免因氧化層殘留而引入額外的串聯電阻。同時，通道區域的 AlOx 則得以保留，持續提供製程保護效果。

透過此一「保護—移除」並行的製程設計，本研究成功在高能離子束曝光條件下兼顧通道材料的結構完整性與金屬接觸品質，為後續元件電性分析建立穩定且可重現的製程基礎。值得注意的是，在此階段 AlOx 的功能僅限於製程層面的通道保護，其對元件載子型態所造成的影響，將於後續章節中透過電性量測結果與光譜分析進一步探討。

為輔助說明 AlOx 保護層在整體元件製程中的角色與移除流程，本研究將相關結構變化與製程步驟整理如圖 4-2 所示。

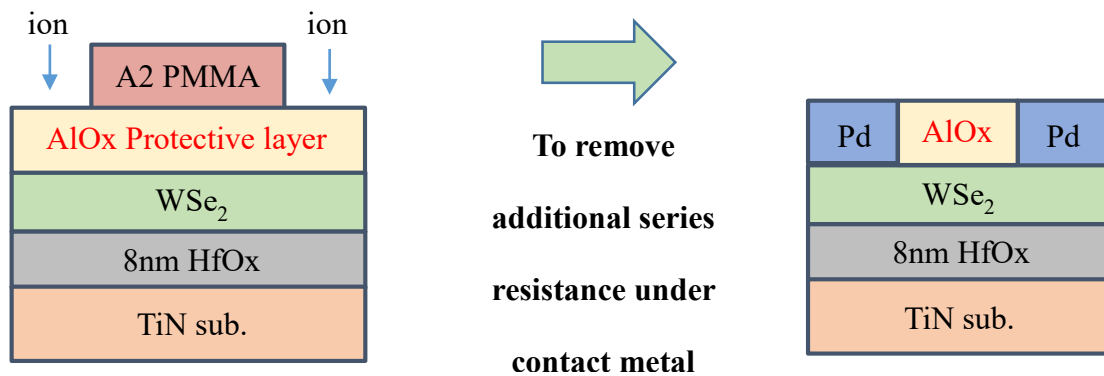


圖 4-2、 AlOx 保護層於曝光與接觸製程中之流程示意圖。

4.3 氧化鋁保護層對元件電性與摻雜

在完成 AlOx 保護層的沉積、離子束曝光以及接觸區域之選擇性移除後，本研究首先透過元件電性量測，系統性探討 AlOx 對單層 WSe_2 背閘式場效電晶體之影響。由於 AlOx 最初的設計目的為降低高能離子束曝光過程中對通道材料所造成的損傷，因此本節的分析重點並非假設其必然改變材料載子型態，而是透過實驗結果確認其實際對元件電性所造成的影響。

圖 4-3 顯示為未引入 AlOx 與引入薄層 AlOx 保護層後之 WSe_2 元件轉移特性曲線比較，量測條件固定為汲極偏壓 $V_D = -1 \text{ V}$ ，通道長度為 $L_{\text{CH}} = 100 \text{ nm}$ 。為清楚呈現元件於關斷與導通狀態下的電流變化，量測結果以對數刻度方式呈現。由圖中可觀察到，

引入 AlO_x 後，轉移曲線整體向負閘極電壓方向位移，顯示在相同的閘極操作條件下，通道較不易進入導通狀態。

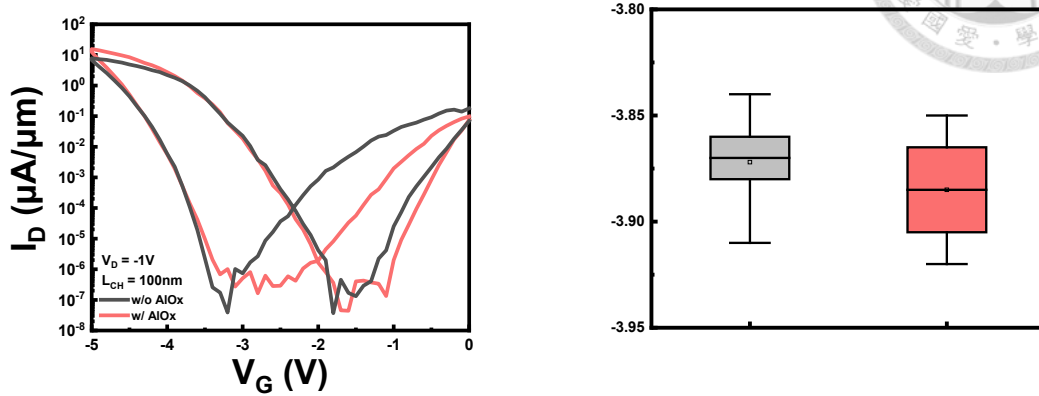


圖 4-3、AlO_x 保護層轉移特性曲線與 V_T 統計分佈圖。

此一系統性位移可解釋為閾值電壓 V_T 向負方向偏移，代表通道中有效電洞濃度降低，呈現出 n 型摻雜行為。值得注意的是，該位移並非伴隨劇烈的電流衰減或不穩定開關特性，顯示 AlO_x 的引入並未造成嚴重的結構性破壞或不可逆缺陷，而更可能源自通道附近電荷環境的改變。

為進一步排除單一元件差異所造成的誤判，本研究針對多顆元件之 V_T 進行統計分析，如圖 4-3 所示。結果顯示，相較於未引入 AlO_x 的元件，引入 AlO_x 後的 V_T 分佈整體向負電壓方向平移，且分佈寬度並未明顯放大，顯示此 n 型摻雜現象具有良好的可重現性，而非來自製程隨機波動或局部缺陷。

更進一步確認引入的 AlO_x 為連續且平整的薄膜，由 AFM 量測結果(圖 4-4)可知，單層 WSe₂/SiO_x 與覆蓋 AlO_x 保護層後之表面皆呈現相近的 RMS 粗糙度 (約 0.4 nm)，顯示 AlO_x 的引入並未造成額外的表面粗糙化或顆粒堆積。此結果證明所形成的 AlO_x 為一層連續且平整的薄膜。

此外，鋁在環境條件下可自發形成一層緻密且均勻的原生氧化層 (native AlO_x)，其自然氧化特性有助於產生具良好覆蓋性的超薄保護層。綜合 AFM 與材料特性分析，

可確認本研究所形成之 AlO_x 層為一層平整、緻密且均勻的保護層，能有效保護 WSe_2 表面而不破壞其原有形貌。

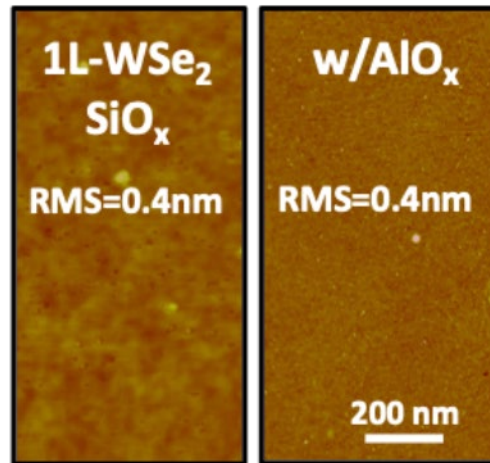


圖 4-4、 AlO_x 前後 AFM 分析。

除閾值電壓外，本研究亦進一步比較 AlO_x 引入前後之接觸電阻變化。由接觸電阻萃取結果可知，引入 AlO_x 後，歸一化接觸電阻由 $75 \text{ k}\Omega\cdot\mu\text{m}$ 下降至 $38 \text{ k}\Omega\cdot\mu\text{m}$ 。雖然在製程中已透過 MIF 移除接觸區下方的 AlO_x ，該結果仍顯示保護層的存在可能對金屬／半導體接觸區附近的能帶排列或電荷分佈產生影響，進而影響載子注入效率。此現象亦暗示， AlO_x 除了在曝光階段扮演通道保護角色外，同時也可能引入界面電荷或界面偶極，進一步改變通道的電性行為。

	w/o AlO_x	w/ AlO_x
$R_c W$ ($\text{k}\Omega\cdot\mu\text{m}$)	75	38

表 4-1、 AlO_x 前後接觸電阻比較表。

整體而言，電性量測結果顯示，引入薄層 AlOx 後，WSe₂ 元件展現出穩定且可重現的 n 型摻雜趨勢。此一結果並非設計初衷，而是在確保通道於高能曝光製程中受到保護的前提下所觀察到的電性副效應。為釐清此摻雜行為是否源自材料結構破壞、應變效應或載子濃度改變，後續將透過 Raman 與 PL 光譜分析進一步驗證其物理來源。

4.4 氧化鋁摻雜之光譜佐證

為進一步釐清前述電性變化之物理來源，本研究利用 Raman 與光致發光 (PL) 光譜，對 AlOx 引入前後之單層 WSe₂ 薄膜進行材料層級的分析。透過光譜特徵的比較，可有效區分結構損傷、機械應變與載子濃度變化等不同因素對材料性質的影響。

圖 4-5 為未引入 AlOx 與引入薄層 AlOx 後之 Raman 光譜比較結果。由圖中可觀察到，兩者皆呈現清楚且對稱的 E_{2g} 與 A_{1g} 振動模態，顯示 AlOx 的引入並未破壞 WSe₂ 的晶格結構或造成明顯的非晶化現象。進一步比較峰位變化可發現，E_{2g} 模態僅出現約 1 cm⁻¹ 以內的微小位移，顯示由 AlOx 所引入的機械應變效應相當有限，對晶格振動影響可忽略。

相較之下，A_{1g} 模態則呈現可分辨的位移行為。根據過往對二維 TMDCs 的研究，A_{1g} 模態對載子濃度變化相對敏感，其峰位移動常被視為電荷摻雜的指標之一。因此，A_{1g} 模態的變化支持 AlOx 引入後通道中電荷分佈改變，與前述電性量測中所觀察到的 n 型摻雜行為一致。

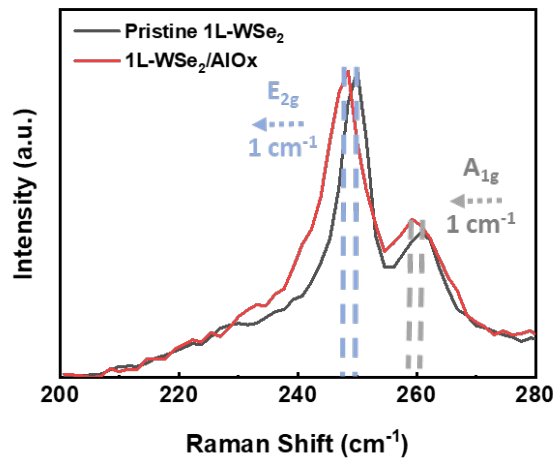


圖 4-5、AlOx 保護層 Raman 光譜比較圖。

在 PL 光譜分析中，如圖 4-6 所示，引入 AlOx 後之 WSe₂ 發光峰值由約 1.65 eV 紅移至 1.63 eV，同時整體發光強度顯著下降。此一紅移與發光淬熄行為，為單層 WSe₂ 在電子濃度上升時的典型光學特徵，常歸因於激子屏蔽效應增強以及非輻射復合通道增加。此結果進一步證實 AlOx 的引入並非僅影響電晶體操作條件，而是實際改變了通道中的載子濃度狀態。

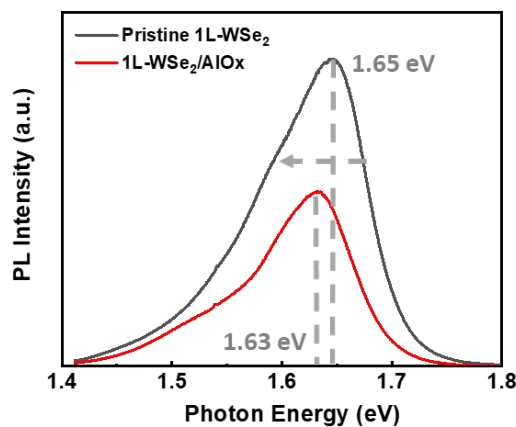


圖 4-6、AlOx 保護層 PL 光譜比較圖。

綜合 Raman 與 PL 的分析結果可知，引入薄層 AlO_x 後，WSe₂ 薄膜仍維持良好的結晶品質與結構完整性，排除了嚴重結構損傷或應變主導的可能性；相反地，多項光譜特徵皆指向載子濃度的改變，與電性量測中所觀察到的 n 型摻雜趨勢高度一致。

因此，本研究確認 AlO_x 保護層在有效降低曝光製程對通道損傷的同時，亦引入一個可被清楚辨識的 n 型摻雜效應。此一現象為後續透過 UVO 處理進行載子型態反轉與進一步調控提供了重要對照基準，相關結果將於下一節中進一步討論。

4.5 臭氧處理對元件電性與摻雜影響

在前一節中已確認，引入薄層 AlO_x 作為保護層後，單層 WSe₂ 元件在有效避免離子束曝光損傷的同時，亦伴隨可觀察且可重現的 n 型摻雜行為。然而，單純的 n 型偏移並不符合本研究對於高效 p 型 WSe₂ 元件的最終目標。因此，本研究進一步在完成元件製作與金屬接觸後，導入紫外臭氧 (Ultraviolet Ozone, UVO) 處理[34]，藉由表面氧化與界面調控，嘗試反轉前述摻雜行為並進一步優化元件電性。

UVO 處理為一種溫和且具高度表面選擇性的後製程技術，透過紫外光照射產生高活性氧自由基，進而在材料表面誘發氧化反應。對於 WSe₂ 而言，UVO 處理已被報導可在其表面形成極薄的 WO_x 層，而該氧化層由於其高功函數特性，能有效抽取通道中的電子，進而產生 p 型摻雜效應。本研究即基於此物理機制，將 UVO 處理應用於 AlO_x 保護層引入後之元件，藉此觀察其對電性行為的影響。

圖 4-7 顯示為經 UVO 處理前後之 WSe₂/AlO_x 元件轉移特性曲線比較，量測條件同樣固定為 $V_D = -1$ V，以利與前一節結果直接對照。由圖中可清楚觀察到，經 UVO 處理後，轉移曲線明顯向正閘極電壓方向回移，顯示原先因 AlO_x 引入所造成的 n 型偏移已被有效抵銷，且整體行為呈現顯著的 p 型摻雜特性。此一「完全轉回」的現象，證實 UVO 處理不僅能補償 AlO_x 所引入的電子濃度，甚至可進一步強化通道中的電洞傳輸。

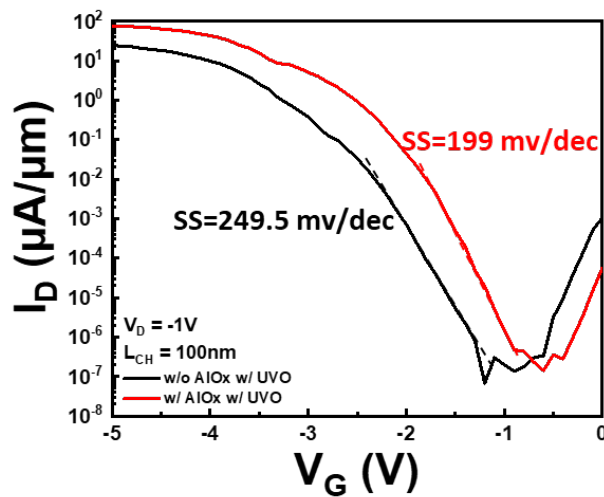


圖 4-7、UVO treatment 轉移特性曲線與 SS 比較圖。

除了閾值電壓的顯著回移外，元件之次臨界特性亦同步獲得改善。由轉移曲線可萃取出，未引入 AlOx 且經 UVO 處理之元件，其次臨界斜率約為 **249.5 mV/dec**；而在引入 AlOx 並搭配 UVO 處理後，次臨界斜率明顯改善至 **199 mV/dec**。此結果顯示，AlOx 與 UVO 的組合不僅調控載子型態，亦有效降低界面陷阱對通道開關行為的干擾，提升元件閘極控制能力。

為進一步驗證上述趨勢並排除單一元件差異，本研究同樣針對多顆元件進行閾值電壓的統計分析，如圖 4-8 所示。結果顯示，在 UVO 處理後，引入 AlOx 的元件其 V_T 分佈整體向正方向明顯偏移，且平均值高於未引入 AlOx 的對照組，顯示 AlOx 的存在有助於放大 UVO 所誘發之 p 型摻雜效果。此一結果亦說明，AlOx 並非僅為被動的保護層，而是在後續表面處理過程中參與了摻雜調控的協同機制。

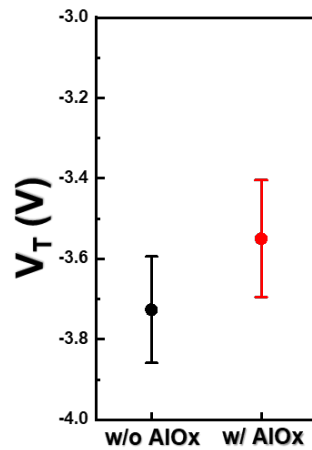


圖 4-8、UVO treatment V_T 統計分佈圖。

在接觸電阻方面，UVO 處理後所呈現的變化尤為顯著。由接觸電阻萃取結果可知，未引入 AlO_x 的元件在 UVO 處理後，其歸一化接觸電阻約為 21.8 kΩ·μm；相較之下，引入 AlO_x 並經 UVO 處理後，接觸電阻大幅降低至 7 kΩ·μm。此一結果顯示，AlO_x 與 UVO 的結合能有效改善金屬／半導體接觸區之載子注入行為，推測與 WO_x 形成後之能帶排列改善，以及界面態密度降低有關。

After treatment	w/o AlO _x	w/ AlO _x
R _C W (kΩ·μm)	21.8	7

表 4-2、UVO treatment 接觸電阻比較表。

4.6 臭氧誘發摻雜之光譜驗證

為從材料層級驗證 UVO 處理後之電性反轉是否確實源自載子型態變化，本研究進一步利用 Raman 與 PL 光譜分析 AlOx/WSe₂ 元件於 UVO 處理前後之光學特性變化。

圖 4-9 顯示為經 UVO 處理前後之 Raman 光譜比較結果。可觀察到，E_{2g} 模態之峰位變化約為 2 cm⁻¹，顯示 UVO 處理並未引入顯著的額外機械應變；相對地，A_{1g} 模態則出現明顯位移，此行為與前述 AlOx 單獨引入時所觀察到的趨勢方向相反，顯示通道中的載子型態已由電子主導轉為電洞主導，支持 p 型摻雜的形成。

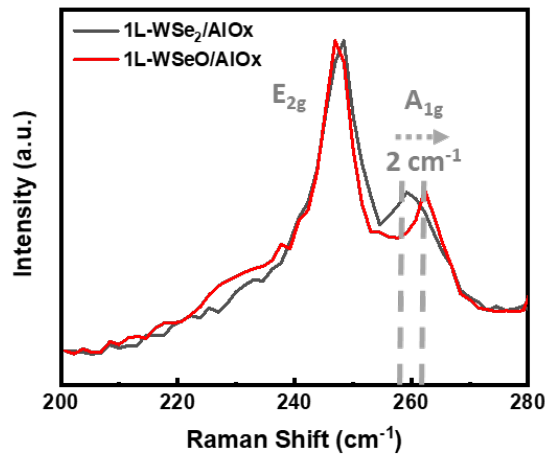


圖 4-9、UVO treatment Raman 光譜比較圖。

在 PL 光譜分析中，如圖 4-10 所示，經 UVO 處理後之發光峰值由約 1.63 eV 明顯藍移至 1.67 eV，且發光強度進一步降低。該藍移行為與 p 型摻雜導致的能帶重整與激子動力學改變高度一致，亦與電性量測中所觀察到的閾值電壓回移與電洞導通行為相互呼應。

在本研究中，經 UVO 處理後之單層 WSe₂ 樣品，其 PL 主峰明顯向高能量方向位移，顯示光學能隙增加。此現象與先前文獻報導一致[35]。Borghardt *et al.* 指出，單層 TMDC 材料的激子轉換能量會隨周圍介電環境改變而產生系統性的位移，其原因在於介電屏蔽效應同時調制電子能隙與激子束縛能。當材料表面經氧化處理或介電層覆蓋後，

局部介電常數提高，導致能帶結構重新正規化 (band renormalization)，進而使 PL 峰位向高能方向移動。因此，本研究中觀察到的 PL 藍移可合理歸因於 UVO 處理與後續介電層所引入之介電屏蔽與界面效應，而非材料本身結構劣化所造成。

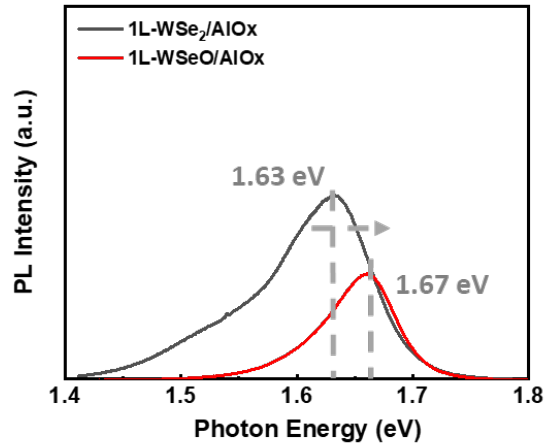


圖 4-10、UVO treatment PL 光譜比較圖。

綜合電性量測、Raman 與 PL 光譜分析結果可確認，UVO 處理可有效誘發 WSe₂ 表面形成 WO_x 層，並透過其高功函數特性對通道施加穩定的 p 型摻雜效應；而 AlO_x 保護層的存在，則進一步放大此摻雜效果並同步改善接觸品質與次臨界特性。此一 AlO_x/UVO 協同摻雜機制，不僅成功實現載子型態的可逆調控，亦為高性能 WSe₂ 元件之製程整合提供了一條具高度可行性的途徑。

本章聚焦於界面與製程工程對單層 WSe₂ 元件電性行為之影響，特別探討 AlO_x 保護層與紫外臭氧 (UVO) 處理在載子型態調控上的角色與協同效應。不同於以摻雜為導向的材料改質策略，本研究首先從實際元件製程需求出發，針對高能離子束曝光可能引入之 damage-induced gap states (DIGS) 問題，設計並引入 AlO_x 作為暫時性通道保護層，以提升製程可靠度並降低通道損傷風險。

實驗結果顯示，在確保接觸區域下方之 AlO_x 經選擇性移除的前提下，AlO_x 保護層的引入雖有效保護通道結構，卻同時對 WSe₂ 元件電性產生可重現的 n 型摻雜行為。此一現象首先由轉移特性曲線與閾值電壓統計結果中觀察到，並進一步透過 Raman 與

PL 光譜分析加以驗證，排除了結構破壞與應變主導的可能性，確認其源自於通道載子濃度的改變。

在此基礎上，本研究進一步導入 UVO 處理作為後製程調控手段。經 UVO 處理後，元件電性不僅成功補償 AlO_x 所引入的 n 型偏移，更呈現顯著且穩定的 p 型摻雜特性，且其程度甚至優於未引入 AlO_x 的對照組。此一完全反轉的行為，配合次臨界斜率與接觸電阻的同步改善，顯示 AlO_x 與 UVO 的結合不僅能有效調控載子型態，亦有助於優化界面品質與載子注入效率。

綜合電性量測與光譜分析結果，本研究提出 AlO_x/UVO 之協同摻雜機制：AlO_x 在曝光製程中提供通道保護並引入界面電荷環境變化，而後續 UVO 處理則透過 WO_x 形成與高功函數效應，對 WSe₂ 通道施加穩定的 p 型摻雜作用。此一策略成功實現載子型態由 n 型至 p 型的可逆調控，並兼顧製程穩定性與元件電性表現。

整體而言，本章不僅證實 AlO_x 作為保護層在高能曝光製程中的必要性，亦展示其結合 UVO 處理後於 WSe₂ 元件中所展現的摻雜調控潛力。此結果為二維半導體元件在實際製程整合與電性調控上的應用提供了一條具可行性且高度彈性的策略，也為後續針對元件可靠度與長期穩定性之研究奠定基礎。

Chapter 5 接觸工程於二硒化鎢元件之電性調控



5.1 研究背景

在前述章節中，本研究已成功合成具備高結晶品質之單層 WSe_2 薄膜，並完成背閘極場效電晶體的製作與基本電性評估。然而，即使通道材料本身具備良好的載子傳輸特性，實際元件表現仍高度受限於金屬接觸區的能帶排列與界面品質。對於原子層厚度的二維半導體而言，金屬與半導體之接觸不再僅是傳統體材料中的歐姆或蕭特基界面問題，而是涉及費米能階釘扎 (Fermi-level pinning)、金屬誘發能隙態 (metal-induced gap states, MIGS) 以及製程損傷所導致之缺陷態等多重效應。

以 WSe_2 為例，直接採用高功函數金屬 (如 Pd) 作為接觸電極，雖在理論上有利於電洞注入，但在實際製程中卻存在兩項關鍵限制。首先，高功函數金屬多為高熔點材料，在電子束蒸鍍過程中容易伴隨較高的能量轟擊與局部熱效應，當其直接沉積於單層 WSe_2 表面時，可能破壞原有的共價鍵結或誘發結構重排，進而形成 damage-induced gap states (DIGS)。此類缺陷態不僅會惡化次臨界斜率，亦會增加載子散射，降低有效遷移率。

其次，金屬與二維半導體直接接觸時，金屬波函數可穿入半導體能隙中，導致 MIGS 的形成，使界面附近的費米能階被局部釘扎，降低閘極對接觸區能障的調控能力。上述效應在通道尺度持續微縮時將更加顯著，因此，如何有效抑制 MIGS 與蒸鍍損傷，已成為高性能 WSe_2 元件不可迴避的關鍵課題[36]。

基於此，本章將聚焦於接觸工程 (contact engineering) 與界面調控策略，透過引入 AlOx 製程保護層與 Te 接觸緩衝層，逐步改善金屬/ WSe_2 界面的物理與電子結構，並最終結合 UVO 處理以實現最佳化的電性表現。

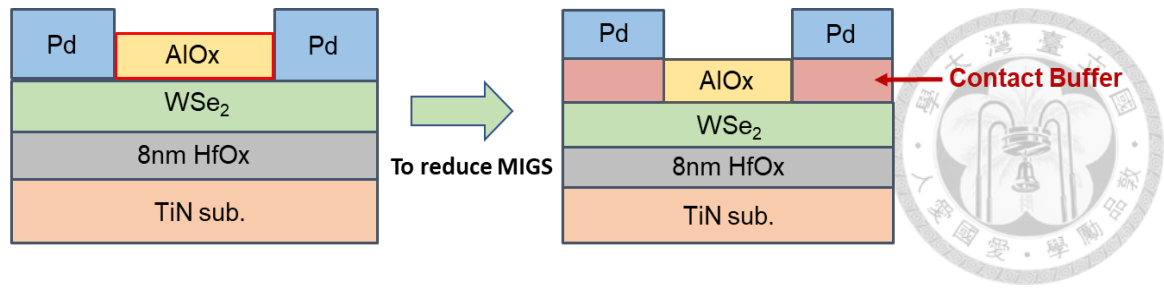


圖 5-1、二硒化鎢元件接觸工程策略示意圖。

5.2 碲接觸緩衝層對元件之影響

為初步驗證接觸緩衝層策略的可行性，本研究首先在未引入 AlOx 製程保護層的情況下，於 Pd 與 WSe₂ 之間插入一層 Te 作為接觸緩衝層。選擇 Te 的主要原因在於其相對適中的功函數範圍（約 4.62–4.95 eV），可在不大幅提高電洞注入障壁的前提下，有效降低 Pd 與 WSe₂ 之間直接電子耦合強度，進而緩解 MIGS 所造成的費米能階釘扎效應。此外，Te 可透過物理氣相沉積（PVD）方式穩定沉積，製程上具備高度可行性[37]。

在此階段，本研究僅針對 8 nm 厚度之 Te 接觸層進行測試，且分析重點放在元件電性表現本身，作為接觸工程概念驗證。圖 5-2 顯示了有無 Te 接觸層之元件轉移特性曲線比較。在固定汲極偏壓 $V_D = -1$ V 條件下，引入 Te 接觸層後，元件展現出較高的導通電流與更穩定的關斷行為。

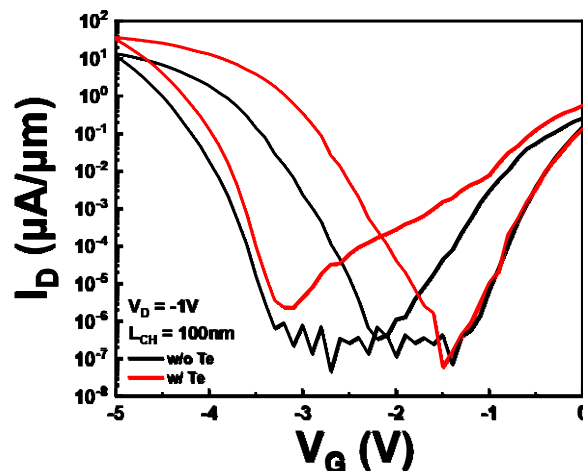


圖 5-2、Te 接觸層轉移特性曲線。

進一步由電性萃取結果可得，歸一化接觸電阻由未引入 Te 時的 $42 \text{ k}\Omega\cdot\mu\text{m}$ 降低至 $24 \text{ k}\Omega\cdot\mu\text{m}$ ，顯示 Te 作為接觸緩衝層能有效改善載子注入效率。此一結果證實，即使在未搭配製程保護層的情況下，Te 仍具備作為接觸工程材料的潛力。

	w/o Te	w/ Te
$R_{cW} (\text{k}\Omega\cdot\mu\text{m})$	42	24

表 5-1、Te 接觸層之接觸電阻比較表。

值得強調的是，本節結果主要用以確認 Te 接觸層的「有效性」，而非完整解析其物理機制，因此尚未搭配 Raman、PL 或結構分析。相關材料與界面機制將於後續章節中，於結合 AlOx 製程後再行深入探討。

5.3 結合氧化鋁保護層與碲接觸緩衝層之元件電性表現

在確認 Te 接觸緩衝層具備改善接觸電性的潛力後，本研究進一步將其與 AlOx 製程保護層結合，以同時解決曝光製程中高能離子束對通道造成的損傷問題。AlOx 的主要功能在於於微影與曝光過程中形成一層犧牲保護層，吸收離子轟擊能量，避免 WSe₂ 直接暴露於高能束流之下，從而抑制 DIGS 的生成。

在完成曝光與金屬定義後，AlOx 會透過 MIF 濕式顯影液選擇性移除接觸區下方的殘留層，以避免額外的串聯電阻影響接觸品質。此一製程設計確保 AlOx 僅在製程階段發揮保護作用，而不會長期阻隔金屬與通道的電性接觸。

圖 5-3 顯示了結合 AlOx 與不同厚度 Te 接觸層之元件轉移特性比較。相較於僅引入 AlOx 而未搭配 Te 的元件，進一步加入 Te 接觸層後，元件呈現出更為明顯的 p 型行為，且閾值電壓出現系統性向正方向位移，顯示接觸區的能帶排列已被有效調控。

先前研究指出[38]，於金屬與二維半導體之間引入超薄界面層，可透過抑制金屬誘發能隙態與界面偶極形成，有效降低載子注入所需克服的有效蕭特基能障（effective

Schottky barrier height)，並顯著提升接觸注入效率，此類金屬-界面層-半導體結構可使載子注入機制由傳統熱激發逐步轉為穿隧增強型注入。

本研究中所採用之 2 nm Te 接觸層，在界面自然形成之 TeOx 超薄層扮演了類似的界面調控角色，其所引發之臨界電壓正向位移，與上述機制高度一致，顯示 2 nm Te 可有效降低接觸界面的有效蕭特基能障。

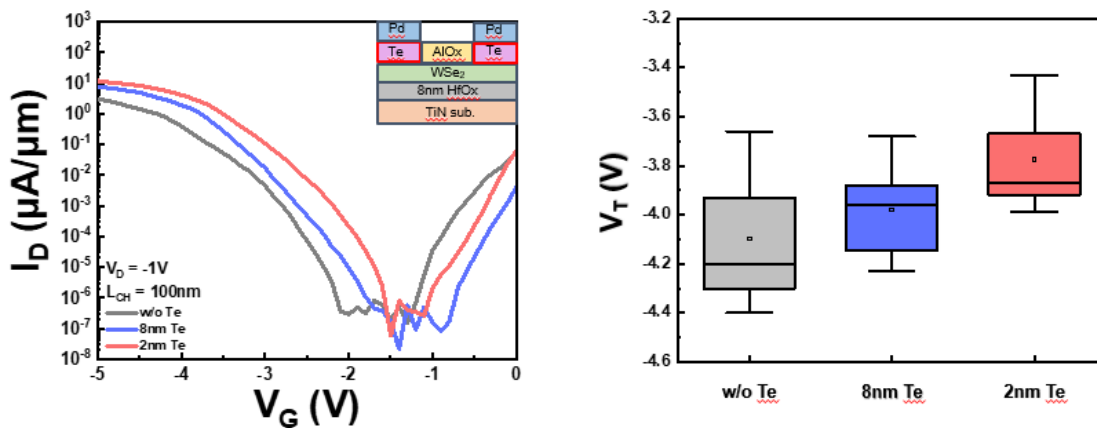


圖 5-3、AlOx+Te 轉移特性曲線與 SS 比較圖及 V_T 統計分佈圖。

5.4 Te-TeOx 接觸緩衝層之界面與能帶分析

為進一步理解接觸電性改善的物理來源，本研究針對結合 AlOx 與 Te 接觸層之元件進行 Raman、PL、AFM、TEM、XPS 與 UPS 分析。

Raman 光譜顯示，在 Te 沉積後，WSe₂ 的特徵振動模態 (E_{2g} 、 A_{1g}) 仍清楚可辨，且未出現顯著展寬或消失現象，顯示 Te 的沉積並未對 WSe₂ 晶格結構造成破壞。同時，光譜中亦可觀察到對應於 TeOx 的特徵峰，顯示部分表面 Te 在實際製程或環境暴露後發生自然氧化[39]。

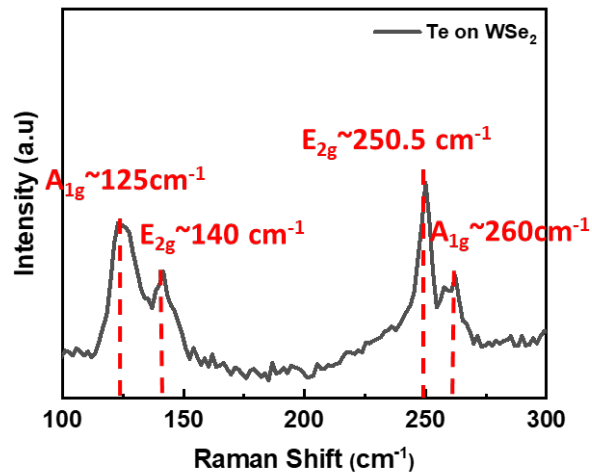


圖 5-4、碲接觸層 Raman 光譜圖。

PL 光譜結果亦顯示，WSe₂ 的發光特性仍維持單層材料行為，進一步佐證通道材料並未因接觸工程而受損[39]。AFM 量測結果顯示 Te 層厚度約為 8.2 nm，表面粗糙度 Rq 約 1.01 nm，顯示其為連續且均勻的薄層。

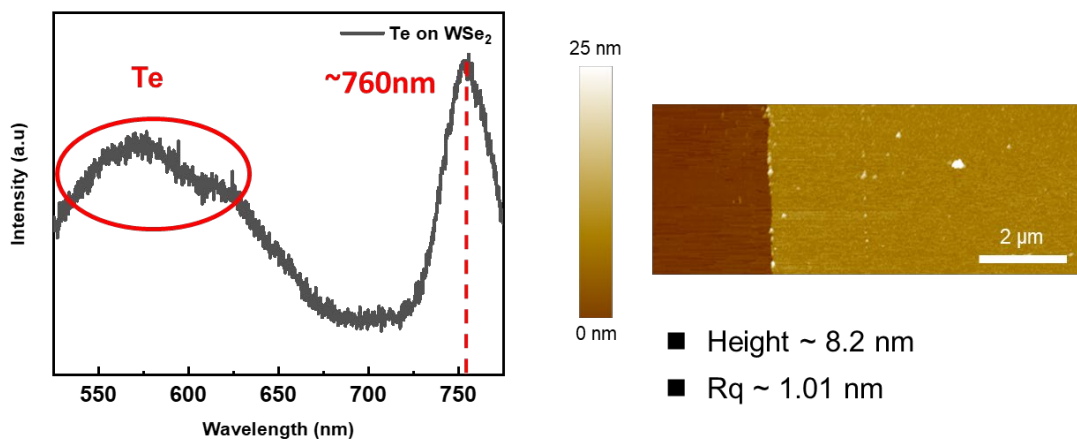


圖 5-5、碲接觸層 PL 光譜以及 AFM 圖。

TEM 橫截面影像則直接證實 Te 層穩定存在於 WSe₂ 與 Pd 電極之間，形成清楚且連續的 WSe₂/Te/Pd 接觸結構。

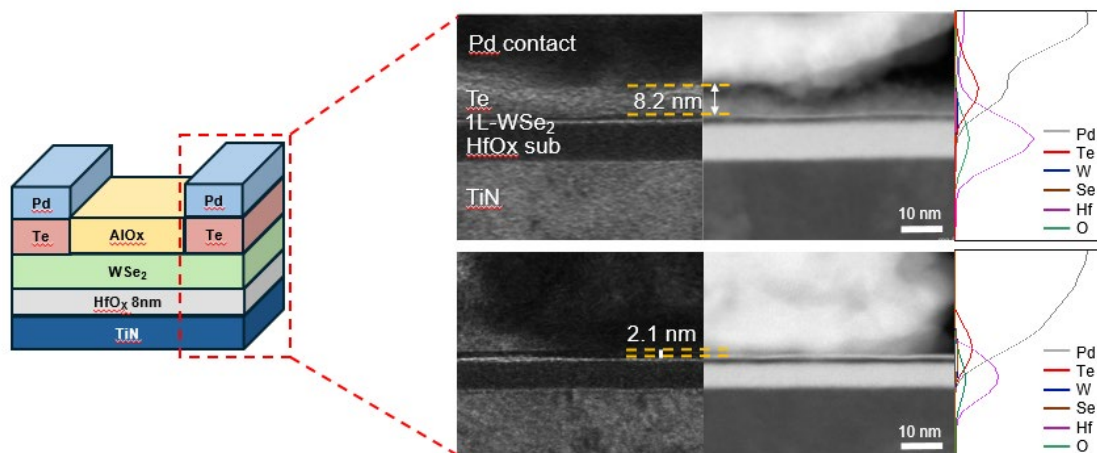


圖 5-6、WSe₂-Te-Pd TEM 橫截面影像圖。

XPS 與 UPS 分析顯示，Te 同時以金屬態與氧化態 (TeOx) 存在[40]，顯示 Te-TeOx 混合接觸層實際形成於界面。雖然 TeOx 的生成並非本研究最初設計目標，但由於 TeOx 具備較高的功函數 (約 5.1–5.3 eV)，其存在可能進一步提高接觸區有效功函數，對 WSe₂ 形成更有利於電洞注入的能帶排列，反而增強 p 型接觸效果。

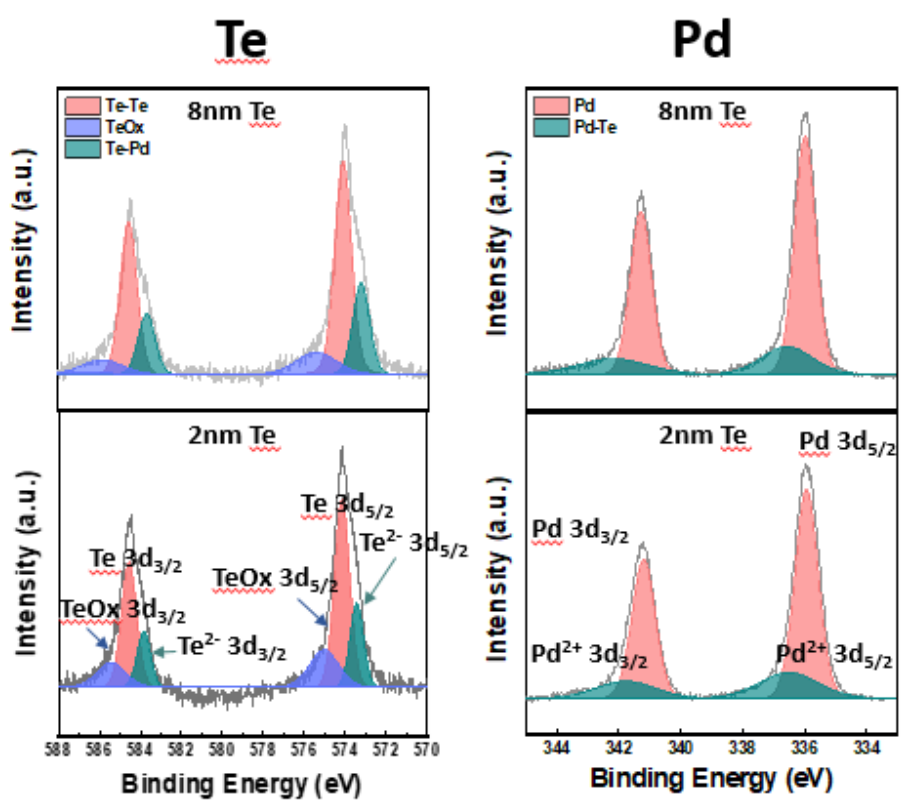


圖 5-7、碲接觸前後 XPS 分析(Te3d 與 Pd3d)。

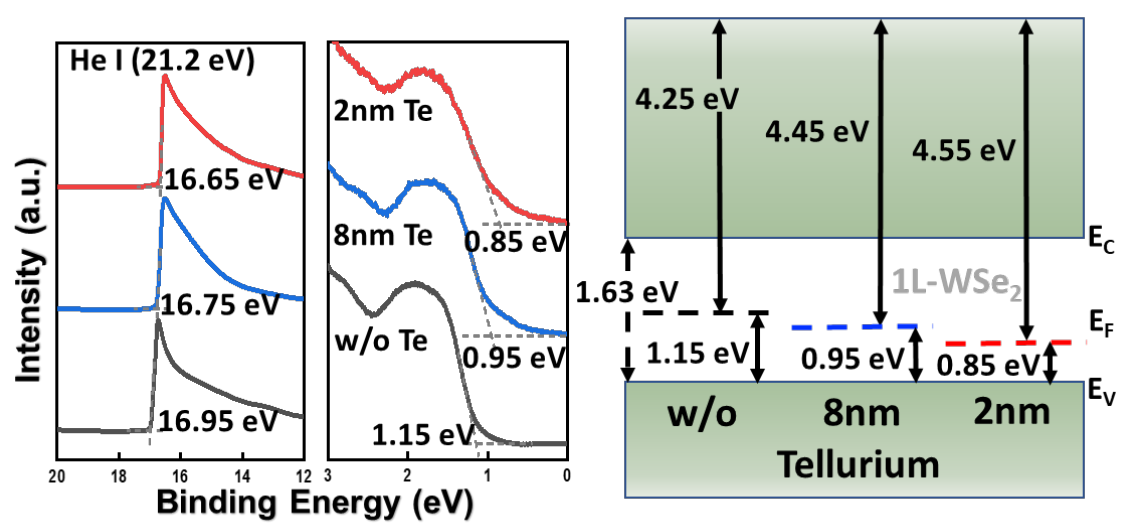


圖 5-8、碲接觸前後之紫外光電子能譜及能帶對照。

5.5 結合 UVO 處理之最終接觸工程優化與接觸電阻萃取

在完成 AlOx 製程保護層與 Te-TeOx 接觸緩衝層的設計後，本研究進一步導入 UVO 處理作為最終的界面調控步驟，以優化通道與接觸區附近的載子分佈與能帶排列。UVO 處理過程中，紫外光在氧氣環境下產生高活性氧自由基，可在 WSe₂ 表面誘發輕微氧化反應，形成極薄的 WO_x 層。由於 WO_x 具有較高功函數，其存在有助於抽取通道中的電子，進一步強化 p 型摻雜效應，對於以電洞傳輸為主的 WSe₂ 元件而言，能有效提升汲極電流與開關特性。

在本研究中，我們將 UVO 處理應用於已結合 AlOx 製程保護層與 Te 接觸緩衝層的最優化結構，並量測其轉移特性與輸出特性。由圖 5-9 所示之 I_D-V_G 轉移曲線可觀察到，經 UVO 處理後，元件之閾值電壓 V_T 明顯向正閘極方向位移，顯示通道中的有效電洞濃度進一步提升，p 型行為更加明確。同時，次臨界斜率亦獲得改善，反映界面陷阱對通道開關行為的影響有所降低，顯示 AlOx / Te-TeOx / UVO 之多層次界面工程確實有助於提升閘極對通道的控制能力。

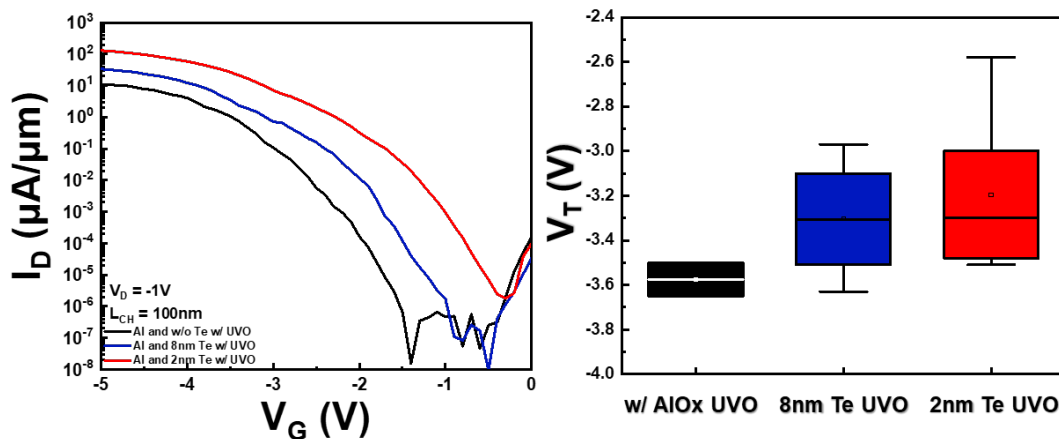


圖 5-9、氧化鋁保護層與碲接觸及 UVO treatment 轉移特性曲線與 V_T 比較圖。

為了進一步排除不同樣品閾值電壓 (V_T) 差異所造成之量測偏差，本研究將轉移曲線重新轉換為汲極電流對超額閘極電壓 (Over-drive voltage, $V_{OV}=V_G-V_T$) 之關係，如圖

5-10 所示。此處 V_T 係由線性區域擬合方式萃取，並分別帶入各元件之 I_D-V_G 曲線中，以確保不同樣品係於等效驅動條件下進行比較。

由 I_D-V_{OV} 曲線可明顯觀察到，加入 2 nm Te 作為接觸緩衝層且經 UVO 處理之元件，其在相同 V_{OV} 下所對應之導通電流顯著高於僅具 AlO_x 保護層之元件，而 8 nm Te 樣品則介於兩者之間。此結果再次驗證前述分析：Te- TeO_x 緩衝層能有效改善金屬/半導體接觸特性，降低接觸電阻，並促進空穴注入，使得元件在相同有效閘極控制條件下展現更高之載子傳輸能力。

此外，三者於次臨界區域之曲線斜率並未出現明顯惡化，顯示引入 Te 層並未造成額外陷阱或顯著的界面散射機制；其主要改善來源仍為接觸界面之電性提升，而非溝道本質傳輸機制改變。綜合上述分析， I_D-V_{OV} 轉換提供了一個排除 V_T 變異影響之分析視角，進一步鞏固了 Te- TeO_x 接觸緩衝結構於提升 WSe_2 電晶體導通能力與接觸效能上的確切效益。

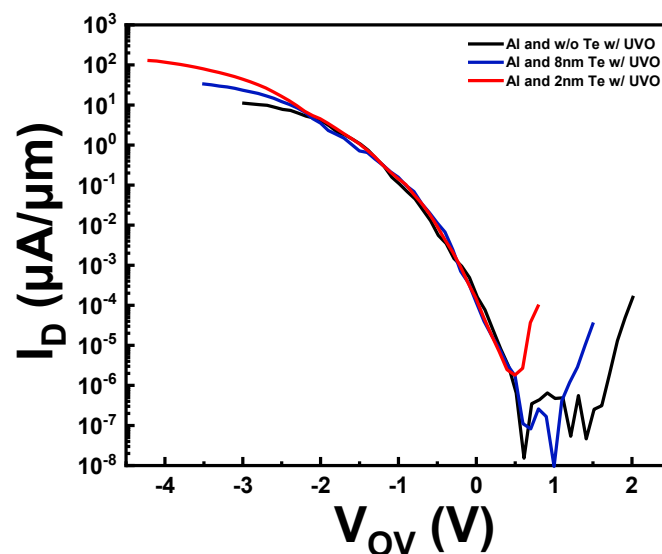


圖 5-10、氧化鋁保護層與碲接觸及 UVO treatment 轉移特性曲線 (I_D-V_{OV})

綜合上述 I_D-V_G 與 I_D-V_{OV} 之結果可知，加入 Te- TeO_x 接觸緩衝層後，元件在相同有效閘極控制條件下可獲得更高的導通電流，顯示其確實改善金屬/半導體接觸特性。然而，僅由轉移曲線仍不足以定量區分導通能力的提升究竟來自溝道傳輸改善，亦或主

要源於接觸電阻降低。為進一步釐清此一問題並量化接觸品質，本研究接續利用 Y-function 與 Transmission Length Method (TLM) 對各元件之接觸電阻 R_C 進行萃取與分析，以建立更具說服力之佐證。

為定量評估上述接觸工程策略對接觸電阻的實際影響，本研究分別採用 Y-function 方法與 Transfer Length Method (TLM) 進行接觸電阻萃取，並比較兩者之結果與差異。

在 Y-function 方法中，我們由飽和區段的 I_D-V_G 轉移曲線出發，利用解析公式將量測電流轉換為與通道導電度相關的 Y-function，並藉由線性擬合的斜率與截距萃取場效遷移率與有效接觸電阻。此方法的優點在於僅需單一通道長度之元件即可進行萃取，適合用作快速比較不同製程條件下的相對趨勢。然而，Y-function 的推導過程建立在數個理想化假設上，例如通道電勢沿長度方向分佈均勻、接觸電阻可視為通道外之串聯項、通道操作區域完全落於線性或弱反轉區等。因此，當實際元件接觸電阻比例較高、通道長度縮短或存在明顯非理想效應時，Y-function 所萃取之接觸電阻可能與真實值存在一定偏差。

相較之下，TLM 乃是透過製作多組不同通道長度之元件，量測其總電阻隨通道長度的線性關係，並由外插至 $L_{CH}=0$ 之截距推得兩端接觸電阻之總和，再進一步換算成歸一化接觸電阻的方法。TLM 不依賴通道操作區間之解析模型，而是直接基於量測結果進行線性外插，理論上對接觸電阻的反映較為直接與穩健，尤其適用於接觸電阻佔比較高或短通道元件。

由表 5-3 與圖 5-11 可見，對於結合 AlO_x 、2 nm Te 接觸層與 UVO 處理之最終元件結構，兩種方法所萃取之接觸電阻數值雖然存在些微差異，但皆落於相近的數量級，且在不同條件間的相對變化趨勢一致。TLM 萃取結果顯示，歸一化接觸電阻可進一步降低至約 $2\text{ k}\Omega\cdot\mu\text{m}$ ，已顯著優於僅具 Te 接觸層或僅具 AlO_x 製程保護層時的結果。相較之下，Y-function 萃取所得之接觸電阻略高於 TLM 數值（依實際擬合結果而定），反映出該方法在實際元件中仍受限於模型假設與公式推導誤差。

綜合比較而言，本研究認為：

1. Y-function 方法：適合作為快速評估不同製程條件或結構設計下之接觸行為趨勢工具，能有效反映「是否變好」與「變好多少量級」；
2. TLM 方法：較適合作為最終接觸電阻的定量依據，用以報告本研究接觸工程策略的實際改善幅度。



因此，在後續的性能比較與總結中，本研究以 TLM 萃取之接觸電阻作為主要數值引用，同時輔以 Y-function 萃取結果進行交叉驗證，以確保結論的穩健性與可信度。

After treatment	w/o Te	8nm Te	2nm Te
$R_C W$ ($k\Omega \cdot \mu m$)	47.2	17	3.8

表 5-2、氧化鋁保護層與碲接觸及 UVO treatment Y function 接觸電阻萃取。

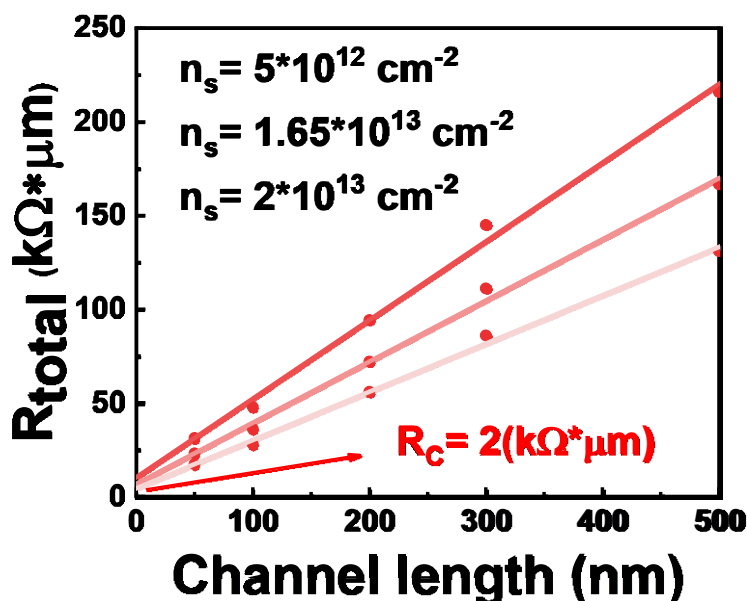


圖 5-11、氧化鋁保護層與碲接觸及 UVO treatment TLM 接觸電阻萃取。

此外，為了更深入探討不同接觸工程策略對載子注入機制的影響，本研究進一步繪製了接觸電阻 $R_C W$ 與載子濃度 n_s 的關係圖，如圖 5-12 所示。三組元件皆呈現隨 n_s 增加而 $R_C W$ 下降之趨勢，反映出不同的接觸傳輸機制。

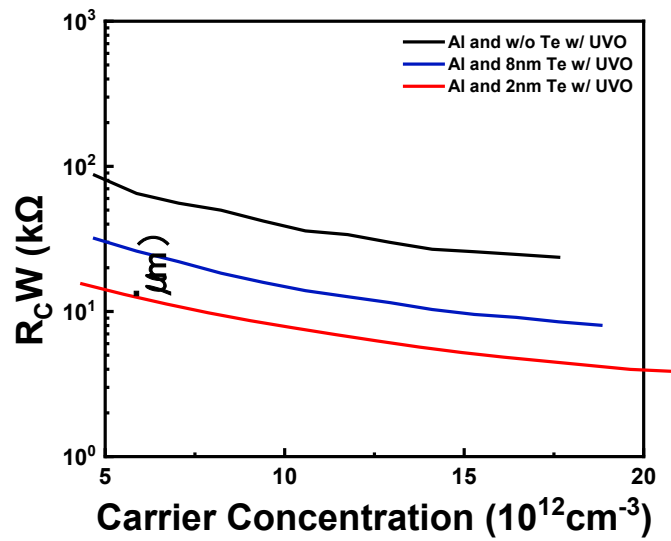


圖 5-12、載子濃度對接觸電阻比較圖。

首先，僅採用 AlO_x/UVO 處理而未加入 Te 緩衝層之元件，其 $R_C W$ 對載子濃度 n_s 變化高度敏感。在低 n_s 區域， $R_C W$ 高達上百 $\text{k}\Omega \cdot \mu\text{m}$ ，隨著 n_s 增加才逐漸下降，顯示其載子注入機制仍主要受閘極調變控制，屬於典型 Schottky barrier 限制之傳輸行為，其中熱激發載子跨越勢壘 (thermionic emission) 為主導機制。

相較之下，加入 8 nm Te 緩衝層後， $R_C W$ 整體明顯降低，並且其對 n_s 的依賴性有所減弱，顯示 Te- TeO_x 層可有效降低金屬誘發態 (MIGS) 對 WSe_2 的影響，進而削弱費米能階釘置效應。然而， $R_C W$ 仍隨 n_s 持續下降，說明該接觸仍屬 Schottky contact，其勢壘高度與寬度仍會受到電場調變。

當 Te 厚度進一步降低至 2 nm 時， $R_C W$ 可進一步降至最低值，且在整個載子濃度範圍內均顯示出相對較小的 $R_C W$ - n_s 斜率。然而，即使在高 n_s 區域， $R_C W$ 仍未出現明顯飽和或平坦化行為，而是持續隨 n_s 增加而下降，顯示該接觸機制仍屬 Schottky barrier 限制傳輸。此結果意味著 2 nm Te 並未完全消除接觸勢壘，而是透過降低有效勢壘高度與縮小勢壘寬度，顯著改善載子注入效率。

整體而言，Te-TeO_x 緩衝層的主要作用在於削弱金屬/半導體界面之能帶釘置效應，降低蕭特基勢壘高度，並減少 R_cW 對閘極調控的敏感度，而非將接觸完全轉變為歐姆接觸。此一結果亦與文獻中對於超薄介面層可「緩解但不完全消除」Schottky barrier 的報導相一致。



Chapter 6 結論與未來展望



6.1 研究結論

本研究以化學氣相沉積 (Chemical Vapor Deposition, CVD) 成功合成大面積單層二硒化鎢 (WSe_2) 薄膜，並系統性探討其材料特性、電晶體製程與接觸工程對元件電性之影響。研究內容自材料生長機制出發，逐步延伸至電性評估與界面工程設計，最終提出一套可有效降低接觸電阻並改善元件性能之整合策略。其主要成果與結論可歸納如下：

(1) WSe_2 薄膜生長條件之優化

本研究針對 WO_3 與 Se 反應區溫度、系統壓力等參數進行系統性調控。結果顯示， WO_3 溫度為影響晶體成核形貌與晶向選擇之主要因子，而 Se 區溫度則扮演輔助性角色，僅於偏離最佳區間時造成 W-rich 或 Se-rich 之異常成長。於最佳條件下所得薄膜呈現均勻且具明顯晶向對稱之三角形晶片，顯示出良好結晶性與化學計量性。

(2) 材料結構與光學性質驗證

透過 Raman 與 PL 量測，本研究確認所合成之 WSe_2 薄膜為單層結構。其 Raman 光譜於約 250 cm^{-1} 與 260 cm^{-1} 分別對應 E_{2g} 與 A_{1g} 振動模態，且未觀察到 B_{2g} 層間振動峰，說明薄膜不存在多層疊層現象。PL 顯示尖銳的直接能隙發光峰 (約 $1.63\text{--}1.64\text{ eV}$)，強度隨層數減少而顯著提升，與單層直接能隙之理論模型相符。XPS 分析顯示 Se/W 原子比穩定接近 2.0，驗證材料之化學計量性與製程重現性。

(3) 元件製程與電性表現

本研究以濕式轉移方式將 WSe_2 轉移至 $\text{Si}_3\text{N}_4/\text{Si}$ 基板，並製作背閘極場效電晶體。長通道元件展現高載子遷移率 (約 $20\text{--}30\text{ cm}^2/\text{V}\cdot\text{s}$) 以及 $10^7\text{--}10^8$ 等級之開關電流比，顯示材料具備良好載流能力與通道控制性。

(4) AlO_x 保護層對元件電性的改善

為降低曝光過程之離子束轟擊所產生之界面缺陷與 DIGS (Damage-Induced Gap States)，本研究於接觸製程中引入 AlO_x 作為保護層。實驗結果顯示，AlO_x 的存在能有效減緩曝光損傷並降低接觸處態密度，同時帶來明顯的 n 型摻雜效應。此一趨勢亦由 Raman 峰位藍移與 PL 能隙變化所驗證。

(5) Te-TeO_x 接觸緩衝層與 MIGS 緩解機制

為緩解 Pd/WSe₂ 接觸中由金屬誘發能隙態 (MIGS) 所造成的費米能階釘置效應，本研究於界面導入極薄 Te 緩衝層。結果顯示，Te 層可削弱金屬-半導體耦合，降低有效蕭特基能障並縮小勢壘寬度；其自然氧化形成之 TeO_x 亦有助於改善界面能帶對齊。整體而言，界面工程有效降低接觸電阻並減弱其對閘極調控的敏感度，但接觸行為仍保留蕭特基特性。

(6) UVO 處理之最終摻雜調控

進一步導入 UVO 處理後，WSe₂ 表面形成極薄 WO_x 層並產生 p 型摻雜效應，使得元件閾值電壓向正向位移，同時導通電流與次臨界斜率皆獲得改善。此顯示 AlO_x、Te-TeO_x 與 UVO 形成之多層次界面工程可有效抑制 MIGS 與 DIGS，同時調控能帶排列。

(7) 接觸電阻定量分析與方法交叉驗證

本研究同時採用 Y-function 與 TLM 方法進行接觸電阻萃取。兩者所得數值雖存在少量差異，但趨勢一致，顯示最終最佳化結構之接觸電阻可降至約 **2 kΩ·μm**。差異來源主要來自 Y-function 所建立之解析模型假設與實際器件行為間之偏差，而 TLM 則較能真實反映接觸電阻之物理意義。本研究據此選擇 TLM 作為最終報告數值，並以 Y-function 作為輔助驗證依據。

綜合以上結果，本研究成功建構出一套整合 AlO_x 保護層、 Te-TeO_x 接觸緩衝層與 UVO 表面修飾之接觸工程技術，可有效改善 WSe_2 元件之接觸界面品質、抑制缺陷態並調控能帶結構，最終實現低接觸電阻與高效電性表現。此一成果對於二維半導體元件之設計與應用具有重要意義。

6.2 未來展望

雖然本研究已成功提出有效之接觸工程策略，但仍有多項方向值得進一步探討，以協助二維半導體元件更接近實際應用需求，未來研究可從以下幾個面向持續深化：

(1) Te 層厚度與氧化態對能帶調控之系統研究

目前研究中 Te 層於暴露環境下形成部分 TeO_x ，其能帶結構對接觸電阻改善可能具有關鍵影響。未來可藉由受控氧化或原位退火控制氧化比例，並結合 UPS/XPS 與 DFT 計算建立功函數與能帶結構之完整關聯。

(2) AlO_x 厚度與界面缺陷密度之定量化

AlO_x 雖能有效降低曝光損傷，但其厚度、界面鍵結狀態與陷阱密度仍需更精確之量測與建模，以釐清其對 DIGS 與遲滯效應之實際貢獻。

(3) UVO 處理之動力機制研究

未來可導入時間解析或原位分析，探討 WO_x 生成厚度、分佈與化學鍵結狀態，進一步建立 UVO 劑量、處理時間與摻雜強度間的定量關係。

(4) 異質接觸與低維金屬電極導入

可嘗試以 2D 金屬或金屬硫族化物作為新型電極材料，以進一步抑制 MIGS 並探索近理想歐姆接觸之可能性。



(5) 短通道與射頻應用評估

本研究主要基於長通道結構進行電性分析，未來可導入納米級通道設計，評估接觸工程對高頻性能與極限電流的影響，並建立可延伸至邏輯與射頻電路應用之設計準則。

(6) 可靠度與環境穩定性研究

Te-TeO_x 與 WO_x 層之長期穩定性仍有待驗證，未來可進行熱循環、偏壓應力與濕度可靠度測試，建立長期操作行為模型，以符合實際元件應用需求。

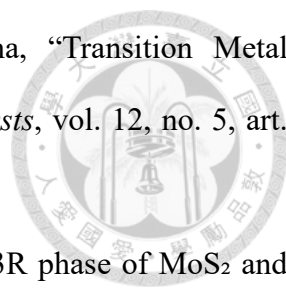
6.3 結語

綜上所述，本研究從材料生長到接觸工程，完整建立 WSe₂ 電晶體之製程與物理分析框架，並提出兼具材料合理性與製程可行性之接觸改善方案。研究結果顯示，唯有同時考量 MIGS、DIGS 與能帶調控 之綜合界面工程，方能有效突破二維半導體元件面臨之接觸瓶頸。相信隨著製程與材料理解之持續深化，二維半導體有望於未來低功耗與高性能電子器件領域展現更大的應用潛力。

Reference



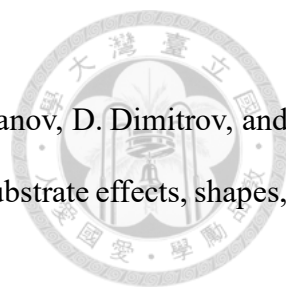
- [1] K. S. Novoselov *et al.*, “Electric field effect in atomically thin carbon films,” *Science*, vol. 306, no. 5696, pp. 666–669, 2004.
- [2] A. H. Castro Neto *et al.*, “The electronic properties of graphene,” *Rev. Mod. Phys.*, vol. 81, no. 1, pp. 109–162, 2009.
- [3] F. Schwierz, “Graphene transistors,” *Nat. Nanotechnol.*, vol. 5, no. 7, pp. 487–496, 2010.
- [4] K. F. Mak *et al.*, “Atomically thin MoS₂: A new direct-gap semiconductor,” *Phys. Rev. Lett.*, vol. 105, no. 13, p. 136805, 2010.
- [5] J. Kang, W. Cao, X. Xie, D. Sarkar, W. Liu, and K. Banerjee, “Graphene and beyond-graphene 2D crystals for next-generation green electronics,” in *Proc. SPIE Micro- and Nanotechnology Sensors, Systems, and Applications VI*, vol. 9083, Jun. 2014.
- [6] S. Wang, X. Liu, and P. Zhou, “The road for 2D semiconductors in the silicon age,” *Advanced Materials*, vol. 34, no. 48, Art. no. 2106886, Dec. 2022.
- [7] I. Ferain, C. A. Colinge, and J.-P. Colinge, “Multigate transistors as the future of classical metal–oxide–semiconductor field-effect transistors,” *Nature*, vol. 479, no. 7373, pp. 310–316, Nov. 2011.
- [8] M. Chhowalla *et al.*, “Two-dimensional semiconductors for transistors,” *Nat. Rev. Mater.*, vol. 1, no. 11, p. 16052, 2016.
- [9] Y. Liu, X. Duan, Y. Huang, and X. Duan, “Two-dimensional transistors beyond graphene and TMDCs,” *Chemical Society Reviews*, vol. 47, no. 16, pp. 6388–6409, 2018.
- [10] Y. Liu, X. Duan, H.-J. Shin, S. Park, Y. Huang, and X. Duan, “Promises and prospects of two-dimensional transistors,” *Nature*, vol. 591, no. 7848, pp. 43–53, Mar. 2021.
- [11] A. M. Islam, M. S. Rana, M. R. Kamal, and M. R. Karim, “Advancements in transition metal dichalcogenides (TMDCs) for self-powered photodetectors: challenges, properties, and functionalization strategies,” *Nanoscale Advances*, vol. 6, no. 1, pp. 32–61, 2024.

- 
- [12] P. O. Fadojutimi, S. S. Gqoba, Z. N. Tetana, and J. Moma, “Transition Metal Dichalcogenides [MX₂] in Photocatalytic Water Splitting,” *Catalysts*, vol. 12, no. 5, art. no. 468, May 2022.
- [13] R. J. Toh, Z. Sofer, J. Luxa, D. Sedmidubský, and M. Pumera, “3R phase of MoS₂ and WS₂ outperforms the corresponding 2H phase for hydrogen evolution,” *Chem. Commun.*, vol. 53, pp. 3054–3057, Feb. 2017.
- [14] Q. H. Wang, K. Kalantar-Zadeh, A. Kis, J. N. Coleman, and M. S. Strano, “Electronics and optoelectronics of two-dimensional transition metal dichalcogenides,” *Nat. Nanotechnol.*, vol. 7, no. 11, pp. 699–712, Nov. 2012.
- [15] V. M. Freire Soler, *Fabrication and Characterization of Macroscopic Graphene Layers on Metallic Substrates*, Ph.D. dissertation, Departament de Física Aplicada i Òptica, Universitat de Barcelona, Barcelona, Spain, Jul. 2014.
- [16] Y. Jung, S. Kim, H. J. Chuang, A. R. Smith, J. T. Teherani, and S. Lee, “Transferred via contacts as a platform for ideal two-dimensional transistors,” *Nature Electronics*, vol. 2, no. 5, pp. 187–194, May 2019.
- [17] J. Han, T. Kim, Y. Kim, C. Park, and H. C. Ko, “Effects of Oxygen Plasma Treatment on Fermi-Level Pinning and Tunneling at the Metal–Semiconductor Interface of WSe₂ FETs,” *IEEE Electron Device Letters*, vol. 44, no. 2, pp. 288–291, Feb. 2023.
- [18] F. B. Bidlack, C. Huynh, J. Marshman, and B. Goetze, “Helium ion microscopy of enamel crystallites and extracellular tooth enamel matrix,” *Front. Physiol.*, vol. 5, art. no. 395, Jul. 2014.
- [19] S. He, R. Tian, W. Wu, W.-D. Li, and D. Wang, “Helium-ion-beam nanofabrication: extreme processes and applications,” *Int. J. Extrem. Manuf.*, vol. 3, no. 1, art. no. 012001, Nov. 2020.
- [20] A. Bashir, T. I. Awan, A. Tehseen, M. B. Tahir, and M. Ijaz, “Interfaces and surfaces,” in

Chemistry of Nanomaterials, T. I. Awan, A. Bashir, and A. Tehseen, Eds. Amsterdam, The Netherlands: Elsevier, 2020.

- [21] C. Casiraghi, A. C. Ferrari, K. S. Novoselov, D. M. Basko, J. Mannucci, A. A. Jorio, and A. K. Geim, "Raman spectroscopy of graphene and related materials," *Phys. Status Solidi B*, vol. 246, no. 11-12, pp. 2717–2735, Nov. 2009.
- [22] C. C. Moura, R. S. Tare, R. O. Oreffo, and S. Mahajan, "Raman spectroscopy and coherent anti-Stokes Raman scattering imaging: prospective tools for monitoring skeletal cells and skeletal regeneration," *Journal of The Royal Society Interface*, vol. 13, no. 118, p. 20160182, 2016.
- [23] S. J. Pennycook and P. D. Nellist, *Scanning Transmission Electron Microscopy: Imaging and Analysis*, 1st ed. New York, NY, USA: Springer, 2011.
- [24] R. L. Grimm Group, "XPS and UPS Background," *Grimmgrou Research*, Worcester Polytechnic Institute.
- [25] L. Dobrescu, M. Petrov, D. Dobrescu, and C. Ravariu, "Threshold voltage extraction methods for MOS transistors," in *2000 International Semiconductor Conference. 23rd Edition. CAS 2000 Proceedings (Cat. No. 00TH8486)*, 2000, vol. 1: IEEE, pp. 371–374.
- [26] H.-Y. Chang, W. Zhu, and D. Akinwande, "On the mobility and contact resistance evaluation for transistors based on MoS₂ or two-dimensional semiconducting atomic crystals," *Applied Physics Letters*, vol. 104, no. 11, p. 113504, 2014.
- [27] A. Pacheco-Sanchez, M. Claus, S. Mothes, and M. Schroeter, "Contact resistance extraction methods for short-and long-channel carbon nanotube field-effect transistors," *Solid-State Electronics*, vol. 125, pp. 161-166, 2016.
- [28] D. Dziobek-Garrett, S. Hilliard, S. Sriramineni, O. Ambrozaite, Y. Zhu, B. M. Hudak, T. H. Brintlinger, T. Chowdhury, and T. J. Kempa, "Controlling morphology and excitonic disorder in monolayer WSe₂ grown by salt-assisted CVD methods," *ACS Nanosci. Au*,

vol. 3, no. 6, pp. 441–450, Aug. 2023.

- 
- [29] K. Buchkov, P. Rafailov, N. Minev, V. Videva, V. Strijkova, T. Lukanov, D. Dimitrov, and V. Marinova, “Metatungstate chemical vapor deposition of WSe₂: substrate effects, shapes, and morphologies,” *Crystals*, vol. 14, no. 2, art. no. 184, Feb. 2024.
- [30] Y. Pan and D. R. T. Zahn, “Raman fingerprint of interlayer coupling in 2D TMDCs,” *Nanomaterials*, vol. 12, no. 22, art. no. 3949, Nov. 2022.
- [31] J.-K. Huang, J. Pu, C.-L. Hsu, M.-H. Chiu, Z.-Y. Juang, Y.-H. Chang, W.-H. Chang, Y. Iwasa, T. Takenobu, and L.-J. Li, “Large-area synthesis of highly crystalline WSe₂ monolayers and device applications,” *ACS Nano*, vol. 8, no. 1, pp. 923–930, Jan. 2014.
- [32] Q. Cheng, J. Pang, D. Sun, J. Wang, Y. Zhang, L. Ma, S. Zhang, Y. Wang, Y. Liu, Y. Zhang, Y. Liu, W. Zhou, and M. H. Rummeli, “WSe₂ 2D p-type semiconductor-based electronic devices for information technology: Design, preparation, and applications,” *InfoMat*, vol. 2, no. 4, pp. 656–697, Mar. 2020.
- [33] Lin, Yu-Tung, et al. “Photolithography-induced doping and interface modulation for high-performance monolayer WSe₂ P-type transistors.” *Nano Letters* 25.9 (2025): 3571-3578.
- [34] Chou, Ang-Sheng, et al. “Performance step-up in PMOS with monolayer WSe₂ channel.” 2025 Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits). IEEE, 2025.
- [35] Borghardt, Sven, et al. “Engineering of optical and electronic band gaps in transition metal dichalcogenide monolayers through external dielectric screening.” *Physical review materials* 1.5 (2017): 054001.
- [36] Lin, Yu-Tung, et al. “Antimony–platinum modulated contact enabling majority carrier polarity selection on a monolayer tungsten diselenide channel.” *Nano Letters* 24.29 (2024): 8880-8886.
- [37] Kwon, Gihyeon, et al. “Interaction-and defect-free van der Waals contacts between metals

- and two-dimensional semiconductors." *Nature Electronics* 5.4 (2022): 241-247.
- [38] Yu, Hao, et al. "Contact resistivities of metal-insulator-semiconductor contacts and metal-semiconductor contacts." *Applied Physics Letters* 108.17 (2016).
- [39] Shringi, Amit Kumar, et al. "Two-dimensional tellurium nanosheets for the efficient nonenzymatic electrochemical detection of H₂O₂." *Chemosensors* 12.2 (2024): 17.
- [40] Tao, Hengcong, et al. "Doping palladium with tellurium for the highly selective electrocatalytic reduction of aqueous CO₂ to CO." *Chemical science* 9.2 (2018): 483-487.
- [41] Allain, Adrien, et al. "Electrical contacts to two-dimensional semiconductors." *Nature materials* 14.12 (2015): 1195-1205.