

國立臺灣大學工學院工程科學及海洋工程學系

碩士論文

Department of Engineering Science and Ocean Engineering

College of Engineering

National Taiwan University

Master Thesis

微型壓電能量擷取器封裝至 PCB 技術開發

The Development of Micro Piezoelectric Energy

Harvester Packaged to PCB

劉亦晏

Yi-Yen Liu

指導教授：吳文中 博士

Advisor: Wen-Jong Wu, Ph.D.

中華民國 111 年 9 月

September 2022

## 致謝

在台大的時光不知不覺來已經待滿 2 年，就讀碩士班的期間忙碌且充實有意義，即將畢業的當下，對校園也產生了濃厚的不捨。或許是因為即將離開校園邁入社會，不再擁有學生身分的保護傘？或許是完成人生最後一個學位感到相當興奮？我不知道，大概要跟每一次跨越人生新階段一樣，秉持兢兢業業的精神好好整備，將來回頭審視自己的故事，又會是那樣的合理。

就讀碩班期間要感謝的人非常多，首先要感謝我的指導老師吳文中老師，要是 2019 年的 11 月沒有成功通過面試加入 109 實驗室，可能就會卡到後續我大四要到新加坡當交換學生。加入實驗室之後老師總是以輕鬆但嚴謹的指導態度幫我修正我的研究方向，給我許多幫助，讓我能夠一步步走向終點。另外也感謝吳老師讓我在碩班的最後有機會前往美國發表論文，將是我碩班生涯最重要的篇章。然後是感謝李世光老師、黃育熙老師、以及謝志文博士擔任我的口試委員，給我很多珍貴的建議，讓我可以順利抵達碩班終點完成論文。謝謝嘉恩，幫我節省許多跑行政流程的時間，幫我們處理實驗室各種雜事。謝謝區哥，在各種需要幫忙的時候都能讓我求救並且提供我火力支援。謝謝 109 實驗室遇到的每一位同學，進實驗室時短暫想處的學長們策越、昱均、程翔、俊宇、冠宇。相處時間較長的學長姐們家亘、宛庭、泊瑜、芄鍇、柏賢、慧馨、益肇、昭廷、韋廷。同屆的耕笙、萬新、峻揚。學弟妹們俊緯、杰倫、佩頤、彥璋、詠年、開嚴、聖維、政緯、佳螢。感謝各位出現在我的碩班生涯之中，沒有你們的協助，我不可能順利畢業，沒有你們的出現，我的碩班生涯不會如此高潮迭起且富有傳奇色彩。謝謝許多碩班期間新認識的朋友們，以及原本就認識的朋友們，感謝大家互相扶持各自在人生的道路上努力著。

最後我要感謝我的家人，一路栽培我到現在，著實是一筆巨大的花費，希望我在不久的將來開始工作之後，可以好好發揮，不要辜負家人多年來的養育。碩班階段這兩年感謝家人在背後默默給予我支持與鼓勵，也很有默契的在我有壓力的時候都選擇沉默，讓我自己選擇如何處理，讓我可以無後顧之憂的情況下完成這個里程碑。

劉亦晏 (Yi-Yen Liu)

2022 年 9 月謹誌於台灣大學

## 中文摘要

隨著科技不斷進步，文明生活中不乏許許多多的電子產品、攜帶式裝置伴隨左右，因此，能量需求亦是同步增長。壓電材料是可以將物體應變轉換成電能的一種材料，若是可以將環境中相對穩定的振動源之振動做應用，勢必是一個具有發展潛力的發電方式。

本研究使用本團隊製程技術成熟的懸臂樑式壓電能量擷取器，但根據本團隊過去研究:極化後焊接會導致輸出電壓下降 44%，輸出功率下降 69%。因此本研究提出先焊接後極化的方法，避免去極化的狀況發生。並且在成功焊接至 PCB 板後，輸出表現沒有因為焊接而下降，常壓狀況焊接後輸出電壓上升 18%，輸出功率上升 40%。已焊接元件匹配最佳阻抗之輸出電壓與功率為：輸出電壓為 2.82V，輸出功率為 9.94 $\mu$ W；真空狀況焊接後輸出電壓上升 19%，輸出功率上升 42%。已焊接元件匹配最佳阻抗之輸出電壓與功率為：輸出電壓為 3.65V，輸出功率為 16.7 $\mu$ W。為達成此目標首先需要研究電極層，突破不鏽鋼不能焊接的困難。

主要的研究脈絡首先透過改變表層電極層尋找可以焊接且穩定的電極層，測試電極層機械強度的方式為進行拉力試驗，根據國際電子工業連接協會 (Association Connecting Electronics Industries, ICP) 規定推算在本應用中 200gw 為判斷足夠強的標準，電極層耐熱溫度標準為 520 度，是實際退火承受製程中的最高溫度，測試成功的電極才進入焊接階段，匹配最佳阻抗量測輸出功率，探討本研究提出的新式導出電極訊號方式是否導致輸出降低。

關鍵字：壓電能量擷取器、異質介面接合、不鏽鋼焊接、微機電製程、電極改善

## Abstract

With the advancement of science and technology, there are many electronic products and portable devices in the civilized life. Therefore, the energy demand is also increasing at the same time. Piezoelectric material is a material that can convert the strain into electrical energy. If the vibration of a relatively stable source of vibration can be applied, it is bound to be the way to get electricity for the development potential.

This study is based on the micro piezoelectric energy harvester with mature process technology of our team. According to the past research of our team: soldering after polarization leads to a 44% drop in output voltage and a 69% drop in output power. Therefore, this study proposes a method of first soldering and then polarization to avoid depolarization. And after successfully soldering to the PCB, the output performance did not decrease due to soldering. The output voltage increased 18% and the output power increased 40% after soldering under normal pressure. The output voltage is 2.82V and the output power is 9.94 $\mu$ W. The output voltage increased 19% and the output power increased 42% after soldering under vacuum. The output voltage is 3.65V and the output power is 16.7 $\mu$ W. In order to achieve this goal, the top priority is to research the electrode layer, to break through the difficulty that stainless steel cannot be soldered.

The main research context is first to find a solderable and stable electrode by changing the surface electrode layer. The way to confirm the mechanical strength is the pull-off test. According to the standard of Association Connecting Electronics Industries (ICP), the strength better than 200gw is adequate. The temperature resistance standard of the electrode layer is 520 degrees, which is the highest temperature in the actual annealing. Only the electrodes which have been successfully tested achieve the soldering. Then, match the optimal impedance to measure output power. It is discussed whether the new method of extending electrode signals proposed in this study leads to a decrease in output or not.

Keywords: Heterogeneous Bonding, MEMS, Stainless Steel, Energy harvester, Electrode improvement.

# 目 錄



致謝 .....	i
中文摘要 .....	ii
Abstract.....	iii
目 錄 .....	iv
圖目錄 .....	vii
表目錄 .....	x
Chapter 1 緒論 .....	1
1.1 研究動機 .....	1
1.2 文獻回顧 .....	4
1.3 論文目標 .....	7
1.4 論文架構 .....	7
Chapter 2 壓電效應介紹 .....	9
2.1 壓電材料起源 .....	9
2.2 壓電效應 .....	9
2.3 壓電材料種類 .....	10
2.4 壓電膜製程 .....	11
2.4.1 溶膠凝膠法 (sol-gel method) .....	12
2.4.2 濺鍍法 (sputtering method) .....	12
2.4.3 水熱合成法 (Hydrothermal method).....	13
2.4.4 網版印刷法 (Screen printing method).....	14
2.4.5 氣膠沉積法 (Aerosol deposition method).....	14
2.4.6 壓電膜沉積方式比較.....	15

Chapter 3 壓電能量擷取器製程 .....	17
3.1 微機電製程 .....	17
3.1.1 不鏽鋼機板前處理 .....	19
3.1.2 壓電層光阻定義 .....	19
3.1.3 沉積壓電層 .....	19
3.1.4 電極層光阻定義 .....	20
3.1.5 電極層沉積 .....	20
3.1.6 蝕刻光阻定義 .....	20
3.1.7 王水蝕刻 .....	21
3.2 氣膠沉積法 .....	21
3.3 壓電膜退火 .....	22
3.4 極化 .....	23
Chapter 4 不同電極層討論 .....	25
4.1 上電極選用 .....	26
4.1.1 鈦/白金(20nm/200nm).....	26
4.1.2 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm).....	26
4.2 下電極選用 .....	27
4.2.1 鈦/白金(20nm/200nm).....	27
4.2.2 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm).....	27
Chapter 5 不同電極層拉力測試結果討論 .....	29
5.1 上錫球方法 .....	29
5.2 拉力測試架設 .....	30
5.3 上電極拉力測試 .....	31



5.3.1 鈦/白金(20nm/200nm)拉力測試.....	31
5.3.2 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)電極層拉力測試....	32
5.4 下電極拉力測試 .....	33
5.4.1 鈦/白金(20nm/200nm)拉力測試.....	33
5.4.2 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)電極層拉力測試....	34
5.5 不同電極層比較 .....	35
Chapter 6 元件測量與結果討論 .....	37
6.1 焊接至 PCB 板.....	37
6.2 量測儀器架設圖 .....	39
6.3 量測夾具 .....	40
6.4 元件掃頻圖 .....	42
6.5 元件最佳阻抗匹配 .....	45
Chapter 7 結論及未來展望 .....	50
7.1 結論 .....	50
7.2 未來展望 .....	50
參考文獻 .....	52

## 圖目錄

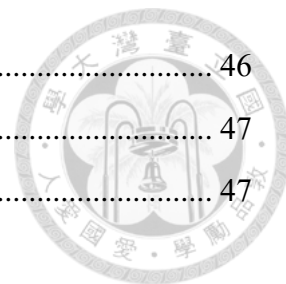


圖 1 物聯網之應用[2] .....	1
圖 2 自供電系統概念示意圖 .....	2
圖 3 Chip-on-Wafer-on-Substrate (CoWoS)示意圖.....	5
圖 4 電極層示意圖 .....	5
圖 5 電極層示意圖 .....	6
圖 6 電極層示意圖 .....	6
圖 7 正壓電效應示意圖[16] .....	10
圖 8 逆壓電效應示意圖[16] .....	10
圖 9 ABO <sub>3</sub> 結構示意圖 .....	11
圖 10 溶膠凝膠法示意圖 .....	12
圖 11 濺鍍法示意圖[22].....	13
圖 12 水熱合成法示意圖[23] .....	13
圖 13 網版印刷法示意圖[25] .....	14
圖 14 氣膠沉積法示意圖[27] .....	15
圖 15 各製程方式厚度比較示意圖 .....	16
圖 16 各製程方式溫度比較示意圖 .....	16
圖 17 元件製程流程圖 .....	17
圖 18 能量擷取器示意圖 .....	18
圖 19 能量擷取器立體圖 .....	18
圖 20 能量擷取器實體圖 .....	19
圖 21 氣膠沉積法製程設備示意圖[28] .....	21
圖 22 退火溫度曲線示意圖 .....	22
圖 23 極化概念示意圖[16].....	23
圖 24 極化架設示意圖 .....	24
圖 25：上電極 鈦/白金(20nm/200nm)電極層示意圖 .....	26
圖 26：上電極 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)電極層示意圖 .....	26



圖 27：下電極 鈦/白金(20nm/200nm)電極層示意圖 .....	27
圖 28：下電極 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)電極層示意圖 .....	27
圖 29：銅鎳退火後無法焊接實體圖 .....	28
圖 30：錫球大小統計圖 .....	29
圖 31：測量平台及拉力計實體圖 .....	30
圖 32：拉力測試架設示意圖 .....	30
圖 33：上電極 鈦/白金(20nm/200nm)拉力測試結果圖 .....	31
圖 34：上電極 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)拉力測試結果圖 .....	32
圖 35：下電極 鈦/白金(20nm/200nm)拉力測試結果圖 .....	33
圖 36：下電極 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)拉力測試結果圖 .....	34
圖 37：焊接斷面圖 .....	35
圖 38：能量擷取器實體圖 .....	36
圖 39：焊接治具圖及焊接至 PCB 實體圖 .....	37
圖 40：焊接至 PCB 元件圖 .....	38
圖 41：焊接至 PCB 元件拉力測試結果 .....	38
圖 42：量測儀器架設圖 .....	39
圖 43：傳統夾具實體圖 .....	40
圖 44：傳統夾具示意圖 .....	40
圖 45：新夾具實體圖 .....	41
圖 46：新夾具示意圖 .....	41
圖 47：未焊接元件掃頻圖_常壓 .....	42
圖 48：已焊接元件掃頻圖_常壓 .....	43
圖 49：未焊接元件掃頻圖_真空 .....	44
圖 50：已焊接元件掃頻圖_真空 .....	44
圖 51：未焊接元件匹配最佳阻抗之輸出電壓與功率圖_常壓 .....	45

圖 52：已焊接元件匹配最佳阻抗之輸出電壓與功率圖_常壓 .....	46
圖 53：未焊接元件匹配最佳阻抗之輸出電壓與功率圖_真空 .....	47
圖 54：已焊接元件匹配最佳阻抗之輸出電壓與功率圖_真空 .....	47



## 表目錄



表 1 各種外部能量源能量密度[6] .....	3
表 2 不同種能量擷取技術之能量密度比較[7] .....	4
表 3：壓電材料種類 .....	10
表 4：能量擷取器的規格 .....	18
表 5：電極層介紹總表 .....	25
表 6：焊單芯線後輸出比較 .....	36
表 7：元件焊接前後對比整理_常壓 .....	48
表 8：元件焊接前後對比整理_真空 .....	49
表 9：常壓與真空狀態輸出對比整理 .....	49
表 10：鈦/白金(20nm/50nm.100nm.200nm)跟不同厚度不鏽鋼強度數據表 .....	51

# Chapter 1 緒論



## 1.1 研究動機

隨著科技不斷發展，伴隨而來的是人們日漸便利的生活。擴增實境 (Augmented Reality, AR)、高解析度影音串流、自動駕駛汽車、智能醫療保健等以物聯網 (Internet of Things, IOT) 為中心的概念現在無所不在(如圖 1)。這些應用需要更高的數據傳遞速率、更大的寬頻、更大的容量、低延遲。為此，5G 技術的發展也與物聯網發展息息相關。根據愛立信[1]的報告，到 2021 年，全球將連接約 280 億台智慧裝置。此外，超過 150 億台設備採用機器對機器 (Machine to Machine, M2M) 通訊。



圖 1 物聯網之應用[2]

根據國際數據公司(International Data Corporation, IDC) 最新發布的全球半年度物聯網支出指南表示，物聯網市場正在逐步增長，在該地區的預測年份(2021-2025 年)，預計到 2025 年將達到 4370 億美元，複合年增長率為 12.1%。由此可見，物聯網的蓬勃發展之勢還會延續下去。伴隨而來的能源消耗問題也不可輕忽，即使在摩爾定律仍然存在的情況下半導體技術不斷突破，將元件尺寸縮小，同時減少能量消耗。根據研究指出目前元件所需能量為  $10\mu\text{W}$  到  $100\mu\text{W}$  的範圍[3]，未來可望降低至單位  $\mu\text{W}$  即足夠驅動。儘管如此，因為元件總數龐大，單位耗能低仍然造成不容忽視的能量使用。在享有如此優渥生活環境的時空背景之下，如何兼顧環保、節能、更有效率的發電方式等等皆是相當重要的議題。

近代來說，攜帶式裝置或是感測器主要仍然是使用傳統電池作為能量供給，但是電池以環保永續發展的觀點來看，會對環境造成不小的環境汙染。[4]在奈及利亞的一家鉛電池製造廠附近，測定了表土和植被中的鉛、鋅、銅、鉻、鎳和鎘的含量。樣品是在五個不同方向上採集的，距離工廠最遠 1000m。發現工廠周圍的土壤鉛含量升高，植被中的鉛含量同樣升高。除此之外，便利度也是一個考量的因素，如果是持續監控的裝置因為更換電池造成取樣中斷必定會造成不良影響。因此，透過能量擷取技術將外部環境能源：如太陽能、風能、地熱、振動能轉換成電能以供電路自供電使用，將會是一個很有潛力取代電池的方式。

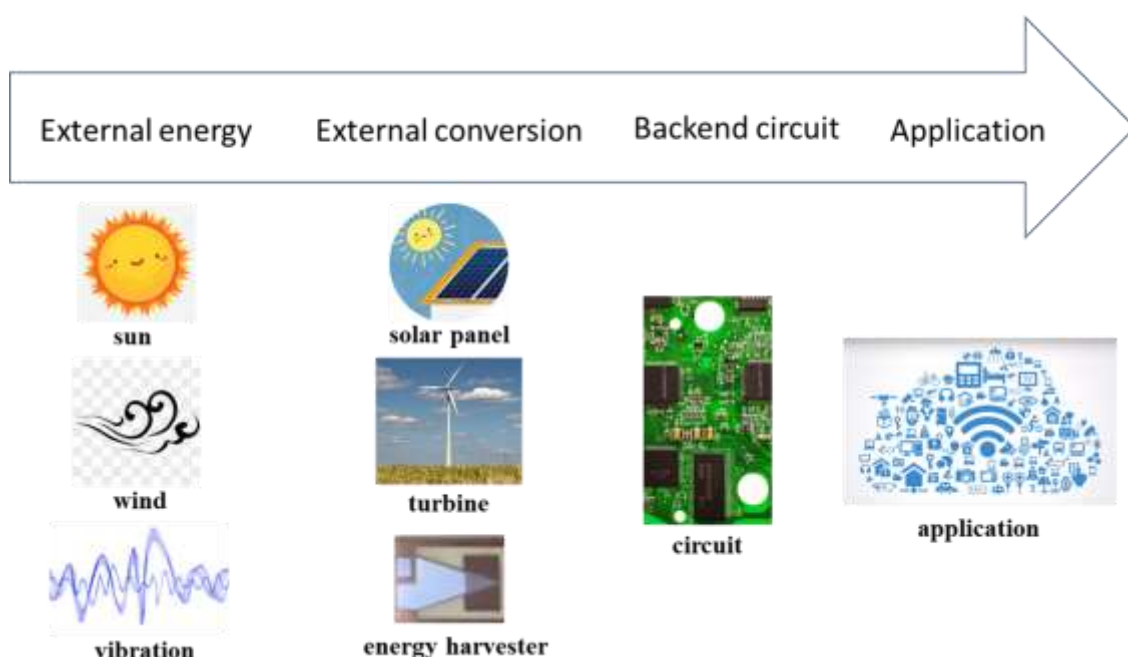


圖 2 自供電系統概念示意圖

自供電系統顧名思義，希望透過能量擷取的方法將外部能源轉換成可以利用的電能，隨後透過電路將擷取出的電能做後續應用。如上圖 2 所示，自供電系統核心概念分為 4 個區塊：分別為外部能量源、能量擷取方式、能量擷取電路以及最後應用場域。各能量源有不同的優缺點，以下將進行不同能量源的優劣分析。根據 S. Roundy[5] 於 2003 年發表的論文，各種外部能量源的能量密度如表 1，舉凡常見的太陽能、振動能、噪音波動能和溫度梯度能，並且與傳統電池的能量密度做比較。可以看到太陽能雖然單位能量密度很高，但是非常不穩定，在陽光充足時跟多雲時的誤差可以相距 100 倍。另一方面，振動源的能量密度與傳統電池的能量密度相當接近，如果可以提升轉換能量的效率的話，即是一個很好的方案。

表 1 各種外部能量源能量密度[5]

種類	能量密度 ( $\mu\text{W}/\text{cm}^3$ )
光能 (室外)	15000 (陽光充裕)
	150 (多雲時)
光能 (室內)	6 (室內)
振動源 (壓電轉換)	250
振動源 (靜電轉換)	50
噪音波動能	0.003 (75dB)
	0.96 (100dB)
溫度梯度能	15 (10 °C 溫差)
非充電式鋰電池	45
充電式鋰電池	7
碳氫電池	330
燃料電池	280

如果想要擷取環境中的振動源，相關技術主要分為三種，分別為壓電式、靜電式及電磁式，而 S. Roundy[6] 在 2004 年發表的研究中提到的 3 種技術發電密度分別如表 2。壓電式能量擷取為能量密度最高的能量擷取方式，其原理為壓電材料在環境中因為振動產生形變，依照正壓電效應，電偶極矩因為壓縮變短，進而材料表面產生電荷，進而形成電能輸出。

根據我們在實驗室能夠做到的微機電製程技術，能夠做到小尺寸的能量擷取器同時具有良好的發電效率。靜電式能量擷取器有明顯缺點為在發電前需要先通電，電磁式能量擷取器需要使用金屬線圈、磁鐵，導致整體裝置體積上升，才能根據法拉第定律(Faraday's law)，改變金屬磁通量進而對外輸出感應電流。綜合上述優缺點，本文將選用壓電式能量擷取器作為研究重點。



表 2 不同種能量擷取技術之能量密度比較[6]

種類	實驗最大值(mJ/cm <sup>3</sup> )
壓電式	35.4
靜電式	4
電磁式	24.8

本團隊過去首創的不鏽鋼基板懸臂樑式壓電能量擷取器[7]在輸出上有著很好的表現，但是因為過去遇到問題為：上電極白金不易焊接，下電極不鏽鋼基板不能焊接，導致在量測時只能以物理卡榫連接探針接觸的方式將訊號導出，如果想要在封裝領域有所突破，若能在電極、不鏽鋼異質介面接合的限制下有所突破，那發展出穩定的方式將電極訊號拉出就有其期待性。

## 1.2 文獻回顧

3D IC 元件示意圖如圖 3[8]，其中存在 3 種焊接方式---球柵陣列封裝 Ball-Grid-Array (BGA)、覆晶技術 Controlled-Collapse-Chip-Connection (C-4) flip chip、微凸塊技術 microbumps ( $\mu$ -bump)。焊球的 BGA 在底部。可以在印刷電路板上看到 C-4 覆晶技術。 $\mu$  凸塊位於頂部矽晶片和矽穿孔(TSV) 中介層之間。該篇論文研究提出的封裝方式有提出將 IC 元件以及 CPU 等等小零件先焊至矽的中介層 (Silicon interposer) 的方式，對於後續封裝到元件上會更穩定。

另一方面[8]提到，製造過程中，如果我們分別製造兩個部分，例如晶片和基板，我們需要將它們連接在一起以形成電路。為此，簡單而低成本的方法是焊接。另一方面，如果我們只製造一個零件，則不需要焊點。一個例子是矽晶片透過矽穿孔技術和多層雙鑲嵌銅互連結構。本團隊開發的壓電能量擷取器目前使用不銹鋼基板，不鏽鋼本身為導體不能像矽基板使用矽穿孔技術，因此，我希望可以把能量擷取器焊到 PCB 板上，元件焊到 PCB 板之後也可以視為一體，另一方面 PCB 板之間的對接較容易，後續電路開發出來後對接也簡便許多，即可以對接在圖 4 最下方的錫球。

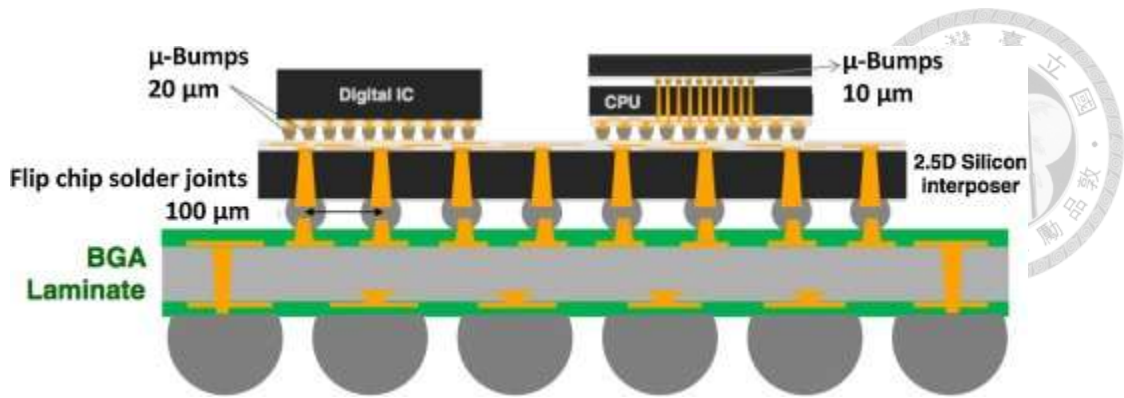


圖 3 Chip-on-Wafer-on-Substrate (CoWoS) 示意圖

如果想要把電極訊號導出，最簡單最直觀的方式勢必是焊接，根據本團隊先前研究，G.Y. Ke 研究所學位論文[9]提出，不鏽鋼本身不可焊接的困境如果使用特殊的不鏽鋼專用焊料是可以焊接的。在此，學長採用了先極化後焊接的方式。此方法雖然可行，卻因為焊接時的高溫導致去極化發生，實際輸出電壓下降 44%、輸出功率下降 69%。為了克服這個問題找到新的電極，以下將參考相關文獻並且提出解決方案，若是可以做到先焊接再極化，便可以避免去極化的情況發生。

本團隊先前遇到困難提出白金不易焊接，但是在尋找文獻時發現白金亦有下列優點，由於其抗氧化性，不需要機械或化學後處理來進行焊接和黏合[10]，如下圖 4 所示，白金會被使用來當表層電極供焊接使用。另一方面，在[11]中有提到，錫膏型號 SAC305 可以跟白金表層良好對接，本研究後續將進行相應測試，研究白金是否可以當成表層電極與錫對接，進而達成可焊接。

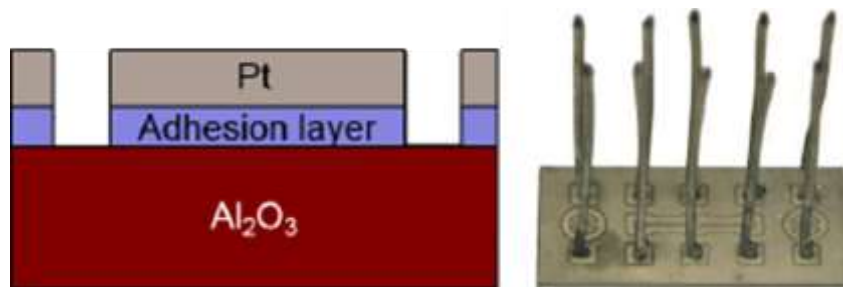


圖 4 電極層示意圖



若是白金表層確實很難焊接，本研究希望將電極層表層改為與錫可以良好對接的銅當表層，但是銅容易氧化，需要鍍上鎳防止氧化，而銅鎳為同族元素且晶格參數接近，有很好的固溶特性可以互相堆疊。電極層在觸碰到錫球的表層電極依序為厚度 50 奈米的鈦、厚度 50 奈米的銅以及厚度為 200 奈米的鎳，如下圖 5[12]所示。在該論文中使用總厚度 300 奈米的電極層便可以成功上錫球進行後續封裝。又如同下圖 6[13]中，電極層在觸碰到錫球的表層電極依序為厚度 300 奈米的鈦、厚度 300 奈米的鎳以及厚度為 500 奈米的銅。在該論文中使用總厚度 1100 奈米的電極層便可以成功上錫球進行後續封裝。

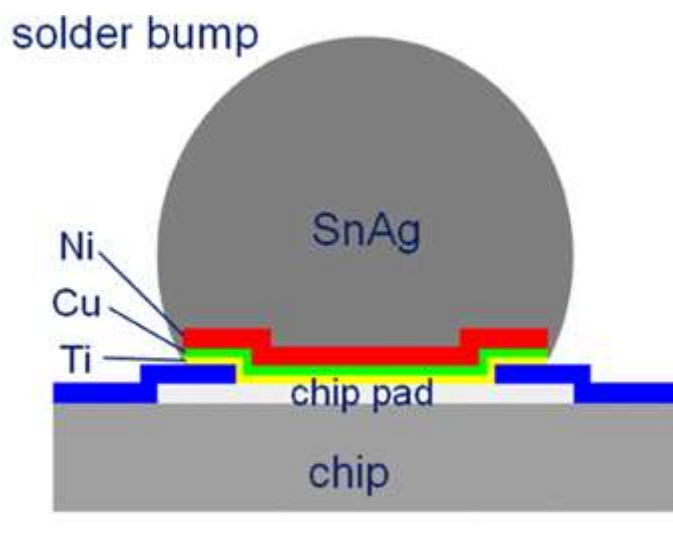


圖 5 電極層示意圖

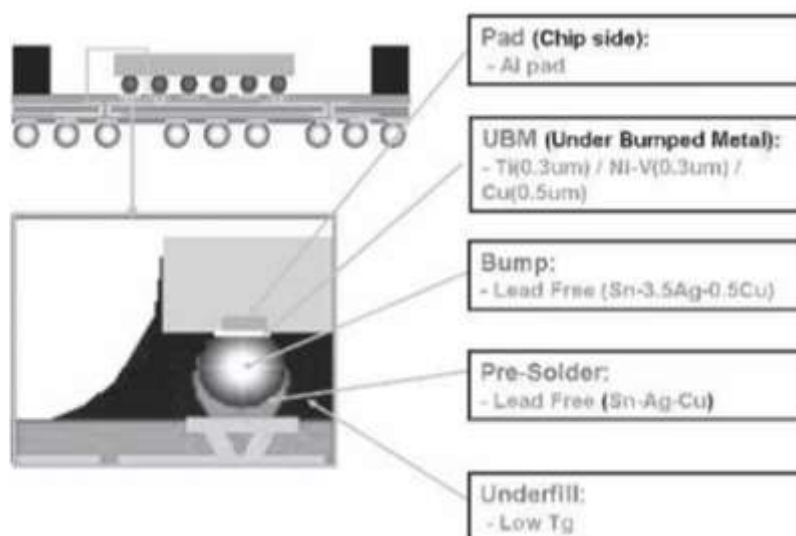


圖 6 電極層示意圖



### 1.3 論文目標

在本團隊現有的製程技術下，改良電極層結構，嘗試不同焊接技術，以達到上下電極皆可以直接焊接至 PCB 板上完成整合，如此一來可以增加本團隊的研究成果與後續電路整合的效率，在輸出程度已達自供電標準的情況下，整合技術的突破可以讓整體發展更進步。綜觀以上，本研究的目標如下：

- (1) 嘗試不同新電極層比較優缺
- (2) 上下電極分開探討，將新選用電極層引入
- (3) 最佳化製程參數
- (4) 將元件上下電極焊接至 PCB 板
- (5) 對比同一批試片，完成焊接電極之元件輸出無下降

### 1.4 論文架構

本論文目標為改良實驗室原有的不鏽鋼基板壓電能量擷取器，改良電極層結構，嘗試不同焊接技術。主要可以分為兩個部分，第一部分為上下電極的電極層選用探討，目前上電極為鈦/白金(20nm/200nm)下電極為不鏽鋼，不鏽鋼不能直接焊接的問題需要被解決，目標為尋找上下電極適合的電極層，並且進行相關測試確認是否符合需求。第二部分為將符合需求的電極層應用於傳統製程，將電極訊號透過焊接導出至 PCB 板，並且探討輸出是否有因為焊接而驟降。

Chapter 1 緒論：說明本論文之研究動機與目的，以及相關的文獻探討。

Chapter 2 壓電效應介紹：首先講解壓電材料發展，再來說明壓電效應之原理，以及說明不同沉積壓電膜的方式，最後總和各方法優劣做比較。

Chapter 3 壓電能量擷取器製程：說明本研究採用的壓電膜沉積方式，以及介紹各製程步驟，該章節製程步驟中的電極層，即本研究之研究重點，目標尋找可以焊接的電極層。

Chapter 4 不同電極層討論：先提出 2 種不同種的電極層，分上下電極討論，然後說明如何上錫球準備測試拉力。

Chapter 5 不同電極層拉力測試結果討論：拉力測試架設以及各電極層之拉力測試結果分析，每一種不同的電極層都將多次測試，並刪除超過一個標準差的極端

值以確保得到的數值具有公信力，上下電極層分開討論適合的電極層。

Chapter 6 元件測量與結果討論：在同一批元件中對比有焊接到 PCB 板的元件以及沒焊接到 PCB 板的元件，觀察兩者差異。

Chapter 7 結論及未來展望：根據本實驗之成果提出後續改良及未來發展方向。

## Chapter 2 壓電效應介紹



### 2.1 壓電材料起源

壓電效應在十八世紀的時候第一次被科學家觀察到該現象。然而直到西元 1880 年才由法國物理學家居禮兄弟 (Pierre Curies, Jacques Curie) 首次利用實驗證實壓電效應的存在[14]。該次實驗之材料有電氣石(Tourmaline)、石英(Quartz)、羅氏鹽(Rochelle salt)、蔗糖(Cane sugar)及黃玉(Topaz)。兩人在實驗中發現這些材料受到外應力時，其表面將產生相應之電荷或電壓，並且透過實驗判斷這些材料具有非對稱晶體結構，因此才會對於外加應力而產生表面電荷改變，此現象最終卻是由 W. G. Hankel 將此命名為壓電性(Piezoelectricity[15]，[16]壓電一詞來自希臘語，意思是由壓力產生的電 (Piezo 在希臘語中是壓力的意思)。在發現壓電效應後的第二年，Gabriel Lippman 根據基本熱力學原理預測了逆壓電效應的存在[17]。在 1881 年底之前，居里兄弟通過實驗證實了逆效應的存在。

### 2.2 壓電效應

自然界中的晶體，按照各自對稱形式，可以大概分出 32 種不同的對稱形式，稱為點群，32 個點群之中，除了 10 種因為中心對稱而不具極性外，其餘尚有 21 種擁有非中心對稱的性質，具有至少一個以上的特定晶體方向。除了點群 432，其餘 20 種皆可因晶體的不對稱而具有特定方向的壓電效應。壓電效應基本上可以分為正壓電效應及逆壓電效應。

正壓電效應：

當經過極化的壓電材料受力產生應力變化時，使得電偶極矩變小，吸附電極表面層電荷的力量大幅降低，使得自由電荷部分被釋放，產生放電效應，而此時產生的電荷多寡取決於應力變化的大小，若是外加應力方向相反的話，產生的電荷方向也會相反，這個將機械能轉換成電能的過程稱之為正壓電效應，如圖 7 所示，本研究即是採用正壓電效應原理製作壓電能量擷取器。

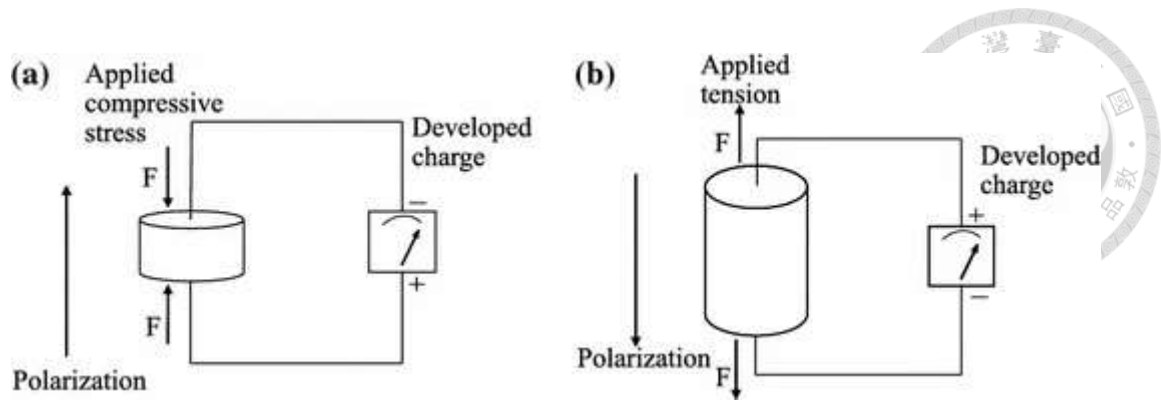


圖 7 正壓電效應示意圖[16]

逆壓電效應：

機械能轉換成電能的過程稱之為正壓電效應，逆壓電效應即是反過來的狀況，當壓電材料被施加外加電場，使材料產生應力變化，這個現象便稱為逆壓電效應如圖 8 所示，而材料形變的大小與外加電場大小成正比。

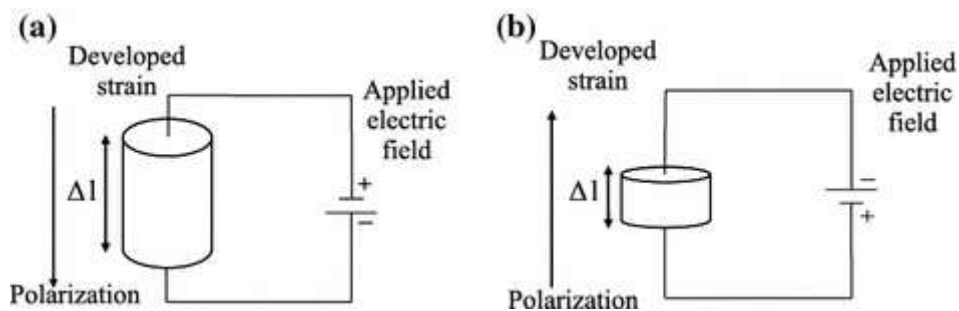


圖 8 逆壓電效應示意圖[16]

### 2.3 壓電材料種類

壓電材料主要可以分成以下幾類：單晶、多晶(陶瓷)、複合材料，如表 3。

表 3：壓電材料種類

種類	壓電材料
單晶	石英
多晶(陶瓷)	PZT、BaTiO <sub>3</sub>
聚合物	PVDF、PVDF-TrFE
複合材料	PZT-PVDF、PZT-Rubber

鈦酸鉛：具有鈣鈦礦晶體結構的人造陶瓷有以下數種[17]：鈦酸鋇（BaTiO<sub>3</sub>；鈦酸鉛（PbTiO<sub>3</sub>）；鈦酸鉛（Pb[Zr<sub>x</sub>Ti<sub>1-x</sub>]O<sub>3</sub>，0<x<1）通常稱為 PZT。鈣鈦礦晶體結構的化學通式為 ABO<sub>3</sub>，其中 A 為較大的金屬離子，通常為鉛 Pb 或鋇 Ba，B 是較小的金屬離子，通常是鈦 Ti 或鈦 Zr，見圖 9 [16]，它顯示了溫度高於和低於居里點的壓電陶瓷 (ABO<sub>3</sub>) 的晶體結構。

居禮點 (Curie point) 又稱居禮溫度 (Curie temperature,  $T_c$ ) 或磁性轉變點。是指磁性材料中自身磁化強度降到零時的溫度，是鐵磁性或亞鐵磁性物質轉變成順磁性物質的臨界點。低於居禮點溫度時該物質成為鐵磁體，此時和材料有關的磁場很難改變。當溫度高於居禮點時，該物質成為順磁體，順磁體的磁場很容易隨周圍磁場的改變而改變。

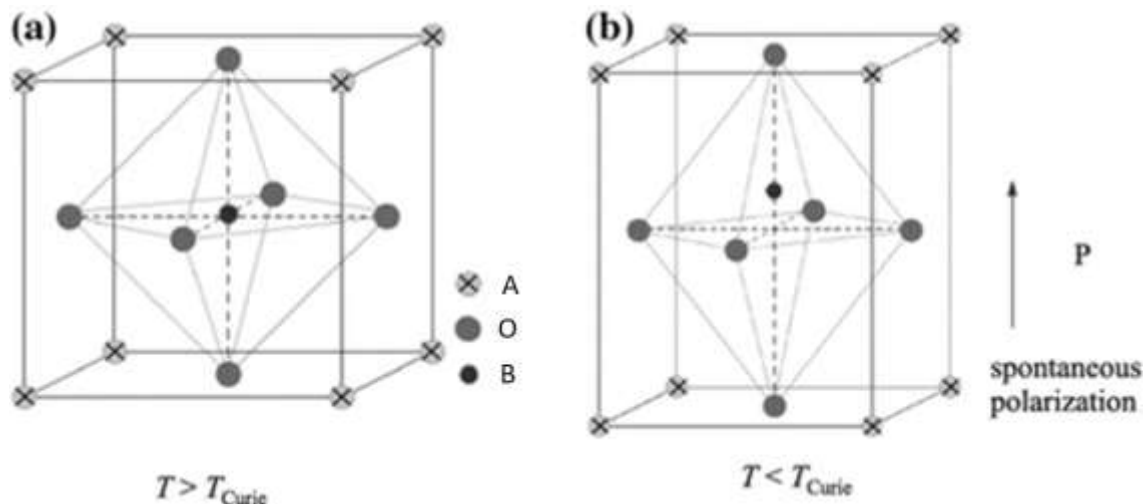


圖 9 ABO<sub>3</sub> 結構示意圖

## 2.4 壓電膜製程

壓電膜沉積方式有很多種，常見的方法有下列幾種：溶膠凝膠法 (sol-gel method)、濺鍍法 (sputtering method)、水熱合成法 (Hydrothermal method)、網版印刷法 (Screen printing method)、氣膠沉積法 (Aerosol deposition method)，各自有自己的優缺點，以下將進行各個方法的簡介以及最後綜合討論。



## 2.4.1 溶膠凝膠法 (sol-gel method)

溶膠凝膠法之整體架構如圖 10 所示[18]。溶膠凝膠法的製備屬於無機聚合反應，一般可由無機金屬鹽類或金屬醇氧化物(metal alkoxide，又稱為金屬醇鹽)作為反應之前驅物來源。經過水解跟聚合反應之後，經過蒸發後剩餘的即稱為凝膠。隨後將凝膠塗佈在基板形成薄膜，再經過熱處理使膜品質更好。此配置方法優勢在於，可以在低溫環境下加工成形，為最常見的成膜製程技術之一。缺點為製作厚膜時需要多次升溫熱處理，以及凝膠轉換過程有大量有機物揮發，會造成薄膜體積收縮易產生裂痕[19]，導致膜品質不佳。

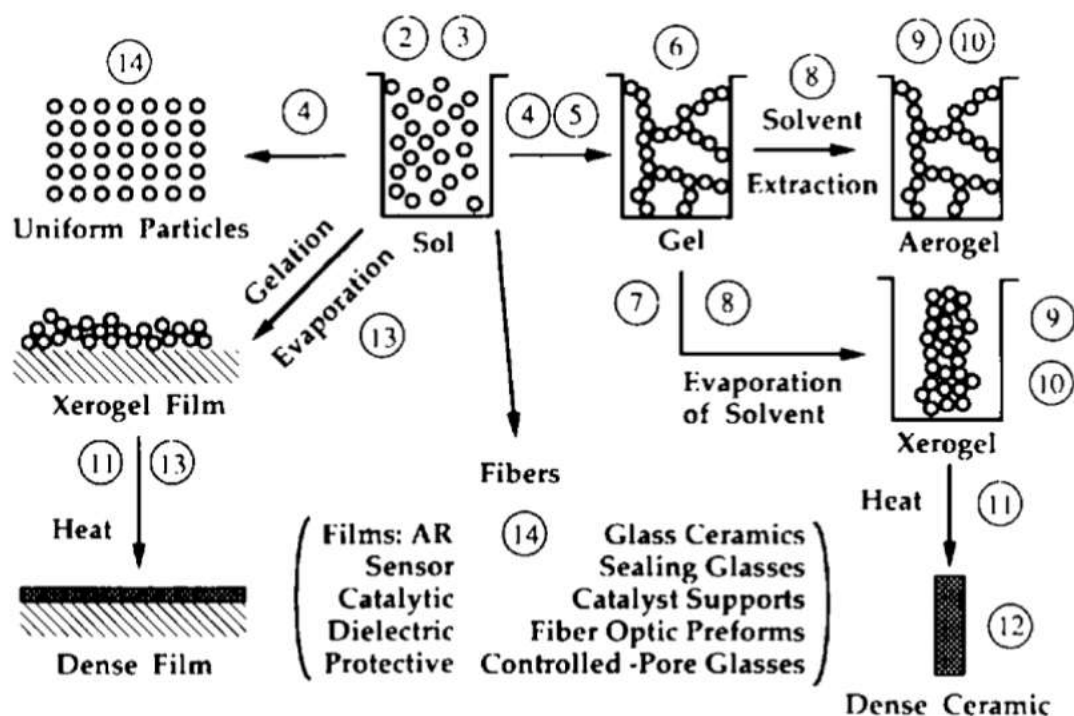


圖 10 溶膠凝膠法示意圖

## 2.4.2 濺鍍法 (sputtering method)

濺射法是一種物理沉積法，整體架構如同圖 11。待沉積的靶材在 0.1-10 Pa 的壓力下受到高能惰性氣體離子(如氬氣)的轟擊。這會導致靶材的原子種類從靶材表面移除並沉積到靶材表面。可使用濺射法沉積的材料包括 Al、Ti、Cr、Pt、玻璃和陶瓷包含 PZT 和 ZnO。沉積的薄膜具有細粒度和均勻的薄膜厚度。沉積的材料和基板的性質、沉積速率、厚度和基板溫度，都有可能影響沉積出的薄膜的品質 [20],[21]。

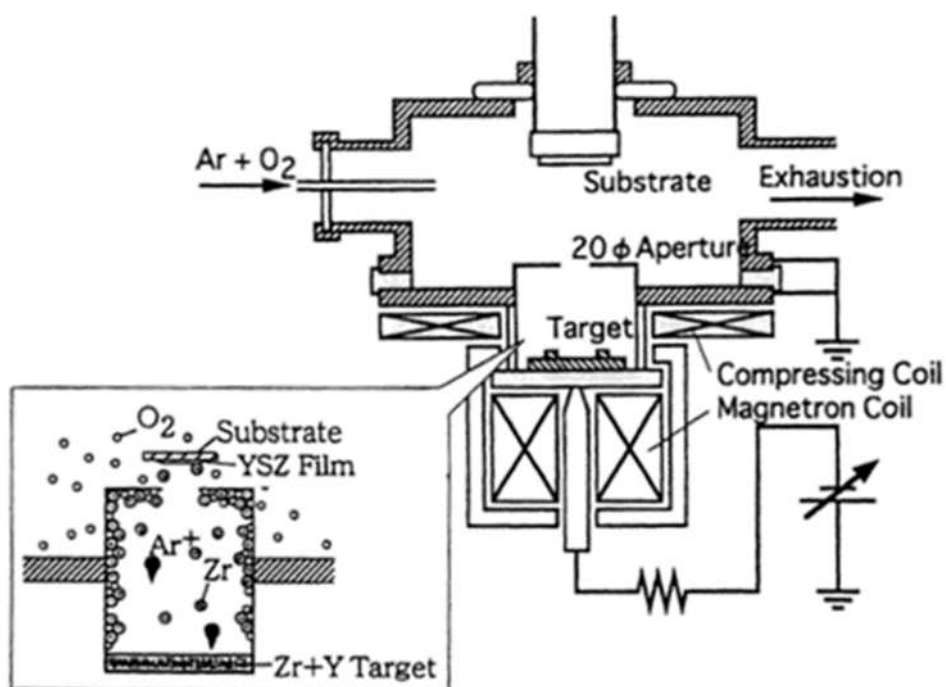


圖 11 濺鍍法示意圖[22]

### 2.4.3 水熱合成法 (Hydrothermal method)

水熱合成法利用 KOH 做為反應溶液，與鈦金屬表面化學反應合成壓電薄膜和粉末，如圖 12。第一步驟磊晶，讓 PZT 結晶在鈦基板表層，第二步驟在相對低溫下繼續沉積 PZT。此方法得到的 PZT 薄膜比通過常規方法形成的 PZT 更厚更緻密。優點為帶有極化效果且單一反應完成，但是由於以 KOH 做為反應液體，所以不適用矽基板製程。

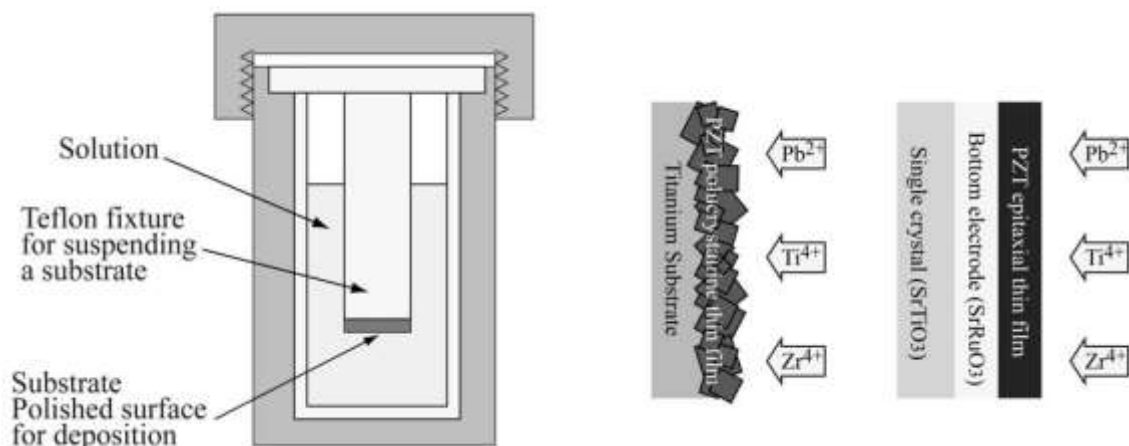


圖 12 水熱合成法示意圖[23]



#### 2.4.4 網版印刷法 (Screen printing method)

網版印刷法，將壓電粉末和溶劑調成漿料，漿料中活性材料的量通常約為 80 wt.%[24]。構成漿料其餘部分的有機載體通常由黏合劑、溶劑、增塑劑和分散劑組成。需要調整各種組分的比例以獲得必要的流變特性。然後將漿料透過刮刀及網版印刷到基板上，如圖 13 中所述。完成印刷步驟後，樣品將進行熱處理，燒掉所有有機成分，以及燒結步驟以使薄膜緻密並確保其黏附在基材上。優勢為快速沉積、產量高、不需要黃光微影製程。

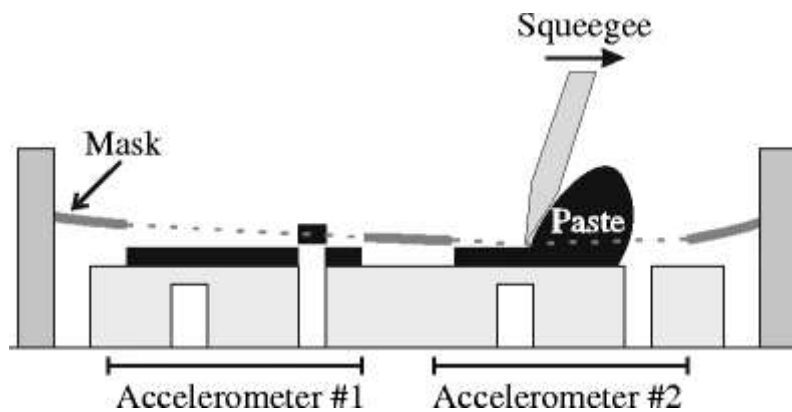


圖 13 網版印刷法示意圖[25]

#### 2.4.5 氣膠沉積法 (Aerosol deposition method)

氣膠沉積法裝置主要由兩個真空室組成[26]，如圖 14 所示，兩個真空室通過氣管連接。第一室是沉積腔體 (deposition chamber)。它包含噴嘴、基板和對位系統。該腔體在沉積過程中使用真空泵和機械增壓泵抽真空。第二個真空室是產生壓電粉末混合的粉瓶，具有載氣系統，灌入惰性氣體將粉末混合的振動系統。通過兩個室之間的壓力差，將包含在粉瓶中的壓電粉末輸送到沉積腔體。壓電粉末通過噴嘴並沉積在基板上。噴塗速度由氣體流量決定，由流量控制器控制。優勢為壓電膜相當緻密、低溫的製程環境以及設備成本較低。缺點為壓電粉末導致製程環境不佳且粉末對人體有害。

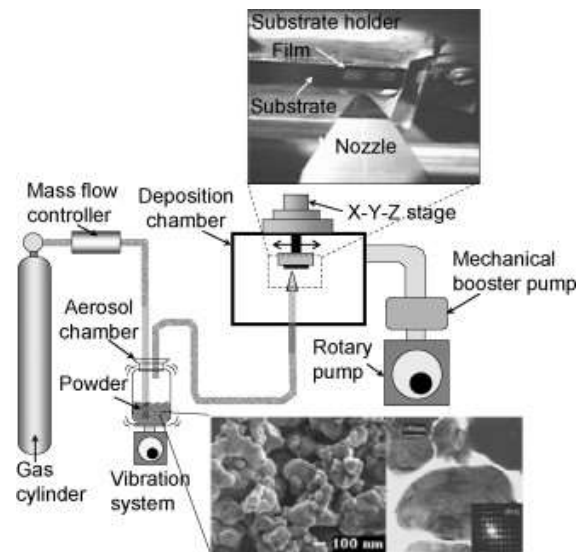


圖 14 氣膠沉積法示意圖[27]

#### 2.4.6 壓電膜沉積方式比較

根據上述幾種壓電膜沉積方法，均能沉積到微米等級的厚度，如圖 15。各種沉積方法也有各自的優缺點，成膜效率也是各有千秋。溶膠凝膠法如果想要製程到厚膜，需要多次旋塗、烘烤，多次熱處理有可能導致壓電膜產生裂痕；濺鍍法壓電膜沉積逐步堆疊所需時間也較長而且設備昂貴；水熱法可以精密控制到奈米等級的長晶，但是沉積時間需要較長；網版印刷法沉積效率最高，但是沉積的壓電膜不緻密；氣膠沉積法利用粉末堆積成膜，效率較水熱法及濺鍍法好一點，但是仍不如網版印刷法這麼快。

另一方面，除了沉積效率之外，製程溫度也是重要的參考因素，一般來說壓電膜製程完畢之後需要經過熱處理提升壓電特性才能有更好的輸出。不同的製程方式做出的壓電膜需要的熱處理溫度也不盡相同，如圖 16，因熱處理需要經歷的高溫限制基板的選擇，甚至表層電極也有可能因此受限。溶膠凝膠法跟濺鍍法所沉積的壓電膜，只需要經過 400°C 到 800°C 的高溫退火處理。水熱合成法製程過程浸泡在 150°C 以下的液體中磊晶。網版印刷法因為壓電層中有許多孔洞需要較高溫的熱處理使之燒結，溫度大約落在 800°C 到 1200°C。氣膠沉積法在製程過程中高速動能撞擊基板時產生的熱能已產生部分燒結，之後退火溫度約莫 500°C 到 600°C 即可。

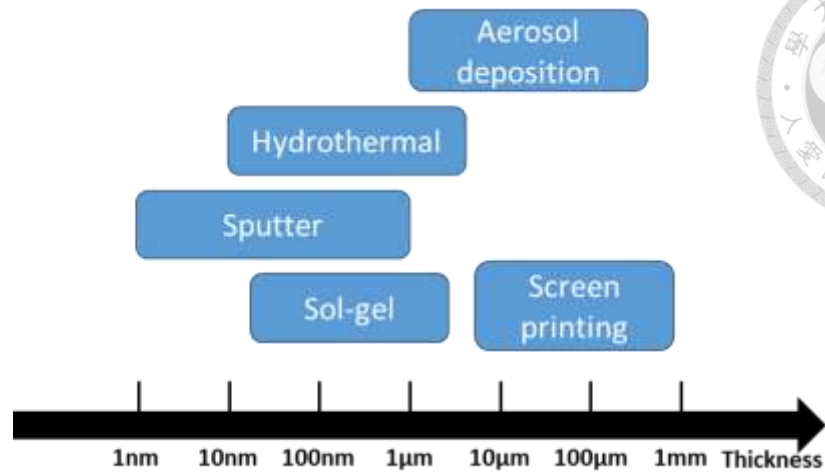


圖 15 各製程方式厚度比較示意圖

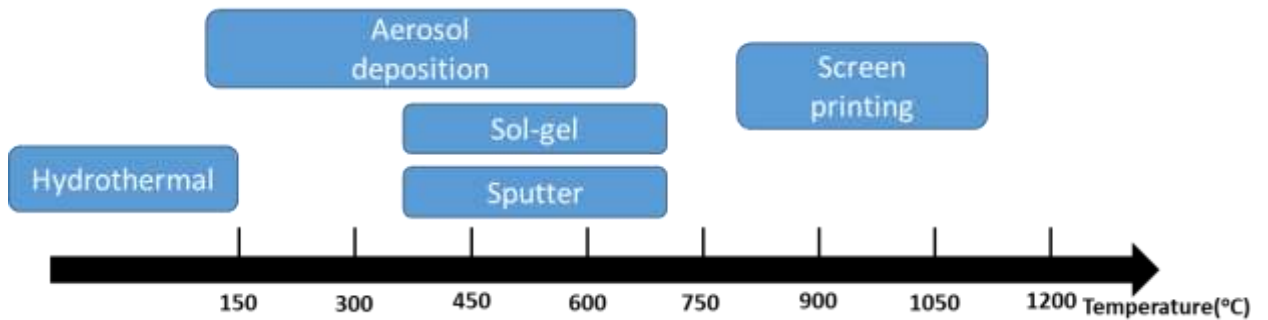


圖 16 各製程方式溫度比較示意圖

沉積效率僅次於網板印刷法、退火溫度較低，以及本研究對壓電膜需求為  $6\mu\text{m}$ 。綜觀上述各種優缺點之後，氣膠沉積法較為適合(圖 14)。氣膠沉積法之製程技術開發在本團隊已經趨於成熟，因此本研究將嘗試採用氣膠沉積法。下一章將進行壓電能量擷取器製程介紹，其中製程的一個步驟為蒸鍍電極層，即是本研究探討重點。

## Chapter 3 壓電能量擷取器製程

本章節將介紹壓電能量擷取器製程流程，方法即是使用 2.4.5 氣膠沉積法 (Aerosol deposition method) 提到的氣膠沉積法製作。除了氣膠沉積法是在臺灣大學工程科學及海洋工程系館的一般環境下製作，其餘的步驟分別在臺灣大學奈米機電系統研究中心的無塵室中進行，其中黃光室為 class100，分析室、蝕刻室、量測區則是 class1000。

### 3.1 微機電製程

本研究將從介紹自製之壓電能量擷取器開始，選用市售的 301 不鏽鋼當作基板，厚度為 60 $\mu\text{m}$ 。根據 Lin et al.[28] 的研究指出，不鏽鋼基板相較於矽基板，有更好的可撓性跟延展性，有效增加壓電能量擷取器的使用壽命，並且不鏽鋼的抗腐蝕特性，可以使元件在存放時更不受外在環境汙染。圖 17 為壓電能量擷取器製程流程圖，本研究選用 PZT 壓電陶瓷材料進行壓電製程。

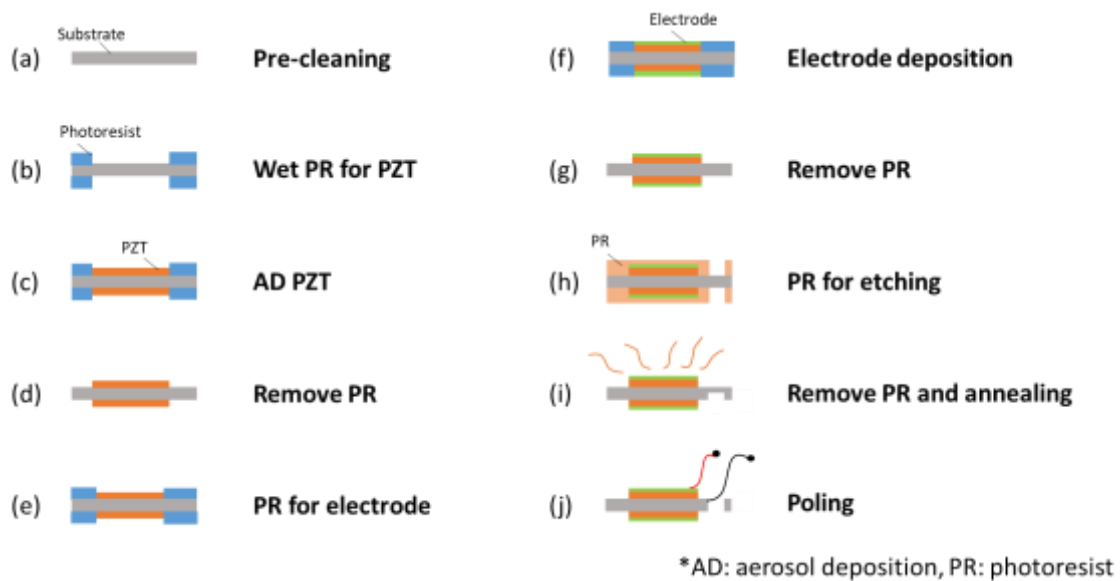


圖 17 元件製程流程圖

能量擷取器示意圖如圖 18，搭配表 4 為能量擷取器的規格，圖 19 為能量擷取器立體圖，圖 20 為能量擷取器實體圖，並且旁邊放置 1 元銅板及直尺當比例尺。製程步驟完成之後，黏上鎢塊當成質量塊，即可進行輸出的測量。

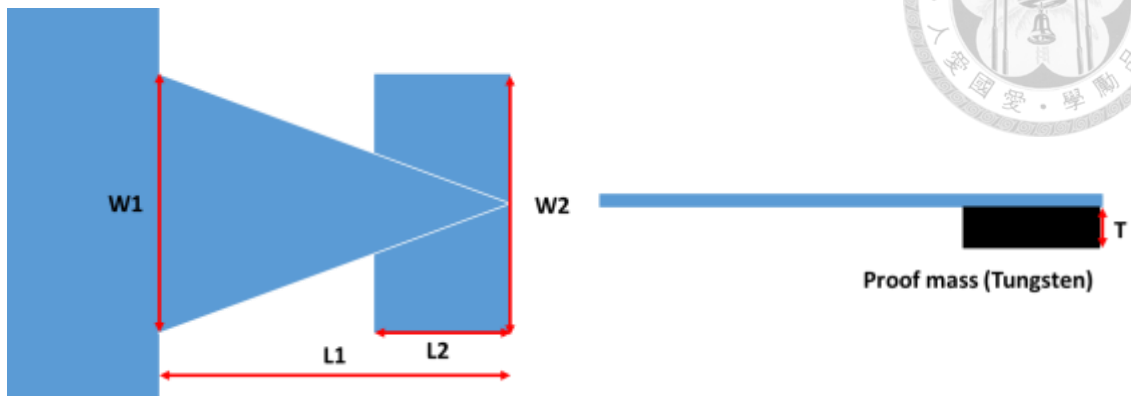


圖 18 能量擷取器示意圖

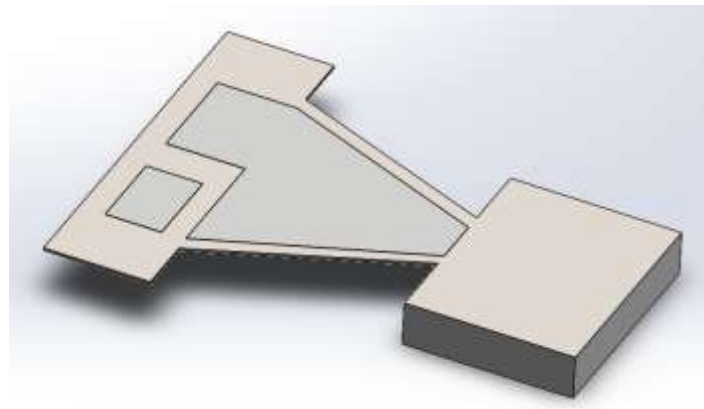


圖 19 能量擷取器立體圖

表 4：能量擷取器的規格

符號	說明	值	單位
W1	固定端寬度	6.0	mm
W2	質量塊寬度	6.0	mm
L1	懸臂樑長度	9.0	mm
L2	質量塊長度	4.0	mm
T	質量塊厚度	0.9	mm

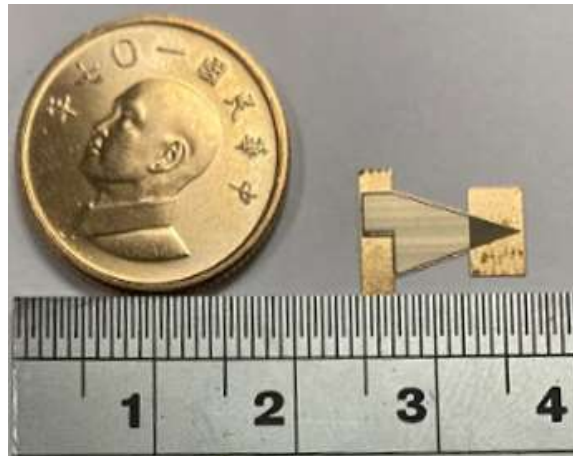


圖 20 能量擷取器實體圖



### 3.1.1 不鏽鋼機板前處理

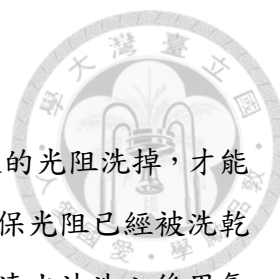
首先將不鏽鋼裁切至適當大小 (9cm x 9cm)，再來將不鏽鋼進行前處理，使用比例為硫酸佔 3、雙氧水佔 1 的溶液浸泡不鏽鋼約莫五分鐘，酸洗完成後以清水洗滌表層殘餘酸性溶液。之後浸泡到丙酮和異丙醇之中各五分鐘清洗有機物質，以清水洗淨之後用氮氣槍吹乾，放入 90 度烘箱將表層水氣烤乾，靜置一段時間確保不鏽鋼回歸常溫後，前處理至此完成，已經將基板清洗乾淨。

### 3.1.2 壓電層光阻定義

確保不鏽鋼基板已經乾淨之後準備進入製程階段，本研究採用的是掀離製程法 (Lift-off)，在旋轉塗佈機上將光阻均勻塗佈，隨後透過加熱板將光阻烤乾，烤乾之後利用單面曝光機進行曝光定義形狀，曝光完成之後浸泡在顯影液之中等待顯影完成，確認顯影成功之後使用清水沖洗表面移除殘餘顯影液，並用氮氣槍吹乾，放置顯微鏡下觀察顯影之後定義的形狀是否符合預期，若有顯影不乾淨導致光阻殘留，則需要將光阻用丙酮洗掉重新開始本步驟，如果顯微鏡下確認形狀定義成功能量擷取器圖形，下一步驟將使用氣膠沉積法沉積壓電層。

### 3.1.3 沉積壓電層

此步驟將以本團隊自行開發的系統，進行氣膠沉積法沉積壓電膜，並固定以每小時的時間間隔下進行定量補粉，直到壓電膜厚達到  $6\mu\text{m}$ ，而更細節的系統介紹會在 3.2 氣膠沉積法的章節中做詳細說明。



### 3.1.4 電極層光阻定義

前個步驟已經沉積完壓電膜，現在需要先將定義壓電膜形狀的光阻洗掉，才能再上新的電極層光阻。首先將試片浸泡在丙酮之中 5 分鐘，確保光阻已經被洗乾淨沒有殘留，經過清水沖洗之後再浸泡至異丙醇之中 5 分鐘，清水沖洗之後用氮氣槍吹乾後放入 90 度烘箱將表層水氣烤乾，靜置一段時間確保試片回歸常溫後，即可開始上定義電極層圖形用的光阻，本方法也是採用掀離製程法，在旋轉塗佈機上將光阻均勻塗佈，隨後透過加熱板將光阻烤乾，烤乾之後利用單面曝光機進行曝光定義形狀，曝光完成之後浸泡在顯影液之中等待顯影完成，確認顯影成功之後使用清水沖洗表面移除殘餘顯影液，並用氮氣槍吹乾，放置顯微鏡下觀察顯影之後定義的形狀是否符合預期，若有顯影不乾淨導致光阻殘留，則需要將光阻用丙酮洗掉重新開始本步驟，如果顯微鏡下確認形狀定義成功，下一步驟將進行電極層沉積，壓電層方能導電。

### 3.1.5 電極層沉積

電極層沉積是使用本實驗室的電子蒸鍍機(E-beam Evaporator)，採用蒸鍍的方式堆疊品質良好的電極層，本團隊過去採用的電極為鈦/白金(20nm/200nm)[29]，使用該種組合當作電極層是因為過去本團隊使用矽基板製程的時候，下電極需要將白金沉積在矽表層，但是因為矽與白金附著力不佳，需要鈦做為黏著層存在才能沉積白金，因此後續便沿用至上電極。現今不鏽鋼基板只有上電極時依然沿用鈦/白金(20nm/200nm)，下電極後來改為直接使用不鏽鋼做為下電極。本研究重點便是針對電極做研究，因此將會在後續第四章提到不同電極層。

### 3.1.6 蝕刻光阻定義

上電極已經透過電子蒸鍍機完成，元件已經趨於完成。現在需要先將定義電極形狀的光阻洗掉，才能再上新的蝕刻光阻。首先將試片浸泡在丙酮之中 5 分鐘，確保光阻已經被洗乾淨沒有殘留，經過清水沖洗之後再浸泡至異丙醇之中 5 分鐘，清水沖洗之後用氮氣槍吹乾後放入 90 度烘箱將表層水氣烤乾，靜置一段時間確保試片回歸常溫後，即可開始上定義蝕刻用的光阻，與前面不同的是，蝕刻光阻是雙面都要上，確保在蝕刻時側蝕現象不會導致形狀有誤。本方法依然是採用掀離製程法，大致流程與前面電極層光阻一樣，但是這次要上雙層光阻並且使用雙面曝光機

進行曝光定義形狀，曝光完成之後浸泡在顯影液之中等待顯影完成，確認顯影成功之後使用清水沖洗表面移除殘餘顯影液，並用氮氣槍吹乾，放置顯微鏡下觀察顯影之後定義的形狀是否符合預期，若有顯影不乾淨導致光阻殘留，則需要將光阻用丙酮洗掉重新開始本步驟，如果顯微鏡下確認形狀定義成功，為了得到我們設計好的元件樣式，下一步驟將進行王水蝕刻。

### 3.1.7 王水蝕刻

確保圖形正確的光阻上好之後，便來到最後一個在無塵室的製程步驟---蝕刻，事先調好王水後將試片浸泡其中，沒有光阻保護到的地方會被王水侵蝕，進而變成我們設計好的元件樣式，等到蝕刻完成後用清水沖掉殘餘王水，按照清洗光阻的步驟依序浸泡丙酮、異丙醇，氮氣槍吹乾之後，蝕刻步驟完成。透過王水時刻定義形狀，壓電能量擷取器元件成功定義形狀。

## 3.2 氣膠沉積法

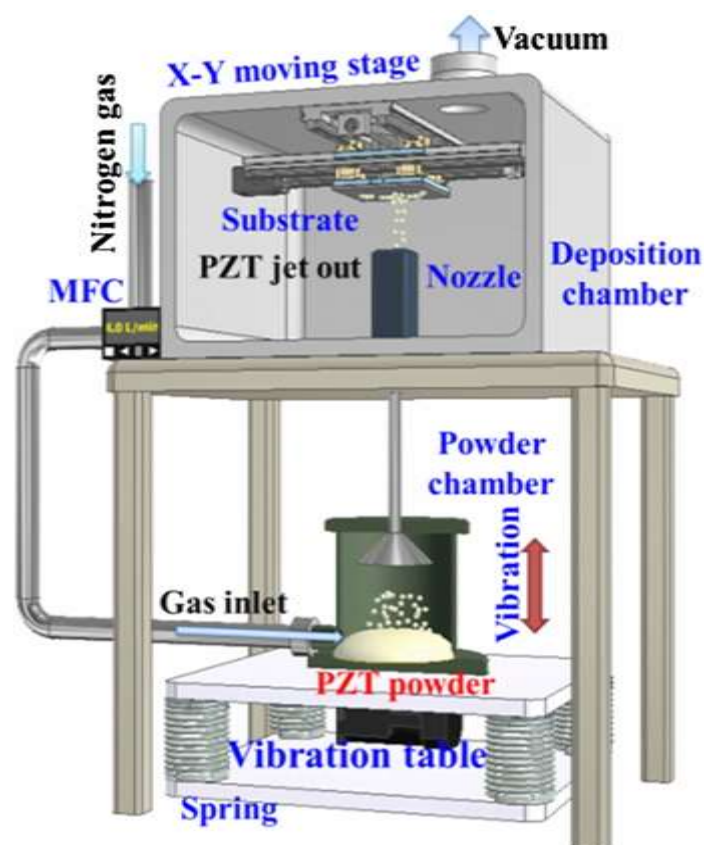


圖 21 氣膠沉積法製程設備示意圖[28]

圖 21 為本團隊開發之氣膠沉積法製程設備示意圖，該系統主要作用即是沉積壓電膜在基板上。主要由兩個系統組成，分別為上方沉積室(Deposition chamber)，



以及下方粉瓶(Powder chamber)。基板會固定在上方沉積室的 X-Y 移動平台，下方粉瓶放入 PZT 壓電粉末之後固定到振動平台，平台下方有馬達振動，讓粉瓶內的粉可以均勻混合。粉瓶內還會放入鋼珠減少粉末團聚現象造成噴塗效果不佳。下方粉瓶與上方沉積室透過塑膠管連接，上方沉積室透過真空幫浦抽氣使沉積室與粉瓶可以達到真空。隨後下方粉瓶通入氮氣造成上下壓力差，透過噴嘴將氣膠發射至沉積室中的基板，粉末因為壓力差加速產生的動能及熱能會將粉末鑲嵌在基板上。沉積室的 X-Y 移動平台可以調整參數設定移動速度以及範圍來符合設計元件需要的移動軌跡。

### 3.3 壓電膜退火

完成微機電製程之後，為了讓壓電膜更緻密，提高壓電特性，我們會將試片透過高溫爐進行退火這個步驟。並且藉由退火可以減少元件在氣膠沉積法留下的殘餘內應力，提高元件輸出與壽命。退火之溫度會影響壓電層顆粒燒結的狀況，溫度越高燒結效果越好，但是根據本團隊過往研究，不鏽鋼基板在超過  $650^{\circ}\text{C}$  的時候表層會產生氧化物[30]等雜物進而影響壓電性。此外，本團隊過往嘗試出最佳的退火溫度為在  $520^{\circ}\text{C}$  時維持溫度 3 小時，在不影響不鏽鋼之導電性的情況下提高輸出，完整退火曲線如圖 22。

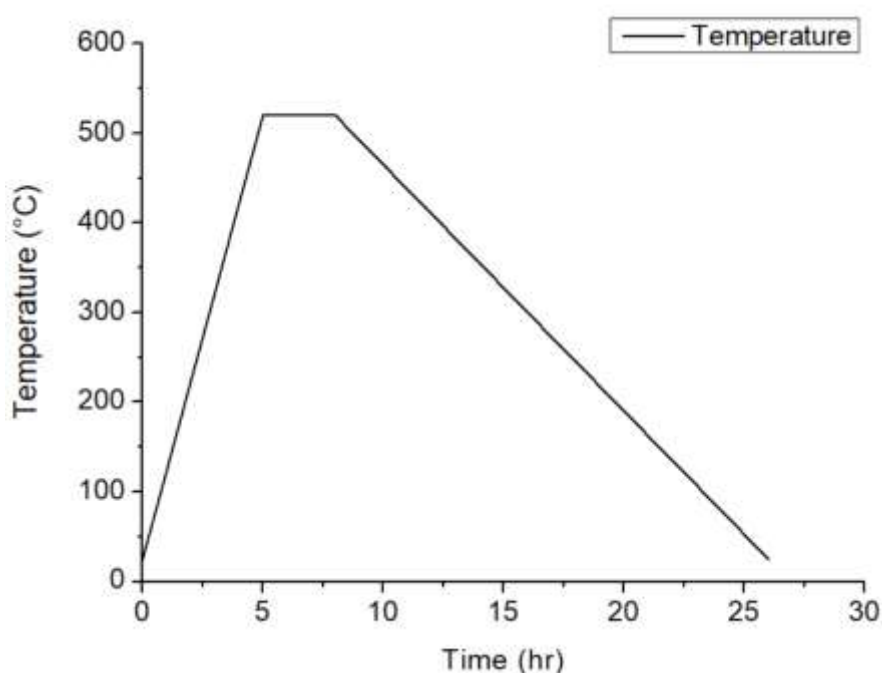


圖 22 退火溫度曲線示意圖



### 3.4 極化

退火完成之後壓電層已經更緻密，想要變成完成的元件只差極化這個步驟。本研究使用的壓電材料粉末為多晶材料，在未經過極化前，材料內部電偶極矩排列方式隨意，造成淨偶極矩幾乎為零。只有經過施加外部電場使排列方式均一之後，讓偶極矩排列方式一致，才能夠使壓電特性提升。極化概念示意圖如圖 23[16]。

極化儀器架設圖如圖 24，搭配探針與極化夾具操作，探針分別抵在上下電極的部分，另一端連接至直流電源供應器的正負兩端，極化步驟為開啟加熱板先升溫，目的是讓電偶極矩有足夠能量改變排列方向，到達目標溫度之後，開始緩緩增加外加電場，等到電壓已經到達目標電壓之後，靜置一段時間之後，極化步驟完成，將加熱板關閉等到溫度降回室溫之後，再將外加電場關閉，此時元件中的偶極矩已經往相同方向排列。極化之後元件黏上質量塊即可以進行測量。在本研究中，極化電壓為 90V ( $15\text{V}/\mu\text{m}$ )。

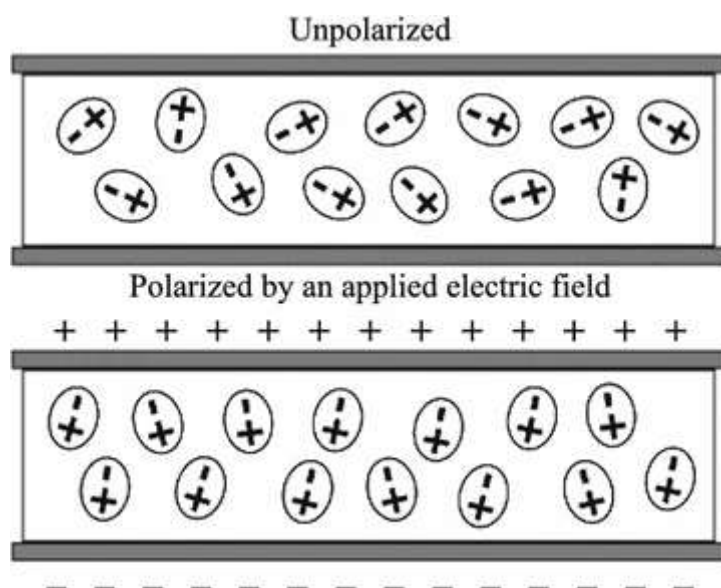


圖 23 極化概念示意圖[16]

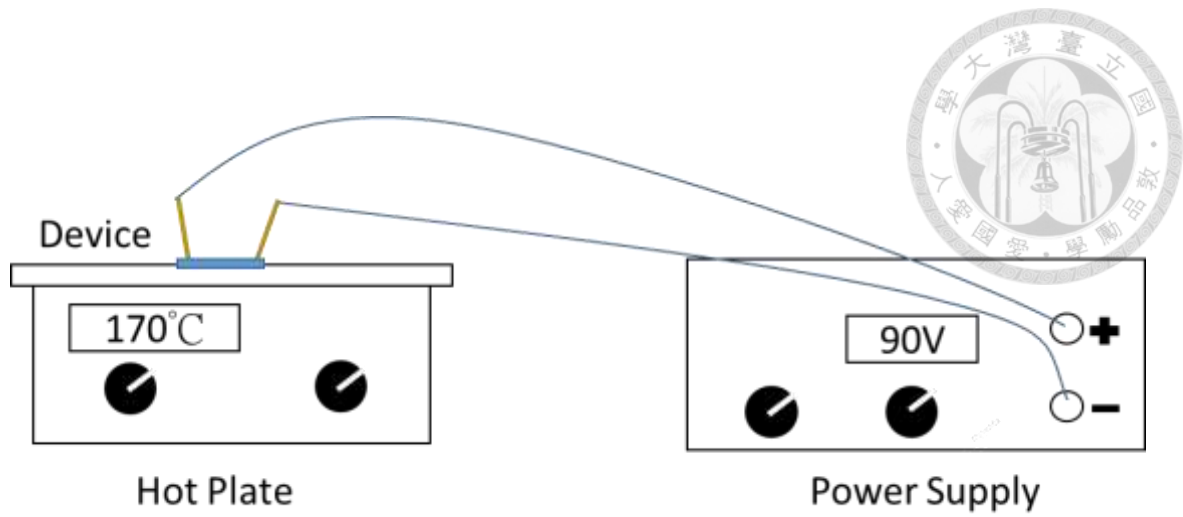


圖 24 極化架設示意圖

極化完成以後壓電能量擷取器製程全數完成，測量架設在第五章說明，接下來第四章將針對 3.1.5 電極層沉積的電極層做討論。

## Chapter 4 不同電極層討論



如同在 3.1.5 電極層沉積製程流程中提到的電極層，目前本團隊使用的電極層為鈦/白金(20nm/200nm)，3.3 壓電膜退火提到的退火溫度高達 520 度，除了白金、黃金等少數貴金屬之外，其餘金屬無法抵禦如此高溫。但是根據本團隊先前研究不論是作為壓電層上的上電極白金層或是作為下電極的不鏽鋼，先前研究成果分別是不好焊以及不能焊。因此，在設計相關封裝的這個目的之下，勢必需要可以被焊接的表層電極，完成異質介面接合改良，才能夠成功焊接，方能在之後應用於封裝領域設計時，可以根據需求使用。本文目標則是找到合適的電極層，改良於第三章製程中，並且將新的壓電能量擷取器電極直接焊至 PCB 板上，達到初步封裝技術開發的程度，先驗證該方法可行，此後各種元件、各種圖形皆可以應用。在本章節，我將參考 1.2 文獻回顧中提到的厚度、金屬，提出不同的電極層的想法，分上電極和下電極討論如表 5 所示，上電極為在 60 $\mu$ m 不鏽鋼上沉積 6 $\mu$ m 壓電層之後沉積電極層。下電極則是直接鍍在 60 $\mu$ m 不鏽鋼上，改變表層電極，焊接單芯線，透過拉力測試架設測試強度。

表 5：電極層介紹總表

電極層 \ 電極	上電極	下電極
	原本電極層	Ti/Pt
本研究討論電極層	Ti/Pt	Ti/Pt
	Ti/Pt/Ti/Cu/Ni	Ti/Pt/Ti/Cu/Ni



## 4.1 上電極選用

本小節會討論上電極的不同電極層，上電極是壓電層之上用來讓壓電層導電的電極，原本本團隊使用作為上電極層的鈦/白金(20nm/200nm)電極層，以及前面文獻回顧提出的鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)，介紹兩者電極組成以及沉積方法。

### 4.1.1 鈦/白金(20nm/200nm)

本團隊原本使用的上電極層即是鈦/白金(20nm/200nm)，如圖 25 為此電極示意圖，按照 3.1.5 電極層沉積操作，一次性地在電子蒸鍍機中先鍍鈦再鍍白金，後續再進行退火，最後才是上錫球焊線以及拉力測試，上錫球及拉力測試的架設會於後續 5.1 上錫球方法和 5.2 拉力測試架設中介紹。

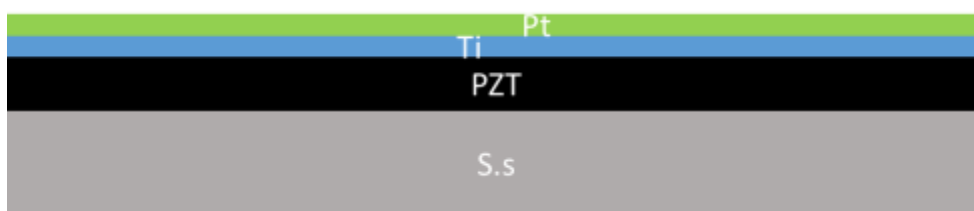


圖 25：上電極 鈦/白金(20nm/200nm)電極層示意圖

### 4.1.2 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)

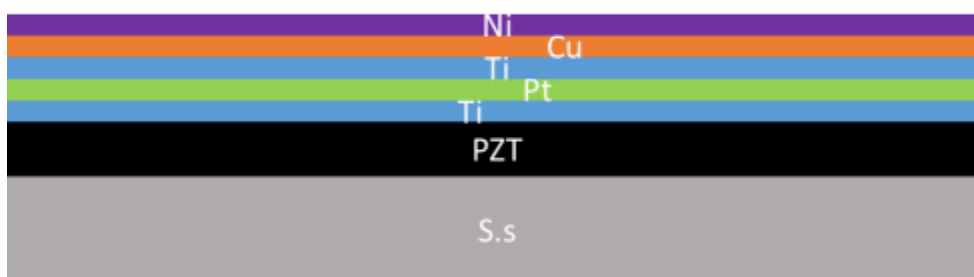


圖 26：上電極 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)電極層示意圖

根據 Shih, T. I., et al.[13]的研究 300nm 鈦,300nm 鎳及 500nm 銅可以當成電極，也代表這三種金屬依序蒸鍍時品質優，不會互相排斥無法堆疊，如圖 26 為此電極示意圖，因此，鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm) 為我提出的新電極層，但是銅鎳不耐高溫，因此需要先沉積鈦白金，然後退火之後再沉積鈦銅鎳。



## 4.2 下電極選用

下電極目前本團隊是使用不鏽鋼基板本身作為下電極，但是不鏽鋼焊接需要透過特殊焊料才能進行，本研究提出沉積鈦/白金(20nm/200nm)電極層作為下電極的方法，嘗試改變不鏽鋼表層無法直接焊接的困難，並進行後續實驗驗證可行性。

### 4.2.1 鈦/白金(20nm/200nm)

跟本團隊原本使用的上電極層鈦/白金(20nm/200nm)一樣，如圖 27 為此電極示意圖，按照 3.1.5 電極層沉積製程操作，一次性地在電子蒸鍍機中先鍍鈦再鍍白金，後續再進行退火，最後才是上錫球焊線以及拉力測試，上錫球及拉力測試的架設會於後續 5.1 上錫球方法和 5.2 拉力測試架設中介紹。



圖 27：下電極 鈦/白金(20nm/200nm)電極層示意圖

### 4.2.2 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)

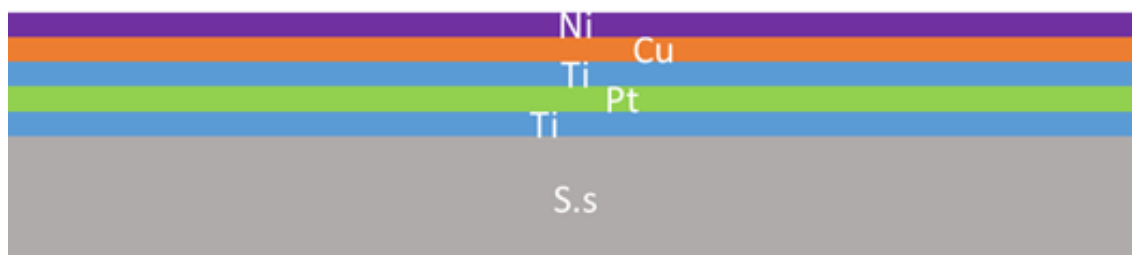


圖 28：下電極 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)電極層示意圖

使用同 4.1.2 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)的電極層，如圖 28 所示。然而，鎳跟銅無法抵禦退火時的高溫，會失去原本金屬特性導致無法跟錫接合如圖 29 所示，也就代表不能焊接。為了克服高溫障礙，較靠近不鏽鋼的兩層金屬(如同 4.1.1 鈦/白金(20nm/200nm)提到的本實驗室傳統電極)會先被蒸鍍，蒸鍍完成之後先行退火，使壓電層更緻密，隨後再將試片送入電子蒸鍍機中進行第二次蒸鍍，蒸鍍後使用高溫爐進行 200 度熱處理之後才是本小節提出的完整電極層，隨後將進行上錫球以及拉力測試測驗焊點機械強度。

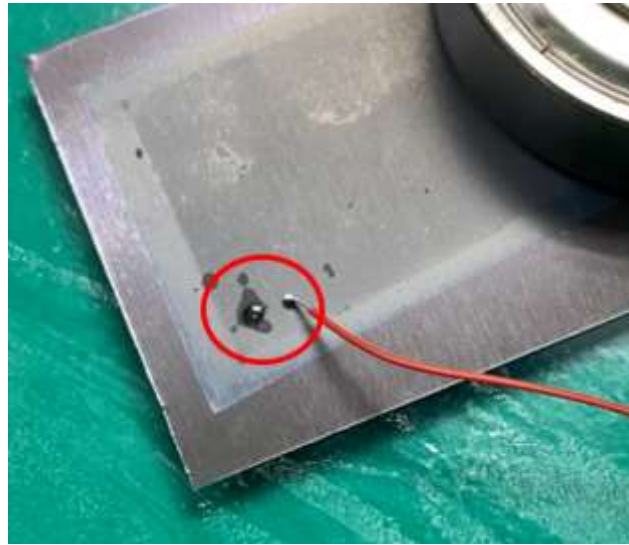


圖 29：銅鍍退火後無法焊接實體圖

本章節將上下電極分開討論並介紹過往本團隊使用的電極層及本研究的新電極層，以及如何焊上單芯線準備進行拉力測試測量，下一章將進行拉力測試分析，討論上下電極適合的電極層。

## Chapter 5 不同電極層拉力測試結果討論

前一章提到的電極層，先採用 5.1 上錫球方法焊上單芯線再按照 5.2 拉力測試架設所提到的拉力測試方式進行實驗，各種不同的電極層被蒸鍍在  $60\mu\text{m}$  的不鏽鋼，每一個強度會進行 10 次測試，為了讓數據更精確，會刪除超過一個標準差的數據，其餘數值計算平均進行討論，全部數據均會被製成圖表陳列在下，編號僅代表獨立的不同組數據，不代表與強度的關係。若該電極層強度表現穩定，應該會有數組數據接近，可以觀察到折線圖變化不劇烈，因為實驗值接近，也就可以驗證該電極層強度穩定。根據國際電子工業連接協會(Association Connecting Electronics Industries, ICP) 對焊點強度的規定，在本研究中焊點 200gw 是用以判斷足夠強的標準。

### 5.1 上錫球方法

4.1 上電極選用和 4.2 下電極選用分別討論上下電極與新的電極層，如果要知道機械強度是否符合應用，必須要進行相關測量與實驗才知道。首先，使用上面有直徑 2mm、1.5mm、1mm 孔洞的不鏽鋼網板，使用 1mm 孔洞定義錫球大小並且統一規格如圖 30 所示，高度約莫都在  $140\mu\text{m}$  上下，誤差不超過 10%。錫膏採用一般 SAC305 的市售錫膏，並使用熱風槍加熱讓錫膏融化，同時將單芯線放入，移除熱風槍後冷卻數秒，即成功將單芯線焊接到不鏽鋼，並且有統一錫球大小一致。

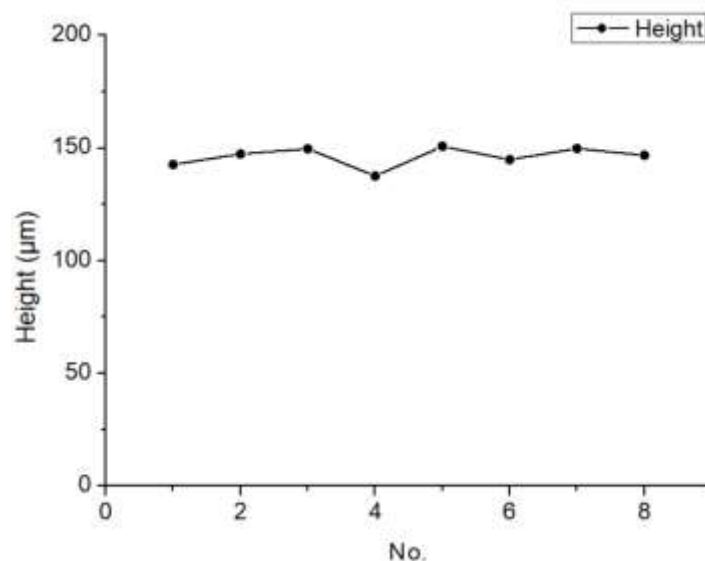


圖 30：錫球大小統計圖

將錫球大小固定之後進行拉力測試才有意義，否則基準不同得到的值無法相



互對比，因此統一錫球大小並且焊上單芯線之後，便可以進行拉力測試。

## 5.2 拉力測試架設

拉力測驗進行量測架設則是使用 Digital Force Gauge HF-2 以及量測平台測量拉力強度如同圖 31 提到的實體圖，以及圖 32 提到的架設示意圖，將元件固定在量測平台之後，單芯線透過膠帶固定到拉力計上，轉動量測平台右側把手時，平台緩緩拉開，同時對焊點產生的拉力逐步升高，加大到焊點脫落的瞬間拉力計會記錄下最大值，即測量出該焊點最大的拉力，上述各電極層會進行多次拉力測試，並且剔除掉超過一個標準差的極端值之後計算平均，結果將於下一章說明。Digital Force Gauge HF-2 的精度為 1gw。

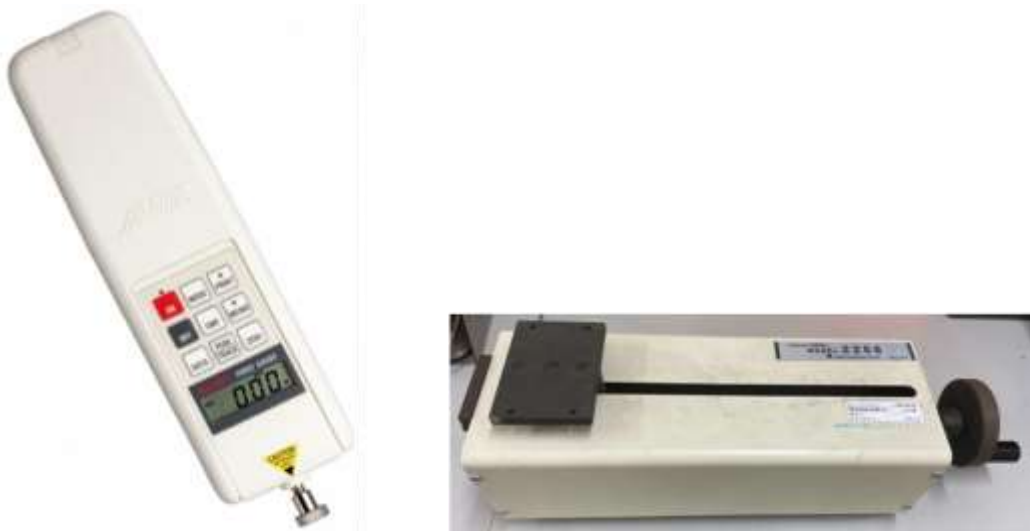


圖 31：測量平台及拉力計實體圖

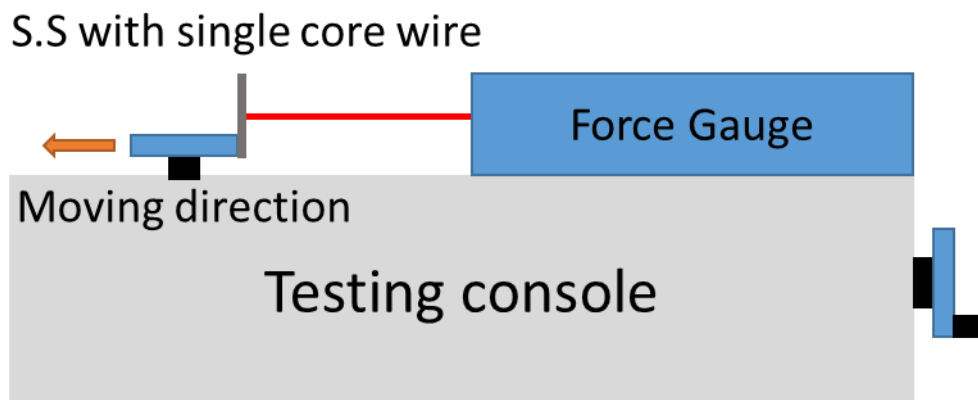


圖 32：拉力測試架設示意圖



### 5.3 上電極拉力測試

本小節將 4.1 上電極選用討論到的上電極層進行 5.2 拉力測試架設提到的拉力測試，比較焊點強度是否足夠於應用。

#### 5.3.1 鈦/白金(20nm/200nm)拉力測試

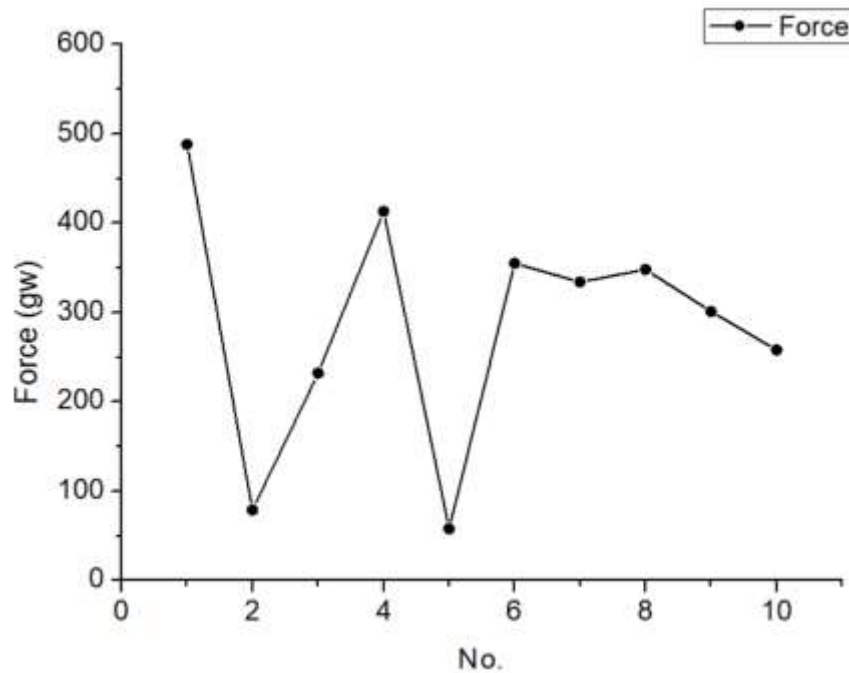


圖 33：上電極 鈦/白金(20nm/200nm)拉力測試結果圖

鈦/白金(20nm/200nm)的拉力測試結果如圖 33，鈦/白金(20nm/200nm)為本團隊過往使用的電極層，過去嘗試傳統方法使用焊槍焊接時焊接效果不佳，但是本研究提出使用熱風槍與錫膏的方法焊接效果穩定，各組實驗數據刪掉超過一個標準差的值之後的平均是 320gw 重，整體強度穩定，極端值較少，具有應用潛力。

### 5.3.2 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)電極層拉力測試

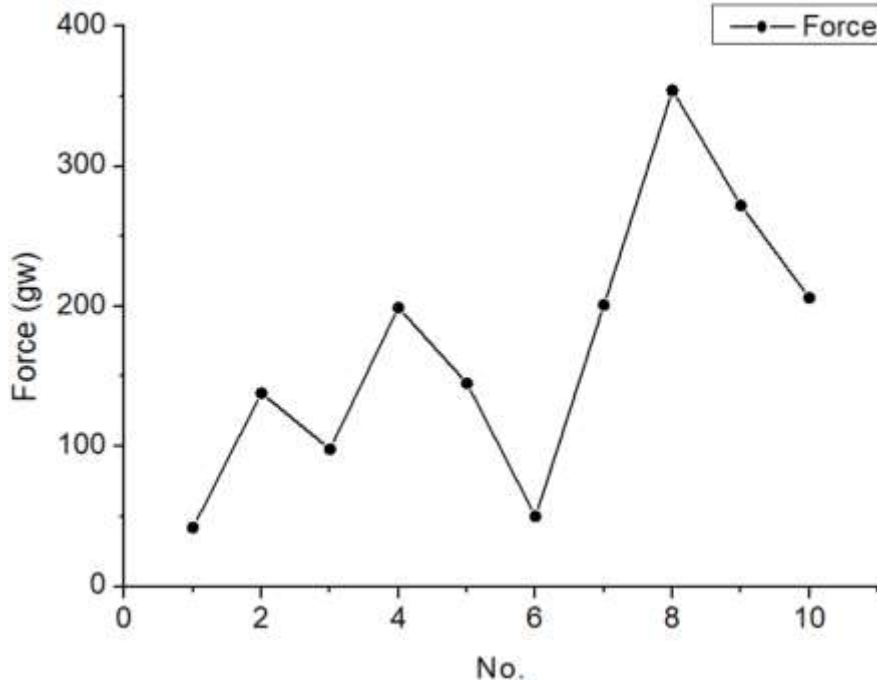


圖 34：上電極 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)拉力測試結果圖

鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)的拉力測試結果如圖 34，刪掉超過一個標準差的值之後的平均是 165gw 重，由上圖變動較大的結果圖來看，這個電極的穩定度比較不穩。應該是因為銅、鎳二種金屬不耐退火時候的高溫，不能一次鍍完所有電極層才退火。需要分二次鍍，第一次是鍍鈦/白金(20nm/200nm)，隨後將試片先拿去退火，第二次再鍍鈦/銅/鎳(20nm/500nm/200nm)，然後高溫爐熱處理 200 度。這個破真空拿去退火的動作可能會導致兩種電極之中有氧化層或是其他雜質產生，導致再鍍第二層金屬時電子蒸鍍機無法蒸鍍出高品質且緻密的電極層，進而導致強度不穩定。應用價值也因為不穩定、焊點強度低而比較低。



## 5.4 下電極拉力測試

本小節將 4.2 下電極選用討論到的下電極層進行 5.2 拉力測試架設提到的拉力測試，比較焊點強度是否足夠於應用。

### 5.4.1 鈦/白金(20nm/200nm)拉力測試

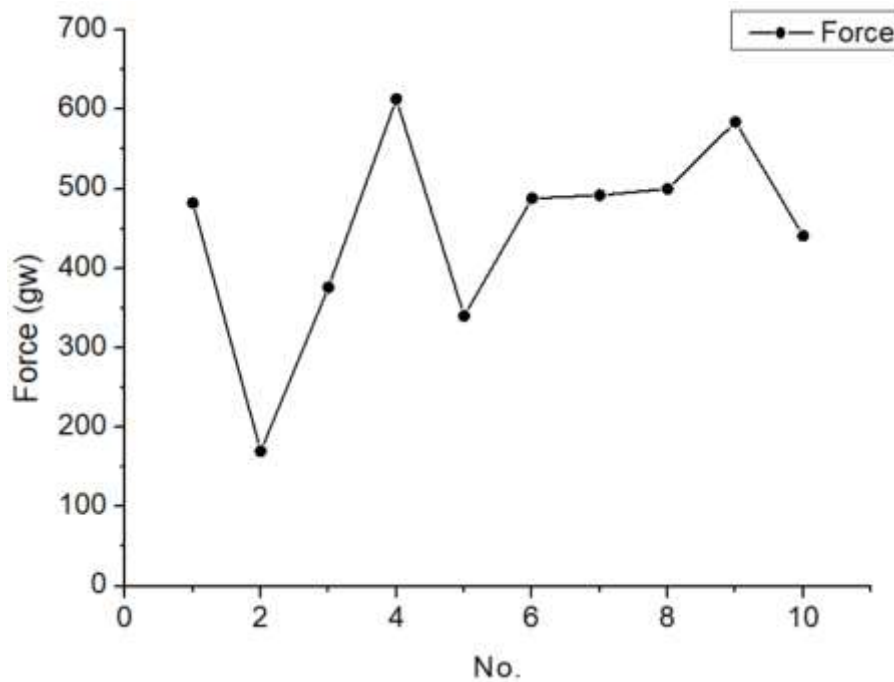


圖 35：下電極 鈦/白金(20nm/200nm)拉力測試結果圖

是鈦/白金(20nm/200nm)的拉力測試結果如圖 35，鈦/白金(20nm/200nm)為本團隊過往使用的電極層，與上電極的發現相同，本研究提出使用熱風槍與錫膏的方法焊接效果穩定，各組實驗數據刪掉超過一個標準差的值之後的平均是 446gw 重，觀察數據線有好幾個數據非常接近，所以數據線看起來有一處接近水平，整體強度穩定，極端值較少，具有應用潛力。

#### 5.4.2 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)電極層拉力測試

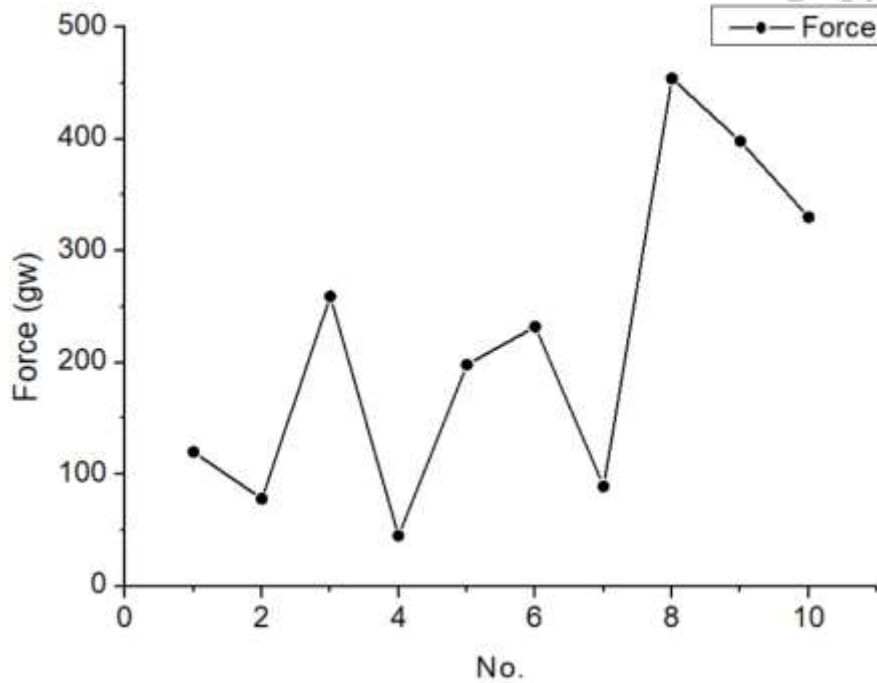


圖 36：下電極 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)拉力測試結果圖

鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)的拉力測試結果如圖 36，刪掉超過一個標準差的值之後的平均是 205gw 重，由上圖比較波動的结果圖來看，這個電極的穩定度比較不穩，所以數據波動很大。應該是因為銅、鎳二種金屬不耐退火時到達的高溫，不能一次鍍完所有電極層才退火。需要分二次鍍，第一次是鍍鈦/白金(20nm/200nm)，隨後將試片先拿去退火，第二次再鍍鈦/銅/鎳(20nm/500nm/200nm)，然後高溫爐熱處理 200 度。蒸鍍電極層中破真空拿去退火的動作可能會導致兩種電極之中有氧化層或是其他雜質產生，導致再鍍第二層金屬時電子蒸鍍機無法蒸鍍出高品質且緻密的電極層，進而導致強度不穩定。電極層不耐高溫且強度偏弱不穩定，在本研究中應用價值比較低。

## 5.5 不同電極層比較

原本當成目標電極層的鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)因為不能抵禦高溫，蒸鍍電極層時要分二步驟做，步驟較繁瑣且效果不如預期，此外拉力測試強度也不突出，是瑕疵較多的電極層，因此不選用。鈦/白金(20nm/200nm)拉力測試強度優於鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)，在拉力強度上足夠韌性。另一方面，根據表 6 提供之數據，可以看到鈦/白金(20nm/200nm)不光是拉力強度較強，同時在輸出方面也有優勢。使用實驗室壓電層為 10 $\mu$ m 的元件進行測試，極化完成的元件在共振頻率輸出為 10.51V，於焊接之後減少至 5.63V，與本團隊先前遇到問題一樣會因為去極化導致輸出變差，再進行極化一次之後輸出回升至 10.89V，亦可驗證先焊接後極化的方式是可行的。反觀鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)，拉力較弱之外，元件在極化步驟便無法成功，無法跟鈦/白金(20nm/200nm)分庭抗禮。

圖 37 左側元件 A 與右側元件 C 均為 4.1.1 鈦/白金(20nm/200nm)，中間 B 元件為 4.1.2 鈦/白金/鈦/銅/鎳(20nm/200nm/20nm/500nm/200nm)，A,B,C 三元件均是 60 $\mu$ m 不鏽鋼沉積壓電層，僅形狀不同及電極層不同(A,C 相同)，下圖紅圈處為焊點脫落處，可以看到 A.C 的焊點脫落處看到裸露黑色壓電層，B 的焊點脫落處看到的是亮白色金屬，且殘留在線上的金屬顏色為銅的淺粉紅色，因此驗證分兩次蒸鍍金屬電極層導致層與層之間不夠緻密，進而導致拉力測試結果較差、並且在極化步驟時會漏電流。

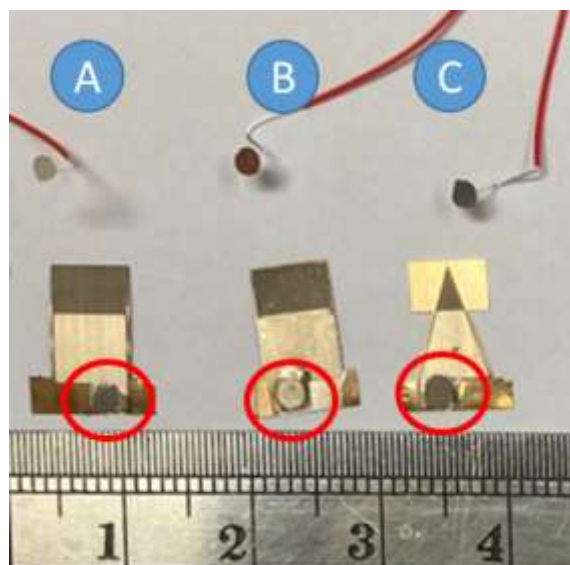


圖 37：焊接斷面圖



表 6：焊單芯線後輸出比較

狀態	鈦/白金 (20nm/200nm)
極化完成	10.51V
焊接完成	5.63V
再極化完成	10.89V

本研究主要目標為尋找可焊接、且不影響輸出的電極層，因此選用鈦/白金(20nm/200nm)繼續後續討論。該電極層是使用在傳統能量擷取器的上電極且輸出良好，可以確定在尚未被焊接前，元件輸出是正常的，本實驗驗證先極化後焊接的方式確實因為去極化現象發生導致輸出變低，由此可證：先焊接後極化的方式可行。

本章節得到的結論：上下電極均採用鈦/白金(20nm/200nm)，製程流程如 3.1 微機電製程，只是改變光罩之後，在不鏽鋼上也沉積鈦和白金作為下電極克服不鏽鋼不可焊接的問題。如圖 38 所示，不鏽鋼上有一塊小矩形白金層，目的為供焊接使用，焊接至 PCB 方式將於下一章節提到。



圖 38：能量擷取器實體圖

## Chapter 6 元件測量與結果討論

經過第三章能量擷取器製程流程介紹，第四和第五章的電極改善探討，確定電極將使用鈦/白金(20nm/200nm)，原本的電極圖形定義只有壓電層上的上電極才有，本研究提出在下電極的不鏽鋼表層亦蒸鍍鈦/白金(20nm/200nm)，方能解決不鏽鋼不可直接焊接的問題。本章節將會將傳統元件如何焊到 PCB 板以及將使用 2 隻同一批的元件，1 隻為直接極化後測量，1 隻為焊接至 PCB 後才極化並測量，觀察兩者輸出並比較，驗證本研究提出的方法是否可行。

### 6.1 焊接至 PCB 板

與 5.1 上錫球方法相同，定義錫球大小並且統一規格，錫膏採用一般 SAC305 的事售錫膏，並使用熱風槍加熱讓錫膏融化，差別在於要焊到 PCB 板上需要焊接治具如圖 39 將 PCB 板固定，然後將欲焊接的那一面能量擷取器上錫球之後將 PCB 板蓋上，隨後透過熱風槍加熱，加熱完成之後取出就成功完成能量擷取器焊接到 PCB 板。

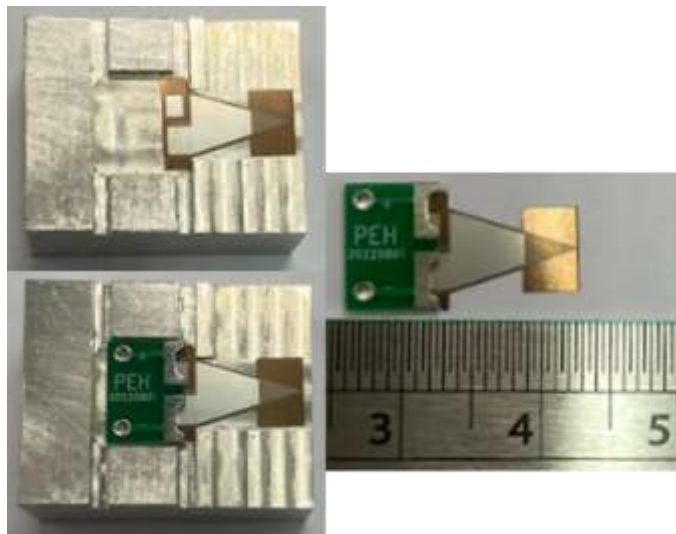


圖 39：焊接治具圖及焊接至 PCB 實體圖

完成焊接之後，成品如圖 40，旁邊放置尺以及 1 元銅板當作比例尺，完成焊接之後，才進行 3.4 極化介紹的極化步驟，因為先極化再焊接的話，高溫會導致去極化現象發生，一旦去極化，視去極化情況，電偶極矩排列方向趨於隨機無序，去極化輕則導致輸出下降，重則完全去極化，如同沒有極化一般幾乎沒有輸出。先焊接再極化則可以避免去極化的發生，極化完成之後，下一小節將介紹量測架設，用以將完成極化的元件進行測量。



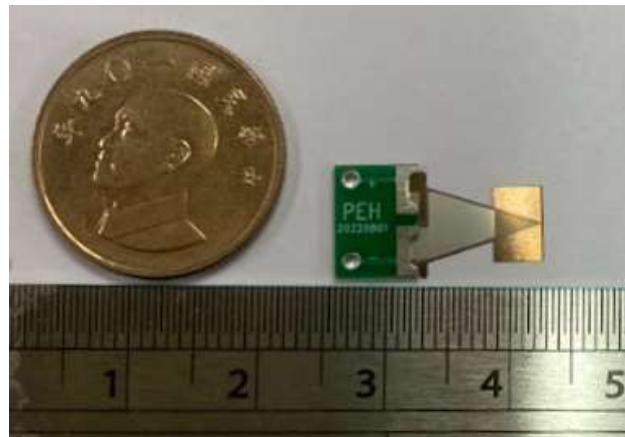


圖 40：焊接至 PCB 元件圖

上下電極均沉積鈦/白金(20nm/200nm)電極層之後，焊接至 PCB 的元件進行拉力測試結果如圖 41，刪掉超過一個標準差的值之後的平均是 449gw 重，強度如預期，可供能量擷取器使用。

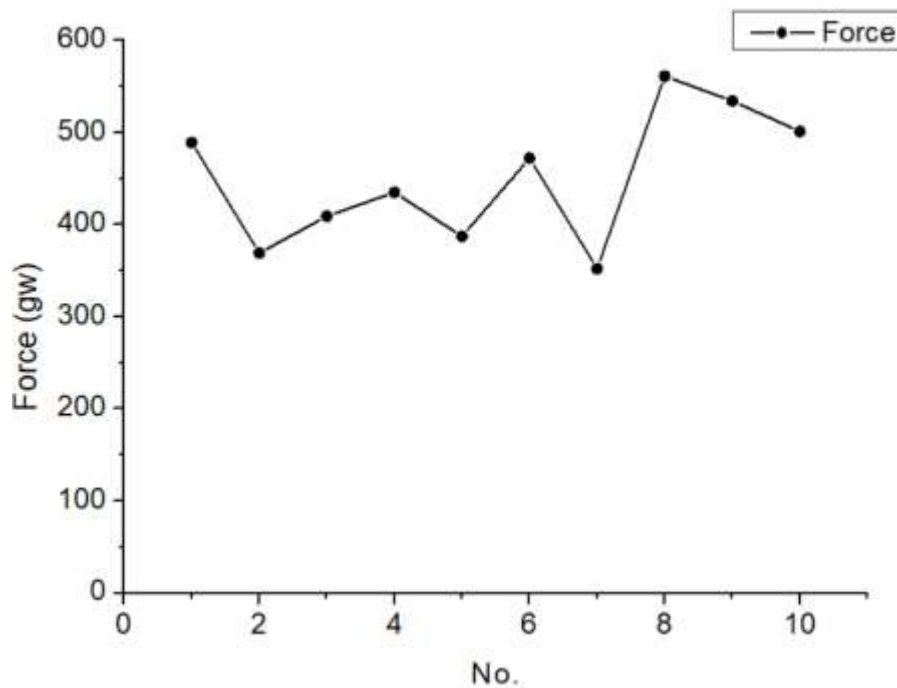


圖 41：焊接至 PCB 元件拉力測試結果

## 6.2 量測儀器架設圖

為了量測傳統元件輸出以及焊接到 PCB 元件的輸出，需要以下架設，圖 42 為量測儀器架設圖，從訊號產生器產生訊號，進入放大器之後驅動振盪器，振盪器振盪讓固定於振盪器上的懸臂樑式壓電能量擷取器產生應變變化，透過壓電膜作用將應變轉換之後產生電能，隨即透過資料擷取卡(DAQ)將資料輸入至電腦進行後續分析。進行測量的同時，使用加速度計監測加速度，確保振盪幅度為預期的加速度狀態。尋找共振頻率的方法為確認加速度之後，從低頻率逐步調高到高頻率，觀察輸出開始變大的區間，緩慢增加頻率，一旦過共振頻率之後輸出會驟降，因此驟降前的最大輸出對應的頻率即是共振頻率。尋找最佳阻抗的時候則是先找到共振頻率，維持在共振頻率的情況，在測量前將訊號先過電阻然後再記錄電壓，計算功率。

測量真空環境下的輸出，則需要把振盪器放入真空腔體內抽至真空再進行測量，其他架設均與常壓下測量相同。

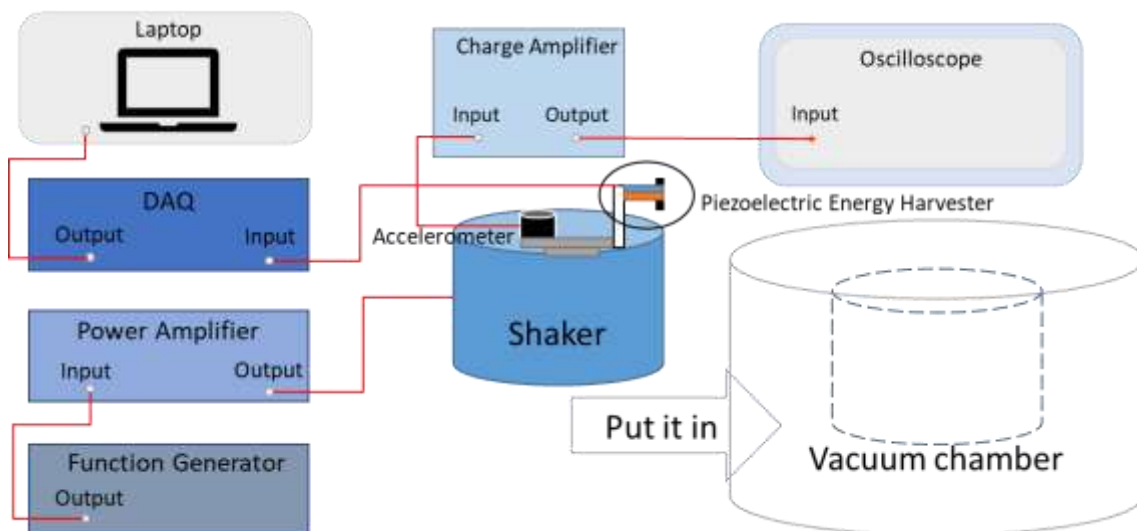


圖 42：量測儀器架設圖



### 6.3 量測夾具

上一小節介紹量測儀器架設，本小節介紹量測夾具，下列介紹兩種不同的量測夾具，首先第一種如圖 43 圖 44 所示，夾具上下兩部分夾住能量擷取器固定在平台上，該平台可以鎖至振盪器。這種量測夾具為配合傳統能量擷取器的夾具，固定元件之後靠著夾具設計插入探針，並且將探針抵在上下電極，然後即可將訊號讀取到儀器觀測。

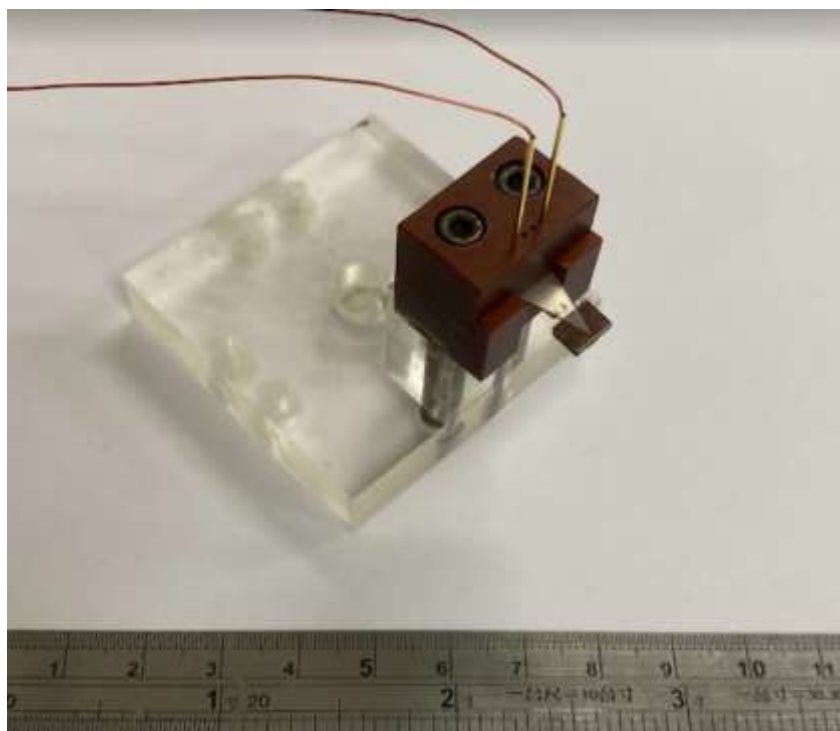


圖 43：傳統夾具實體圖

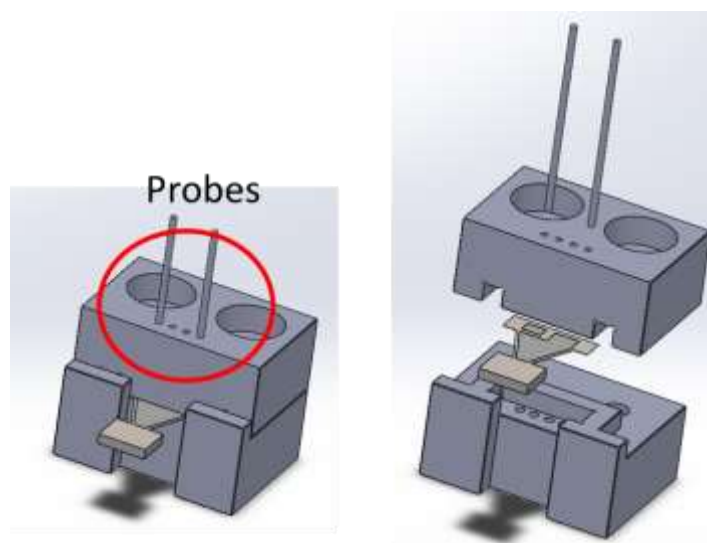


圖 44：傳統夾具示意圖

下圖 45 圖 46 是配合本研究所設計的新夾具，與傳統夾具差異略有不同。首先，新夾具夾住的元件如圖 40：焊接至 PCB 元件圖是將能量擷取器焊接到 PCB 板之後的版本，因此比起傳統夾具而言，新夾具需要有個內凹將整個 PCB 板包起來並夾住元件方能固定。另外，傳統夾具需要插入探針，並且將探針抵在電極上才能將訊號讀出，是因為傳統元件還沒焊接把電極訊號導出，新夾具夾的元件已經把電極焊至 PCB 板上，PCB 板被固定在中間探棒、鱷魚夾均難以夾持，故在 PCB 板上焊上單芯線，如此一來便可以導出電極訊號。



圖 45：新夾具實體圖

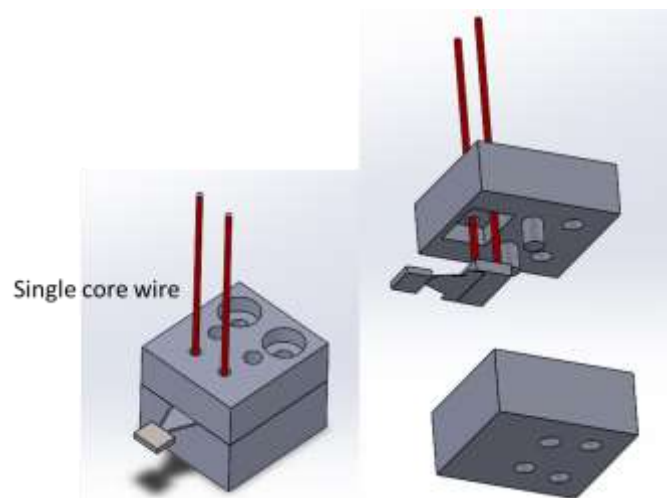


圖 46：新夾具示意圖

## 6.4 元件掃頻圖

本小節展示的為元件掃頻圖，本小節將測量二隻同一批的元件，一隻為沒有焊接，直接極化後測量，另一隻為焊接至 PCB 後才極化並且進行測量，二隻極化電壓相同為 90V (15V/ $\mu\text{m}$ )。測量方式為將元件放入 6.3 量測夾具介紹的夾具中，按照 6.2 量測儀器架設圖儀器架設方法架設，改變頻率觀察輸出，尋找輸出最大時即為共振頻率，透過 DAQ 完整擷取資料，可以看到下方掃頻圖，輸出越靠近共振頻率時逐漸提升，過共振頻率之後迅速降低，本小節加速度使用 0.5g，二隻元件皆在相同的測量環境。首先測量常壓狀態時的輸出，再測量真空狀態時的輸出。

常壓狀態時未焊接的元件掃頻圖如圖 47，加速度為 0.5g，共振頻率為 91.85Hz，在共振頻率時輸出為 4.22V。

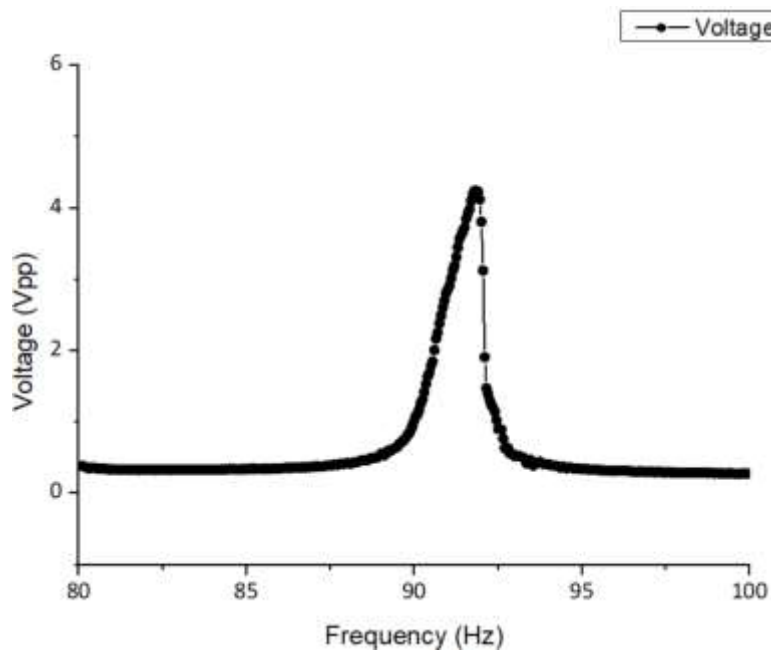


圖 47：未焊接元件掃頻圖\_常壓

常壓時已焊接元件掃頻圖如圖 48，加速度為 0.5g，共振頻率為 91.60Hz，在共振頻率時輸出為 5.07V。

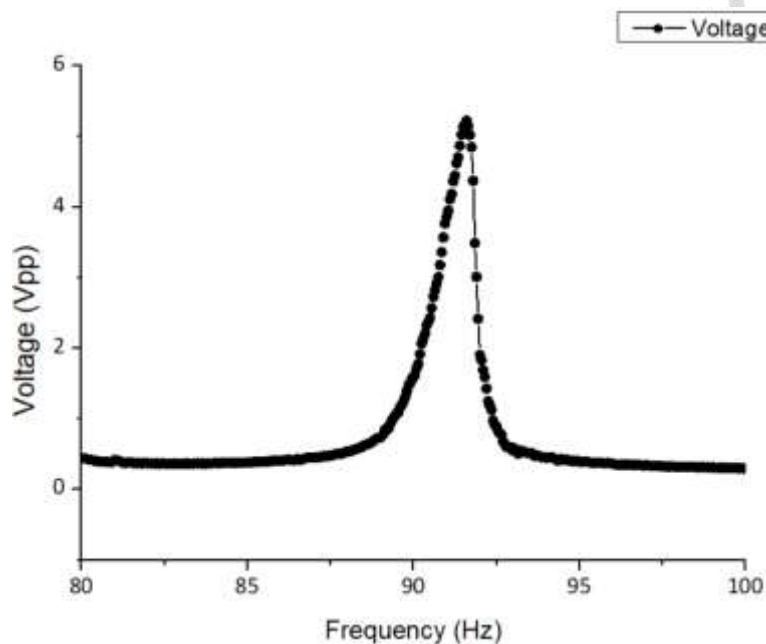


圖 48：已焊接元件掃頻圖\_常壓

二隻同一批元件極化相同電壓，在相同的加速度且常壓之下，輸出電壓相當，甚至焊接到 PCB 的元件略略高出一些。因為同一批試片中，每隻元件的壓電膜厚度、緻密度不可能完全相同，質量塊黏貼也不可能完全相同，進而導致同樣形狀的元件共振頻率會有小幅度的不同。因此，不能直接下定論焊接後能提升輸出，但是至少可以驗證，輸出不會有顯著減少。故本研究提出的焊接方式：先焊接後極化的方法，已焊接元件輸出不比未焊接元件低，達到預期效果。

真空狀態時未焊接的元件掃頻圖如圖 49，加速度為 0.5g，共振頻率為 91.20Hz，在共振頻率時輸出為 5.22V。

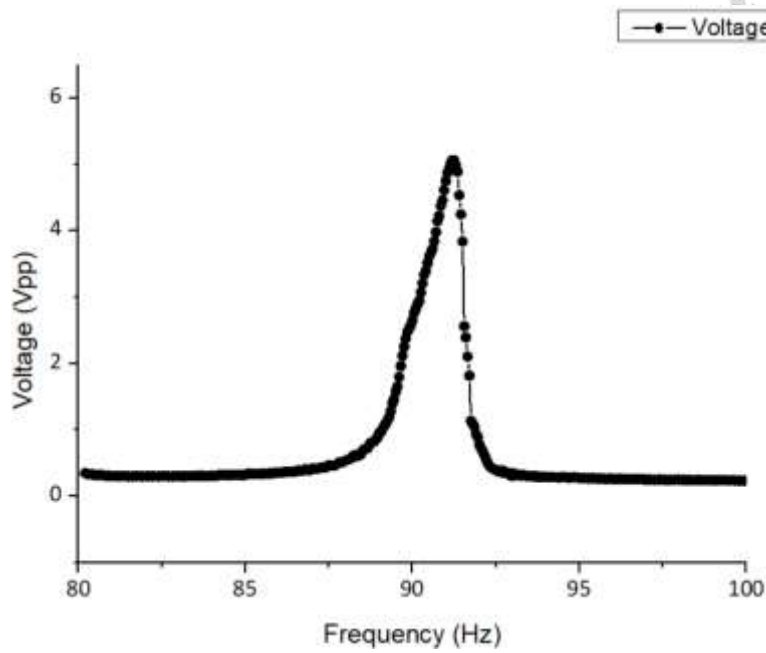


圖 49：未焊接元件掃頻圖\_真空

真空時已焊接元件掃頻圖如圖 50，加速度為 0.5g，共振頻率為 91.60Hz，在共振頻率時輸出為 6.41V。

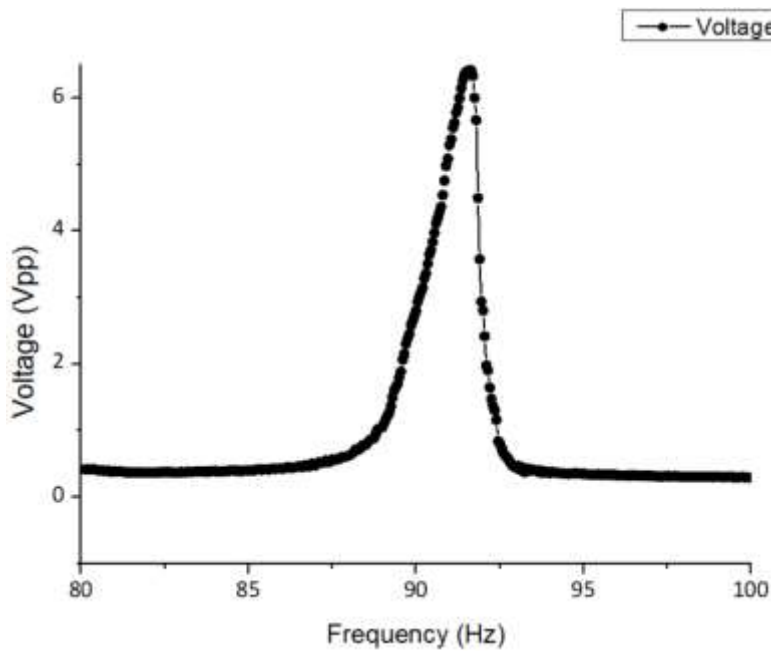


圖 50：已焊接元件掃頻圖\_真空



## 6.5 元件最佳阻抗匹配

本小節將沿用上一小節的結果，上一小節在開迴路的情況尋找共振頻率，本小節將使用前一小節找到的共振頻率做後續研究，與前小節一樣，同一批的二隻元件極化電壓相同為 90V ( $15\text{V}/\mu\text{m}$ ) 在 0.5g 加速度的情況調至共振頻率之後，匹配不同阻抗，尋找輸出功率最高的最佳阻抗，本研究匹配最佳阻抗時使用  $1\text{k}\Omega\sim 1200\text{k}\Omega$  的電阻探討。

常壓狀態時未焊接元件匹配最佳阻抗之輸出電壓與功率圖如圖 51，共振頻率為 91.85Hz，最佳阻抗匹配為  $100\text{k}\Omega$ ，輸出電壓為 2.38V，輸出功率為  $7.08\mu\text{W}$ 。

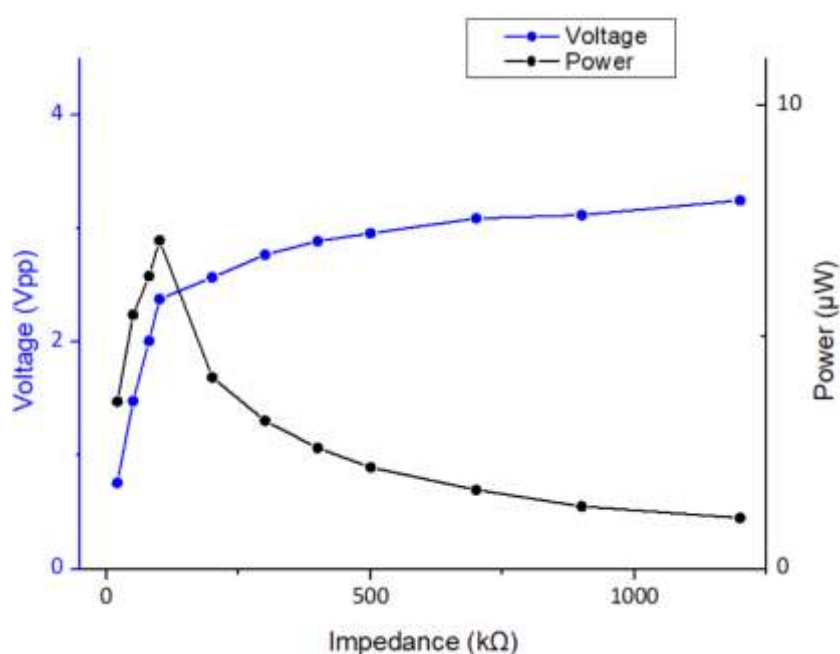


圖 51：未焊接元件匹配最佳阻抗之輸出電壓與功率圖\_常壓





已焊接元件匹配最佳阻抗之輸出電壓與功率圖如圖 52，共振頻率為 91.60Hz，最佳阻抗匹配為 100kΩ，輸出電壓為 2.82V，輸出功率為 9.94μW。

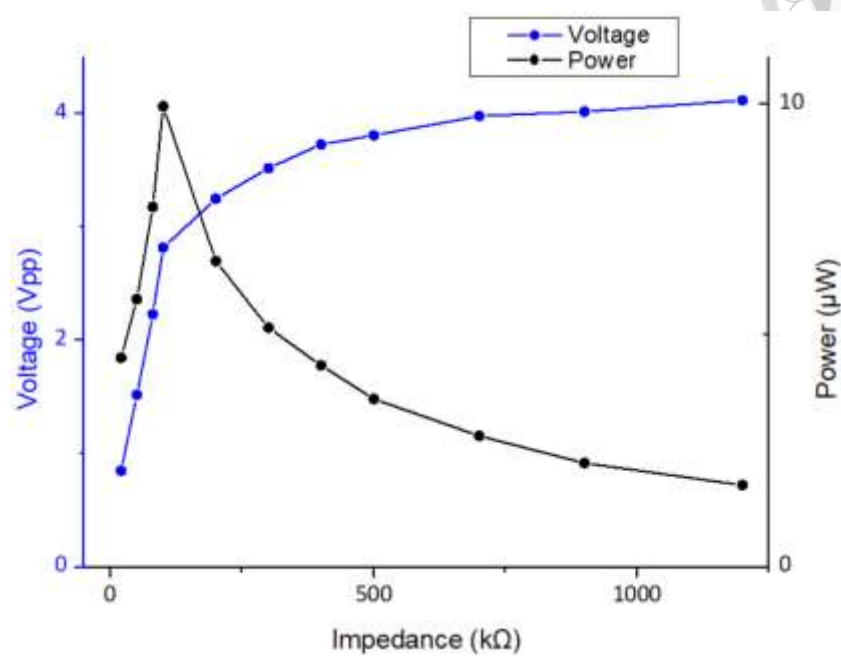


圖 52：已焊接元件匹配最佳阻抗之輸出電壓與功率圖\_常壓

與上一小節開迴路測量時狀況相同，在相同加速度的情況下，已焊接元件的輸出表現略高於未焊接元件，已焊接元件匹配最佳阻抗 100kΩ 時輸出電壓 2.82V 小幅度高於未焊接元件匹配最佳阻抗 100kΩ 時的輸出電壓 2.38V；已焊接元件匹配最佳阻抗 100kΩ 時輸出功率 9.94μW 亦小幅度高於未焊接元件匹配最佳阻抗 100kΩ 時的輸出功率 7.08μW，由此可證，本研究提出焊接元件至 PCB 板上的方式，不影響本團隊開發的能量擷取器且製程契合度高，僅光罩小幅度更改形狀，輸出表現不影響，符合本研究預期成果。

真空狀態時未焊接元件匹配最佳阻抗之輸出電壓與功率圖如圖 53，共振頻率為 91.20Hz，最佳阻抗匹配為 100kΩ，輸出電壓為 3.06V，輸出功率為 11.7μW。

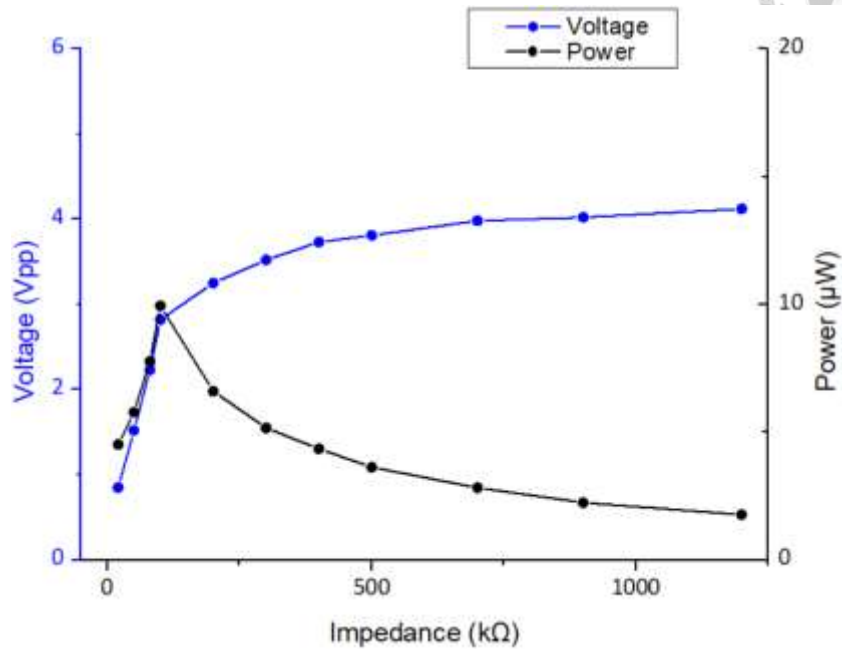


圖 53：未焊接元件匹配最佳阻抗之輸出電壓與功率圖\_真空

真空狀態時已焊接元件匹配最佳阻抗之輸出電壓與功率圖如圖 54，共振頻率為 91.60Hz，最佳阻抗匹配為 100kΩ，輸出電壓為 3.65V，輸出功率為 16.7μW。

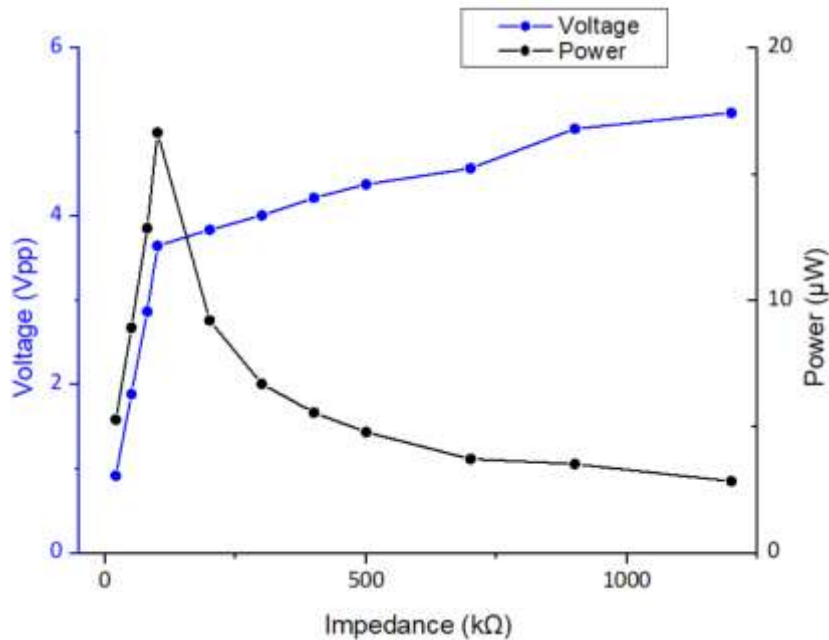


圖 54：已焊接元件匹配最佳阻抗之輸出電壓與功率圖\_真空

常壓狀態時數據比對如表 7 有完整整理，已焊接元件匹配最佳阻抗 100kΩ 時輸出電壓 2.82V 略勝於未焊接元件匹配最佳阻抗 100kΩ 時的輸出電壓 2.38V；已焊接元件匹配最佳阻抗 100kΩ 時輸出功率 9.94μW 亦略勝於未焊接元件匹配最佳阻抗 100kΩ 時的輸出功率 7.08μW，功率上升 2.86μW 推測應該是因為焊接形成的焊點為合金，比使用探針的物理接觸方式接的更穩定且阻值更小。對比本團隊過去遇到的困難焊接後輸出電壓下降 44%，輸出功率下降 69%，本研究成功達到在常壓時焊接後輸出電壓上升 18%，輸出功率上升 40%。

表 7：元件焊接前後對比整理\_常壓

元件狀態	未焊接	已焊接
極化電壓	90V (15V/μm)	90V (15V/μm)
加速度	0.5g	0.5g
共振頻率	91.85Hz	91.60Hz
最佳阻抗	100kΩ	100kΩ
輸出電壓(最佳阻抗)	2.38V	2.82V
輸出功率(最佳阻抗)	7.08μW	9.94μW
上升幅度	輸出電壓(最佳阻抗)：18% 輸出功率(最佳阻抗)：40%	

真空狀態時數據比對如表 8 有完整整理，已焊接元件匹配最佳阻抗 100kΩ 時輸出電壓 3.65V 略勝於未焊接元件匹配最佳阻抗 100kΩ 時的輸出電壓 3.06V；已焊接元件匹配最佳阻抗 100kΩ 時輸出功率 11.7μW 亦略勝於未焊接元件匹配最佳阻抗 100kΩ 時的輸出功率 16.7μW，功率上升 5μW 推測應該是因為焊接形成的焊點為合金，比使用探針的物理接觸方式接的更穩定且阻值更小。對比本團隊過去遇到的困難焊接後輸出電壓下降 44%，輸出功率下降 69%，本研究成功達到在真空時焊接後輸出電壓上升 19%，輸出功率上升 42%。

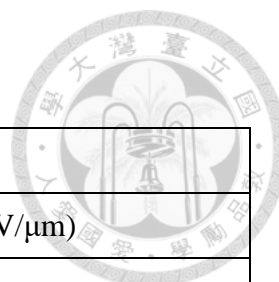


表 8：元件焊接前後對比整理\_真空

元件狀態	未焊接	已焊接
極化電壓	90V (15V/ $\mu\text{m}$ )	90V (15V/ $\mu\text{m}$ )
加速度	0.5g	0.5g
共振頻率	91.20Hz	91.60Hz
最佳阻抗	100k $\Omega$	100k $\Omega$
輸出電壓(最佳阻抗)	3.06V	3.65V
輸出功率(最佳阻抗)	11.7 $\mu\text{W}$	16.7 $\mu\text{W}$
上升幅度	輸出電壓(最佳阻抗)：19% 輸出功率(最佳阻抗)：42%	

常壓與真空狀態時數據比對如表 9 有完整整理，拿已焊接元件討論真空前後輸出差異，真空時已焊接元件匹配最佳阻抗 100k $\Omega$  時輸出電壓 3.65V 勝於常壓已焊接元件匹配最佳阻抗 100k $\Omega$  時的輸出電壓 2.82V；真空時已焊接元件匹配最佳阻抗 100k $\Omega$  時輸出功率 16.7 $\mu\text{W}$  勝於常壓已焊接元件匹配最佳阻抗 100k $\Omega$  時的輸出功率 9.94 $\mu\text{W}$ ，功率上升 6.76 $\mu\text{W}$  是因為真空的情況下沒有空氣阻力影響，能量擷取器位移更大，擷取到更多能量。本研究在真空時輸出電壓上升 29%，輸出功率上升 68%。

表 9：常壓與真空狀態輸出對比整理

元件狀態	常壓	真空
極化電壓	90V (15V/ $\mu\text{m}$ )	90V (15V/ $\mu\text{m}$ )
加速度	0.5g	0.5g
共振頻率	91.60Hz	91.60Hz
最佳阻抗	100k $\Omega$	100k $\Omega$
輸出電壓(最佳阻抗)	2.82V	3.65V
輸出功率(最佳阻抗)	16.7 $\mu\text{W}$	9.94 $\mu\text{W}$
上升幅度	輸出電壓(最佳阻抗)：29% 輸出功率(最佳阻抗)：68%	

## Chapter 7 結論及未來展望



### 7.1 結論

本研究的目標為：尋找焊接之後焊點強度穩定的上下電極，改善下電極表層，讓下電極不鏽鋼能直接焊接而非透過特殊錫膏。然後將電極層應用在壓電能量擷取器上，把元件焊接至 PCB 板，並且讓輸出維持原有水平，解決本團隊先前遇到的焊接困難。本研究主要分為兩部分：

第一部分為找到適合擔任上下電極的電極層，根據第四第五章的研究表示：上電極經過實驗證明不需要更改，原有鈦/白金(20nm/200nm)即符合需求。下電極透過在不鏽鋼表層鍍上鈦/白金(20nm/200nm)改善不銹鋼不可直接焊接的問題，也可以成功焊接，上下電極均採用鈦/白金(20nm/200nm)的優勢為提出的解法跟本團隊過往成熟的製程方式相當契合，沒有過多的更改，對於元件品質不影響。

第二部分為將元件焊接至 PCB 板，並且成功達到常壓的情況焊接後輸出電壓從 2.38V 變成 2.82V 上升 18%，輸出功率從 7.08 $\mu$ w 變成 9.94 $\mu$ w 上升 40%；真空的情況焊接後輸出電壓從 3.06V 變成 3.65V 上升 19%，輸出功率從 11.7 $\mu$ w 變成 16.7 $\mu$ w 上升 42%。不論是在真空環境還是常壓環境焊接均沒有導致輸出減少。對比本團隊過去遇到的困難焊接後輸出電壓下降 44%，輸出功率下降 69%，成功找到更好的焊接方法，故可以將元件成功焊接到 PCB 板。

### 7.2 未來展望

如果繼續針對電極層做研究，研究白金使用量更少同時元件可以正常使用的電極層也是重要的改善，在強度足夠的情況，研究最少的白金使用量為何，並且應用在壓電能量擷取器或是壓電式超聲波傳感器看看。如下表 10 為鈦/白金(20nm/50nm,100nm,200nm)電極層，可以討論看看在鈦厚度固定為 20nm 的情況，白金厚度變動，漸漸減少使用量，看看拉力測試減少情況。不鏽鋼基板選用 30 $\mu$ m 和 60 $\mu$ m，因為本團隊目前常用之基板厚度為此兩種厚度。根據下列表 10 所示，可以看到不鏽鋼厚度為 60 $\mu$ m 的時候白金厚度減少的情況對強度影響不明顯，原本電極鈦/白金(20nm/200nm)時的強度為 446gw，隨著白金使用量減少一半為 100nm 時強度為 426gw，再減少白金使用量一半為 50nm 的時候強度為 406gw 整體強度



沒有減弱太多。反觀不鏽鋼厚度為 30 $\mu$ m 的時候，鈦/白金(20nm/200nm)時的強度為 438gw，隨著白金使用量減少一半為 100nm 時強度為 192gw，再減少白金使用量一半為 50nm 的時候強度為 138gw 整體強度減弱不少。

表 10：鈦/白金(20nm/50nm.100nm.200nm)跟不同厚度不鏽鋼強度數據表

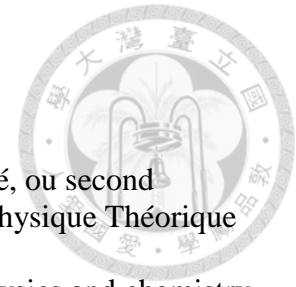
Pt \ SS	50nm	100nm	200nm
30 $\mu$ m	138	192	438
60 $\mu$ m	406	426	446

Unit: gw

## 參考文獻



- [1] Cellular Networks for Massive IoT: Enabling Low Power Wide Area Applications, Stockholm, Sweden, pp. 1-13, 2016.
- [2] K. Shafique, B. A. Khawaja, F. Sabir, S. Qazi and M. Mustaqim, "Internet of Things (IoT) for Next-Generation Smart Systems: A Review of Current Challenges, Future Trends and Prospects for Emerging 5G-IoT Scenarios," in *IEEE Access*, vol. 8, pp. 23022-23040, 2020, doi: 10.1109/ACCESS.2020.2970118.
- [3] R. Amirtharajah and A. P. Chandrakasan, "Self-powered signal processing using vibration-based power generation," in *IEEE Journal of Solid-State Circuits*, vol. 33, no. 5, pp. 687-695, May 1998, doi: 10.1109/4.668982.
- [4] Onianwa, P., Fakayode, S. Lead Contamination of Topsoil and Vegetation in the Vicinity of a Battery Factory in Nigeria. *Environmental Geochemistry and Health* 22, 211–218 (2000).
- [5] Roundy, S., Wright, P. K., & Rabaey, J. (2003). A study of low level vibrations as a power source for wireless sensor nodes. *Computer communications*, 26(11), 1131-1144.
- [6] Roundy, S., & Wright, P. K. (2004). A piezoelectric vibration based generator for wireless electronics. *Smart Materials and structures*, 13(5), 1131.
- [7] Lin, S. C., & Wu, W. J. (2013). Piezoelectric micro energy harvesters based on stainless-steel substrates. *Smart Materials and Structures*, 22(4), 045016.
- [8] Tu, King-Ning, and Yingxia Liu. "Recent advances on kinetic analysis of solder joint reactions in 3D IC packaging technology." *Materials Science and Engineering: R: Reports* 136 (2019): 1-12.
- [9] 柯冠宇."具可調頻功能之微型壓電能量擷取器真空封裝設計開發." 臺灣大學工程科學及海洋工程學研究所學位論文 (2021): 1-80
- [10] Kiele, Patrick, et al. "Design of experiment evaluation of sputtered thin film platinum surface metallization on alumina substrate for implantable conductive structures." 2017 39th Annual International Conference of the IEEE Engineering in Medicine and Biology Society (EMBC). IEEE, 2017.
- [11] Jaafar, Norhanani Binte, and Chong Ser Choong. "Comprehensive Study of Tin-Silver-Copper Lead-Free Alloys on Various Bond Pad Metallisation." 2019 IEEE 21st Electronics Packaging Technology Conference (EPTC). IEEE, 2019.
- [12] Ebersberger, B., & Lee, C. (2008, May). Cu pillar bumps as a lead-free drop-in replacement for solder-bumped, flip-chip interconnects. In 2008 58th Electronic Components and Technology Conference (pp. 59-66). IEEE.
- [13] Shih, T. I., Lin, Y. C., Duh, J. G., & Hsu, T. (2006). Electrical characteristics for Sn-Ag-Cu solder bump with Ti/Ni/Cu under-bump metallization after temperature cycling tests. *Journal of electronic materials*, 35(10), 1773-1780.
- [14] Curie, J., & Curie, P. (1880). Développement par compression de l'électricité polaire dans les cristaux hémihédres à faces inclinées. *Bulletin de minéralogie*, 3(4), 90-93.
- [15] Hankel, W. G. (1881). Über die aktino-und peizoelektrischen Eigenschaften des Bergkrystalles und ihre Beziehung zu den thermoelektrischen. S. Hirzel.
- [16] Dineva, P., Gross, D., Müller, R., & Rangelov, T. (2014). Piezoelectric materials. In *Dynamic fracture of piezoelectric materials* (pp. 7-32). Springer, Cham.



- [17] Lippmann, G. (1881). Principe de la conservation de l'électricité, ou second principe de la théorie des phénomènes électriques. *Journal de Physique Théorique et Appliquée*, 10(1), 381-394.
- [18] Brinker, C. J., & Scherer, G. W. (2013). *Sol-gel science: the physics and chemistry of sol-gel processing*. Academic press.
- [19] Barrow, D. A., Petroff, T. E., Tandon, R. P., & Sayer, M. (1997). Characterization of thick lead zirconate titanate films fabricated using a new sol gel based process. *Journal of Applied Physics*, 81(2), 876-881.
- [20] Basit N A, Kim H K 1995 *J Vac. Sci. Technol. A*. 13 2214-20
- [21] Shilpa, G. D., Sreelakshmi, K., & Ananthaprasad, M. G. (2016, September). PZT thin film deposition techniques, properties and its application in ultrasonic MEMS sensors: A review. In *IOP Conference Series: Materials Science and Engineering* (Vol. 149, No. 1, p. 012190). IOP Publishing.
- [22] Wasa, K., Kitabatake, M., & Adachi, H. (2004). *Thin film materials technology: sputtering of control compound materials*. Springer Science & Business Media.
- [23] Morita, T. (2010). Piezoelectric materials synthesized by the hydrothermal method and their applications. *Materials*, 3(12), 5236-5245.
- [24] Walter, V., Delobelle, P., Le Moal, P., Joseph, E., & Collet, M. (2002). A piezo-mechanical characterization of PZT thick films screen-printed on alumina substrate. *Sensors and Actuators A: Physical*, 96(2-3), 157-166.
- [25] Hindrichsen, C. C., Almind, N. S., Brodersen, S. H., Lou-Møller, R., Hansen, K., & Thomsen, E. V. (2010). Triaxial MEMS accelerometer with screen printed PZT thick film. *Journal of electroceramics*, 25(2), 108-115.
- [26] Akedo, J. (2006). Aerosol deposition of ceramic thick films at room temperature: densification mechanism of ceramic layers. *Journal of the American Ceramic Society*, 89(6), 1834-1839.
- [27] Baba, S., & Akedo, J. (2009). Fiber laser annealing of nanocrystalline PZT thick film prepared by aerosol deposition. *Applied surface science*, 255(24), 9791-9795.
- [28] Lin, S. C., & Wu, W. J. (2013). Piezoelectric micro energy harvesters based on stainless-steel substrates. *Smart Materials and Structures*, 22(4), 045016.
- [29] Chen, C. T., Fu, Y. H., Tang, W. H., Lin, S. C., & Wu, W. J. (2018, March). The output power improvement and durability with different shape of MEMS piezoelectric energy harvester. In *Smart Structures and NDE for Industry 4.0* (Vol. 10602, p. 106020N). International Society for Optics and Photonics.
- [30] Lin, S. C., & Wu, W. J. (2013). Fabrication of PZT MEMS energy harvester based on silicon and stainless-steel substrates utilizing an aerosol deposition method. *Journal of Micromechanics and Microengineering*, 23(12), 125028.