

國立臺灣大學電機資訊學院電子工程學研究所

碩士論文

Graduate Institute of Electronics Engineering

College of Electrical Engineering and Computer Science

National Taiwan University

Master Thesis

使用雙向可變增益放大器實現

Ka 頻段主動式雙向向量合成相移器

A Ka Band Bi-directional Active Vector-Sum Phase Shifter

Using Bi-directional Variable Gain Amplifier

陳亮誠

Liang-Cheng Chen

指導教授：盧信嘉 博士

Advisor: Hsin-Chia Lu, Ph.D.

中華民國 110 年 10 月

October 2021



中文摘要



本論文提出一操作於 Ka 頻帶之雙向向量合成式相移器(bi-directional vector sum phase shifter, BDVSPS)，可用於相位陣列的架構來實現收發端的射頻電路。

本論文可以分成主動和被動部分，為了實現雙向架構，其中四相位產生器是由 90 度耦合器和 $0-\pi$ 相位切換器來實現的，而且被動的四相位產生器本身亦可實現雙向功能。為了補償被動元件的損耗和精準地控制相位，本文採用兩個雙向可變增益放大器來實現，分別調整雙向放大器的偏壓來控制增益，再由功率合成器合成相位。反向操作時，訊號由功率整合器端進入，經由雙向可變增益放大器的反向路徑放大後，再用 90° 耦合器輸出，以此實現雙向向量合式相移器。

本文採用台積電 $0.18\ \mu\text{m}$ CMOS 製程實現，可達到等效 4 位元解析度，而量測結果均方根增益誤差為 0.4 dB，RMS 相位誤差小於 0.4° ，平均增益為 -7.6 dB，直流功耗最大為 20 mW。

關鍵字：相移器、向量合成式相移器、Ka 頻帶、雙向可變增益放大器。

ABSTRACT



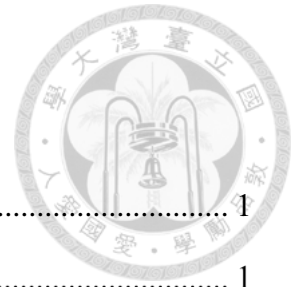
This thesis proposes a bi-directional Ka band vector sum phase shifter (BDVSPS) that can be used in phase array transceiver.

This phase shifter uses a 90° coupler and a phase-invertible variable attenuator (PIVA) to generate orthogonal (in-phase and quadrature, IQ) signals, and bi-directional variable gain amplifiers (BDVGA) to synthesize vector signal through appropriate bias, then it uses a power combiner to add I and Q signal to implement the bi-directional vector sum phase shifter. When the phase shifter operates in the reverse direction, signal comes from power combiner, then goes toward the BDVGA in reverse direction, the output is at the 90° coupler.

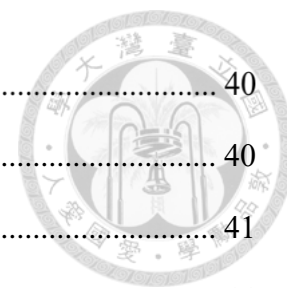
This circuit is implemented in TSMC $0.18\mu\text{m}$ CMOS process. It has 4-bit resolution. The measured RMS gain error is 0.4dB, and RMS phase error is less than 0.4° . The average gain is -7.6dB with maximum DC power consumption at 20mW.

Keywords: phase shifter, vector sum phase shifter, Ka band, bidirectional variable gain amplifier (BDVGA).

目錄

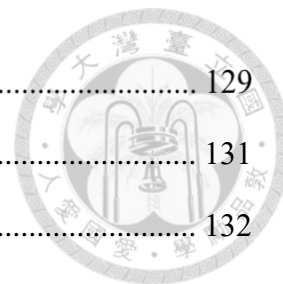


Chapter 1	簡介	1
1.1	研究動機與背景	1
1.2	文獻回顧	5
1.3	各章節重點介紹	9
Chapter 2	相移器電路介紹	11
2.1	簡介	11
2.2	相移器設計重要參數	11
2.2.1	相位差(phase difference)	11
2.2.2	插入損耗、振幅誤差 (insertion loss, amplitude error).....	11
2.2.3	RMS 相位差(RMS phase error).....	12
2.2.4	RMS 振幅誤差(RMS amplitude error).....	12
2.3	相移器電路簡介	12
2.3.1	被動式相移器	12
2.3.2	主動式相移器	27
Chapter 3	雙向可變增益放大器	29
3.1	電路回顧	29
3.1.1	低相位變化可變增益放大器	29
3.1.2	數位控制可變增益放大器	30
3.1.3	循環放大器(quasi-circulator amplifier).....	30
3.1.4	旋轉切換式雙向放大器	31
3.1.5	雙向可變增益疊接放大器	32
3.1.6	電流導向可變增益放大器	33
3.2	本論文雙向放大器電路介紹	37



3.3 設計過程	40
3.3.1 設計流程	40
3.3.2 電晶體尺寸設計	41
3.3.3 匹配過程	44
3.3.4 佈局方式	50
3.4 雙向放大器整體模擬	53
Chapter 4 主動雙向向量合成相移器電路設計	56
4.1 電路介紹	56
4.2 設計流程	60
4.3 被動部分電路	61
4.3.1 正交耦合器設計	62
4.3.2 PIVA 設計及模擬	64
4.3.3 功率分配器的設計及模擬	72
4.4 相移器整體模擬	76
4.5 電路佈局	92
Chapter 5 電路量測	93
5.1 量測準備及架設	93
5.1.1 印刷電路板設計	93
5.1.2 偏壓使用	96
5.1.3 量測環境	96
5.2 量測結果	98
5.2.1 雙向可變增益放大器	98
5.2.2 雙向向量合式相移器	104
5.3 問題與討論	124
5.3.1 雙向放大器增益誤差	124

5.4 特性比較.....	129
Chapter 6 結論.....	131
參考文獻	132



圖目錄



圖 1-1	第五世代通訊規格特性與應用[1]。	2
圖 1-2	波束成型示意圖[1]。	3
圖 1-3	使用相移器之波束成形無線通訊架構(a)發射端及(b)接收端[5]。	4
圖 1-4	π 型傳輸線相移器。	6
圖 1-5	反射式相移器。	6
圖 1-6	開關式相移器。	7
圖 1-7	單向向量合成式相移器。	7
圖 1-8	雙向訊號傳輸收發器的架構圖：(a)傳統藉由相移器、VGA 和單刀雙擲開關組成共同部分及(b)藉由外接雙向可變增益放大器[]。	8
圖 1-9	主動雙向向量合成式相移器架構圖。	9
圖 2-1	正交耦合器示意圖。	13
圖 2-2	平衡不平衡轉換器幾何圖。	13
圖 2-3	(a)T 型態與(b) π 形態傳輸線式相移器。	14
圖 2-4	π 形態傳輸線式相移器轉成 π 模型。	14
圖 2-5	四位元式相移器電路圖[5]。	16
圖 2-6	(a)一級開關式相移器電路圖，在當 V_c 為(b)高電壓與(c)低電壓之等效電路。	17
圖 2-7	V_C 為低電壓等校電路與等效 T 模型。	18
圖 2-8	(a) 180° 相移器電路圖，(b)偏壓為高電壓與(c)低電壓之等效電路。	21
圖 2-9	反射式相移器原理圖。	25
圖 2-10	反射式相移器動作示意圖：(a)輸入訊號路徑及(b)反射訊號路徑。	25
圖 2-11	相位可反相可調衰減器示意圖[20]。	26
圖 2-12	向量合式相移器(a)電路架構[8]及(b)向量合示意圖。	28

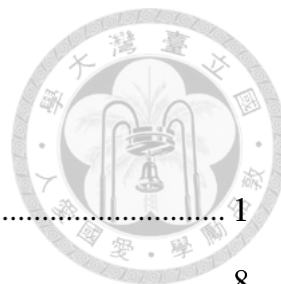
圖 3-1	低相位變化可變增益放大器架構圖[6]。	29
圖 3-2	數位控制可變增益放大器架構圖[8]。	30
圖 3-3	(a)循環放大器及(b)其循環器[9]。	31
圖 3-4	切換式雙向放大器(a)正向及(b)反向[30]。	32
圖 3-5	雙向可變增益放大器[2]。	33
圖 3-6	N型電流導向可變增益放大器之(a)電路圖及(b)等效小訊號模型[1]。	34
圖 3-7	N型電流導向可變增益放大器(a)高增益及(b)低增益輸出阻抗模型。	35
圖 3-8	P型電流導向可變增益放大器之(a)電路圖及(b)等效小訊號模型[2]。	36
圖 3-9	P型電流導向可變增益放大器低增益輸出阻抗模型。	37
圖 3-10	疊接式雙向可變增益放大器，其中藍色部分為正向，紅色部分為反向。	38
圖 3-11	共源級雙向放大器。	39
圖 3-12	圖 3-11 的負回授增益圖。	39
圖 3-13	設計流程圖。	40
圖 3-14	回授網路等效電路圖。	41
圖 3-15	單級疊接放大器。	42
圖 3-16	疊接電晶體在不同 finger 下的 DCIV curve。	43
圖 3-17	電晶體在 28GHz 時不同 finger 下的 Maxgain。	44
圖 3-18	電晶體在不同 finger 下的最大增益曲線。	44
圖 3-19	RF _{RX} port 等效匹配網路圖。	45
圖 3-20	(a)Z ₁ 及(b)Z ₂ 等效匹配網路圖。	45
圖 3-21	帶通頻率響應示意圖。	46
圖 3-22	雙向可變增益放大器在(a)正向及(b)反向時，Z ₁ 及 Z ₂ 兩路看入的阻抗大小。	48

圖 3-23 雙向可變增益放大器在正向及反向時， Z_1 及 Z_2 兩路看入的 S 參數史密斯圖。	49
圖 3-24 雙向可變增益放大器在不同 V_C 電壓下， S_{11} 及 S_{22} 的史密斯圖。	49
圖 3-25 雙向可變增益放大器在不同 V_C 電壓下， S_{11} 及 S_{22} 的模擬結果。	50
圖 3-26 未使用交叉擺放佈局方式的佈局圖。	51
圖 3-27 交叉擺放疊接電晶體電磁模擬圖。	51
圖 3-28 左側匹配電路電磁模擬圖。	52
圖 3-29 雙向可變增益放大器佈局圖。	52
圖 3-30 雙向放大器正向時 S 參數模擬圖。	53
圖 3-31 雙向放大器在不同 V_C 下的穩定係數。	54
圖 3-32 雙向放大器在不同 V_C 下(a)增益、(b)28 GHz 反射損耗及(c)相位變化。	55
圖 4-1 本論文電路架構圖。	56
圖 4-2 PIVA 偏壓選擇 IQ 向量示意圖。	57
圖 4-3 不同象限向量合成示意圖。	58
圖 4-4 電路主被動部分區分示意圖。	59
圖 4-5 電路設計流程。	60
圖 4-6 變壓器式正交耦合器之佈局圖。	62
圖 4-7 變壓器式正交耦合器的模擬結果：(a)大小及(b)相位和相位差。	63
圖 4-8 PIVA 電路架構圖[3]。	64
圖 4-9 蜿蜒式 90°正交耦合器電路圖[3]。	64
圖 4-10 蜿蜒式正交耦合器之(a)電磁模擬 S 參數及(b)直通端埠與耦合端埠相位與相位差[3]。	65
圖 4-11 電晶體汲極端對地電容在不同 V_{PIVA} 下模擬之(a)電路與(b)Smith chart[3]。	67

圖 4-12 電感與電晶體(a)源極串聯及(b)汲極串連與(c)電路的阻抗變化[3]。	67
圖 4-13 PIVA 中不同阻值的模擬[3]。	68
圖 4-14 切換 V_{PIVA} 電壓對 PIVA 之(a)增益平衡及(b)相位移圖[3]。	69
圖 4-15 切換 V_{PIVA} 開關的(a) S_{11} 及(b) S_{22} 模擬圖。	70
圖 4-16 28 GHz $\pm I/Q$ 訊號的相對相位。	71
圖 4-17 正交耦合器和 PIVA 的輸入反射係數。	72
圖 4-18 威爾金森功率分配器電路。	73
圖 4-19 使用(a)單一 L/C 與(b)兩個電容並聯的集總電路威爾金森功率分配器。	74
圖 4-20 (a)功率分配器的損耗，(b)功率分配器的反射損耗及(c)功率分配器 S_{21} 與 S_{31} 的相位差。	76
圖 4-21 正向相移器的(a)相對相位圖，(b)插入損耗，(c)RMS 相位及振幅誤差，(d)平均及最大最小 S_{21} 、 S_{12} 模擬圖及(e)平均及最大最小 S_{11} 、 S_{22} 模擬圖。	79
圖 4-22 正向相移器在四象限下的 S_{11} 。	81
圖 4-23 正向相移器(a)16 個狀態及(b)平均和最大最小值的 S_{22} 。	82
圖 4-24 反向相移器的(a)相對相位圖，(b)插入損耗，(c)RMS 相位及振幅誤差及(d)平均及最大最小 S 參數模擬圖。	85
圖 4-25 反向相移器 16 個相位狀態下輸入匹配(a) S_{22} 及(b)平均及最大最小 S_{22} 。	86
圖 4-26 反向相移器四種 PIVA 開關狀態下的輸出匹配 S_{11} 。	88
圖 4-27 相移器正向及反向的平均 IP_{1dB} 模擬圖。	89
圖 4-28 晶片佈局圖。	92
圖 5-1 (a)PCB 板設計及(b)打線示意圖。	93
圖 5-2 (a)未組裝 IC 及 SMD 元件前空 PCB 板照片及(b)組裝了 IC 及 SMD 元件打線後 PCB 板照片。	94

圖 5-3	旁通電路設計。	95
圖 5-4	旁通電路模擬結果。	95
圖 5-5	顯微鏡下的(a)雙向可變增益放大器及(b)雙向向量合式相移器。	96
圖 5-6	量測環境。	97
圖 5-7	大訊號量測訊號源。	97
圖 5-8	晶片下針照片。	98
圖 5-9	雙向可變增益放大器在最大增益時正向(實線)及反向(虛線)S 參數。	99
圖 5-10	雙向可變增益放大器在不同 V_c 下的增益：(a)量測及(b)模擬結果。 ..	100
圖 5-11	雙向可變增益放大器 V_c 對(a)增益及(b)相位分別在模擬 28GHz 及量測 27GHz 結果。	101
圖 5-12	雙向可變增益放大器不同 V_c 下 S_{11} 的(a)量測，(b)模擬及 (c)平均和最大最小值。	102
圖 5-13	雙向可變增益放大器不同 V_c 下 S_{22} 的(a)量測，(b)模擬及 (c)平均和最大最小值。	104
圖 5-14	正向相移器的相位差。	105
圖 5-15	正向相移器 S_{21} 在不同狀態之量測結果。	106
圖 5-16	正向相移器 RMS 相位及振幅誤差。	106
圖 5-17	正向相移器平均 S_{21} 量測模擬比較圖。	107
圖 5-18	正向相移器 16 個狀態極座標圖。	108
圖 5-19	正向相移器的 S_{11} 分別在四個象限不同狀態之量測結果。	110
圖 5-20	正向相移器 S_{22} 分別在四個象限不同狀態之量測與模擬結果。	112
圖 5-21	正向相移器 16 個狀態的 P_{in} 對增益量測圖。	113
圖 5-22	正向相移器模擬及量測的 P_{in} 對平均增益圖。	113
圖 5-23	反向相移器的相位差。	114
圖 5-24	反向相移器 S_{12} 在不同狀態之量測結果。	115

圖 5-25 反向相移器 RMS 相位及振幅誤差。.....	116
圖 5-26 反向相移器平均 S_{12} 量測模擬比較圖。.....	116
圖 5-27 反向相移器 16 個狀態極座標圖。.....	117
圖 5-28 反向相移器輸入匹配 S_{22} 在四象限不同狀態之量測與模擬結果。.....	119
圖 5-29 反向相移器輸出匹配 S_{11} 在四象限不同狀態之量測與模擬結果。.....	121
圖 5-30 反向相移器 16 個狀態的 Pin 對增益量測圖。.....	122
圖 5-31 反向相移器模擬及量測的 Pin 對平均增益圖。.....	122
圖 5-32 正反向相移器的平均及最大最小 S_{21} 量測圖。.....	123
圖 5-33 正反向相移器最大，最小及平均的 IP_{1dB} 量測圖。.....	124
圖 5-34 交叉擺放疊接電晶體電磁模擬圖(a)修改前及(b)修改後。.....	125
圖 5-35 雙向可變增益放大器修正前後最大增益 S 參數比較。.....	126
圖 5-36 雙向可變增益放大器(a)修正前及(b)修正後 S_{11} 比較。.....	127
圖 5-37 雙向可變增益放大器(a)修正前及(b)修正後 S_{22} 比較。.....	128



表目錄

表 1-1	各世代無線通訊比較 [2, 3].....	1
表 1-2	各種相移器架構優缺點比較。.....	8
表 4-1	在 28 GHz 時，正向相移器各狀態之操作偏壓及角度。.....	90
表 4-2	在 28 GHz 時，反向相移器各狀態之操作偏壓及角度。.....	91
表 5-1	在 27 GHz 量測時，正向相移器各狀態之操作偏壓及角度。.....	105
表 5-2	在 27 GHz 時，反向相移器各狀態之操作偏壓及角度。.....	114
表 5-3	相移器之相關論文比較。.....	129



Chapter 1 簡介

1.1 研究動機與背景

近年來，從第一世代的類比式通訊，如黑金剛，當時僅限於語音通訊，到了第二世代全球行動通訊系統（Global System for Mobile Communications），即 GSM，開始透過數位化的方式傳遞訊號，台灣也開始普及化行動通訊，而第三世代通訊（Universal Mobile Telecommunications System, UMTS）突破以往行動手持裝置只能用來通話或是傳訊息的瓶頸，行動手持裝置開始可以做為接受和傳輸影音的工具，宛如一個小型電腦，而近期的 4G (Long Term Evolution, LTE) 通訊，更是加強了第三世代的通訊，使得資料傳輸可以更快，4G 使用的 LTE 系統由於資料傳輸率很高，可以直接將語音資料切割成封包來傳送，原理就和 Skype 網路電話一樣，而且由於取樣頻率更高，因此音質更好，且在裝置高速移動下還能穩定接收訊號[1]，但實際上它不是真正的 4G，因為它沒有符合國際電信聯盟無線電通訊部門要求的 4G 標準，直到後來提出的 LTE-A，才算是真正踏入了 4G。表 1-1 列出各世代無線通信特性比較。

表 1-1 各世代無線通訊比較 [2, 3]

	信號傳輸	服務	傳輸速率	年代
1G	類比式	語音	~400bps	1980's
2G(GSM)	數位式	語音、簡訊	~9.6 kbps	1990's
3G(WCDMA、HSDPA)	高速資料傳輸	網路	~384kbps	2000's
4G(LTE-A、WiMAX)	高速資料傳輸	高品質影音、同步視訊	~1 Gbps	2010's
5G	高速資料傳輸	物聯網	~10 Gbps	2020's

從以上資訊及表 1-1 可以看出，人們如今的生活已經深深受到各式各樣無線通訊的影響，在人人擁有多台智慧型手持裝置的現代生活，有穩定且高傳輸速率和低延遲的網路，已經是無線通訊系統必須邁向的目標。因此在第五代移動通信世代（5G）的來臨及進入商用階段，因具傳輸速度更快、高頻寬、高密度及低延遲等特性，如圖 1-1，高頻寬到低延遲，可帶動高品質視聽娛樂、智慧醫療、智慧工廠、自駕車、無人機、智慧城市等加值創新應用，而高頻寬到大連結有利發展大數據、人工智慧、物聯網(Internet of Things, IoT)等服務，已成為各國競相發展的重點，也是我國「數位國家・創新經濟發展方案」的重點投入項目之一。

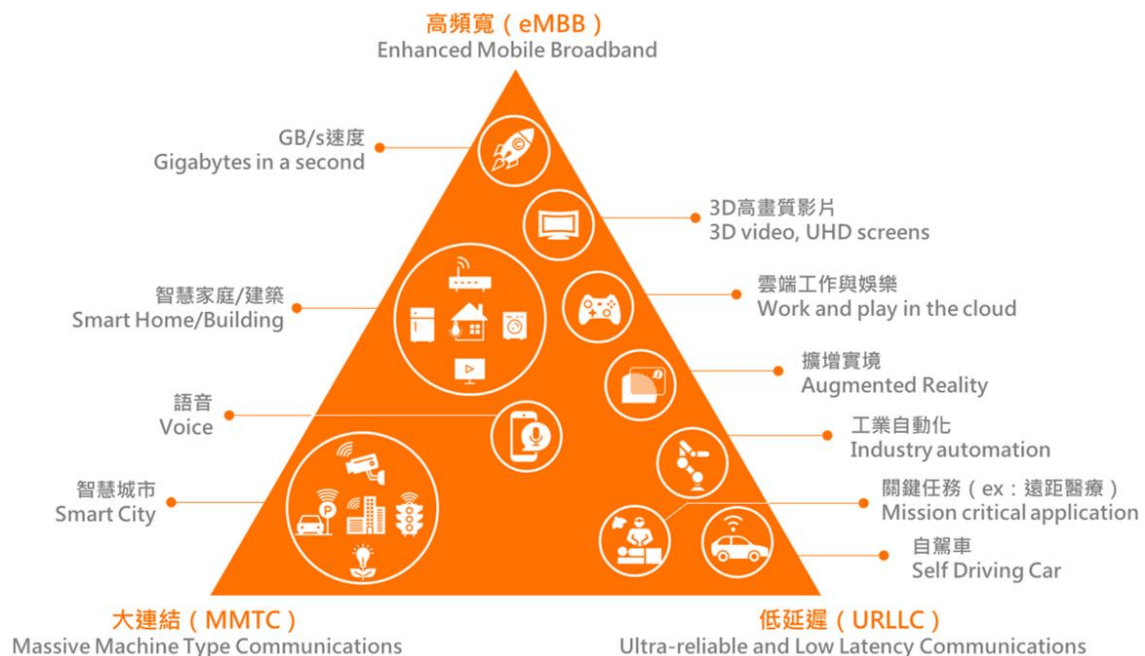


圖 1-1 第五世代通訊規格特性與應用[1]。

由於物聯網需要同時接收大量裝置的資訊，而根據向農-哈特萊定律(Shannon-Hartley)理論[4]

$$C = B \log_2 \left(1 + \frac{S}{N} \right) \quad (1-1)$$

其中 C 代表通道容量， B 代表頻寬， S 代表接收到的訊號功率， N 代表雜訊功率。由此可推得改善頻寬和訊雜比，就可以有效提升通道容量，5G 通訊皆操作在高頻的微波頻帶及毫米波，在頻寬部分已經獲得改善，而改善訊雜比部分，波束成形技術是目前最常見的技術之一，波束成形技術是利用相移器來控制天線陣列在特定方向的訊號強度，除了能增加傳遞距離和穿透能力，也彌補毫米波頻段訊號在空氣及介質中傳遞的高損耗率，還能降低對非目標裝置的干擾，進而改善訊雜比，提升通道容量得以承載更多裝置。其中相位的控制是改善訊號強度的關鍵，如圖 1-2 所示，一般電磁波發射方向是向四周擴散，改用天線陣列及之後可以控制訊號至我們需要的方向。

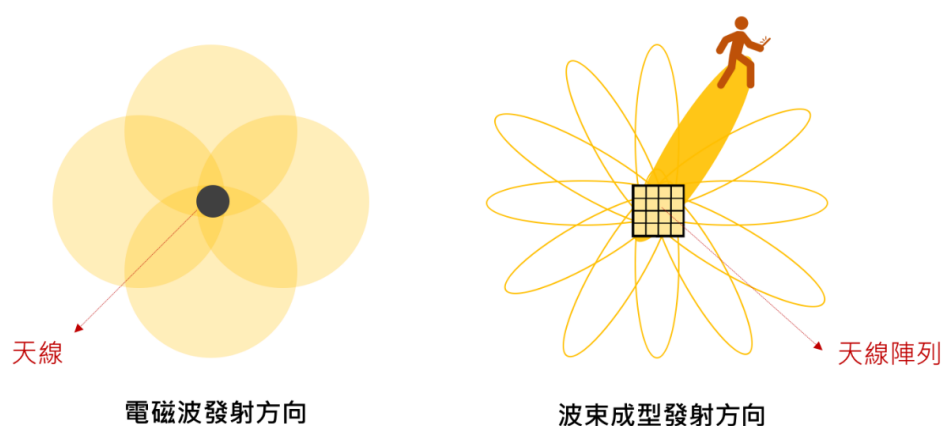
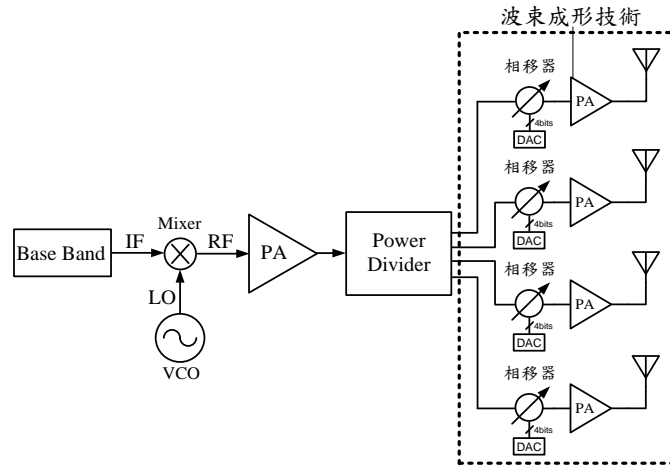


圖 1-2 波束成型示意圖[1]。

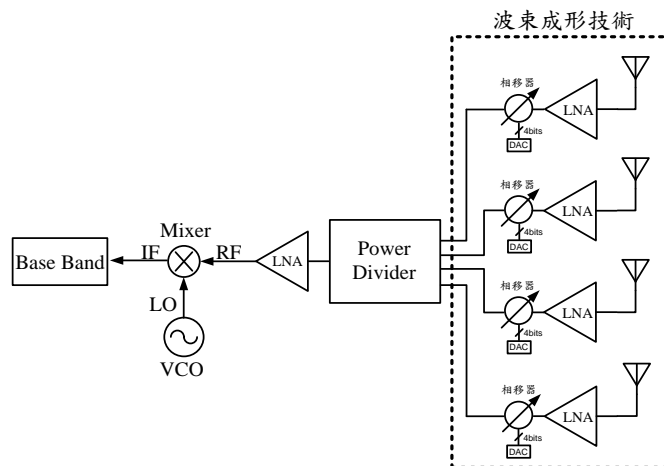
根據相移器在系統中所在的位置，波束成形技術一般分為射頻路徑、本地振盪(local oscillator, LO)路徑、中頻路徑或數位波束成形架構，在基頻使用數位訊號處理方法來實現波束形成者稱為數位波束成形，而 LO 和中頻波束成形，在兩種架構中各路都需要混頻器和振盪源，使得系統整體功耗提升而且電路複雜度和面積大大提升，因此射頻路徑波束成形是比較常見的架構，如圖 1-3 所示[5]，可以在發射及接收路徑中分別使用相移器來調整相位。

不管是選擇何種波束成形技術架構，由於在高頻傳輸中有極大的傳輸損失，為了補償這些損失，相位陣列被運用於無線通訊收發系統，且透過相移器的控制，天

線才能夠發射出所需要的場形，將能量往正確的方向傳遞，因此本論文接下來也將對相移器做詳細的介紹。




(a)



(b)

圖 1-3 使用相移器之波束成形無線通訊架構(a)發射端及(b)接收端[5]。

關於第五世代將使用的頻段，雖然國際電信聯盟還未發布標準，但目前最有潛力被拿來當作第五世代通訊的的頻段：分別為28 GHz和38 GHz、60 GHz。在28 GHz的部分，韓國三星公司已經宣布將使用此頻段，並且預計在2020年商業化，於2019年，韓國啟動5G網路服務並成為第一個5G國家，三家韓國電信公司(SK Telecom，KT和LG Uplus)在發布當天表示使用5G網路的用戶已超過40,000，在美國部分，高



通也已經展出了在28 GHz的5G毫米波技術，雖然38 GHz的公開研究是目前最少，但仍有機會成為5G標準的一部份，國際電信聯盟(International Telecommunication Union, ITU)已將其列為可用頻率之一，美國聯邦通信委員會(Federal Communications Commission, FCC)已針對可能的行動應用擬議頻譜，加速美國在此頻段的研究。由上述的資訊看來，28、38 GHz作為5G的使用頻段奠定了極大的可能和基礎，根據3GPP所定義5G毫米波頻段，其中n261頻段頻率範圍為27.5至28.35GHz[6]，所以本論文Ka頻段相移器將目標頻率訂為以28GHz為中心頻率 ± 1 GHz：27至29GHz。

1.2 文獻回顧

由於相移器在收發系統中佔有重要的位置，長久以來在高頻段的使用中已經發展出諸多使用方法，依據電路的操作方式和電晶體的操作區間可分為主動與被動，而根據電路架構，大致上可以分為四種相移器。

圖 1-4 為傳輸線相移器(transmission-line phase shifter)，此種架構皆由被動元件所構成，透過設計傳輸線的長寬或是其等效電路之電容或電感值，來得到所需相位，優點是不需消耗功率，設計上較為容易，但其頻寬比較窄，所以[7]中使用左右手傳輸線來達到寬頻的目的，而相位移的控制皆由數位式開關控制，不需要額外的數位類比轉換器(digital-to-analog converter, DAC)提供不同電壓以達到控制相位的功能，但因為需要用兩路訊號增加了電路面積且全為被動元件，系統的損耗會較高。[8]為變容負載傳輸線相移器(varactor-loaded transmission-line phase shifter, VLTL)，藉由改變容值大小，可達到較大範圍的相位差，但受限於變容器的容值範圍，可改變的相位差也有限，因此要達到較廣的相位差，仍需串接多級的相移器來實現，但也會使得損耗增加。

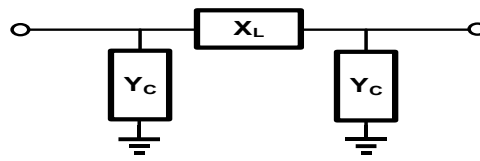


圖 1-4 π 型傳輸線相移器。

同樣被動架構還有反射式相移器(reflective-type phase shifter, RTPS)，架構上包含一個正交耦合器(quadrature coupler)，並在正交耦合器右端的直通端埠(through port)和耦合端埠(coupled port)接上相同負載，負載通常由電阻、電感及變容器組成，如圖 1-5 所示，藉由調整負載的偏壓，來改變負載值，藉此控制反射係數，使得隔離端埠(isolated port)的輸出相位改變，此種架構的優點是相位具有連續可調性，因此在系統的應用上，就需要額外的 DAC 提供控制偏壓，由於架構由純被動元件組成，因此損耗較大[9]。為了降低損耗，便有論文[10]-[2]提出了包含負電阻架構的 RTPS，以此架構來減少電路的損耗。

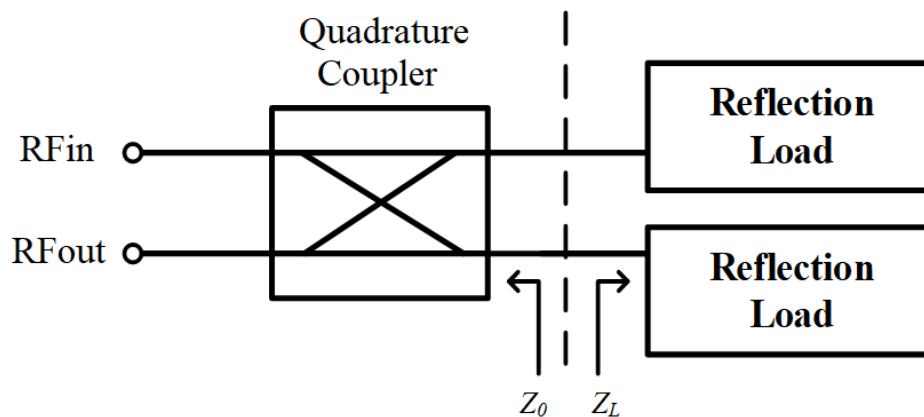


圖 1-5 反射式相移器。

[3]-[5]的架構為開關式相移器(switch-type phase shifter, STPS)，常見的開關式相移器是由高通濾波器和低通濾波器及作為開關功能的電晶體所構成，藉由高低通電路的切換來達成所需的相位差，或是藉由開關切換不同長度的傳輸線。此電路為一級一個角度，需要 N 位元就用 N 級電路串接而成，以 4 位元相移器為例，如圖 1-6，就是由 22.5° 、 45° 、 90° 、 180° 四級去串接，但缺點是晶片面積過大，為了縮

小晶片面積，因此有也將高低通兩路整合的相移器，但後者因為電晶體開關的寄生效應，設計和量測的相位差會產生較大誤差。開關式相移器的優點為數位切換式操作，系統上較容易實現，因此在相位陣列系統(phase array)中是蠻受歡迎的架構。

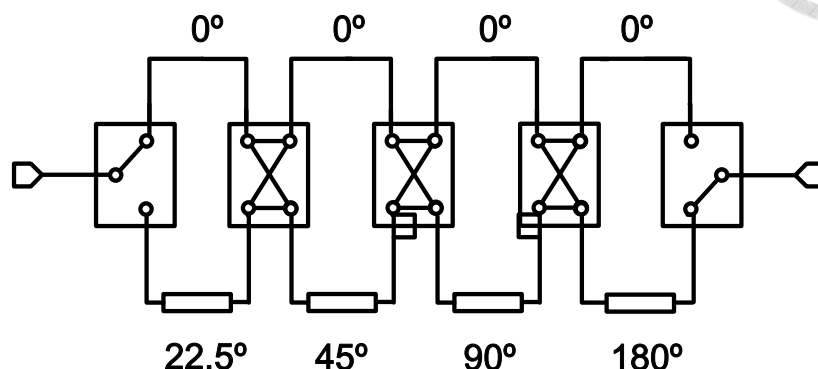


圖 1-6 開關式相移器。

由於被動型式的架構一般有較大的損耗，因此也有人提出各種的主動相移器，常見的架構有向量合成式相移器(vector-sum phase shifter, VSPS)，如圖 1-7 所示，此架構首先將輸入訊號分為兩路正交訊號，在將不同振幅的兩路訊號利用合成器結合成所需相位之輸出訊號。產生正交訊號的方法有很多種，如[6]-[7]是使用電晶體的方法產生，[8]-[20]是使用耦合器和被動電路產生。將兩個正交訊號合成為所需要的相位訊號的方式在[6]-[20]，可以使用純被動的功率合成器合成，也可以使用主動的加法器合成，也能使用吉伯特(Gilbert)電路[1]再搭配平衡不平衡轉換器的方式實現。

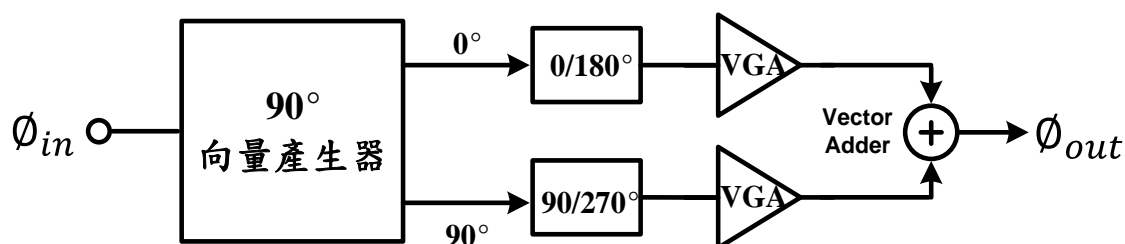


圖 1-7 單向向量合成式相移器。

表 1-2 簡單的比較了四種不同向移器架構的優缺點，主動式向量合成式相移器因為有放大器可以有較小的損耗，但是一般使用的放大器為單向使得向量合相移



器只能單向工作，本論文則使用雙向放大器使得相移器繼承向量合的優點並達到雙向的功能。

表 1-2 各種相移器架構優缺點比較。

主被動	型式	損耗	相角解析度	面積	雙向
被動式	傳輸線式	大	較差	大	√
	反射式	較大	較好	普通	√
	開關式	較大	普通	較大	√
主動式	向量合式	小	好	普通	x

圖 1-8 為雙向傳輸收發器的組成架構圖，其中圖 1-8(a)為傳統的架構藉由相移器、VGA 和單刀雙擲開關組成共同部分來驅動的收發機，圖 1-8(b)為藉由加入雙向可變增益放大器和相移器去消除單刀雙擲開關造成損耗的高效收發器，但其中的相移器部分仍為被動雙向形式。

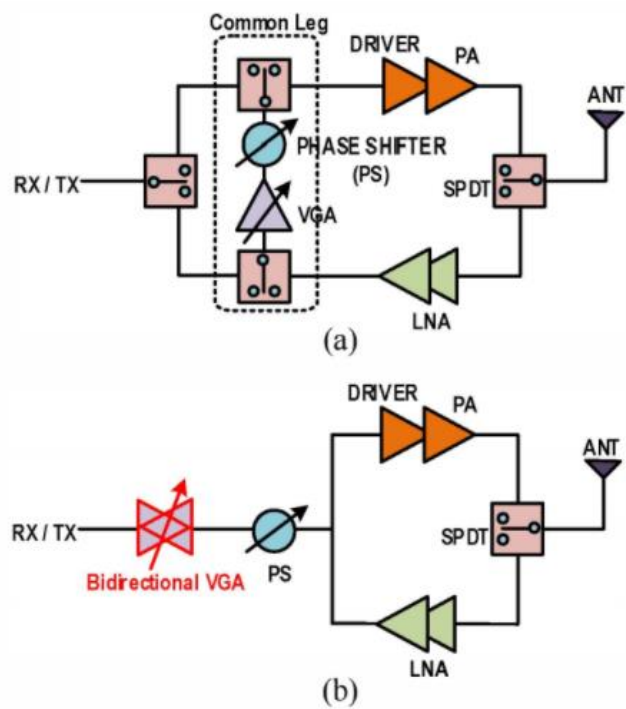


圖 1-8 雙向訊號傳輸收發器的架構圖：(a)傳統藉由相移器、VGA 和單刀雙擲開關組成共同部分及(b)藉由外接雙向可變增益放大器[]。

本論文的研究即為參考了上述架構，並將圖 1-8(b)中被動相移器和雙向放大器部分結合在一起，如圖 1-9 所示，在傳統的向量合成式相移器中，放入雙向可變增益放大器，實現主動式雙向的向量式相移器。

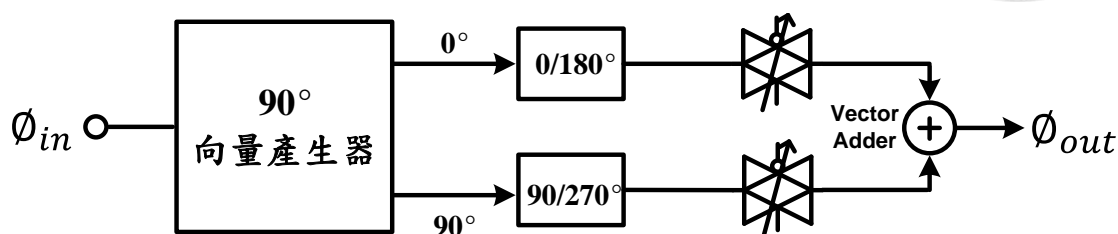


圖 1-9 主動雙向向量合成式相移器架構圖。

1.3 各章節重點介紹

本論文共分為六章，各章節的內容概論如下：

第一章 此章簡述無線通訊系統的發展概況，說明相移器所選擇的應用頻段和應用之範疇，並簡單介紹各類相移器的特色和優缺點，最後概略說明各章節內容。

第二章 此章先簡介理想相移器所需達成的功能和介紹設計相移器時的重要參數，在第三節引入目前常見的幾種相移器架構，並做設計原理的推導。

第三章 此章將先回顧雙向放大器及 VGA 設計，並介紹本次雙向放大器的設計，依序描述匹配、設計結果，在最後展現整個雙向放大器的模擬結果。

第四章 此章將提出本論文的相移器設計，並介紹除了主動雙向放大器以外的被動電路部份，依序描述設計結果，在章節最後將兩部分合成，並展現整個相移器的模擬結果。

第五章 此章首先展示電路佈局，並描述量測前的預備事項、PCB 設計，接著呈現量測結果，並與模擬結果做比對。

第六章 總結本論文之研究成果，提出可改善之處和未來可研究方向，期許之後研究結果得以更加完善。





Chapter 2 相移器電路介紹

2.1 簡介

第五世代通訊操作在高頻帶，所以電磁波在空氣中傳遞時能量衰減也較快，為了提升無線通訊收發系統的效率，現今多在天線端採用波束成形技術，波束成形技術是在天線陣列中的各單元加入相移器，而形成相位陣列，因此相位陣列在此狀態下是非常吸引人的技術。在發射端，透過改變天線發送訊號的相位，可以加強特定方向訊號的強度，以及抑制非特定方向的訊號，降低對於其他訊號的干擾。反之在接收端，則可以透過相位陣列接收特定方向的訊號，以減少接收其他方向訊號之雜訊，同時也必須維持相同的損耗或是增益，並且在特定頻寬內並須有相同的群速，避免訊號傳輸時造成訊號失真[20]。以下介紹重要的相移器技術指標及電路架構。

2.2 相移器設計重要參數

2.2.1 相位差(phase difference)

相位差是指相移電路的相位與參考狀態電路的相位差距，可寫成

$$\phi_{Difference,i} = \phi_i - \phi_{Ref} \quad (2-1)$$

其中 ϕ_i 表示第*i*種狀態下的不同相位， ϕ_{Ref} 代表參考狀態的相位。

2.2.2 插入損耗、振幅誤差 (insertion loss, amplitude error)

插入損耗就是電路上的功率消耗，可表示為：

$$\text{insertion loss (dB)} = 10 \log \frac{\text{Output Power}}{\text{Input Power}} \quad (2-2)$$

振幅誤差是指參考狀態下的插入損耗與相移電路的插入損耗差，用數學式表示為：

$$\text{amplitude error}_N \text{ (dB)} = \text{insertion loss}_N \text{ (dB)} - \text{insertion loss}_{Ref} \text{ (dB)} \quad (2-3)$$



2.2.3 RMS 相位差(RMS phase error)

均方根(root mean square, RMS)值是統計學中常用來表示可變數值的平均值，尤其當變化量有正值和負值時，就必須使用均方根，而相移器的相位誤差和增益誤差也可使用此方式表示，均方根相位誤差(RMS phase error)可表示為

$$\text{RMS Phase Error} = \sqrt{\frac{1}{N-1} \sum_{i=2}^N |\Delta\phi_i|^2} \quad (2-4)$$

其中 N 代表相移器可切換的狀態數量，因為相移器在此是取相對相位移，所以其中的 i 是從 i=2 開始計算，狀態 1 做為相位基準值， $\Delta\phi_i$ 表示在各狀態下，理想相位移和實際相位移的差量。

2.2.4 RMS 振幅誤差(RMS amplitude error)

均方根增益誤差(RMS amplitude error)可表示為：

$$\text{RMS amplitude error} = \sqrt{\frac{1}{N} \sum_{i=1}^N |A_{\Delta i}|^2}, \quad A_{\Delta i} = A_i - A_{AVG} \quad (2-5)$$

其中 N 代表相移器可切換的狀態數量， $A_i(dB)$ 表示在相移器的某狀態下的穿透增益， $A_{AVG}(dB)$ 表示相移器所有狀態下加總的平均穿透增益[19, 20]。

2.3 相移器電路簡介

2.3.1 被動式相移器

2.3.1.1 固定相位之相移器

顧名思義，此類相移器所產生的是固定的相位，一般可調式相移器也須配合固定式相移器，才能夠做到全範圍的相位，下面會介紹許多文獻討論及常使用的幾種固定相位之相移器。



A. 正交耦合器(quadrature coupler)

正交耦合器有四個端埠，分別為輸入端(input)、直通端埠(through)、隔離端(isolated)與耦合端(coupled)，如圖 2-1 所示，訊號由輸入端饋入時在直通及耦合端的輸出訊號相位相差 90° 且訊號的大小相同。因耦合線式的耦合器[3]有較寬的頻寬和耦合係數，因此常被使用在 CMOS 電路當中。

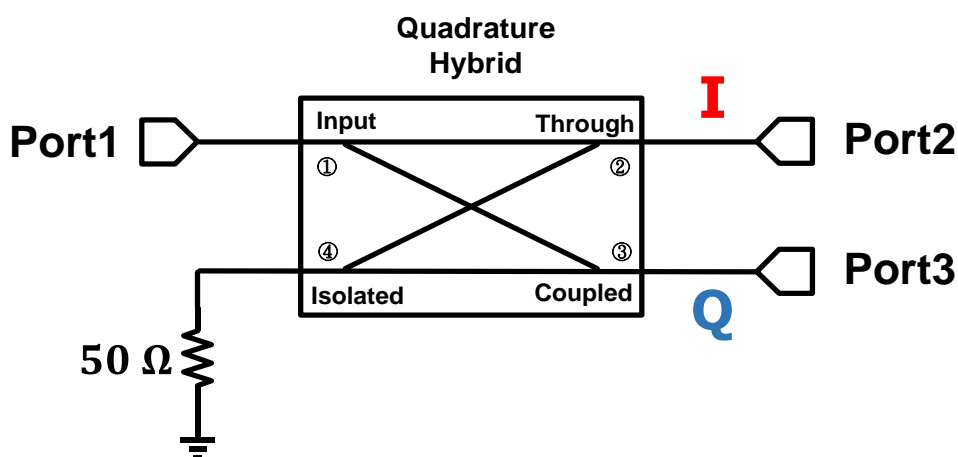


圖 2-1 正交耦合器示意圖。

B. 平衡不平衡轉換器或巴倫器(balun)

圖 2-2 為平衡不平衡轉換器、又稱換衡器，它總共有三個端埠，輸入在 port1，此時在 port2 及 port3 能夠產生兩組大小相同相位差 180° 、也就是反相的訊號，所以可當成差動電路的功率分配器，或者反過來可作為功率合成器來合成兩路的差動訊號，最著名的平衡不平衡轉換器為馬尚巴倫器[4](Marchand balun)，因為它擁有較寬的頻寬與較小的晶片面積。

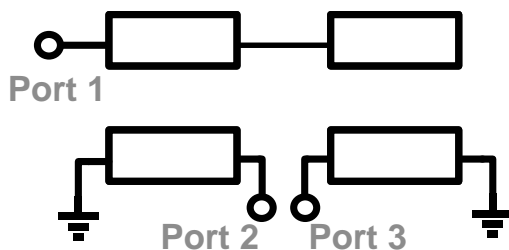


圖 2-2 平衡不平衡轉換器幾何圖。



2.3.1.2 可調式相移器

A. 傳輸線式相移器

圖 2-3 為可調式傳輸線相移器電路圖，可以分為 π 模型以及 T 模型，利用可變電容控制相移的角度，而 T 型態電路架構大部分由較占面積的電感組成，因此在電路實現上，多選擇電感數目較小的 π 形態，以達到節省面積的效果。

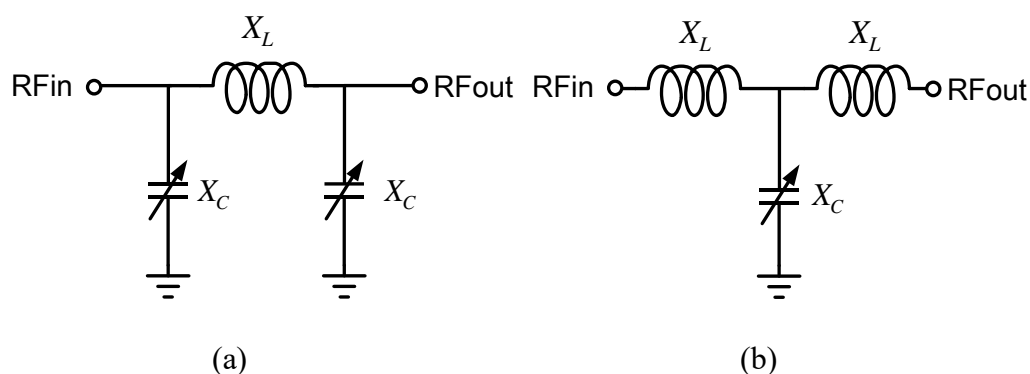


圖 2-3 (a)T 型態與(b) π 形態傳輸線式相移器。

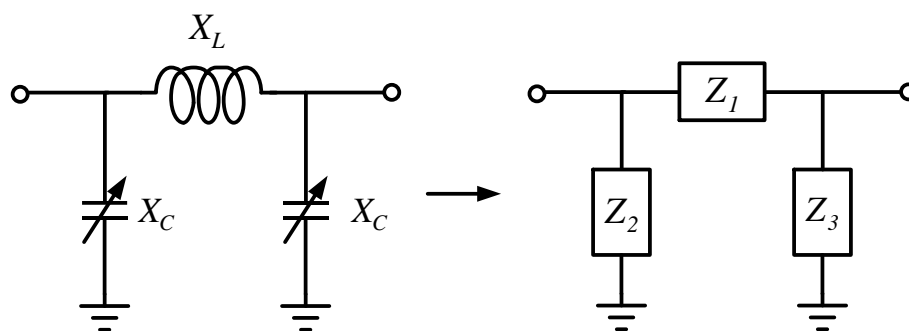


圖 2-4 π 形態傳輸線式相移器轉成 π 模型。

如圖 2-4 所示， X_C 代表電容的導納值，將 π 形態的傳輸線相移器化為簡單的 π 模型，其中 X_L 部分代表傳輸線的阻抗值，可以得知它的 ABCD 參數矩陣為：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 + \frac{Z_1}{Z_3} & Z_1 \\ \frac{Z_1}{Z_2 Z_3} + \frac{1}{Z_2} + \frac{1}{Z_3} & 1 + \frac{Z_1}{Z_2} \end{bmatrix} = \begin{bmatrix} 1 - \omega^2 LC & j\omega L \\ j\omega C(2 - \omega^2 LC) & 1 - \omega^2 LC \end{bmatrix} \quad (2-6)$$



其中 $Z_1 = X_L = j\omega L$, $Z_2 = Z_3 = X_C = \frac{1}{j\omega C}$, 此 ABCD 矩陣可利用公式化為 S 參數, 即

可得知此雙埠網路的 S 參數為:

$$S_{11} = \frac{A + \frac{B}{Z_0} - CZ_0 - D}{A + \frac{B}{Z_0} + CZ_0 + D} = \frac{j\omega \left[\frac{L}{Z_0} - CZ_0(2 - \omega^2 LC) \right]}{2(1 - \omega^2 LC) + j\omega \left[\frac{L}{Z_0} + CZ_0(2 - \omega^2 LC) \right]} \quad (2-7)$$

$$S_{21} = \frac{2}{A + \frac{B}{Z_0} + CZ_0 + D} = \frac{2}{2(1 - \omega^2 LC) + j\omega \left[\frac{L}{Z_0} + CZ_0(2 - \omega^2 LC) \right]} \quad (2-8)$$

其中 Z_0 為系統之特徵阻抗, 一般為 50Ω 。得到 S_{21} 後即可得到此電路的 $\angle S_{21}$ 為:

$$\angle S_{21} = -\tan^{-1} \frac{\omega \left[\frac{L}{Z_0} + CZ_0(2 - \omega^2 LC) \right]}{2(1 - \omega^2 LC)} \quad (2-9)$$

由於理想的電路中要求 $S_{11}=0$, 所以令 $S_{11}=0$ 代入(2-7)後, 可以得到電容值與電感值的關係式為:

$$L = \frac{2CZ_0^2}{1 + \omega^2 C^2 Z_0^2} \quad (2-10)$$

最後把(2-10)代回(2-9)後可以得到新的相位關係式:

$$\phi_{21} = -\tan^{-1} \frac{2\omega Z_0^2 C}{1 - \omega^2 C^2 Z_0^2} \quad (2-11)$$

而相位調整範圍取決於變容器 C 的可調範圍, 因此相位變化範圍為:

$$\Delta\phi = \phi_{21}(C_{MAX}) - \phi_{21}(C_{MIN}) = \tan^{-1} \left[\frac{-2\omega Z_0 C_{MAX}}{1 - (\omega Z_0 C_{MAX})^2} \right] - \tan^{-1} \left[\frac{-2\omega Z_0 C_{MIN}}{1 - (\omega Z_0 C_{MIN})^2} \right] \quad (2-12)$$

(2-12)推導出來為單級的 π 形態的相位變化, 但想要得到更大的相位, 須串接更多級 π 傳輸線相移器, 而在多級的狀況下, 不僅面積更大, 也增加控制電路的複雜度、更多的損耗和整體的增益不平衡度。另外 π 模型中的電感可用傳輸線取代, 而可變電容器可用電晶體實現, 以此來節省電路的面積。



B. 開關式相移器

此類型架構被廣泛應用於相位陣列系統當中，因為電路操作方式簡單，並將電晶體做為開關使用，再透過適當的設計，即能達到所需的相位移。圖 2-5 所示為四位元開關式相移器電路圖，由四級電路所組成，分別為 22.5°、45°、90°與 180°，特別是 180°的電路藉由切換高低通電路所組成，由於單一高低通電路較難產生 180°的相位差，但也有其他文獻串接兩級 90°做為 180°的相位移。

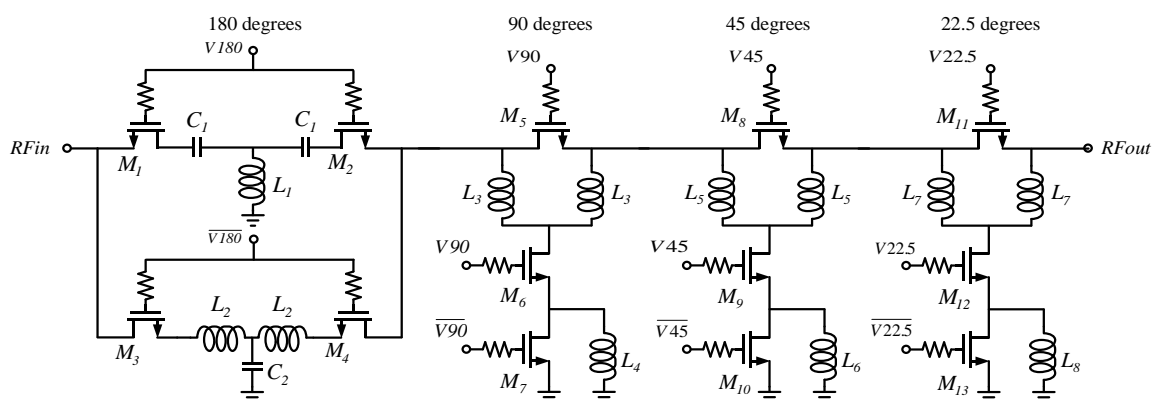


圖 2-5 四位元式相移器電路圖[5]。

以 90°部分為例，對單一級電路去作分析，由於電晶體的導通電阻很小，為了方便分析，先忽略電晶體導通電阻，並將電晶體關閉的寄生電容納入考量，當控制電壓為高和低準位的等效電路如圖 2-6 所示。

當 V_c 為高電壓時，其等效電路如圖 2-6(b)所示，為了易於計算，故將電路等效為一個並聯的導納，因此可以表示成：

$$Y = \frac{1 - \omega^2 L_2 C_{off3}}{j\omega \left[\frac{L_1}{2} (1 - \omega^2 L_2 C_{off3}) + L_2 \right]} \quad (2-13)$$

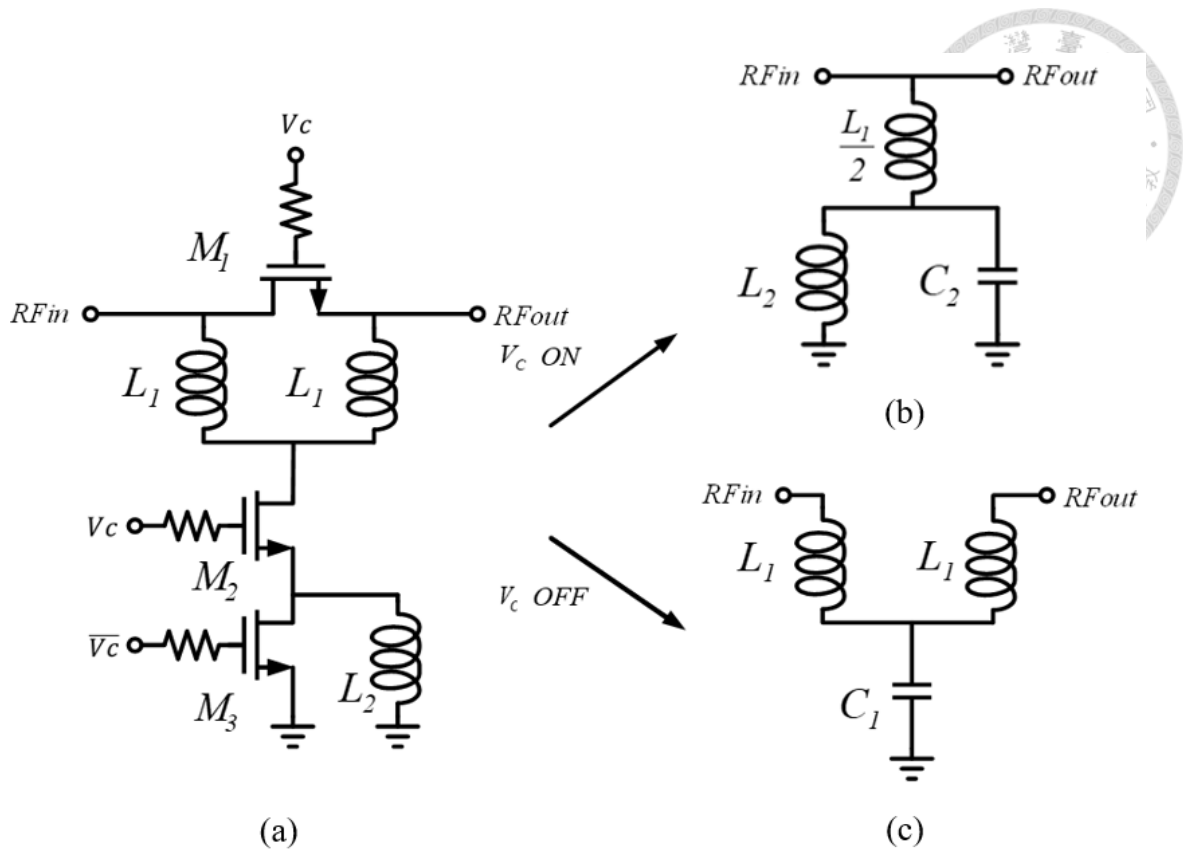


圖 2-6(a)一級開關式相移器電路圖，在當 V_c 為(b)高電壓與(c)低電壓之等效電路。

並將 Y 參數透過 ABCD 矩陣轉換成 S 參數，

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ Y & 1 \end{bmatrix} = \begin{bmatrix} 1 & 0 \\ j\omega \left[\frac{L_1}{2} (1 - \omega^2 L_2 C_{off3}) + L_2 \right] & 1 \end{bmatrix} \quad (2-14)$$

而 S 參數可表示為：

$$S_{11} = \frac{A + \frac{B}{Z_0} - CZ_0 - D}{A + \frac{B}{Z_0} + CZ_0 + D} = \frac{-Z_0 (1 - \omega^2 L_2 C_{off3})}{Z_0 (1 - \omega^2 L_2 C_{off3}) + 2j\omega \left[\frac{L_1}{2} (1 - \omega^2 L_2 C_{off3}) + L_2 \right]} \quad (2-15)$$

$$S_{21} = \frac{2}{A + \frac{B}{Z_0} + CZ_0 + D} = \frac{2j\omega \left[\frac{L_1}{2} (1 - \omega^2 L_2 C_{off3}) + L_2 \right]}{Z_0 (1 - \omega^2 L_2 C_{off3}) + 2j\omega \left[\frac{L_1}{2} (1 - \omega^2 L_2 C_{off3}) + L_2 \right]} \quad (2-16)$$

透過(2-16)可得到相位移為：



$$\theta_{V=HIGH} = \frac{\pi}{2} - \tan^{-1} \frac{2\omega \left[\frac{L_1}{2} (1 - \omega^2 L_2 C_{off3}) + L_2 \right]}{Z_0 (1 - \omega^2 L_2 C_{off3})} \quad (2-17)$$

另外，如果完美匹配，輸入反射損耗 S_{11} 的大小應為零，所以我們可以求得，

$$C_{off3} = \frac{1}{\omega_0^2 L_2} \quad (2-18)$$

再將(2-18)的 C_{off3} 代入(2-17)，我們可以得到相位為：

$$\theta_{V=HIGH} = \tan^{-1} \frac{Z_0 \left(1 - \frac{\omega^2}{\omega_0^2} \right)}{2\omega \left[\frac{L_1}{2} \left(1 - \frac{\omega^2}{\omega_0^2} \right) + L_2 \right]} \quad (2-19)$$

從(2-19)我們可發現，當頻率為 f_0 時，並不會有相位變化。

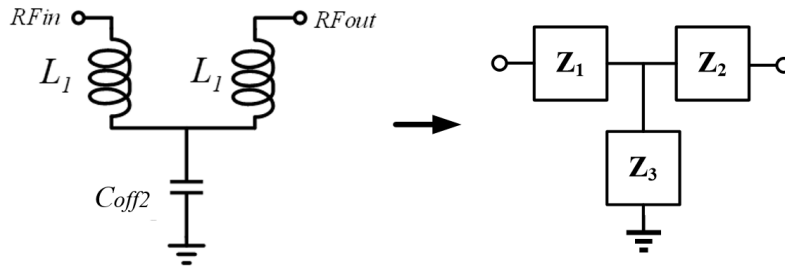


圖 2-7 V_C 為低電壓等校電路與等效 T 模型。

當 V_C 為低電壓時，其等效電路如圖 2-6(c)所示，並將其轉換為圖 2-7，在這邊

$Z_1 = Z_2 = j\omega L_1$ 且 $Z_3 = \frac{1}{j\omega C_{off2}}$ ，其 ABCD 矩陣為：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 + \frac{Z_1}{Z_3} & Z_1 + Z_2 + \frac{Z_1 \cdot Z_2}{Z_3} \\ \frac{1}{Z_3} & 1 + \frac{Z_2}{Z_3} \end{bmatrix} = \begin{bmatrix} 1 - \omega^2 L_1 C_{off2} & j\omega L_1 (2 - \omega^2 L_1 C_{off2}) \\ j\omega C_{off2} & 1 - \omega^2 L_1 C_{off2} \end{bmatrix} \quad (2-20)$$

我們接著透過 ABCD 矩陣將 Z 參數轉換成 S 參數：

$$S_{11} = \frac{A + \frac{B}{Z_0} - CZ_0 - D}{A + \frac{B}{Z_0} + CZ_0 + D} = \frac{j\omega \left[\frac{L_1}{Z_0} (2 - \omega^2 L_1 C_{off2}) - Z_0 C_{off2} \right]}{2(1 - \omega^2 L_1 C_{off2}) + j\omega \left[\frac{L_1}{Z_0} (2 - \omega^2 L_1 C_{off2}) + Z_0 C_{off2} \right]} \quad (2-21)$$

$$S_{21} = \frac{A + \frac{B}{Z_0} - CZ_0 - D}{A + \frac{B}{Z_0} + CZ_0 + D} = \frac{2}{2(1 - \omega^2 L_1 C_{off2}) + j\omega \left[\frac{L_1}{Z_0} (2 - \omega^2 L_1 C_{off2}) + Z_0 C_{off2} \right]} \quad (2-22)$$

從(2-22)可得到相位移為：

$$\theta_{V=LOW} = -\tan^{-1} \frac{\omega \left[\frac{L_1}{Z_0} (2 - \omega^2 L_1 C_{off2}) + Z_0 C_{off2} \right]}{2(1 - \omega^2 L_1 C_{off2})} \quad (2-23)$$

一樣若電路在頻率為 f_0 有完美匹配，輸入反射損耗的大小應為零，因此可推出：

$$C_{off2} = \frac{2L_1}{Z_0^2 + \omega_0^2 L_1^2} \quad (2-24)$$

將(2-24)的 C_{off2} 代入(2-23)中，整理後可得到：

$$\theta_{V=LOW} = -\tan^{-1} \frac{\omega \left[\frac{2Z_0 L_1}{\omega_0^2} + \frac{L_1^3}{Z_0} \left(1 - \frac{\omega^2}{\omega_0^2} \right) \right]}{\frac{Z_0^2}{\omega_0^2} + L_1^2 \left(1 - 2 \frac{\omega^2}{\omega_0^2} \right)} \quad (2-25)$$

當頻率為 f_0 時，



$$\theta_{V=LOW} = -\tan^{-1} \frac{2\omega_0 L_1 Z_0}{Z_0^2 - \omega_0^2 L_1^2} \quad (2-26)$$

我們分別推出當控制電壓為高和低準位時的相位，將兩個狀態下的位差相減後，可以得到相位差為：

$$\Delta\theta = \theta_{V=HIGH} - \theta_{V=LOW} = \tan^{-1} \frac{2\omega_0 L_1 Z_0}{Z_0^2 - \omega_0^2 L_1^2} \quad (2-27)$$

透過(2-27)我們可以得到電感 L_1 ：

$$L_1 = \frac{Z_0 (|\sec \Delta\theta| - 1)}{\omega_0 \tan \Delta\theta} \quad (2-28)$$

對於相移器來說，除了在我們想要的頻率 f_0 外，仍希望在其他頻率能保持一樣的相位，因此會希望相位變化對頻率的微分為零，即控制偏壓在開和關時的相位變化對頻率的斜率一致：

$$\left. \frac{d}{d\omega} \Delta\theta \right|_{\omega=\omega_0} = 0 \quad (2-29)$$

代回(2-27)可得：

$$\left. \frac{d}{d\omega} \left(\tan^{-1} \frac{Z_0 \left(1 - \frac{\omega^2}{\omega_0^2} \right)}{2\omega \left[\frac{L_1}{2} \left(1 - \frac{\omega^2}{\omega_0^2} \right) + L_2 \right]} \right) \right|_{\omega=\omega_0} = \left. \frac{d}{d\omega} \left(\tan^{-1} \frac{\omega \left[\frac{2Z_0 L_1}{\omega_0^2} + \frac{L_1^3}{Z_0} \left(1 - \frac{\omega^2}{\omega_0^2} \right) \right]}{\frac{Z_0^2}{\omega_0^2} + L_1^2 \left(1 - 2 \frac{\omega^2}{\omega_0^2} \right)} \right) \right|_{\omega=\omega_0} \quad (2-30)$$

將(2-30)解完，可得到 L_2 與 L_1 的關係：

$$L_2 = \frac{Z_0^2}{2\omega_0^2 L_1} \quad (2-31)$$



從上面的分析，我們可以解出相移器電路中的電感與電容值， $\Delta\theta$ 便根據所需之相位代入，我們也可以從(2-28)的公式可得知 $\Delta\theta$ 不可以超過 90° ，因此需要別的電路來產生 180° 的相位。

因為圖 2-6 的電路，最多只能產生 90° 的相位差，所以我們選用能產生 180° 的電路如圖 2-8(a)，圖 2-8 (b)與圖 2-8 (c)分別為圖 2-8 (a)在 V_c 電壓為高電壓與低電壓之等效電路圖。

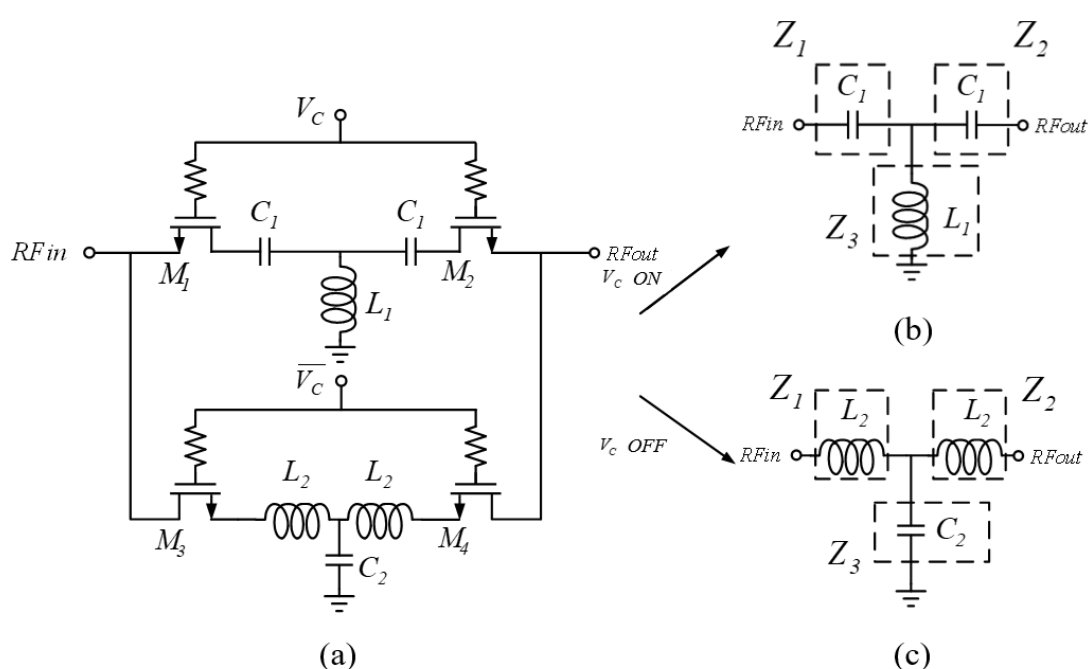


圖 2-8(a) 180° 相移器電路圖，(b) 偏壓為高電壓與 (c) 低電壓之等效電路。

當控制偏壓為高電壓時， M_1 與 M_2 同時導通，此時等效電路為圖 2-8(b) 一 T 型高通濾波器。當控制偏壓為低電壓時，則 M_3 與 M_4 導通，其等效為圖 2-8(c) 一 T 型低通濾波器。我們用 Z 參數來做分析，並透過 $ABCD$ 矩陣轉換成 S 參數，如此一

來就可以得到電路的相位移。首先，將圖 2-8(b) 可等效為 T 模型， $Z_1 = Z_2 = \frac{1}{j\omega C_1}$

及 $Z_3 = j\omega L_1$ ，其 $ABCD$ 矩陣可表示為：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 + \frac{Z_1}{Z_3} & Z_1 + Z_2 + \frac{Z_1 Z_2}{Z_3} \\ \frac{1}{Z_3} & 1 + \frac{Z_2}{Z_3} \end{bmatrix} = \begin{bmatrix} 1 - \omega^2 L_1 C_1 & j\omega L_1 (2 - \omega^2 L_1 C_1) \\ j\omega C_1 & 1 - \omega^2 L_1 C_1 \end{bmatrix} \quad (2-32)$$

我們接著透過 ABCD 矩陣將 Z 參數轉換成 S 參數：

$$S_{11} = \frac{A + \frac{B}{Z_0} - CZ_0 - D}{A + \frac{B}{Z_0} + CZ_0 + D} = \frac{j \left[\frac{\omega L_1}{Z_0} (2 - \omega^2 L_1 C_1) - \omega C_1 Z_0 \right]}{2(1 - \omega^2 L_1 C_1) + j\omega \left[\frac{L_1}{Z_0} (2 - \omega^2 L_1 C_1 + C_1 Z_0) \right]} \quad (2-33)$$

$$S_{21} = \frac{2}{A + \frac{B}{Z_0} + CZ_0 + D} = \frac{2}{2(1 - \omega^2 L_1 C_1) + j\omega \left[\frac{L_1}{Z_0} (2 - \omega^2 L_1 C_1 + C_1 Z_0) \right]} \quad (2-34)$$

從(2-34)可得到低通濾波器電路之相位為：

$$\theta_L = -\tan^{-1} \frac{\omega \left[\frac{L_1}{Z_0} + C_1 Z_0 (2 - \omega^2 L_1 C_1) \right]}{2(1 - \omega^2 L_1 C_1)} \quad (2-35)$$

假設在 f_0 時完美匹配，輸入反射損耗之大小應為零，所以我們可求得：

$$L_1 = \frac{2C_1 Z_0^2}{1 + \omega_0^2 C_1^2 Z_0^2} \quad (2-36)$$

當在 f_0 時，並將(2-36)之 L_1 代入(2-35)，可得到

$$\theta_{L, \omega=\omega_0} = -\tan^{-1} \frac{2\omega_0 C_1 Z_0}{1 - \omega_0^2 C_1^2 Z_0^2} \quad (2-37)$$

接著分析圖 2-8(c)之 T 型高通濾波器， $Z_1 = Z_2 = j\omega L_2$ 及 $Z_3 = \frac{1}{j\omega C_2}$ ，其

ABCD 矩陣可表示為：

$$\begin{bmatrix} A & B \\ C & D \end{bmatrix} = \begin{bmatrix} 1 + \frac{Z_1}{Z_3} & Z_1 + Z_2 + \frac{Z_1 Z_2}{Z_3} \\ \frac{1}{Z_3} & 1 + \frac{Z_2}{Z_3} \end{bmatrix} = \begin{bmatrix} \frac{\omega^2 L_2 C_2 - 1}{\omega^2 L_2 C_2} & \frac{2(\omega^2 L_2 C_2 - 1)}{j\omega^3 C_2^2 L_2} \\ \frac{1}{j\omega L_2} & \frac{\omega^2 L_2 C_2 - 1}{\omega^2 L_2 C_2} \end{bmatrix} \quad (2-38)$$

我們接著透過 ABCD 矩陣將 Z 參數轉換成 S 參數：

$$S_{11} = \frac{A + \frac{B}{Z_0} - CZ_0 - D}{A + \frac{B}{Z_0} + CZ_0 + D} = \frac{j \left[\frac{2(\omega^2 L_2 C_2) - 1 - Z_0^2 \omega^2 C_2^2}{Z_0 \omega^3 C_2^2 L_2} \right]}{2 \left(\frac{\omega^2 L_2 C_2 - 1}{\omega^2 L_2 C_2} \right) - j \left[\frac{2(\omega^2 L_2 C_2) - 1 + Z_0^2 \omega^2 C_2^2}{Z_0 \omega^3 C_2^2 L_2} \right]} \quad (2-39)$$

$$S_{21} = \frac{2}{A + \frac{B}{Z_0} + CZ_0 + D} = \frac{2}{2 \left(\frac{\omega^2 L_2 C_2 - 1}{\omega^2 L_2 C_2} \right) - j \left[\frac{2(\omega^2 L_2 C_2) - 1 + Z_0^2 \omega^2 C_2^2}{Z_0 \omega^3 C_2^2 L_2} \right]} \quad (2-40)$$

從(2-40)得到相位移為：

$$\theta_H = \tan^{-1} \frac{\frac{1}{\omega} \left[\frac{1}{C_2 Z_0} + \frac{Z_0}{L_2} \left(2 - \frac{1}{\omega^2 L_2 C_2} \right) \right]}{2 \left(1 - \frac{1}{\omega^2 L_2 C_2} \right)} \quad (2-41)$$

假設在 f_0 時完美匹配，輸入 $|S_{11}|$ 應為零，所以我們可求得：

$$C_2 = \frac{\omega_0^2 L_2^2 + Z_0^2}{2Z_0^2 \omega_0^2 L_2} \quad (2-42)$$

將(2-42)的 C_2 代入(2-41)，因此在 f_0 時之相位為：

$$\theta_{H, \omega=\omega_0} = \tan^{-1} \frac{2Z_0 \omega_0 L_2}{\omega_0^2 L_2^2 - Z_0^2} \quad (2-43)$$

整體高低通之相位差應為：

$$\Delta\theta = \theta_{H, \omega=\omega_0} - \theta_{L, \omega=\omega_0} = \tan^{-1} \frac{2Z_0 \omega_0 L_2}{\omega_0^2 L_2^2 - Z_0^2} - \left(-\tan^{-1} \frac{2\omega_0 C_1 Z_0}{1 - \omega_0^2 C_1^2 Z_0^2} \right) \quad (2-44)$$

$\Delta\theta$ 之相位移應為 180° ，所以高低通濾波器分別各貢獻 $\pm 90^\circ$ 之相位移，因此可以推出：





$$L_2 = \frac{Z_0}{\omega_0 \tan\left(\frac{\Delta\theta}{4}\right)} \quad (2-45)$$

$$C_1 = \frac{\tan\left(\frac{\Delta\theta}{4}\right)}{\omega_0 Z_0} \quad (2-46)$$

將(2-36)中的 C_1 用(2-46)取代，可以得到：

$$L_1 = \frac{Z_0 \sin\left(\frac{\Delta\theta}{2}\right)}{\omega_0} \quad (2-47)$$

將(2-42)中的 L_2 用(2-45)取代，可以得到：

$$C_2 = \frac{1}{\omega_0 Z_0 \sin\left(\frac{\Delta\theta}{2}\right)} \quad (2-48)$$

最後我們得到高低通濾波器之各別電感與電容值，從(2-45)~(2-48)中可發現，利用高低通電路所產生出來的相位差，能夠超過 90° ，因此可以將此電路利用於較大角度之相移器。

C. 反射式相移器

圖 2-9 為反射式相移器的架構圖，反射式相移器是由一個正交耦合器和兩個相同的可變負載組成，而可變負載分別接在正交耦合器的直通端埠和耦合端埠，透過調整可變負載，可以達到調整相位的功能，接下來將做反射式相移器原理的推導。

圖 2-10 為訊號從輸入端送進相移器後，訊號送至輸出端的過程圖。首先將一個訊號送入相移器中，經過正交耦合器後，如圖 2-10(a)，在直通端埠和耦合端埠遇見可變負載，兩端埠反射回耦合器耦合後，如圖 2-10(b)，在輸出端加總起來。

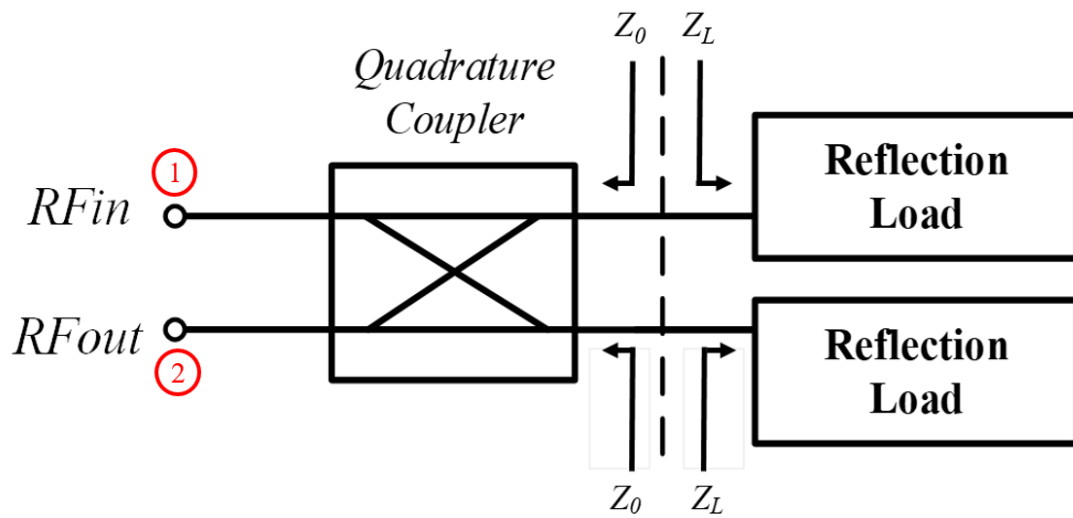


圖 2-9 反射式相移器原理圖。

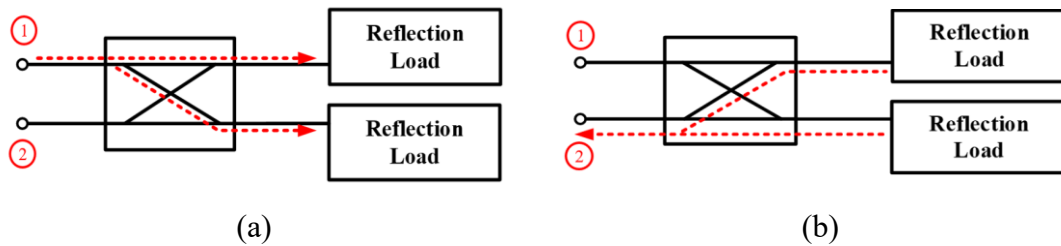


圖 2-10 反射式相移器動作示意圖：(a)輸入訊號路徑及(b)反射訊號路徑。

其中可變負載端的反射係數可表示為：

$$\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (2-49)$$

根據(2-49)得到反射式相移器的穿透係數 S_{21} 為：

$$S_{21} = j\Gamma_L = j \frac{Z_L - Z_0}{Z_L + Z_0} = j \frac{[\text{Re}(Z_L) - Z_0] + j\text{Im}(Z_L)}{[\text{Re}(Z_L) + Z_0] + j\text{Im}(Z_L)} \quad (2-50)$$

穿透係數 S_{21} 的相角為：

$$\phi_{21} = \frac{\pi}{2} + \tan^{-1} \left[\frac{\text{Im}(Z_L)}{\text{Re}(Z_L) - Z_0} \right] - \tan^{-1} \left[\frac{\text{Im}(Z_L)}{\text{Re}(Z_L) + Z_0} \right] \quad (2-51)$$

如果反射負載的實部阻抗很小時，我們可將(2-51)簡化成：

$$\phi_{21} = \frac{\pi}{2} - 2 \tan^{-1} \left[\frac{\text{Im}(Z_L)}{Z_0} \right] \quad (2-52)$$

觀察(2-52)，改變負載就能改變相位移，因此相位的調整範圍可表示成：

$$\Delta\phi_{21} = 2 \tan^{-1} \left[\frac{\text{Im}(Z_{L,\max})}{Z_0} \right] - 2 \tan^{-1} \left[\frac{\text{Im}(Z_{L,\min})}{Z_0} \right] \quad (2-53)$$

因為我們有將(2-51)的 $\text{Re}[Z_L]$ 視為零，所以才能得到(2-53)的理想範圍，所以實際上的相位可調範圍會比(2-53)小一些。

D. 相位可反相可調衰減器

圖 2-11 為相位可反相衰減器(phase-invertible variable attenuator, PIVA)[20]電路示意圖，PIVA 由一正交耦合器，並在直通端埠和耦合端埠接上一電晶體作為衰減器，透過 V_{PIVA} 調整其阻抗，透過負載阻抗的改變，可用以產生 $0^\circ/180^\circ$ 相位變化，使得 PIVA 能像 2.3.1.C 反射式向移器推導的結果一樣，屬於反射式相移器的一種。

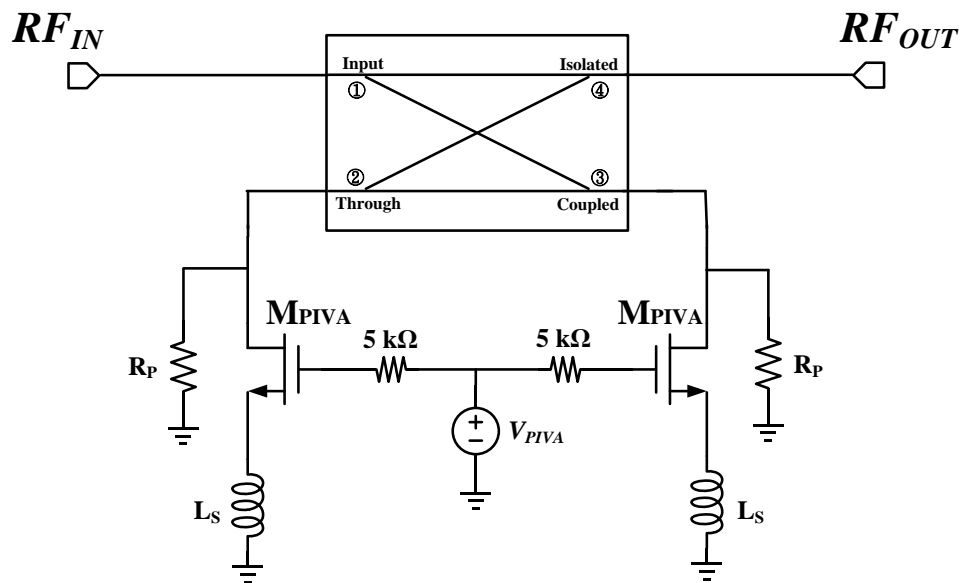


圖 2-11 相位可反相可調衰減器示意圖[20]。



2.3.2 主動式相移器

2.3.2.1 向量合式相移器

圖 2-12 為一向量合式相移器的原理表示圖，在圖 2-12(a)中，相移器輸入端首先使用耦合器將訊號轉為 0° 和 90° 兩路訊號，並在耦合器的兩個輸出端，各自接著可切換式之 180° 的相移器，如 PIVA，依據需要相位的所在象限使得電路得以產生 $\pm IQ$ 四相位元素中選擇正確的 IQ 訊號。接著依據所需相位，調整 I/Q 的增益，將兩路訊號送入向量加法器，使得電路可合成出 $0^\circ \sim 360^\circ$ 的相移量。舉例來說：若目標是使訊號產生 45° 相位差，先經由耦合器及 PIVA 產生兩個相差 90° 的 $+I$ 及 $+Q$ 訊號，再控制可變增益放大器的增益 G_I 及 G_Q 的比例為 $1:1$ ，即可得到 45° 相位差的訊號，如圖 2-12(b)合成出的角度可簡單表示成：

$$\phi = \tan^{-1} \left(\frac{G_Q}{G_I} \right) \quad (2-54)$$

而向量加法器的實現，可利用簡單的功率整合器，或在放大器輸出端將訊號合併，經由控制電晶體閘極端的偏壓，控制相移器的相位合成[8]。也有文獻提出以吉伯特電路為控制 $\pm IQ$ 訊號的向量合式相移器，而相位是透過 DAC 控制，調整在 I 路徑和 Q 路徑的電流比，在輸出端產生不同相位訊號[7],[9]。目前文獻所發表的向量合相移器因為使用單向放大器使得相移器只能單向操作，所以本論文採用雙向放大器，以實現雙向向量合相移器。

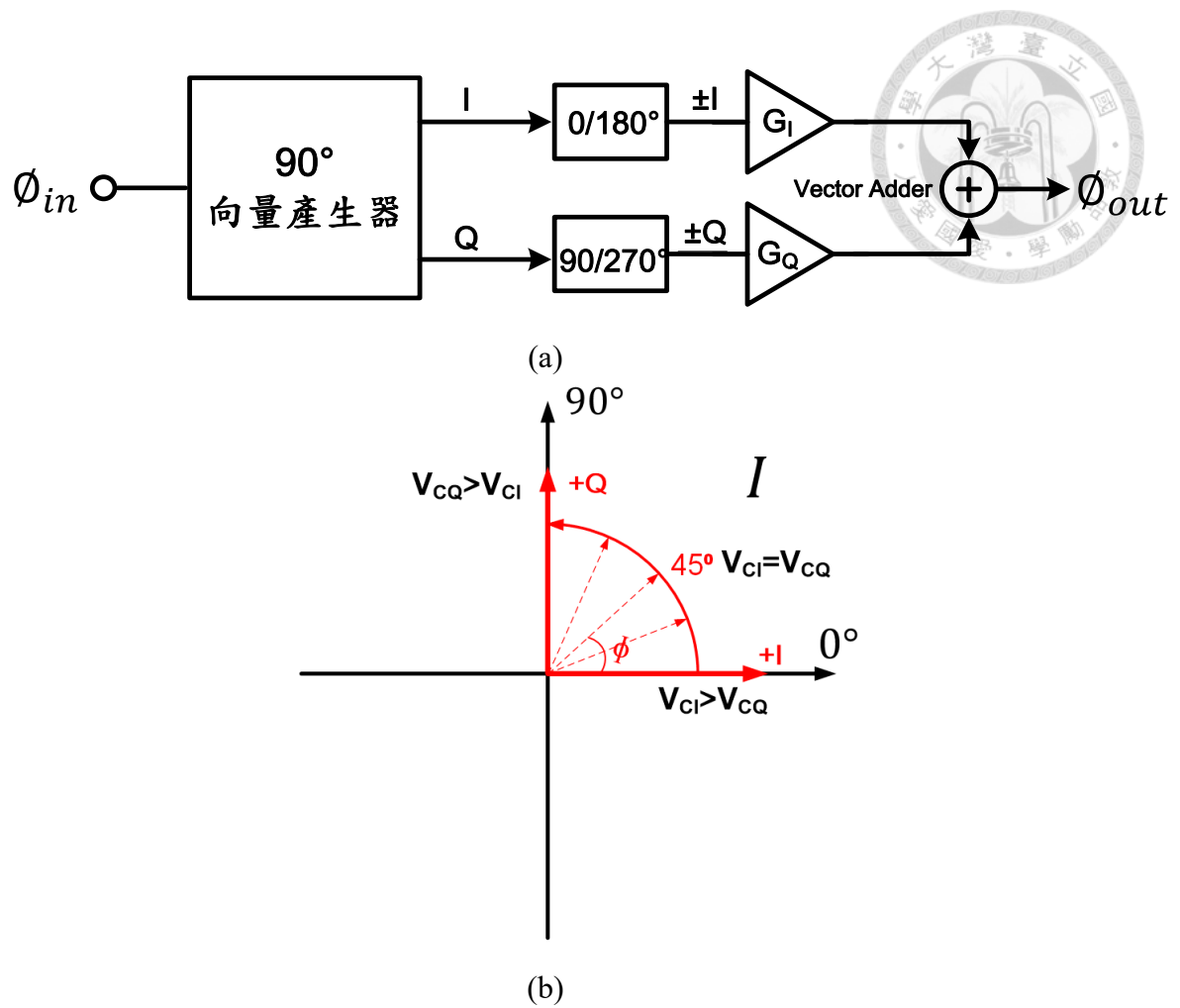


圖 2-12 向量合式相移器(a)電路架構[8]及(b)向量合示意圖。



Chapter 3 雙向可變增益放大器

3.1 電路回顧

為了實現雙向向量合式相移器，我們需要在電路中應用到雙向可變增益放大器，本章會先介紹早前論文的一些可變增益放大器及雙向放大器架構，再說明本論文使用的架構。

3.1.1 低相位變化可變增益放大器

本文會先回顧目前常見的可變增益放大器，首先是低相位變化可變增益放大器[6]，如圖 3-1，此架構由兩級疊接放大器所組成，功能上分為主要負責可變增益的部分(VGA)和主要負責增益放大的部分，其改變增益的方式為控制 V_{ctrl} 的電壓來改變 VGA 部分的 g_m 值並改變 Z_Y 端的阻抗值，此架構的好處是可以透過電容 C_X 來對相位變化進行補償[7]，實現低相位變化，但其缺點為所需面積不小且線性度不佳。

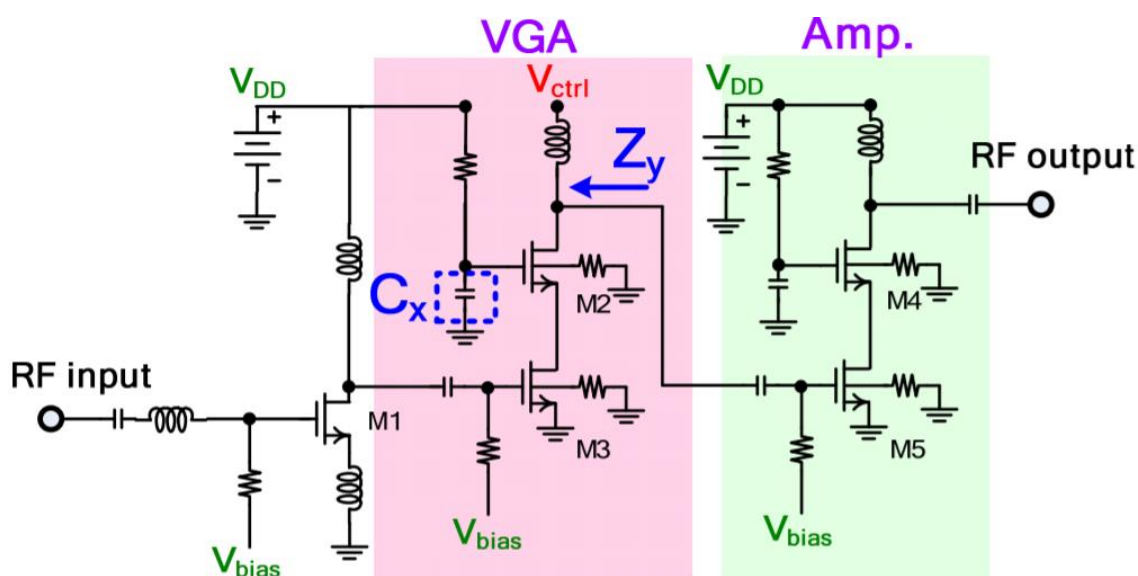


圖 3-1 低相位變化可變增益放大器架構圖[6]。



3.1.2 數位控制可變增益放大器

本節介紹透過數位控制實現的可變增益放大器[8]，如圖 3-2，其可變增益放大器的部分是透過差動疊接放大器和數位控制的共閘極放大器來組成，透過數位控制不同尺寸的共閘極電晶體，來達到不同的增益，此架構透過並聯的 RC 電路去改善電路的頻寬及穩定度，但電路的缺點為其功耗較大。

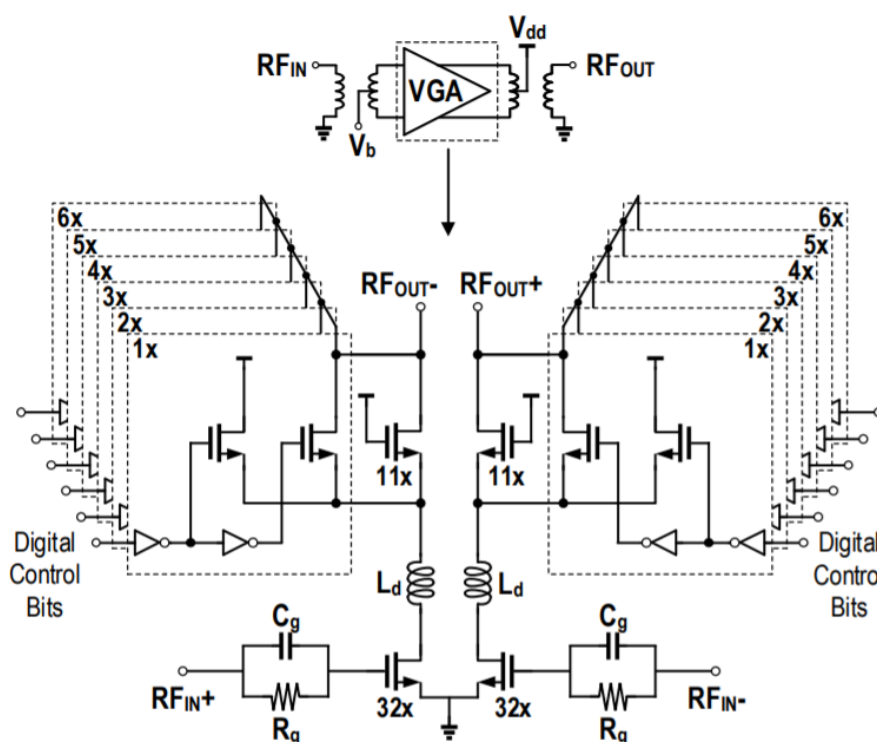
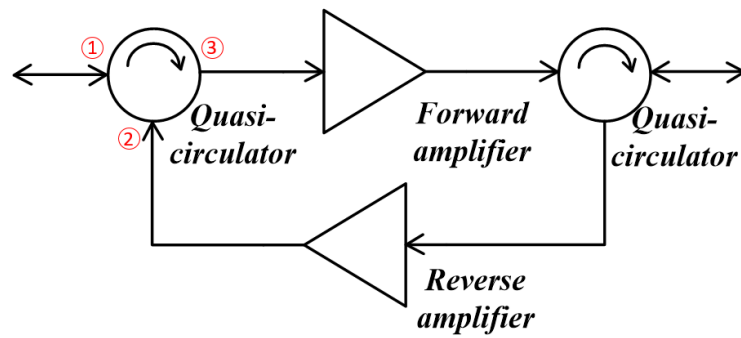


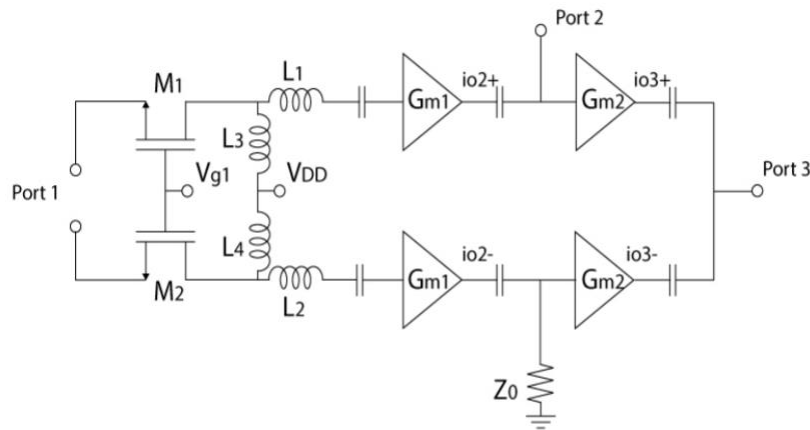
圖 3-2 數位控制可變增益放大器架構圖[8]。

3.1.3 循環放大器(quasi-circulator amplifier)

以下開始回顧目前常見的雙向放大器，首先是使用了兩組循環器和放大器組成的雙向放大器[9],[30]，如圖 3-3(a)、(b)所示，循環器有 3 個 port 能使訊號在傳遞時擁有良好的隔離度，可以看到是因為其端埠間都有反向的 G_m 的原因，此方法的優點是在放大器的部分設計較為自由，可以使用多級架構增加增益，但需使用到兩組放大器及循環器，面積會較大。



(a)



(b)

圖 3-3 (a)循環放大器及(b)其循環器[9]。

3.1.4 旋轉切換式雙向放大器

此架構是使用可切換式的偏壓和匹配組合成的雙向放大器，如圖 3-4(a)是雙向放大器為正向時的匹配及偏壓狀況，為一訊號由 P1 至 P2 的標準單向放大器。當操作於反向時，為一訊號由 P2 至 P1 的標準單向放大器，如圖 3-4(b)所示，圖中灰色部分，藉由開關電路來調整此雙向放大器在切換正反向時所需要的輸入輸出級的匹配網路，此架構的優點是面積較循環式放大器所需的兩組放大器來的小，但也需要同時放入兩組輸入輸出匹配用於切換匹配網路，且在架構上仍為單級放大器，所以放大器增益值會有所限制。

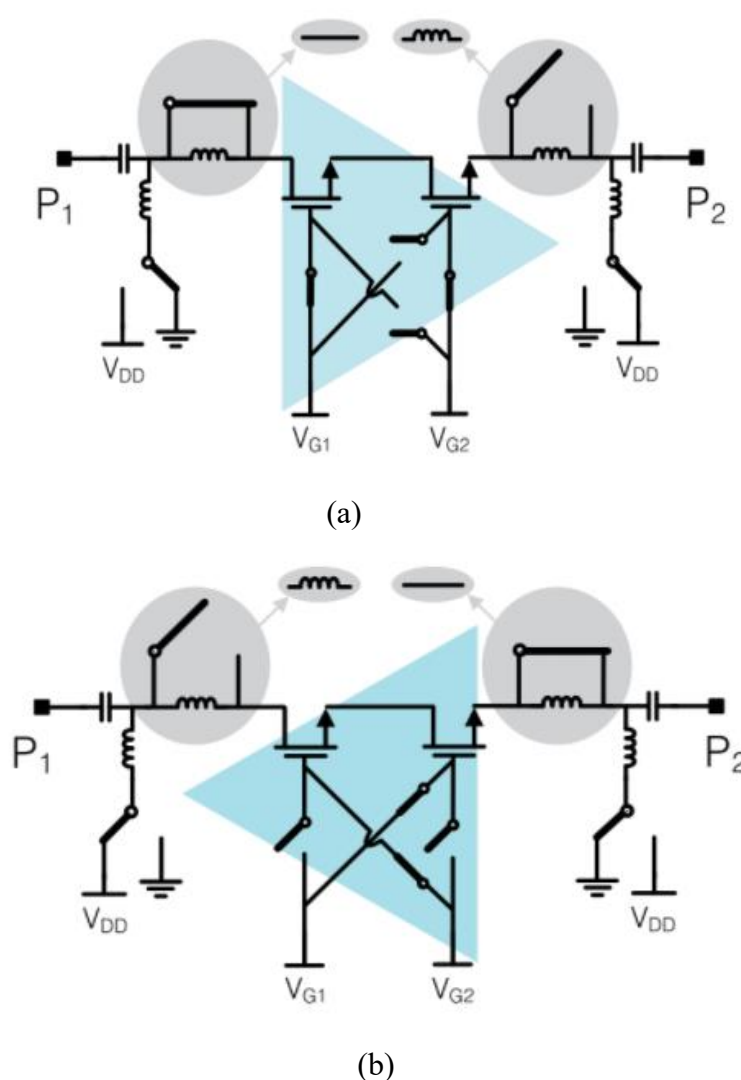


圖 3-4 切換式雙向放大器(a)正向及(b)反向[30]。

3.1.5 雙向可變增益疊接放大器

此架構是使用兩組單級疊接放大器，如圖 3-5 所示，將第一組放大器的輸出端(collector)接到第二組放大器的輸入端(base)，反之第二組放大器的輸出端(collector)接到第一組放大器的輸入端(base)，形成對稱並互接輸入輸出的雙向放大器，當訊號要從埠 1 傳到埠 2 時，電壓控制 Q_1 、 Q_2 打開， Q_3 、 Q_4 關閉，此狀態下訊號會從埠 1 經 Q_1 、 Q_2 疊接放大器將訊號傳至埠 2，再由電壓控制 Q_{C1} 、 Q_{C2} 改變疊接放大器的電流導向去控制放大器增益，反向原理亦同，此電路的優點是面積小，然而[22]使用單級的放大器來實現，所以無法達到太大的增益，同時要兼顧

輸入級輸出時的匹配，在匹配上無法做到如單級單向放大器那樣完美，由於本次論文的目的是降低雙向相移器的損耗並藉由可調式增益放大器來控制相移器相位，因此對放大器的增益的要求不用太大，主要以滿足控制增益範圍為主，且此論文是使用向量合式的相移器需要兩組放大器，因此在面積上的考量是不容忽視的，所以採用此疊接放大器架構作為本論文的架構，但與[22]不同之處，本文使用 PMOS 電晶體作為 current-steering 元件，來控制電路增益。相較於 NMOS 元件，其帶來的附加效果為穩定的阻抗和較好的線性度。

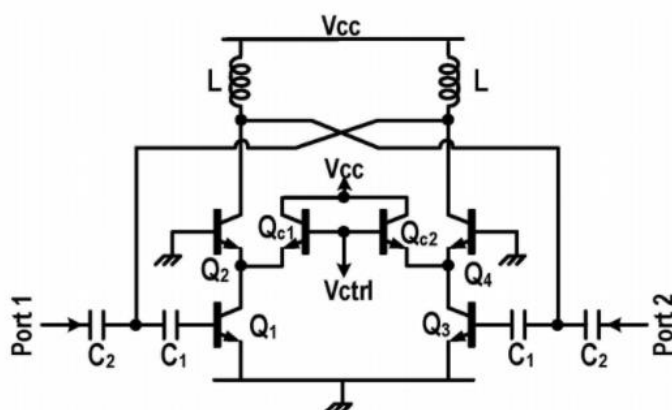
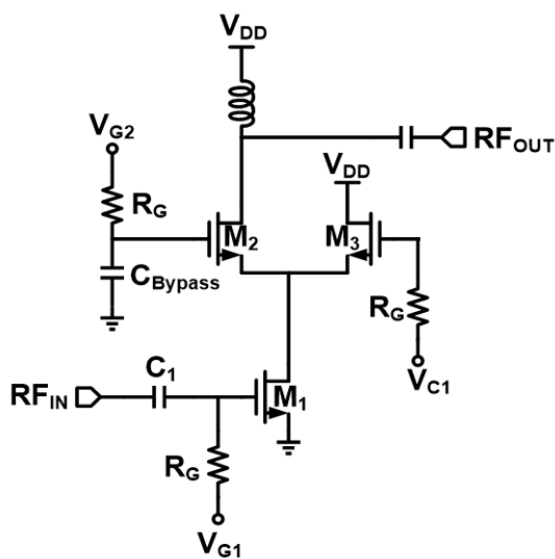


圖 3-5 雙向可變增益放大器[2]。

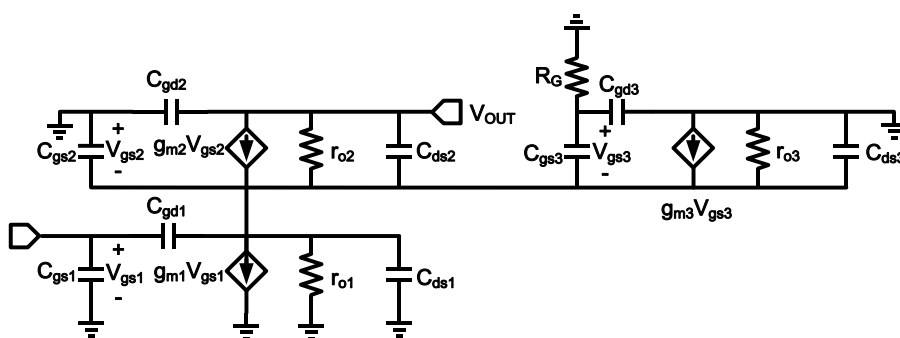
3.1.6 電流導向可變增益放大器

3.1.6.1 N 型電流導向可變增益放大器

N 型電流導向可變增益放大器如圖 3-6(a)所示，電路的架構分兩個區塊，首先電晶體 M_1 及 M_2 為疊接放大器，電晶體 M_3 則負責控制電流導向以控制增益。當操作在最高增益時，將電晶體 M_3 閘極電壓 V_{C1} 設為 0，此時電晶體 M_3 無法導通，則電晶體 M_2 擁有最大電流值。當操作在低增益時，藉由加大電晶體 M_3 閘極電壓 V_{C1} 使其導通，抽取 M_1 路徑的直流電流，使疊接放大器之整體轉導下降，從而降低放大器增益，其等效小訊號模型如圖 3-6 (b)所示。



(a)



(b)

圖 3-6 N 型電流導向可變增益放大器之(a)電路圖及(b)等效小訊號模型[1]。

當放大器操作在高增益時，如圖 3-7(a)所示，輸出阻抗 $R_{out,high}$ 為：

$$R_{out,high} = g_{m1}r_{o2}r_{o1} + r_{o2} + r_{o1} \quad (3-1)$$

$$\approx g_{m1}r_{o2}r_{o1}$$

當放大器操作在低增益時，如圖 3-7(b)所示，輸出阻抗 $R_{out,low}$ 為：

$$R_{out,low} = g_{m1}r_{o2}\left(r_{o1} \parallel \frac{1}{g_{m3}}\right) + r_{o2} + r_{o1} \parallel \frac{1}{g_{m3}} \quad (3-2)$$

$$\approx \frac{g_{m1}}{g_{m3}}r_{o2} + r_{o2}$$

藉由(3-1)及(3-2)可得 $R_{out,high} \gg R_{out,low}$ ，輸出阻抗在切換增益時變化劇烈，因此在串聯多級放大器時，會造成級間匹配網路設計困難。

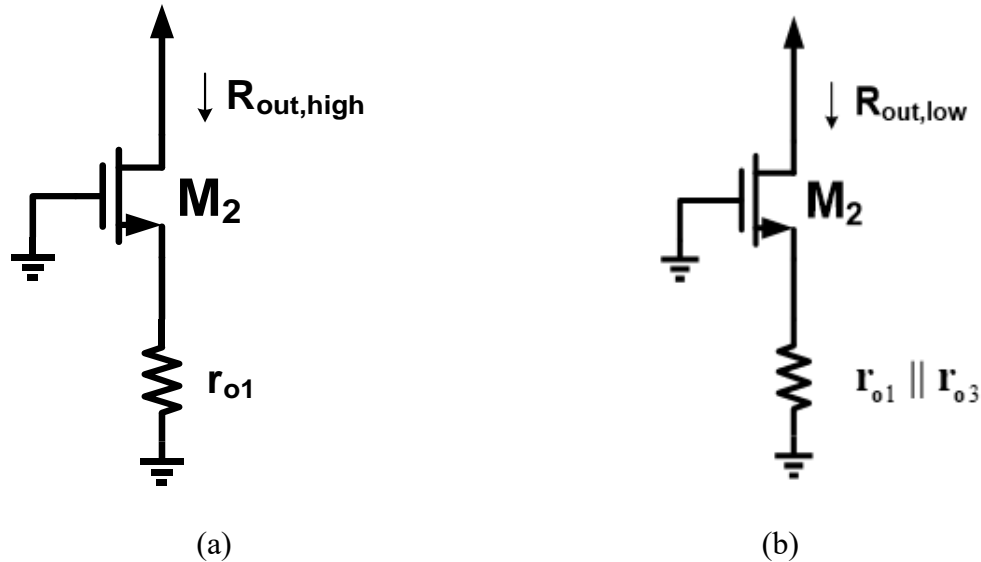
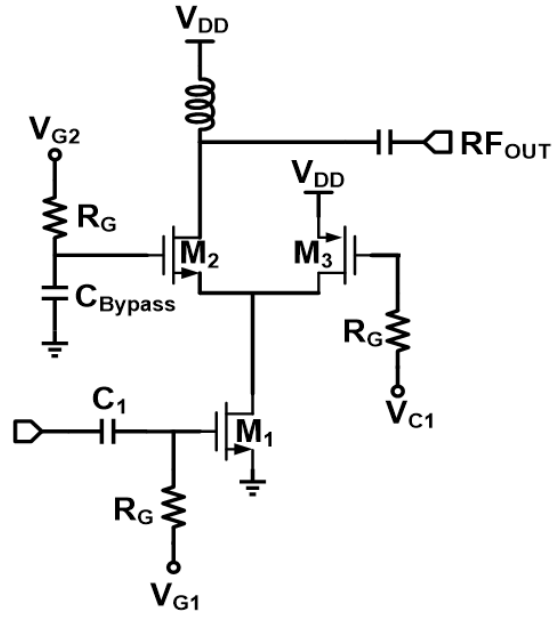


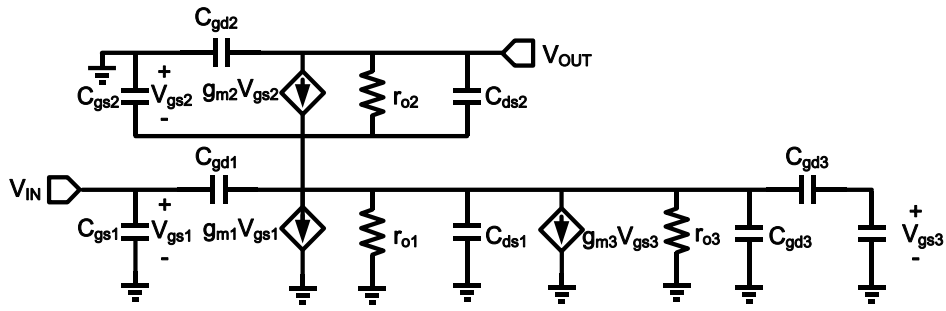
圖 3-7 N 型電流導向可變增益放大器(a)高增益及(b)低增益輸出阻抗模型。

3.1.6.2 P 型電流導向可變增益放大器

P 型電流導向可變增益放大器如圖 3-8(a)所示，其架構如與 N 型電流導向可變增益放大器相似，主要差異在將電晶體 M_3 從 NMOS 改成 PMOS。當操作在最高增益下，電晶體 M_3 閘極電壓 V_{C1} 為 V_{DD} ，電晶體 M_3 無法導通，使電晶體 M_2 擁有最大電流值。當操作在低增益時，藉由降低電晶體 M_3 閘極電壓使其導通，抽取訊號路徑的直流電流，使疊接放大器大轉導下降，從而控制放大器增益，由於此方法在 PMOS 導通時也是大阻抗，使輸出阻抗的變化較使用 NMOS 時緩和，有利於級間匹配網路設計，其小訊號模型如圖 3-8 (b)所示。



(a)



(b)

圖 3-8 P 型電流導向可變增益放大器之(a)電路圖及(b)等效小訊號模型[2]。

當放大器操作在高增益時，輸出阻抗 $R_{out,high}$ 與使用 NMOS 時相同，其值與(3-1)

一樣。當放大器操作在低增益時，如圖 3-9 所示，輸出阻抗 $R_{out,low}$ 為：

$$\begin{aligned} R_{out,low} &= g_{m1} r_{o2} (r_{o1} \parallel r_{o3}) + r_{o2} + r_{o1} \parallel r_{o3} \\ &\approx g_{m1} r_{o2} (r_{o1} \parallel r_{o3}) \end{aligned} \quad (3-3)$$

由(3-1)及(3-3)得出，高增益的輸出阻抗 $R_{out,high}$ 與低增益的輸出阻抗 $R_{out,low}$ ，只

差在最後一項的 $r_{o1} \parallel r_{o3}$ ，其變化量較使用 NMOS 控制時緩和許多，因此此法克服



了輸出阻抗在切換增益時變化劇烈的問題，所以在本次的架構中，我們選擇了使用 PMOS 作為電流抽取部分的元件。

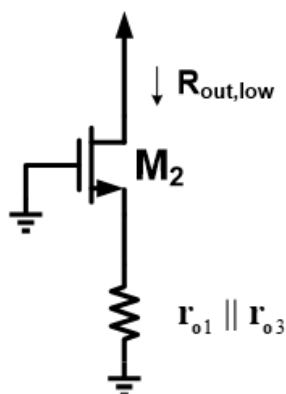


圖 3-9 P 型電流導向可變增益放大器低增益輸出阻抗模型。

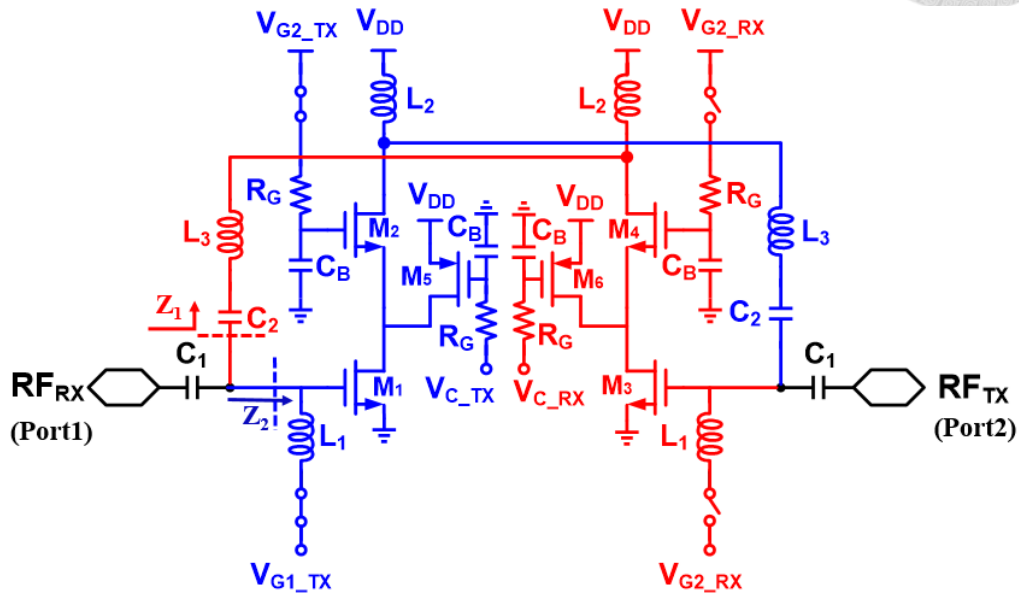
至於此架構的輸入阻抗在切換增益時的變化，由於在切換增益時，流經電晶體 M_1 的直流電流並不會改變，因此 M_1 的閘極至汲極的等效寄生電容不會改變，可得知輸入阻抗的變化不會太大。

3.2 本論文雙向放大器電路介紹

本論文所使用的放大器架構為疊接式的雙向可變增益放大器，架構如圖 3-10 所示，為兩組單級疊接放大器的輸入輸出端互相對接而成的結構，由於此電路可傳遞雙向訊號，為了易於讀者理解，我們定義右側端埠命為 RF_{TX} ，作為訊號由左至右的發射端輸出，則左側端埠命為 RF_{RX} ，為訊號由右至左的接收端輸出。當訊號由 RF_{RX} 傳送至 RF_{TX} ，如圖 3-10 之藍色部分，訊號 RF_{RX} 從電晶體 M_1 閘極端進入，由電晶體 M_2 的汲極端接到 M_3 的閘極端，最後於 RF_{TX} 輸出。為了避免電路振盪，將會關閉電晶體 M_3 、 M_4 的閘極端電壓，使得訊號不會反向放大並流回輸入端 RF_{RX} 。

由於此電路為對稱結構，故反向的部分也是同理，如圖 3-10 之紅色部分，為了避免電路振盪，將會關閉電晶體 M_1 、 M_2 的閘極端電壓，同時使得訊號能順利從 RF_{TX} 流至 RF_{RX} ，另外在電路中，為了使雙向放大器能夠可調增益以便後面章節相

移器的使用，我們在疊接電晶體之間，加入 current-steering PMOS 元件 M_5 及 M_6 作為控制增益的機制，透過控制電壓來抽取放大器電流的大小，以達到可變增益的效果，其原理及介紹的部分，會在後面 3.1.6 節詳細說明。



	$M_{1,3}$		$M_{2,4}$		$M_{5,6}$	
(W/L)	$(4\ \mu\text{m} \times 12)/0.18\ \mu\text{m}$		$(4\ \mu\text{m} \times 24)/0.18\ \mu\text{m}$		$(4\ \mu\text{m} \times 12)/0.18\ \mu\text{m}$	
L_1	L_2	L_3	C_1	C_2	C_3	R_G
230 pH	640 pH	700 pH	1 pF	1 pF	4 pF	5 k Ω

圖 3-10 疊接式雙向可變增益放大器，其中藍色部分為正向，紅色部分為反向。

為了電路的穩定度，本文採用疊接式雙向放大器架構來取代共源極雙向放大器的架構。如圖 3-11 為一個簡單的雙向共源級放大器，當訊號由 RF_{IN} 進入電路經由藍色路徑傳送至 RF_{OUT} ，此時電晶體 M_1 作為放大器放大訊號，則 M_2 為關閉狀態。若訊號較大時，會藉由回授路徑開啟 M_2 電晶體，使得訊號或反射訊號經由紅色路徑返回 RF_{IN} ，我們可以將這時的電路看作圖 3-12，藍色路徑增益為 A ，紅色路徑增益為 β ，電路的閉回路增益 $A_f = A/(1+A\beta)$ ，若 $-1 \geq A\beta > 0$ ，則電路可能會發生振盪。為了避免電路振盪，因此我們需要將反射訊號的增益 β 設計得很小。由於疊接放大器擁有較高的隔離度，本文選用了疊接是放大器的架構，即使操作於大訊號

時，輸出訊號也不易從回授網路回流至輸入端，影響電路操作，為了避免電路有回授的情形，而我們具體需要的 A 和 β 值，需要考慮到之後相移器在向量合的比例，在之後的章節會再說明介紹。

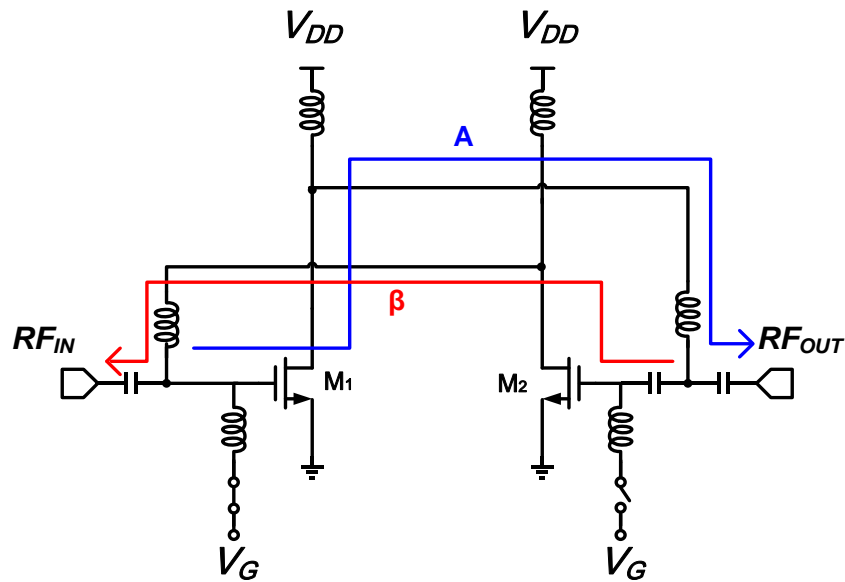


圖 3-11 共源級雙向放大器。

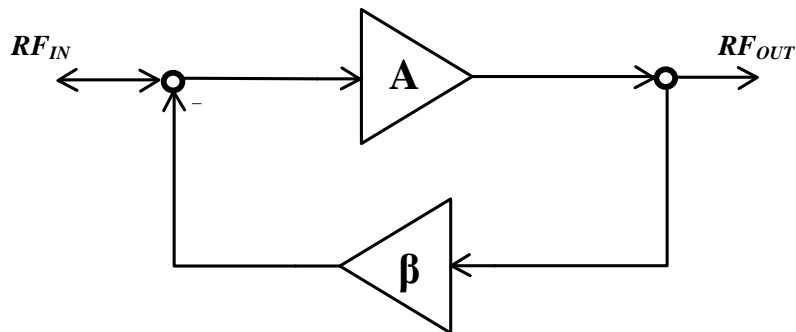


圖 3-12 圖 3-11 的負回授增益圖。



3.3 設計過程

3.3.1 設計流程

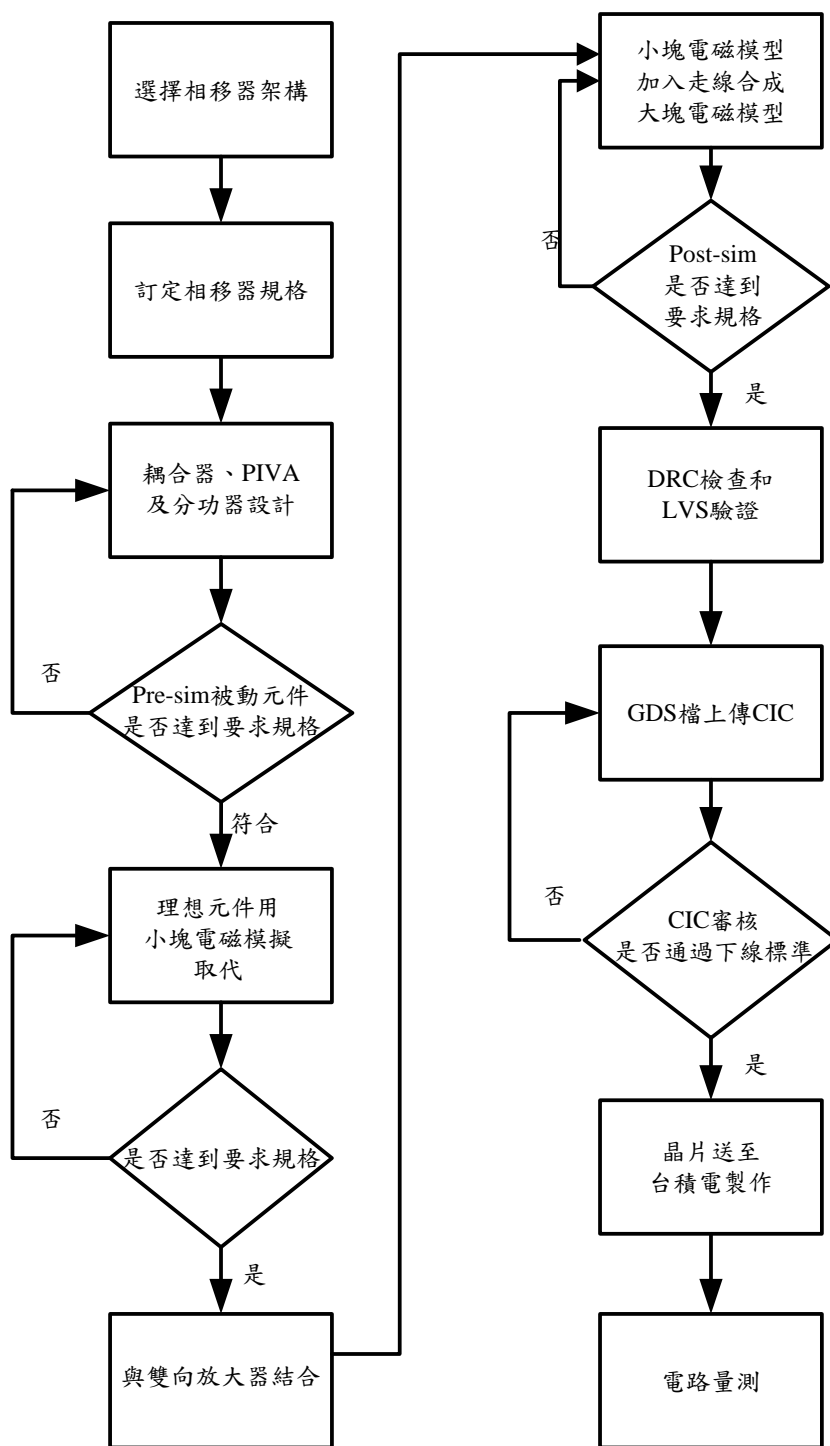


圖 3-13 設計流程圖。

圖 3-13 為雙向放大器電路設計之流程圖，首先須對此次欲設計之放大器訂定各項電路規格，規格的訂定我們會先考量整個相移器電路中，被動元件部份產生的損耗，參考其他論文再去計算我們放大器需要的增益跟功耗，再來進行偏壓及尺寸的選擇，接著我們在電路尺寸及架構確定的情況下進行理想元件匹配模擬，確認放大器電路是否有符合目標規格，確認符合規格後，再將非理想的電磁模擬元件取代理想元件代入 ADS 進行模擬，並進行為調使之符合我們目標規格。符合規格後，會將這部分的雙向放大器與相移器被動元件部分結合並設計最終相移器的部分，而我們這部分的放大器也會開始在 Virtuoso 上做電路佈局，接著將電路佈局上的走線和各電磁元件合併，做大塊電磁模擬，代入 ADS 後確認是否符合原先設計。確定最後佈局符合規格後，確認設計規範驗證(design rule check, DRC)和電路佈局驗證(layout versus schematic, LVS)，即可將檔案上傳至國研院半導體研究中心 (Taiwan Semiconductor Research Institute, TSRI)進行晶片製作。

3.3.2 電晶體尺寸設計

為了分析雙向放大器穩定度以及阻抗分析，本文採用回授理論來進行電路分析，如圖 3-12 所示。一般放大器本身皆為低通之頻率響應，同時要確保加裝回授網路後，雙向放大器仍然是穩定且不影響放大器頻率響應，於是回授網路 β 應為高通響應較為合適。但是實際上，回授網路是包含關閉的串疊放大器和匹配網路(紅色部分)，如圖 3-11 所示，於是我們將回授網路等效成圖 3-14 所示，以利後續電路分析。其中 C_{off} 為關閉的串疊放大器之寄生電容。

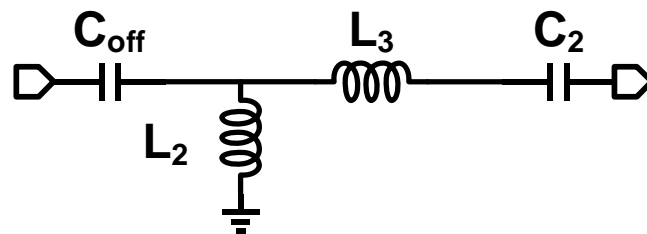


圖 3-14 回授網路等效電路圖。

首先，我們將面臨到要如何選取雙向放大器的尺寸問題，若能找到適當的條件，將雙向放大器近似成單向的串疊放大器，並有助於設計者選擇雙向放大器的尺寸。為了維持開迴路的增益，我們可以得到下列條件：

$$f_{o1} = \frac{1}{2\pi\sqrt{L_3 C_2}} \quad (3-4)$$

$$f_{o2} = \frac{1}{2\pi\sqrt{L_1 C_{gs3}}} \quad (3-5)$$

在回授網路方面，為了避免電路振盪回授網路 β 應為高通響應較為合適，因此如何初步估計回授網路的低截止頻率是此電路重點所在。低截止頻率如下所示：

$$f_L = \frac{1}{2\pi\sqrt{L_2 C_{off}}} \quad (3-6)$$

為了避免放大器的輸出回饋至輸入端，打開反向的電晶體導致電路發生振盪於整個頻帶內，其低截止頻率條件大於放大器最大操作頻率如下所示：

$$f_L > f_{MAX} \quad (3-7)$$

若能滿足(3-4)~(3-7)所有條件，則雙向放大器可近似成單向的串疊放大器於單頻操作。

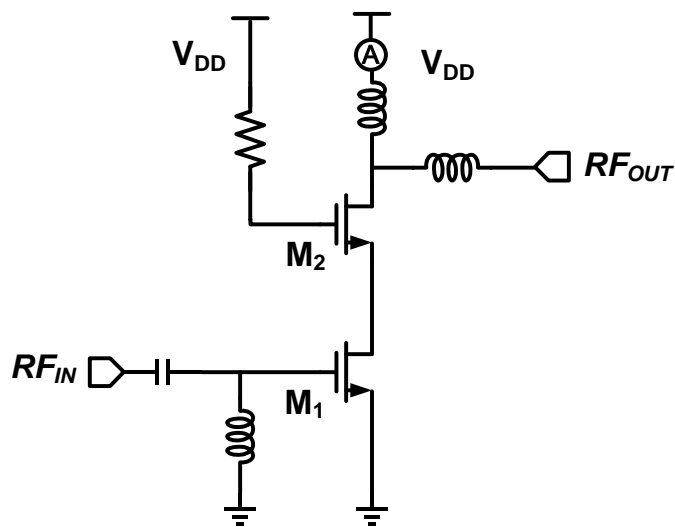


圖 3-15 單級疊接放大器。

當滿足上述分析下，可將雙向放大器近似成單向的串疊放大器來選取尺寸，圖 3-15 為此次我們選用在相移器的一個單級疊接放大器架構，初期會先決定 M_1 和 M_2 的尺寸，如電路圖 3-15，為了減少米勒效應，設定電晶體 M_2 的 N_r 為 M_1 的兩倍，如此 M_1 的等效寄生電容會降低，可以使得極點頻率上升，頻寬變大。接著對電晶體 M_1 的 finger 從 $N_r=2$ 到 $N_r=24$ 做參數掃描，如圖 3-16 在功耗要滿足規格制定的 20 mW 條件下要找到最大汲極電流 I_D ，以達到最大的增益(maxgain)，如圖 3-17 所示，選擇 $N_r=12$ 時可以得到最大增益，因此 V_G 偏壓部分選擇使用 0.85 V、此時 $I_D=5.6$ mA 功耗為 1.8×5.6 mA=10 mW，由於相移器需使用到兩顆雙向可變增益放大器，所以 $I_D=5.6$ mA 滿足功耗小於 20 mW 的最大電流。

圖 3-17 為不同電晶體尺寸的最大增益對頻率的作圖，偏壓點則依圖 3-16 選在 $V_G=0.85$ V 的操作下，所選定不同 NR 電晶體尺寸，圖中可觀察出不論電晶體尺寸大小，其最大增益大致相同，只有 NR=2、4 在轉折點之前。一般來說，轉折點以前的最大增益即為最大可使用增益(maximum available gain, MAG)，而轉折點以後的最大增益則為最大穩定增益(maximum stable gain, MSG)。另外放大器的穩定度問題可以依靠匹配電路來解決，但同時也要考慮匹配所帶來的衰減量。考量功率放大器之輸出功率與電晶體尺寸成正比關係，故電晶體尺寸通常較大，以提供足夠的輸出功率，最終電晶體尺寸選擇如圖 3-10 所示。

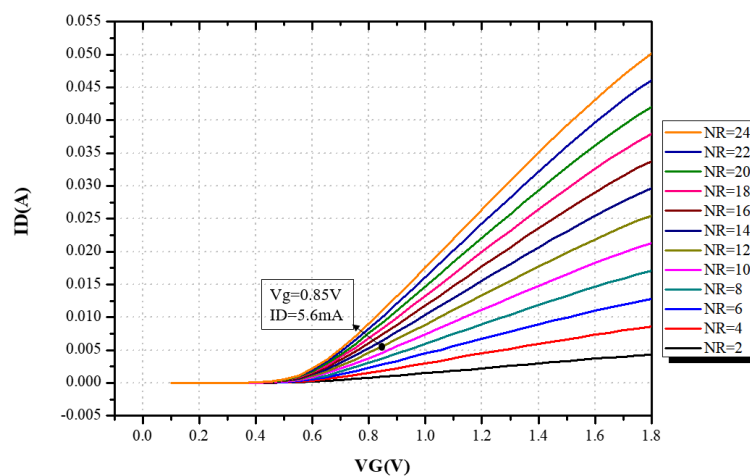


圖 3-16 疊接電晶體在不同 finger 下的 DCIV curve。

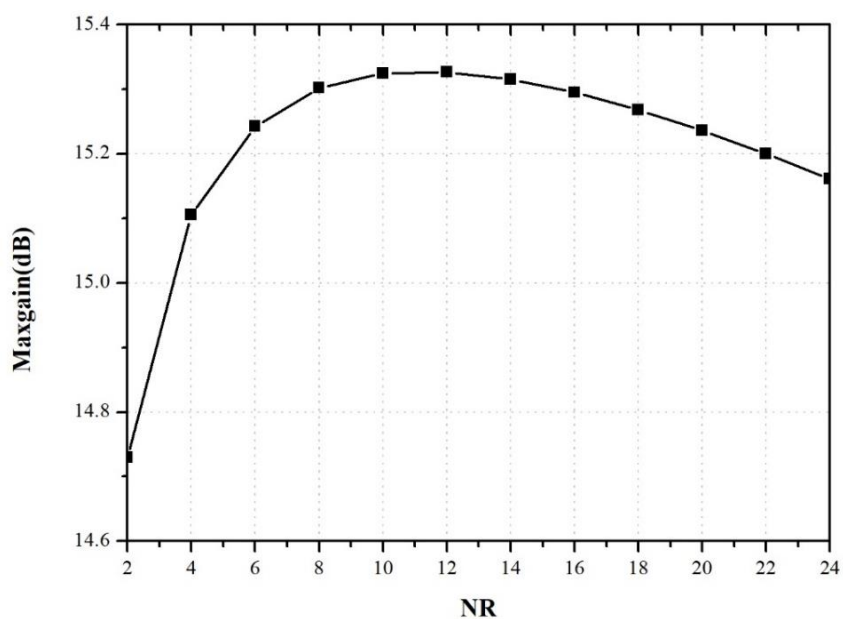


圖 3-17 電晶體在 28GHz 時不同 finger 下的 Maxgain。

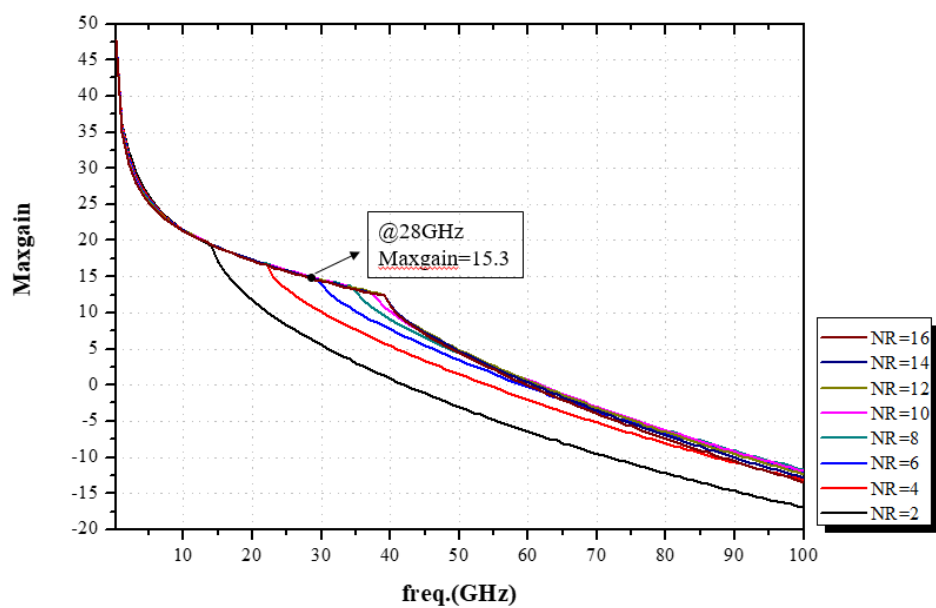


圖 3-18 電晶體在不同 finger 下的最大增益曲線。

3.3.3 匹配過程

在阻抗匹配分析方面，我們可以從 RF_{RX} port 看進去，來等效匹配網路，如圖 3-19 所示。如圖 3-20 為分析 Z_1 和 Z_2 的簡化圖。

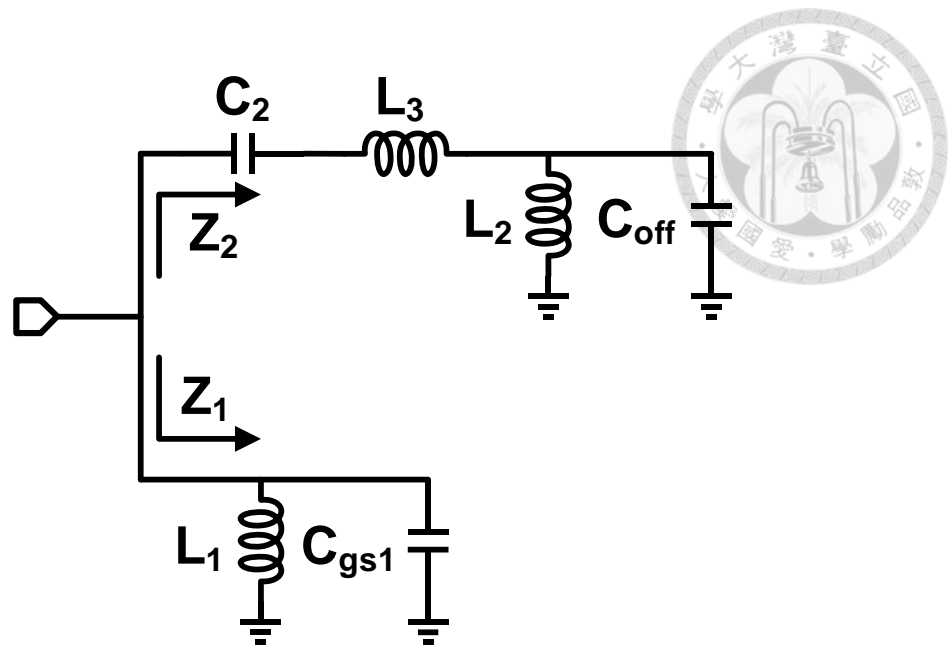


圖 3-19 RF_{RX} port 等效匹配網路圖。

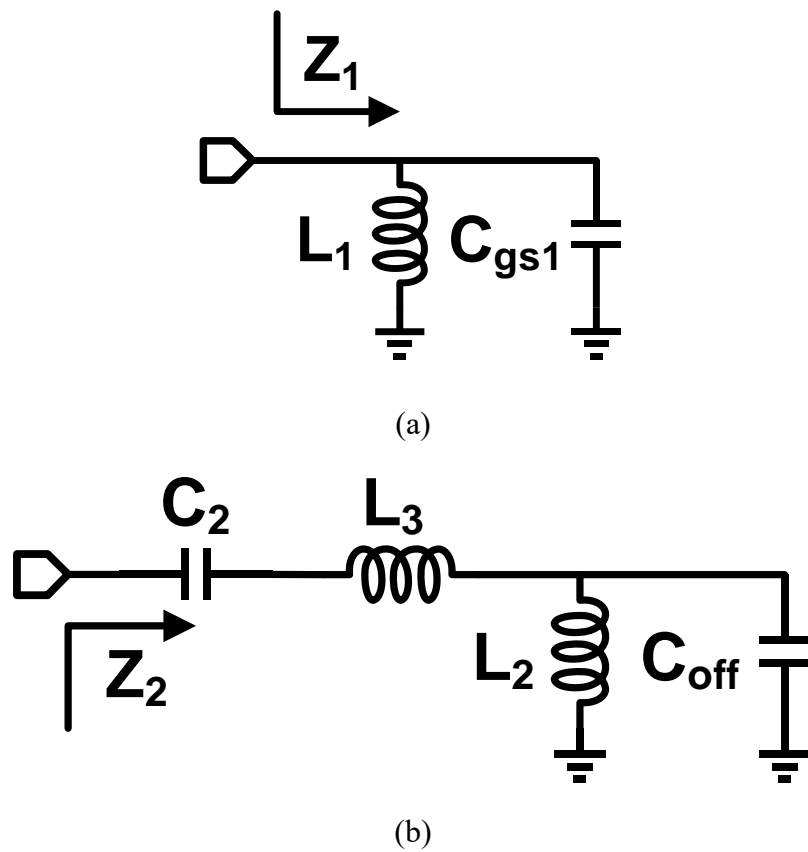
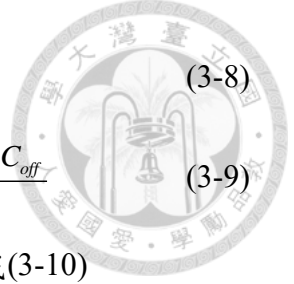


圖 3-20 (a) Z_1 及(b) Z_2 等效匹配網路圖。

其推導之輸入阻抗結果如(3-8)-(3-10)所示，



$$Z_1 = sL_1 \parallel \frac{1}{sC_{gs1}} = \frac{sL_1}{1 + s^2 L_1 C_{gs1}} \quad (3-8)$$

$$Z_2 = \frac{1}{sC_2} + sL_3 + (sL_2 \parallel \frac{1}{sC_{off}}) = \frac{1 + s^2(L_2 C_2 + L_3 C_2 + L_2 C_{off}) + s^4 L_2 L_3 C_2 C_{off}}{sC_2(1 + s^2 L_2 C_{off})} \quad (3-9)$$

為了進一步簡易分析，我們可以忽略 C_{off} 效應，(3-9)可以簡化成(3-10)

$$Z_2 = \frac{1 + s^2(L_2 C_2 + L_3 C_2)}{sC_2} \quad (3-10)$$

輸入阻抗為 Z_1 和 Z_2 並聯，其結果如(3-11)所示

$$Z_{IN} = \frac{sL_1(1 + s^2(L_2 + L_3)C_2)}{1 + s^2[L_1 C_{gs1} + L_1 C_2 + (L_2 + L_3)C_2] + s^4 L_1 (L_2 + L_3)C_{gs1} C_2} \quad (3-11)$$

從(3-11)中，我們不難發現輸入阻抗是帶通響應，其頻率響應示意圖，如圖 3-21 所示。

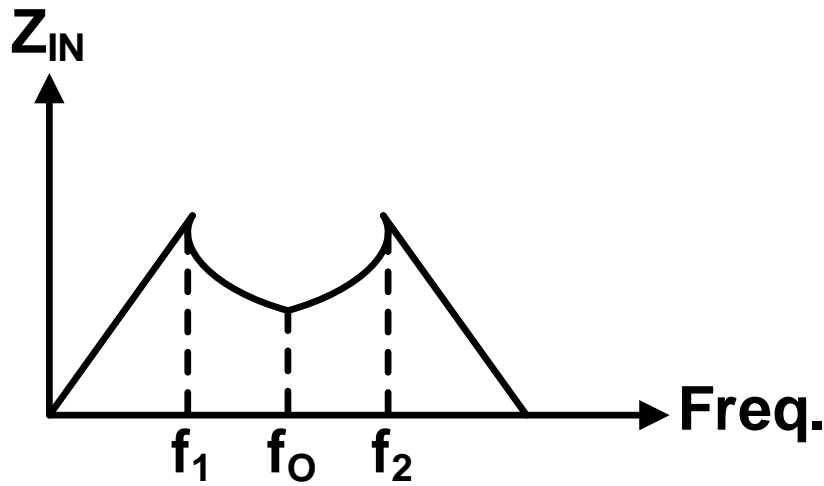


圖 3-21 帶通頻率響應示意圖。

其中 f_1, f_2 與 f_0 關係如下所示：

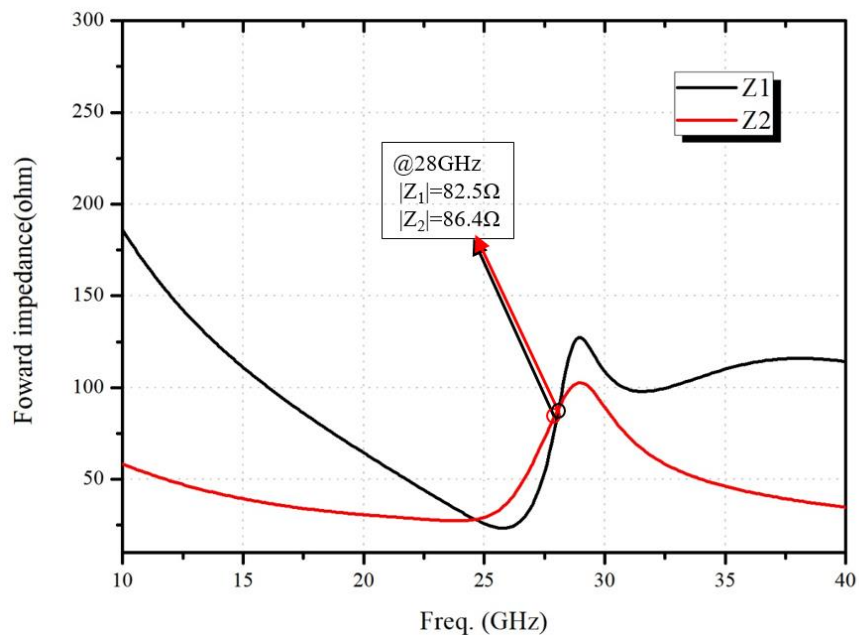
$$f_1 \approx \frac{1}{2\pi \sqrt{L_1 C_{gs1} + L_1 C_2 + (L_2 + L_3)C_2}} \quad (3-12)$$

$$f_2 = \frac{f_{0,ZIN}}{f_1} \approx \frac{1}{2\pi} \sqrt{\frac{L_1 C_{gs1} + L_1 C_2 + (L_2 + L_3)C_2}{L_1 (L_2 + L_3)C_{gs1} C_2}} = \frac{1}{2\pi} \sqrt{\frac{1}{(L_2 + L_3)C_2} + \frac{1}{(L_2 + L_3)C_{gs1}} + \frac{1}{L_1 C_{gs1}}} \quad (3-13)$$

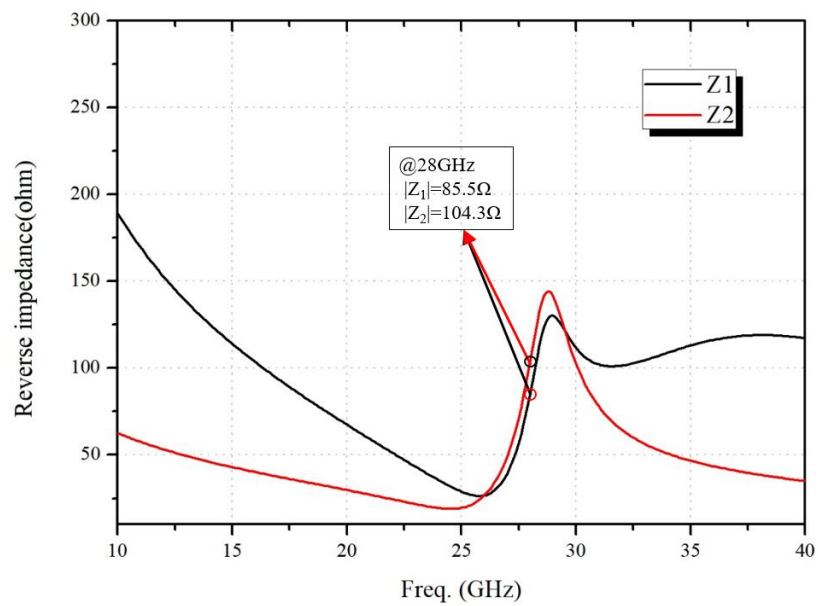
$$f_{0,ZIN} = \frac{1}{2\pi (L_1 (L_2 + L_3)C_{gs1} C_2)^{0.25}} \quad (3-14)$$

為了驗證上述理論，我們採用模擬軟體來進行驗證。在進行雙向放大器的匹配時，我們需要同時考慮正向輸入端的匹配與反向輸出端的匹配對電路所帶來的影響，圖 3-10 的路徑 Z_1 及 Z_2 分別表示輸入端不同點看入的阻抗大小，在路徑 Z_2 的部分，需要去衡量電晶體 M_1 的寄生電容影響，並加入電感去進行諧振，而路徑 1 的部分，要考量到電晶體 M_4 關閉時的電容效應並適當加入電容電感去進行諧振及匹配，路徑 Z_1 及 Z_2 兩路的匹配阻抗目標設定在 100Ω 上下，之後再以高增益為目標去進行最佳化的調整，希望從 RF_{TX} 和 RF_{RX} 端看入阻抗會落在 50Ω 左右，最終電晶體尺寸及匹配元件數值如圖 3-10 所示。

圖 3-22(a)為雙向可變增益放大器在正向時， Z_1 及 Z_2 兩路看入的阻抗大小，圖 3-22(b)為雙向可變增益放大器在反向時， Z_1 及 Z_2 兩路看入的阻抗大小，圖 3-23 為雙向可變增益放大器在正向及反向時， Z_1 及 Z_2 兩路看入的 S 參數史密斯圖，此時正向 Z_1 及 Z_2 兩路分別為 S_{11} 和 S_{22} ，反向 Z_1 及 Z_2 兩路分別為 S_{33} 和 S_{44} ，阻抗數值盡量靠近設定目標 100Ω ，但由於必須同時做到輸入輸出匹配，阻抗模擬隨頻率的變化影響較大，可是觀察到 Z_1 及 Z_2 虛部有共軛的傾向，這樣在合起來以後從輸入端看入阻抗是有靠近史密斯圖中心。圖 3-24 為不同 V_C 電壓抽取電流下，雙向可變增益放大器 S_{11} 及 S_{22} 的史密斯圖，同時也就是將 Z_1 、 Z_2 合起來看入的結果，圖中紅色點 S_{11} 的部分為輸入匹配，藍色點 S_{22} 為輸出匹配，由於此雙向放大器的輸入輸出匹配可能同時為輸入級輸出點，沒有辦法同時做到完美匹配，使 S_{11} 和 S_{22} 同時完美在史密斯圖中心，因此為了提高放大器的增益，輸入端離 50Ω 稍遠一些，但其反射係數仍有約 -10 dB，如圖 3-25 為雙向可變增益放大器在不同 V_C 電壓下， S_{11} 及 S_{22} 的模擬結果所示，最後使用在相移器內影響也不大，另外，由於此雙向放大器電路是完全對稱，反向的阻抗匹配亦同。



(a)



(b)

圖 3-22 雙向可變增益放大器在(a)正向及(b)反向時， Z_1 及 Z_2 兩路看入的阻抗大小。

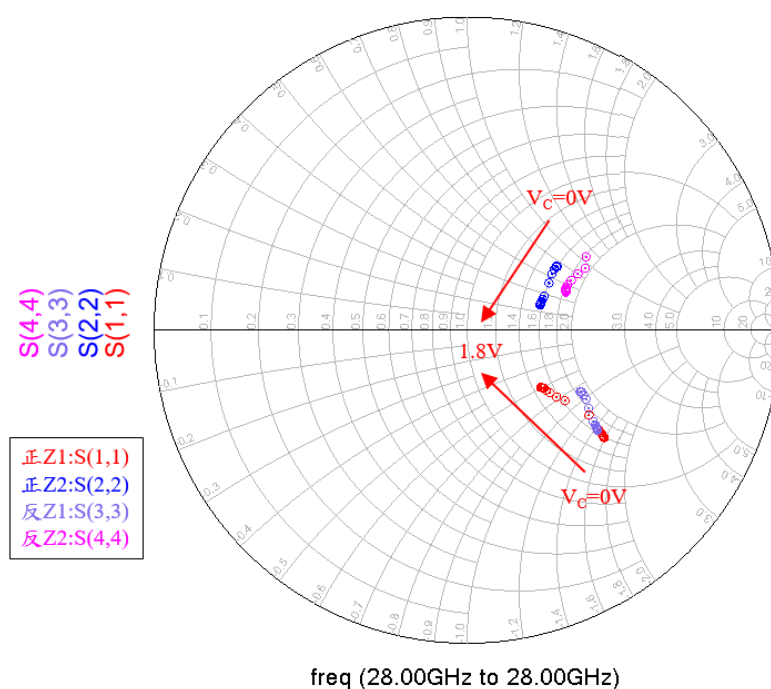


圖 3-23 雙向可變增益放大器在正向及反向時， Z_1 及 Z_2 兩路看入的 S 參數史密斯圖。

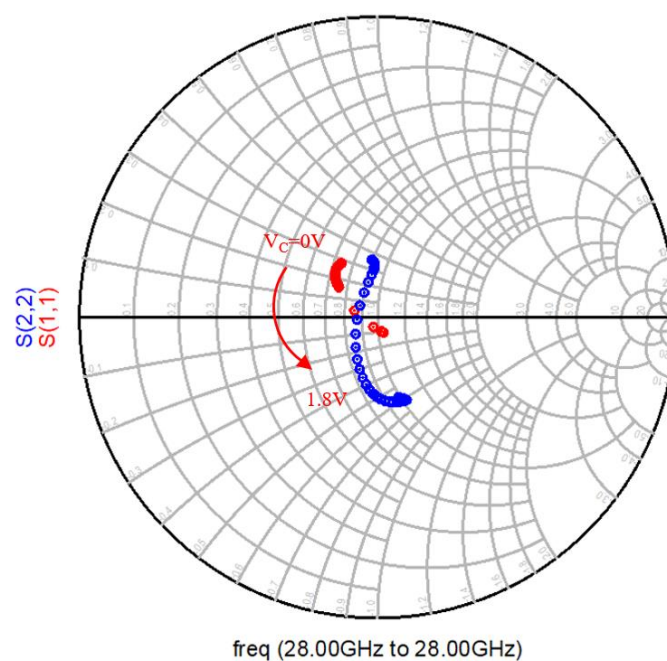


圖 3-24 雙向可變增益放大器在不同 V_C 電壓下， S_{11} 及 S_{22} 的史密斯圖。

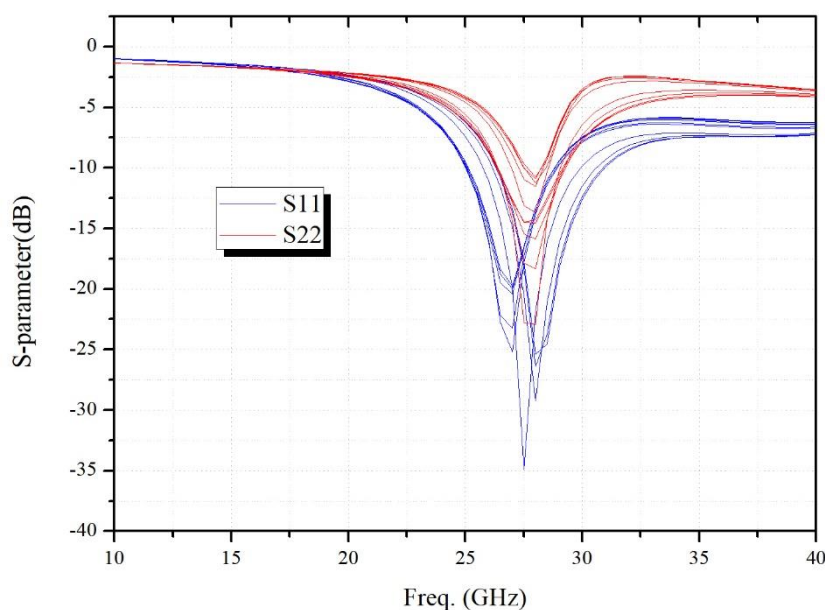
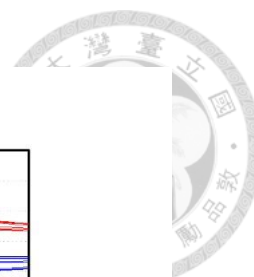


圖 3-25 雙向可變增益放大器在不同 V_C 電壓下， S_{11} 及 S_{22} 的模擬結果。

3.3.4 佈局方式

如架構圖 3-10 所示，可以觀察到我們的輸入端會有一條接到電晶體 M_4 的匹配路線，反向也有一條從輸出接到電晶體 M_2 的匹配路線，若是在佈局時將疊接的電晶體放在同一側，會使這兩個路徑的傳輸線過長導致損耗過大，如圖 3-26 為未使用交叉擺放佈局方式的佈局圖，可以觀察到下方虛線部分，電晶體 M_1 與 M_2 、 M_5 擺放如架構圖 3-10 一樣位於同一側，但此時上方虛線部分就會有兩條傳輸線必須橫跨半個電路到另一側的疊接放大器，如此不只會造成損耗及干擾也會產生不對稱性。

所以為了避免這個問題，我們將兩組疊接的電晶體進行交叉擺放，如圖 3-27 所示，電晶體 M_1 反而是與電晶體 M_4 位於同側，如此可大大縮短原本應拉至另一側的距離，在使用電容電感進行匹配如圖 3-28 時，也較方便擺放。

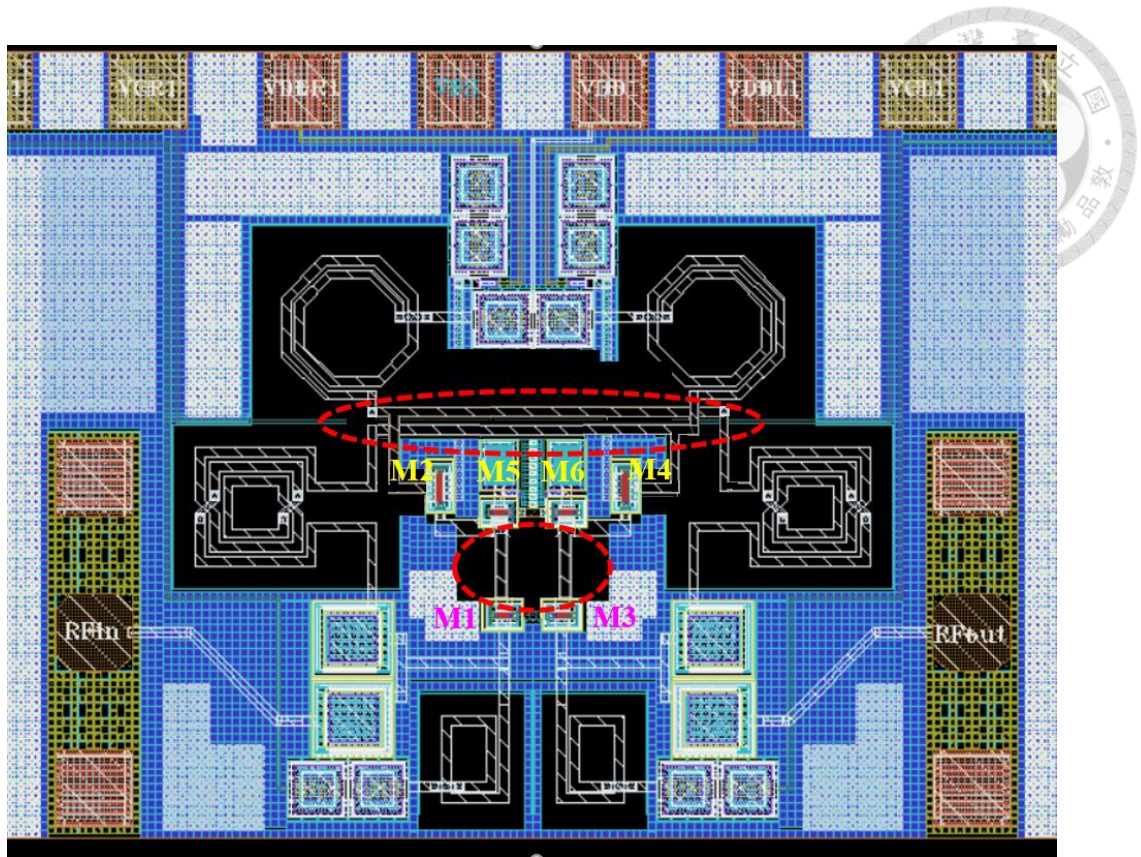


圖 3-26 未使用交叉擺放佈局方式的佈局圖。

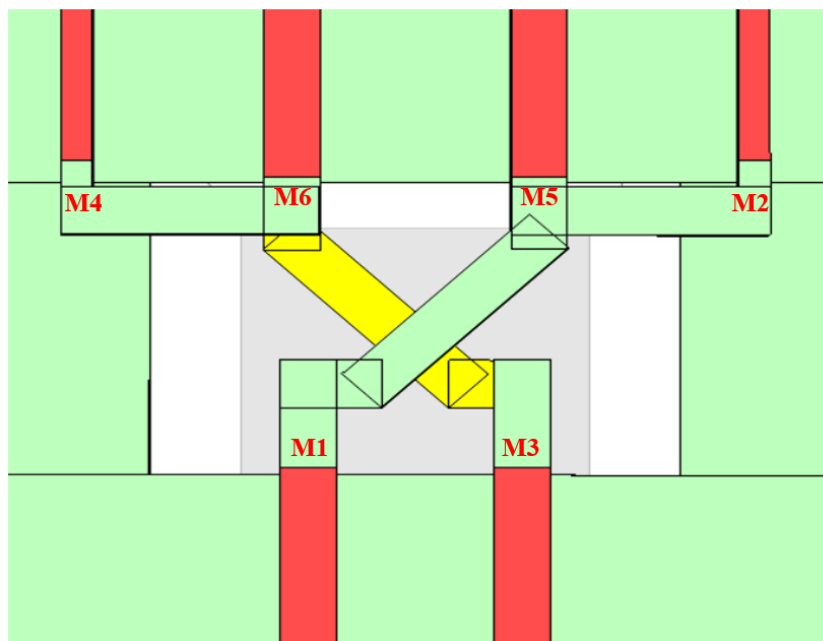


圖 3-27 交叉擺放疊接電晶體電磁模擬圖。

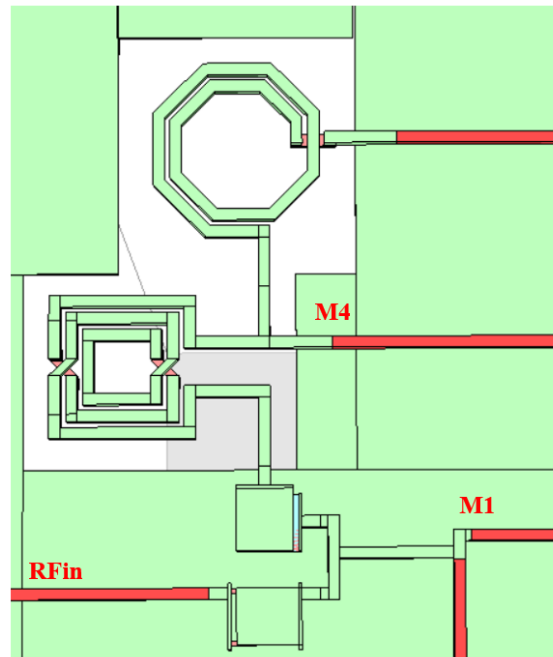


圖 3-28 左側匹配電路電磁模擬圖。

本章的最終電路佈局圖如圖 3-29 所示，採用台積電 0.18 μm CMOS 製程，上方的 PAD 分別為所需要的直流偏壓，而本電路的佈局，除了中央電晶體交叉擺放部分為上下層，其餘均採對稱佈局。而左邊為電路的高頻訊號輸入，右邊為高頻訊號輸出，電路的佈局面積為 705 μm ×500 μm 。

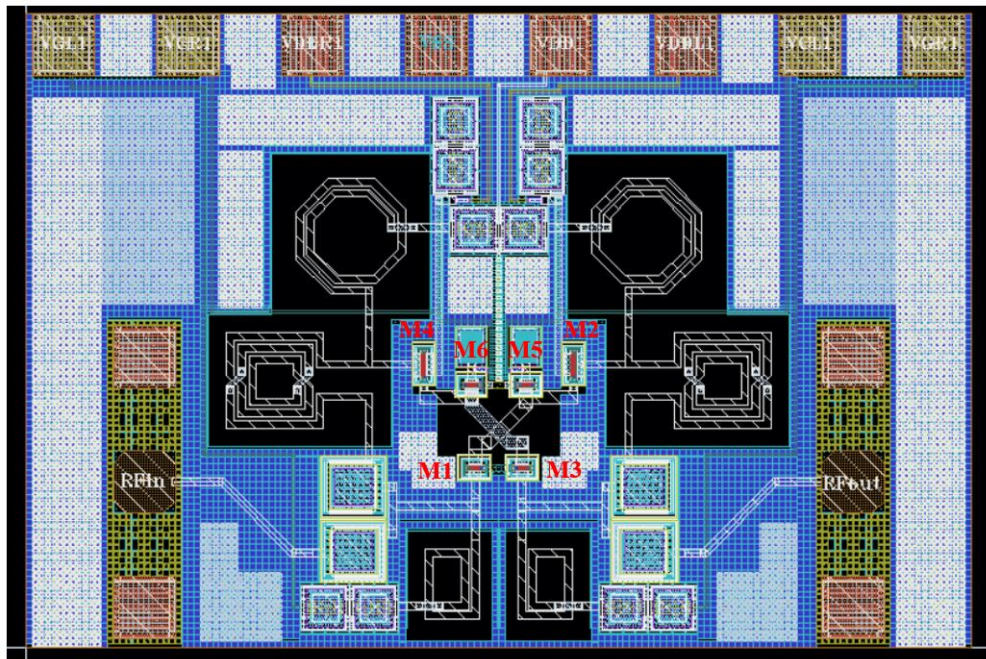


圖 3-29 雙向可變增益放大器佈局圖。



3.4 雙向放大器整體模擬

圖 3-30 為雙向放大器 S 參數在正向時完整電磁後模擬之結果，電磁後模擬可得小訊號增益最大值出現在 Ka 頻段之 28 GHz 處，其值為 6.9 dB，3-dB 頻寬則落在 26.0 GHz 至 30 GHz 區間，1-dB 頻寬則落在 27.0 GHz 至 29.5 GHz 區間，而在 28 GHz 功率增益最大處，反射係數 S_{11} 及 S_{22} 皆小於 -10 dB，也可以觀察到 S_{12} 皆小於 -20 dB。

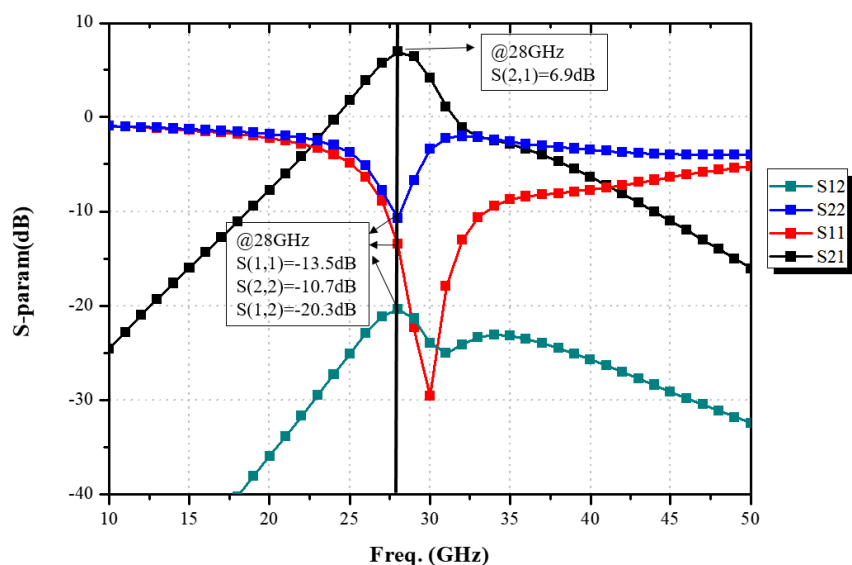


圖 3-30 雙向放大器正向時 S 參數模擬圖。

關於雙向放大器的設計，穩定度也是非常重要的考量，若所設計的雙向放大器處於不穩定的狀態下，即可能有振盪的現象發生，那麼此一放大器之效能表現將無法達到預期的結果。

圖 3-31 為完整電路輸入輸出的穩定係數 K 模擬結果，K 值的計算方式為：

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2S_{12}S_{21}}, \text{ 其中 } \Delta = S_{11}S_{22} - S_{12}S_{21}$$

由圖 3-24 中可以得到頻率為 10 GHz 到 50 GHz 之間，穩定係數最低點約落在 28 GHz 且值為 2.2，大於 1 的穩定係數，故此電路穩定。

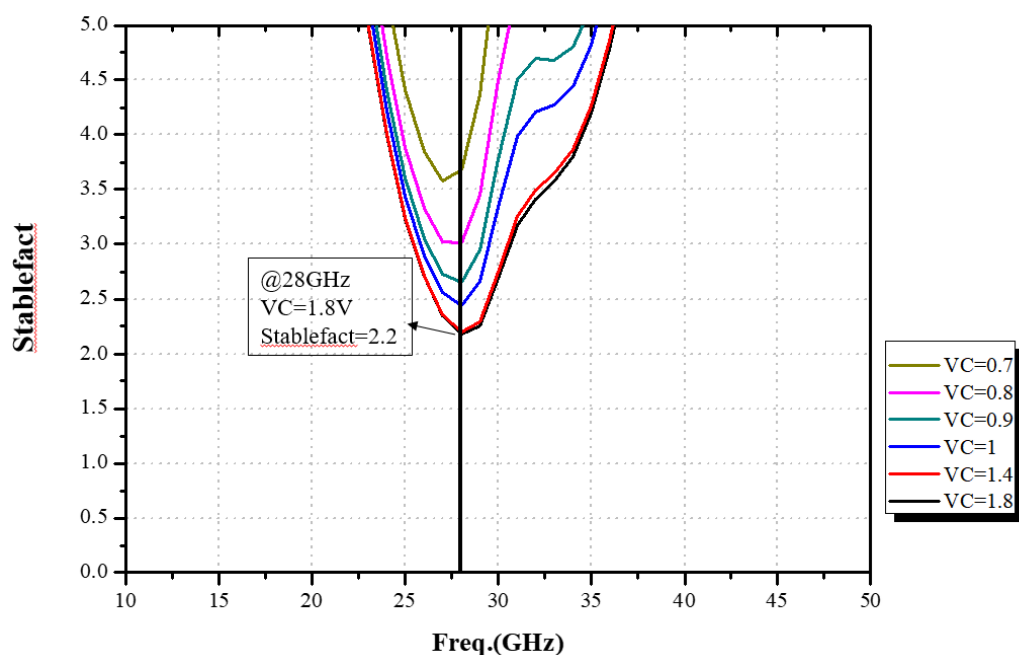
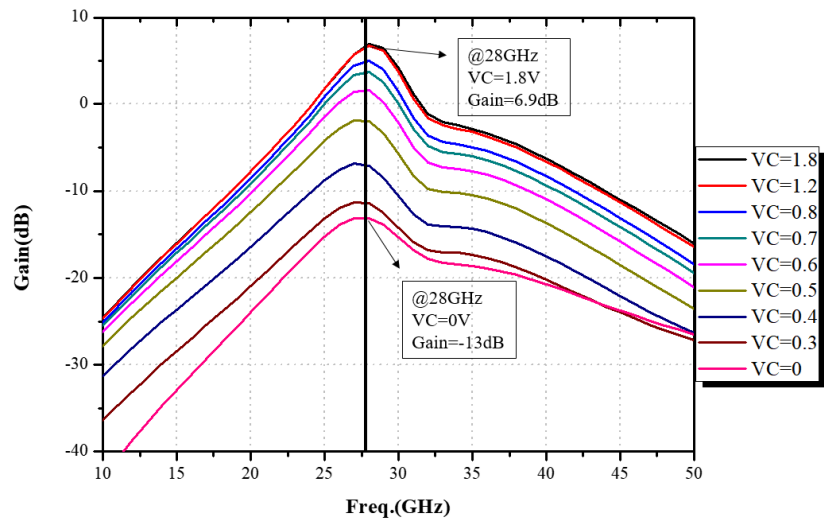
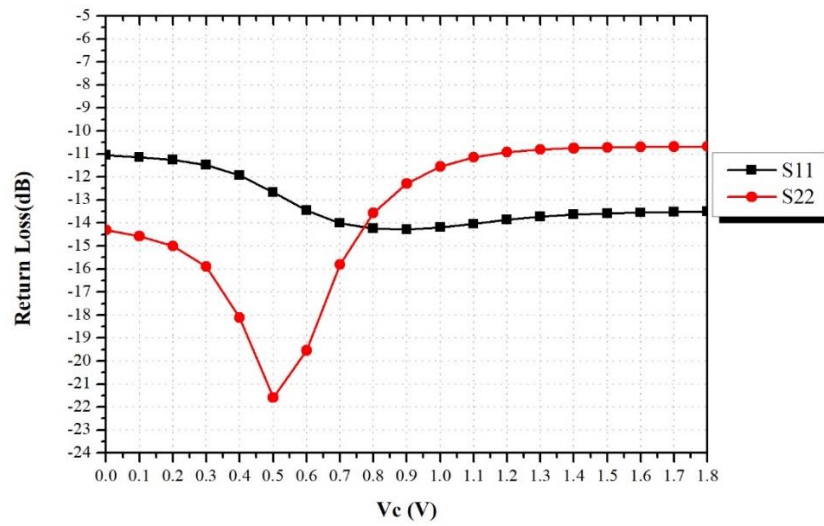


圖 3-31 雙向放大器在不同 V_c 下的穩定係數。

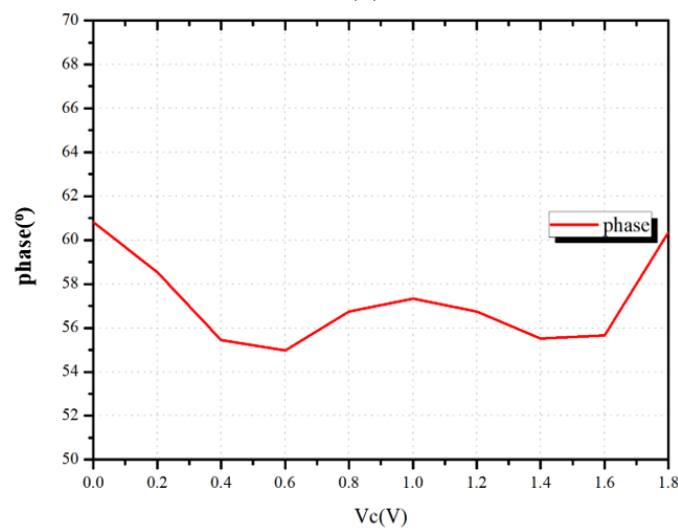
圖 3-32(a)為雙向放大器在不同 V_c 電壓下的 S 參數模擬結果，我們可以觀察到透過調整不同的 V_c 控制電流導向，在中心頻率 28 GHz，雙向放大器的增益部分可以從 6.9 dB 至 -13 dB 大約 20 dB 的範圍，我們若要做到 4-bit 解析度，最小角度為 22.5° ，要合成最小解析度 22.5° 所需的兩向量比例至少要大於 22.5° 的一半 11.25° ，如此才能和相鄰象限相差 22.5° 以上，因此計算 $\tan 11.25^\circ$ 約為 -14 dB，也就是我們要做到 4-bit 向量所需的範圍至少要差距 14 dB 以上，上述模擬的 20 dB 的範圍足夠讓我們之後去進行訊號的相位合成，且在控制不同的 V_c 電壓時，電路在 28 GHz 的反射係數仍能 < -10 dB 以確保能和前後級連接時不會產生過多的損耗及失真，至於訊號的相位合成及前後級電路會在下一節做詳細的介紹。圖 3-32(b)為雙向放大器在不同 V_c 電壓下中心頻率 28 GHz 的反射損耗變化。圖 3-32(c)為雙向放大器在不同 V_c 電壓下中心頻率 28 GHz 的相位變化，可以觀察到相位變化在 $\pm 5^\circ$ 之間，小於我們的解析度 22.5° ，因此後面應用在相移器時可以透過微調 V_c 彌補雙向可變增益放大器的相位變化來得到相移器的目標相位。



(a)



(b)



(c)

圖 3-32 雙向放大器在不同 V_c 下(a)增益、(b)28 GHz 反射損耗及(c)相位變化。

光路設計

我們在第二章中介紹了多種相移器，常見的開關式相移器或反射式相移器，多是由被動的元件如耦合器和電感、電容所組成，因此在整個系統中造成較多損耗。而向量合式相移器因為使用較少被動元件，且架構中通常有主動電路提供增益，因此對比開關式或反射式相移器有較低的損耗，向量合式相移器甚至可以為系統帶來增益，因此本論文選擇向量合式架構來實現相移器。

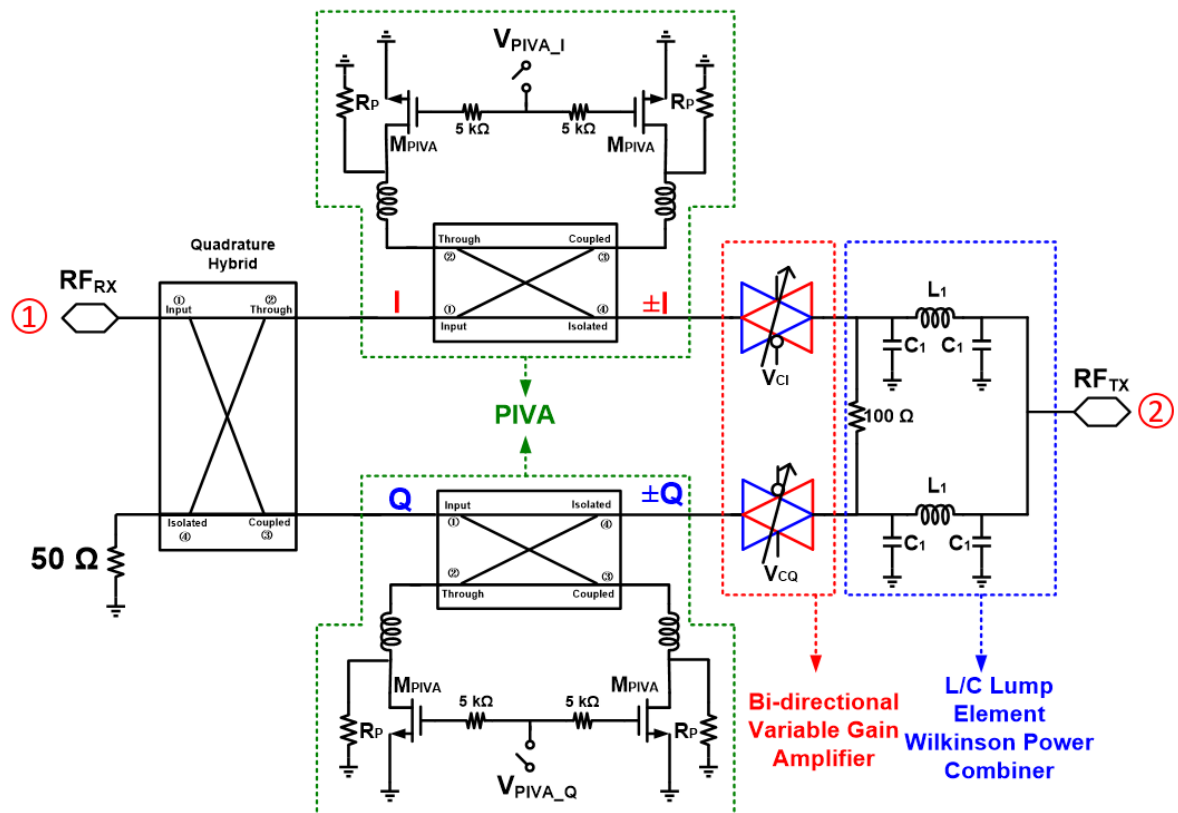


圖 4-1 本論文電路架構圖。

圖 4-1 為本論文所提出的電路架構，此電路正向時經由正交耦合器(quadrature hybrid)將輸入訊號分為兩路相差 90° 的訊號，並分別在直通端埠(through)和耦合端埠(coupled)將訊號輸出，接著送入相位可反相衰減器(phase invertible variable

attenuator, PIVA), 透過 PIVA 的控制開關電壓 V_{PIVA} 使得 IQ 兩路訊號得以切換成 $\pm IQ$, 使我們擁有四相位的訊號。

再來我們將雙向可變增益放大器將正負 IQ 訊號當做基本元素, 控制不同的增益, 合成出我們所需要的相位移訊號, 如圖 4-2 所示, 若要合成出 $0^\circ \sim 90^\circ$ 第一象限的相位移訊號, 在 IQ 兩路上的 PIVA 偏壓 V_{PIVA_I} 及 V_{PIVA_Q} 均選擇 0 V, 此時輸出為 +I 及 +Q, 若要向量加法器合成在第二象限 $90^\circ \sim 180^\circ$ 的訊號, 則 I 路徑的 PIVA 控制偏壓必須選擇 1.8 V, Q 路徑的 PIVA 控制偏壓則維持 0 V, 此時輸出為 -I 及 +Q, 若要向量加法器合成出第三象限 $180^\circ \sim 270^\circ$ 的相位移訊號, IQ 兩路徑的 PIVA 控制偏壓都必須調整為 1.8 V, 此時輸出為 -I 及 -Q, 若要向量加法器合成出第四象限 $270^\circ \sim 360^\circ$ 的相位移訊號, 則 I 路徑 PIVA 的控制偏壓維持 0 V, Q 路徑 PIVA 的控制偏壓調整為 1.8 V, 此時輸出為 +I 及 -Q。

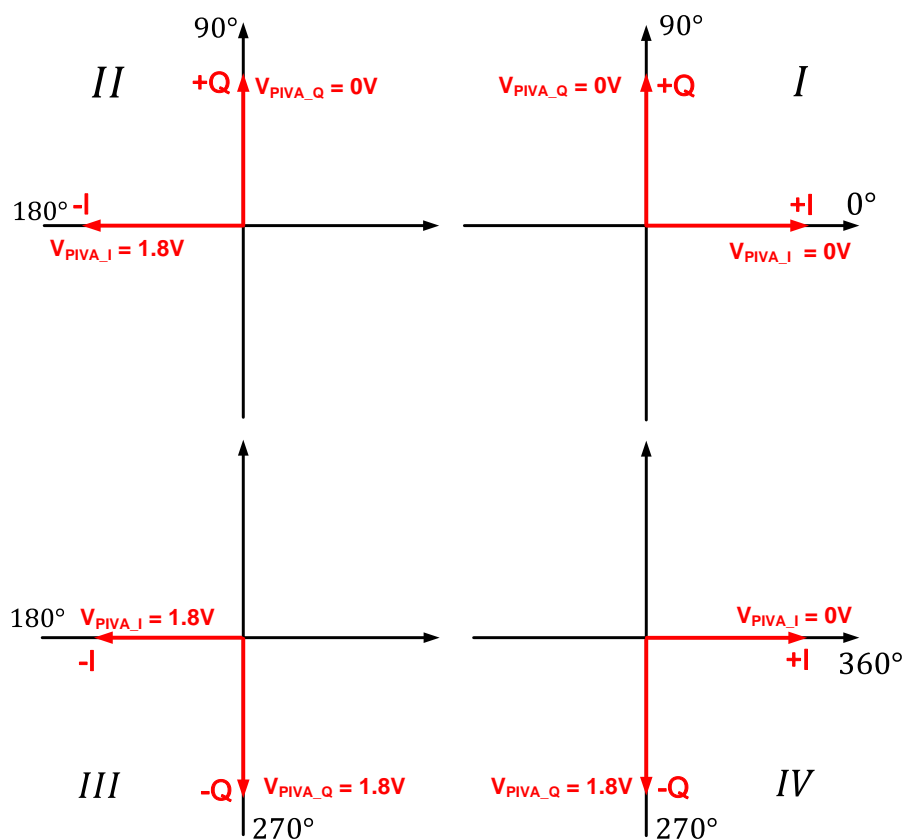


圖 4-2 PIVA 偏壓選擇 IQ 向量示意圖。

如圖 4-3 所示，決定相位移所在象限後，透過 PIVA 控制偏壓送出所需要的 $\pm I/\pm Q$ 訊號，IQ 訊號經兩組雙向放大器的連續可變偏壓 V_C 調整，使得兩組放大器中的主路徑電流不同，最後輸出到 I 路徑和 Q 路徑上的訊號比例也不同，隨著控制訊號比的改變，最後一級的功率整合器就能合成出該象限的特定角度的訊號。舉例來說，我們設定路徑 I 和路徑 Q 的雙向可變增益放大器的可變偏壓 V_C 分別為 V_{CI} 和 V_{CQ} ，若想要合成出 45° 的相位移，則 PIVA 會傳送給雙向可變增益放大器 $+I$ 和 $+Q$ 的訊號，並使 V_{CI} 和 V_{CQ} 操作在相同偏壓，因此 IQ 路徑訊號比為 1，使向量合在第一象限的中間值 45° 。

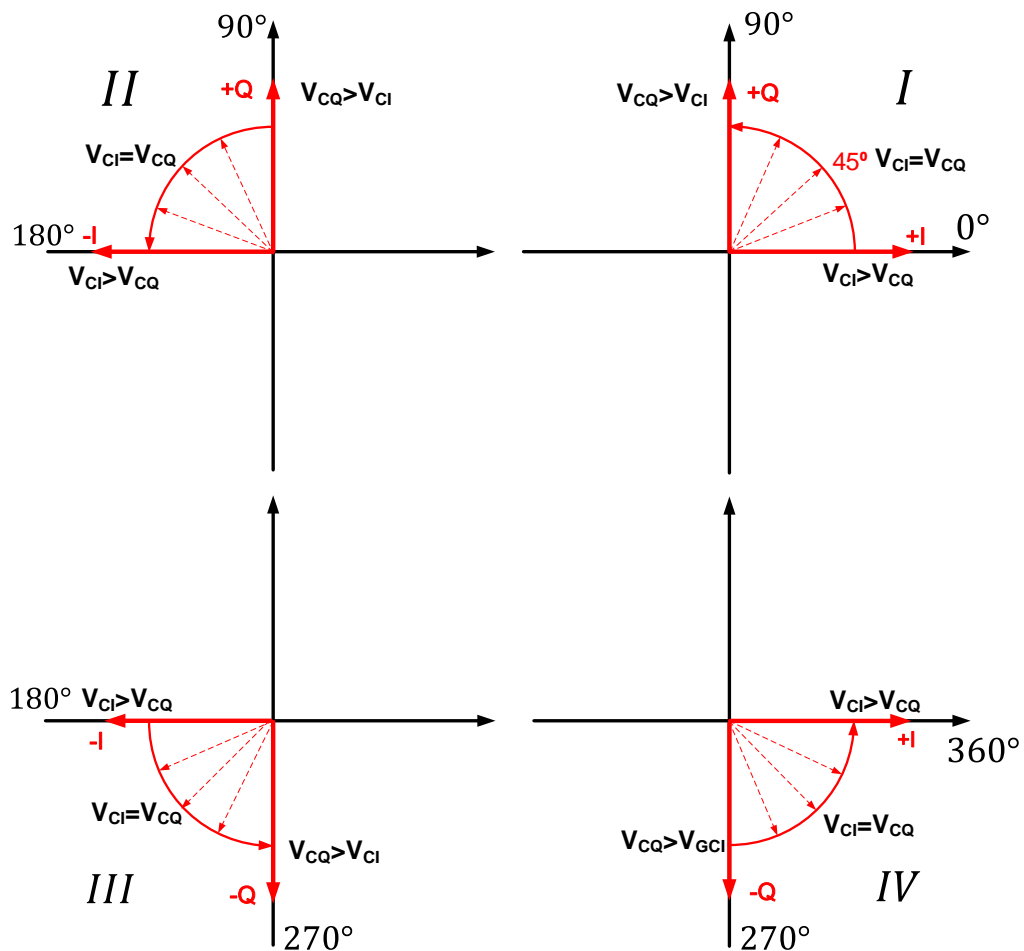


圖 4-3 不同象限向量合成示意圖。

反向時電路的向量合成原理和正向相同，首先功率整合器將訊號分為同相的兩訊號，再經由兩個可變增益放大器得到比例為 G_I 及 G_Q 的兩同相訊號，其中 G_I 及 G_Q 分別為可變增益放大器所提供的增益，接著經過 PIVA 可以選擇是否切換 180° ，最後由正交耦合器將訊號合二為一。舉例來說，假如合成的目標相位是 45° ，那麼經由功率整合器及可變增益放大器會得到 G_I 及 G_Q 的兩同相訊號，此時 G_I 及 G_Q 為 1:1，PIVA 此時選擇不切換 180° ，則最後由正交耦合器合成時，輸出端 = $S_{21}G_I + jS_{31}G_Q$ ， S_{21} 和 S_{31} 分別為正交耦合器的插入損耗，後面章節會介紹 $S_{21}=S_{31}$ ，將條件帶入，所以輸出端 = $S_{21} \cdot 1 + jS_{31} \cdot 1 = S_{21} + jS_{31} = |S_{21}| \angle 45^\circ = |S_{31}| \angle 45^\circ$ ，其他角度的合成也是同理，若 G_I 及 G_Q 有經過 PIVA 切換，就是多乘負號變成 $-G_I$ 及 $-G_Q$ 。

本電路我們分成主動部分及被動部分來介紹，分界標準為電晶體是否當作主動元件，由於本電路的主動部份電路也就是雙向可變增益放大器我們在第三章介紹過了，本章接下來將介紹被動電路的部份。

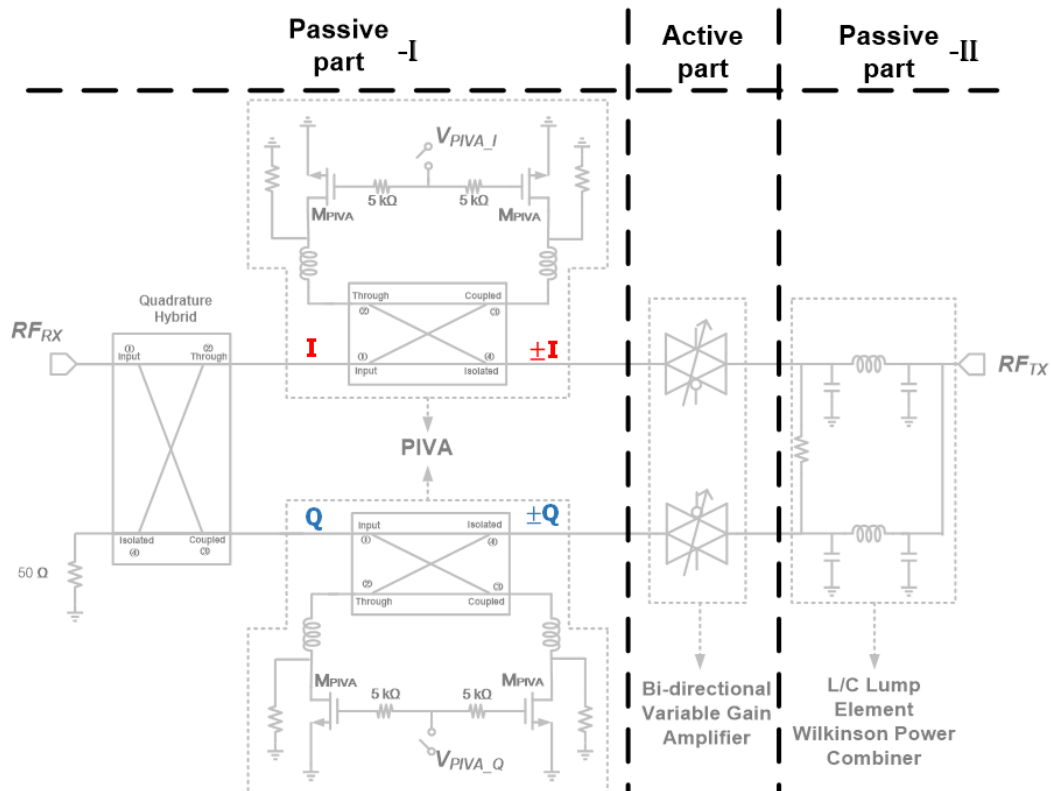


圖 4-4 電路主被動部分區分示意圖。



4.2 設計流程

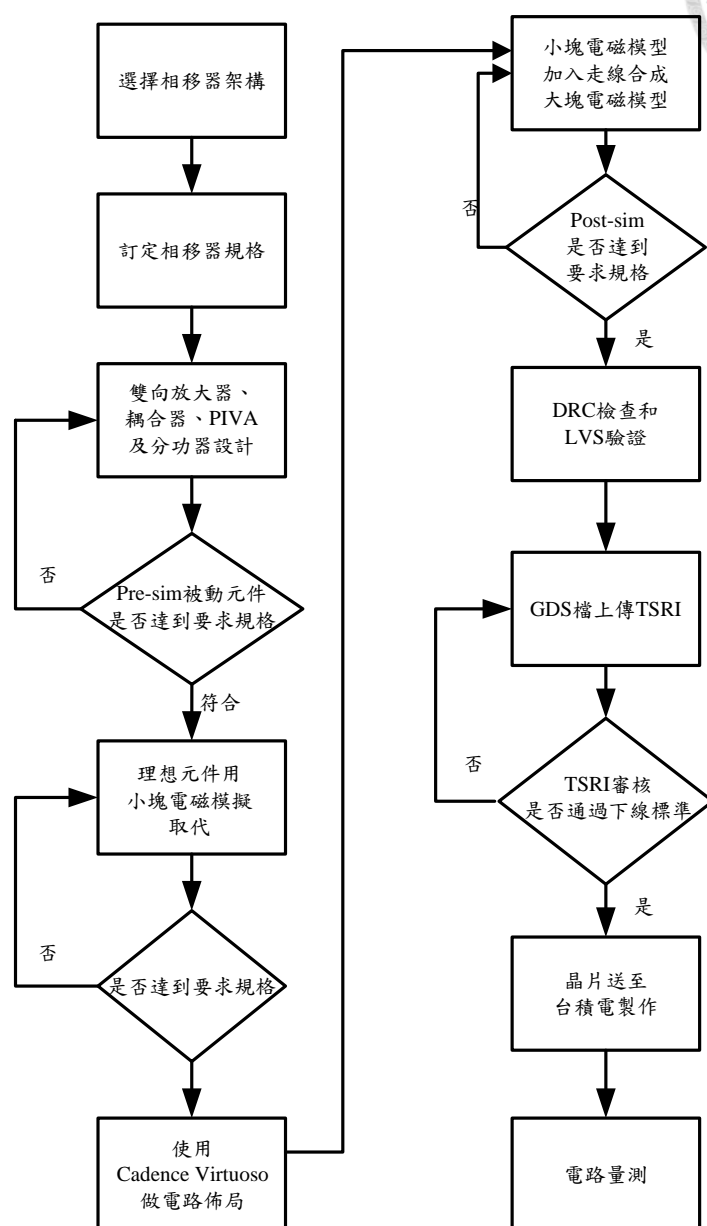


圖 4-5 電路設計流程。

圖 4-5 為本論文電路的設計流程，首先決定本次研究採用的相移器架構，再透過找尋相關論文，並訂定出此電路的目標規格，決定好架構和目標後，將相移器分為主動與被動部分。被動電路主要由 3 個方向耦合器所組成，一組 90° ，兩組作為 PIVA 的元件產生 180° 的相位，如 4-1 章所介紹，因此需要設計出符合規格的耦

合器，並選取合適的 PIVA 電晶體的尺寸與電阻，電路才有正確的 IQ 訊號。完成被動部分後，根據被動部分損耗和規格，決定主動部分需要提供的增益，進而可以決定電晶體尺寸。接著將各級間用理想元件做阻抗匹配，確認符合規格後，再將非理想的電磁模擬元件取代理想元件代入 ADS 進行模擬，並進行為調使之符合我們目標規格。

符合規格後，開始在 Virtuoso 上做電路佈局，接著將電路佈局上的走線和各電磁元件合併，做大塊電磁模擬，代入 ADS 後確認是否符合原先設計。確定最後佈局符合規格後，確認設計規範驗證(design rule check, DRC)和電路佈局驗證(layout versus schematic, LVS)，即可將檔案上傳至國研院半導體研究中心 (Taiwan Semiconductor Research Institute, TSRI)進行晶片製作。

4.3 被動部分電路

被動電路包含圖 4-4 中 Passive-I 及 II 兩個部分，相移器能否有精確的四相位訊號供雙向可變增益放大器去做向量合成，被動電路部分是其中的關鍵。

訊號從 Passive-I 的 RF_{IN} 送入正交耦合器後，在耦合(coupled)和直通端埠(through)，理想上能產生兩個相位差 90° 的訊號，即為正交訊號，且兩個訊號要有相同的損耗，稱之有良好的增益平衡度，同時在一定頻寬內，有好的相位平衡度，也就是維持著 90° 的相位差。而 PIVA 任務為，將送入的 +I/+Q 訊號，保有一樣良好的相位平衡度及增益平衡度，將其轉成 -I/-Q 訊號，再送入主動部分。其中關鍵是正交耦合器與 PIVA 間要有良好的反射係數，避免訊號在兩級電路間來回反射，進而去影響兩者本身的相位和增益平衡度。

Passive-II 為功率分配器的部分，主要就是將經雙向可變增益放大器調整後的 IQ 兩路訊號合二為一進行相位移的合成。



4.3.1 正交耦合器設計

首先，理想的耦合器直通端埠和耦合端埠的損耗為 3 dB，且兩端埠間的相為差為 90° ，隔離端埠(isolated)則不會產生任何訊號，而各端埠的反射係數皆為零。

此次下線採用的製程為台積電 0.18 μm CMOS 製程，由於此製程有過以前學長們設計的耦合器，所以本次設計是參考了以前的設計[3]，所採用的耦合器架構如圖 4-6，為了減少下層金屬走線的損耗，故在電路佈局上，將第四層和第五層金屬合併，並使原本較薄的下層金屬電容值更加匹配，改善反射係數，第二、三層金屬由於需要進行交錯的走線佈局所以未納入合併。

以下簡單介紹此耦合器，其中本次相移器的電磁模擬皆使用 Sonnet 完成，而使用 Sonnet 模擬軟體前，我們會先去找尋台積電的製程參數，並設定好層數與各層介電質係數，方能跑模擬。

圖 4-6 為輸入端的正交耦合器，我們採用變壓器架構(transformer coupler)，在台積電 0.18 μm CMOS 製程中上層綠色走線使用第六層金屬，下層藍色走線為合併第四和第五層金屬，兩層金屬間使用穿孔(via)連接，並在隔離端接上 50Ω 電阻。

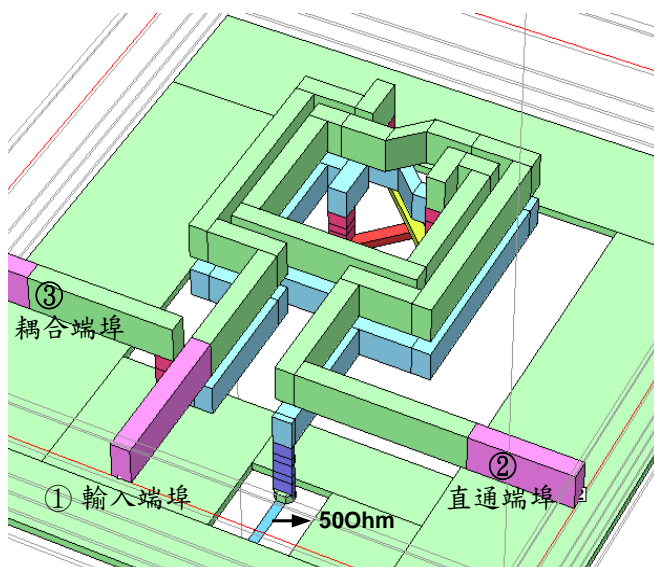
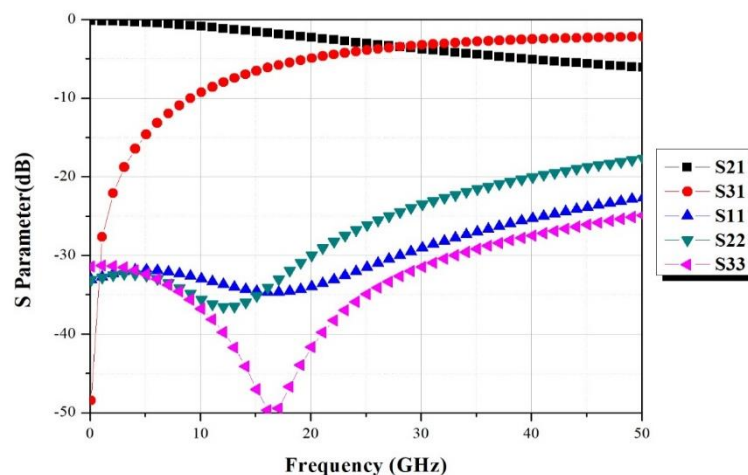


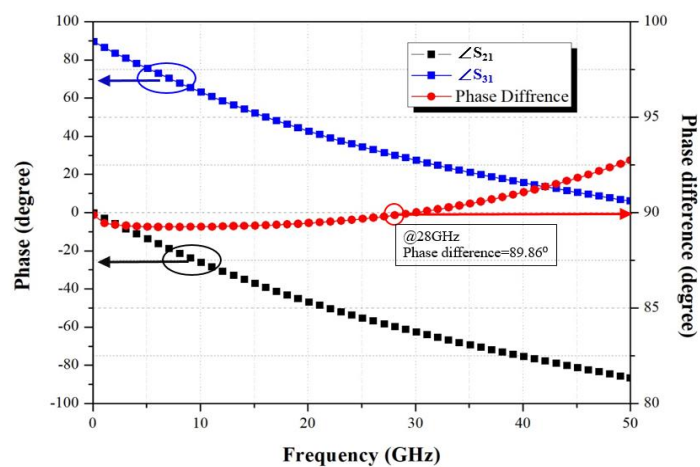
圖 4-6 變壓器式正交耦合器之佈局圖。

圖 4-7(a)為正交耦合器的 S 參數電磁模擬結果，因應相移器的使用頻率，因此耦合器設計在 28 GHz，此頻率也為圖中 S_{21} 與 S_{31} 的交點，兩參數交點的損耗為 3.48 dB，0.5 dB 頻寬為 7 GHz。由圖中也可得知， S_{11} 、 S_{22} 和 S_{33} 在 28 GHz 時，均在 -25 dB 以下。

圖 4-7 (b)為耦合器的相位電磁模擬結果。圖中 S_{21} 和 S_{31} 兩條線的相位對應到左側的 Y 軸，而此耦合器產生的正交訊號相位差，也就是直通端埠與耦合端埠間的相位差角度對應到右側的 Y 軸，其中在 28 GHz 時，兩者相位差為 89.86° ，而相位差 $\pm 0.5^\circ$ 的頻寬從 17.5 GHz~34 GHz，在相當的頻寬內，與理想耦合器所需表現的 90° 相符。



(a)



(b)

圖 4-7 變壓器式正交耦合器的模擬結果：(a)大小及(b)相位和相位差。



4.3.2 PIVA 設計及模擬

A. PIVA 介紹與設計

相位反向可變衰減器(phase-invertible variable attenuator, PIVA)屬於反射式相移器的一種，它由一個正交耦合器和兩個相同的可變負載所組成，而 PIVA 的可變負載是由一個電晶體和一個電阻並電感所組成[22-25]，如圖 4-8 所示。

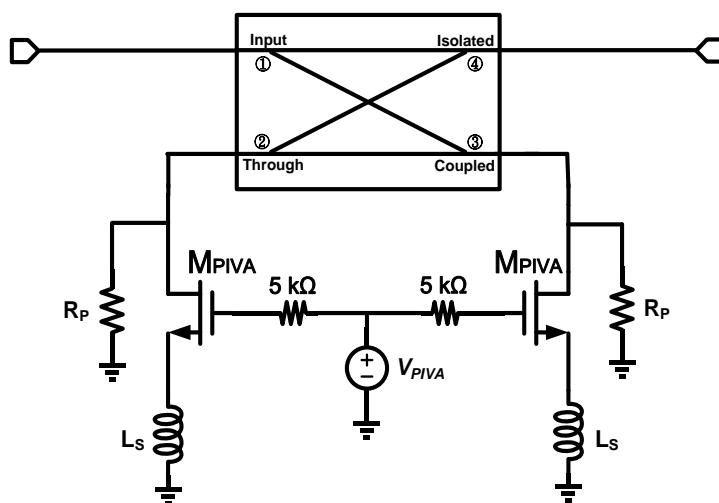


圖 4-8 PIVA 電路架構圖[3]。

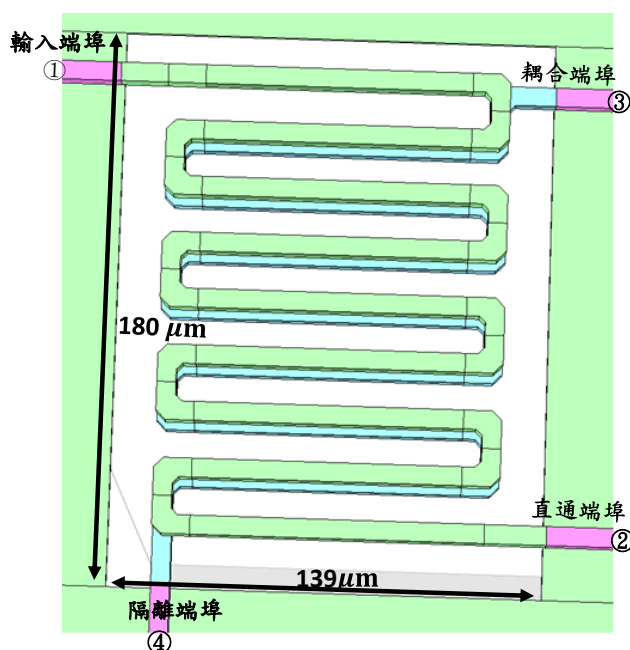
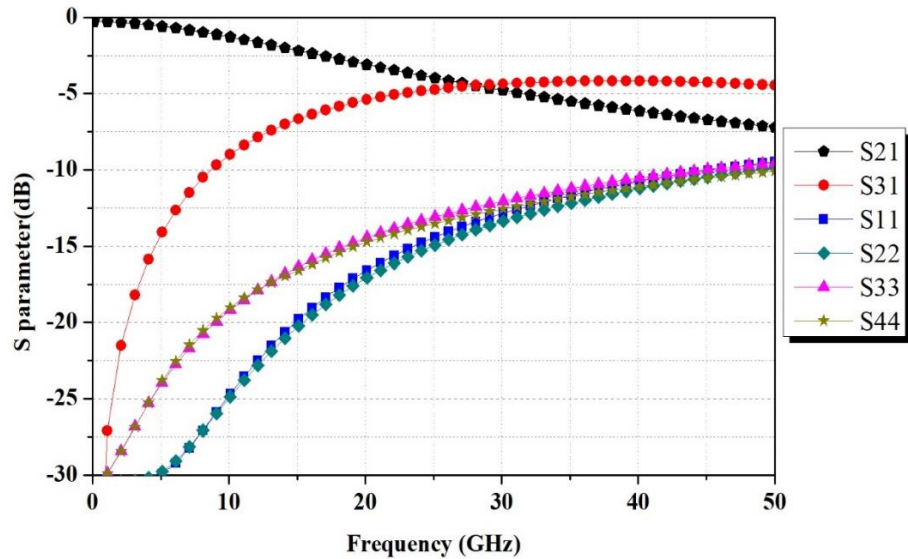
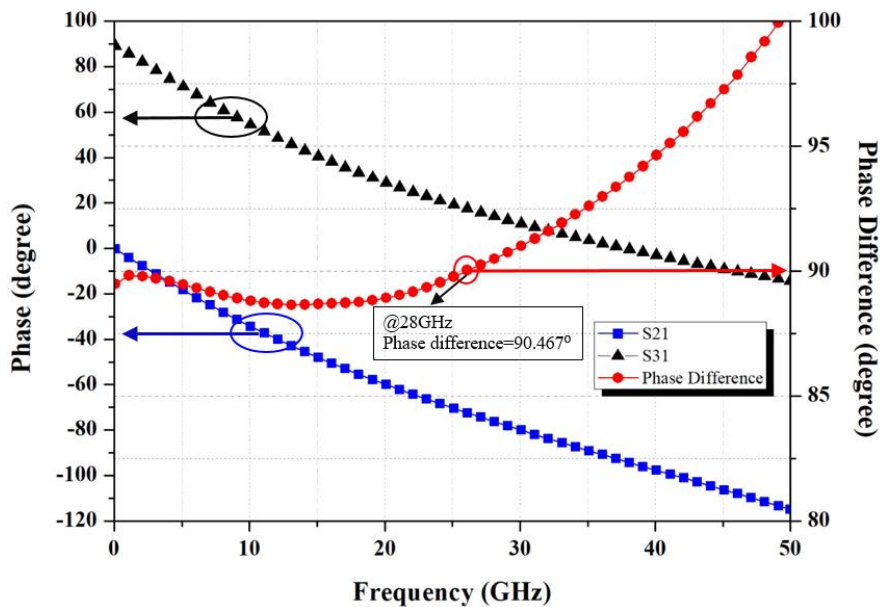


圖 4-9 蜿蜒式 90° 正交耦合器電路圖[3]。

而圖 4-9 為圖 4-8 PIVA 上半部分所使用的耦合器[3]，架構為蜿蜒式耦合器[4] (meander coupler)，此架構的優點是擁有精確的相位差且小面積，但會有較大的插入損耗，因此為了解決這個缺點，和前面介紹的變壓器架構正交耦合器一樣，上層走線使用第六層金屬，下層為了使傳輸線阻抗更貼近 $50\ \Omega$ 電阻合併第四和第五層金屬，用穿孔連接兩層金屬，這樣做可以減少傳輸線的損耗。



(a)



(b)

圖 4-10 蜿蜒式正交耦合器之(a)電磁模擬 S 參數及(b)直通端埠與耦合端埠相位與相位差[3]。

其中上層傳輸線與下層傳輸線的走線路徑，並沒有完全重合[3]，由圖 4-9 俯視圖即可清楚看到，兩層金屬間有明顯錯位，此作法是為了調整上下金屬層間的電容值，進而去控制直通端埠與耦合端埠的角度差，因此，我們可以藉由調整錯位的距離，使耦合器的正交相位更準確。

圖 4-10 (a)為蜿蜒式耦合器的 S 參數模擬結果，圖中埠 1 為輸入端埠，埠 2 為直通端埠，埠 3 為耦合端埠，埠 4 為隔離端埠，其中因為我們操作的頻率是 28 GHz，所以我們將 S_{21} 與 S_{31} 的交點設計在 28 GHz，此耦合器損耗為 4.46 dB，從 25.1 GHz 到 31.1 GHz 有著 0.5 dB 頻寬，共 6 GHz，而各端埠在 25-31GHz 時的反射係數和 S_{23} 隔離度，均小於 -12 dB。

圖 4-10 (b)為耦合器的相位模擬結果，其中 S_{21} 藍線部分為輸入端埠到直通端埠的相位， S_{31} 黑線部分為輸入端埠到耦合端埠的相位，對應到的是圖中左側的 Y 軸。而紅線部分為 S_{21} 與 S_{31} 的相位差，也就是直通端埠與耦合端埠間的相位差，對應到右側的 Y 軸，在 28 GHz 時，此耦合器相位差為 90.467° ，而 $90^\circ \pm 0.5^\circ$ 頻寬從 25.8 GHz 到 30 GHz。

我們透過選取電晶體 M_{PIVA} 尺寸，調整偏壓 V_{PIVA} 改變電晶體的容值及選擇 L_S 的值，由(2-51)，當改變負載虛部時，得以改變輸出相位，使得反射式相移器能達到 180° 的相位移角度。

其中 L_S 的功能為增加相位移角度[5]，因為若只有電晶體去進行負載的切換，無法在偏壓範圍內，提供到 180° 的相位移角度，故串聯電感 L_S 解決相位移不足問題，而並聯電阻 R_P 的功能是，在電晶體關閉(0V)和開啟狀態(1.8V)時，使 PIVA 有相同的損耗[5]，這對相移器整體的增益平衡度非常重要。

圖 4-11 (a)表示，使用一個 50 Ω 端埠從電晶體汲極端看進去， V_{PIVA} 從 0 V 調整到 1.8 V，其史密斯圖如圖 4-11(b)。從此中得知，隨著偏壓改變，電晶體的

等效負載電容也在改變，因此在我們改變 V_{PIVA} 的值時，史密斯圖中的阻抗點也在不斷移動，但在不加電感 L_s 下，其阻抗點無法移動到史密斯圖的另一側，也就是在此偏壓範圍內無法達到 180° 的相位轉換。

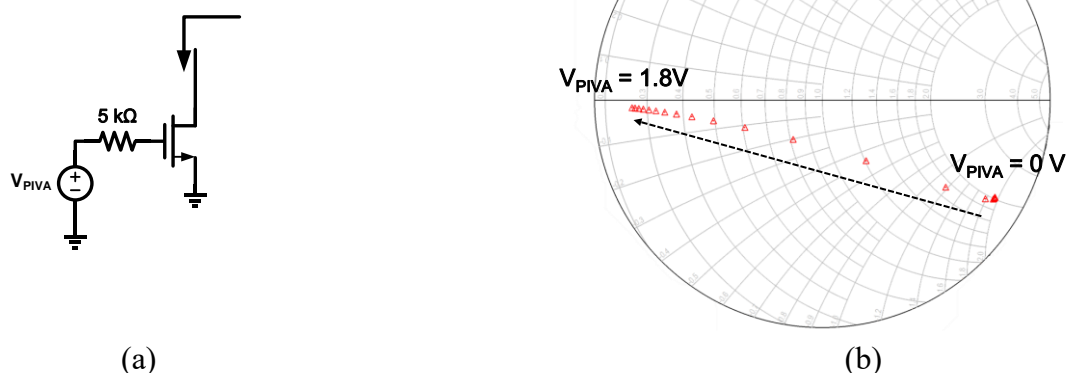


圖 4-11 電晶體汲極端對地電容在不同 V_{PIVA} 下模擬之(a)電路與(b)Smith chart[3]。

由於單從電晶體的電容負載無法達到 180° 的相位移，我們在電晶體的源極端外加電感 L_s ，增加反射負載相移量，從圖 4-12 (c)中可以看出，隨著電感 L_s 的值不斷加大，在 V_{PIVA} 為 1.8 V 的狀態下，阻抗點有移動到 V_{PIVA} 為 0 V 的阻抗點對面，使反射負載得以達到 180° 的相位移。

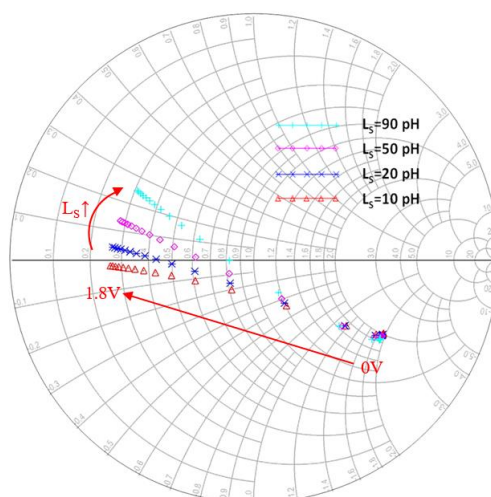


圖 4-12 電感與電晶體(a)源極串聯及(b)汲極串連與(c)電路的阻抗變化[3]。

根據規格所需的相位變化，選取 PIVA 反射負載的電晶體尺寸與電感值，並達到規格所需的相位差後，將反射負載接在耦合器的直通和耦合端埠，並在兩端電晶體的汲極端並聯對稱的增益平衡電阻 R_P ，如圖 4-8 中所示。

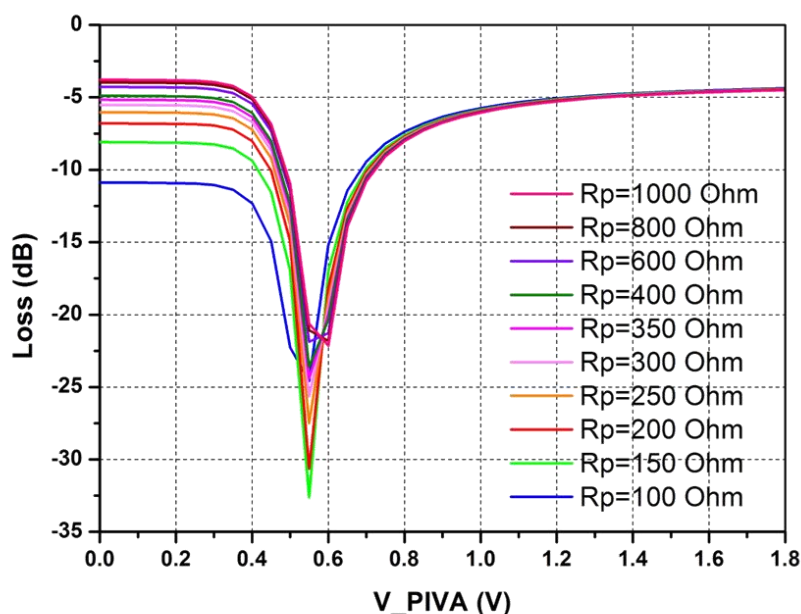


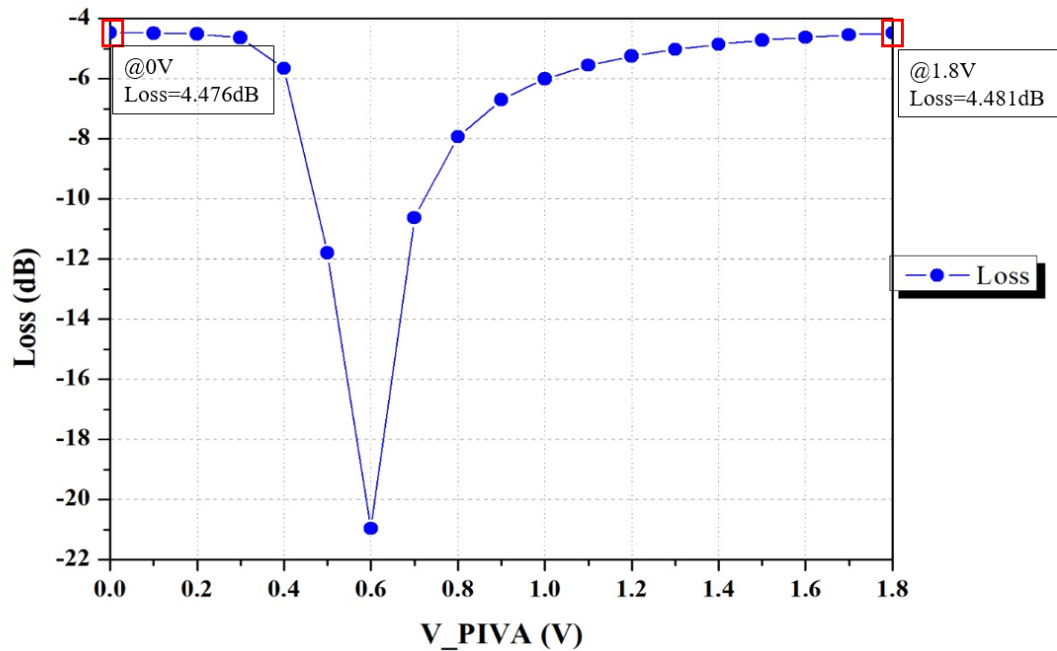
圖 4-13 PIVA 中不同阻值的模擬[3]。

如圖 4-13 所示，我們可以選取 R_P 的電阻值大於 $1\text{ k}\Omega$ ，來使得損耗在 V_{PIVA} 為 0 V 和 1.8 V 時，兩個狀態下是差不多的。也從圖 4-13，由此模擬結果可以觀察到，除了在 0 V 和 1.8 V 的偏壓下，我們可以調整損耗至相同，其他偏壓下，損耗均變化地非常急遽。因此，本論文決定將 PIVA 作為開關式的電路使用，只操作在 $0\text{ V}/1.8\text{ V}$ ，利用 PIVA 做為產生 IQ 向量的工具，另尋其他方法完成相位合成的功能，避開使用 PIVA 做相位合成的缺點。

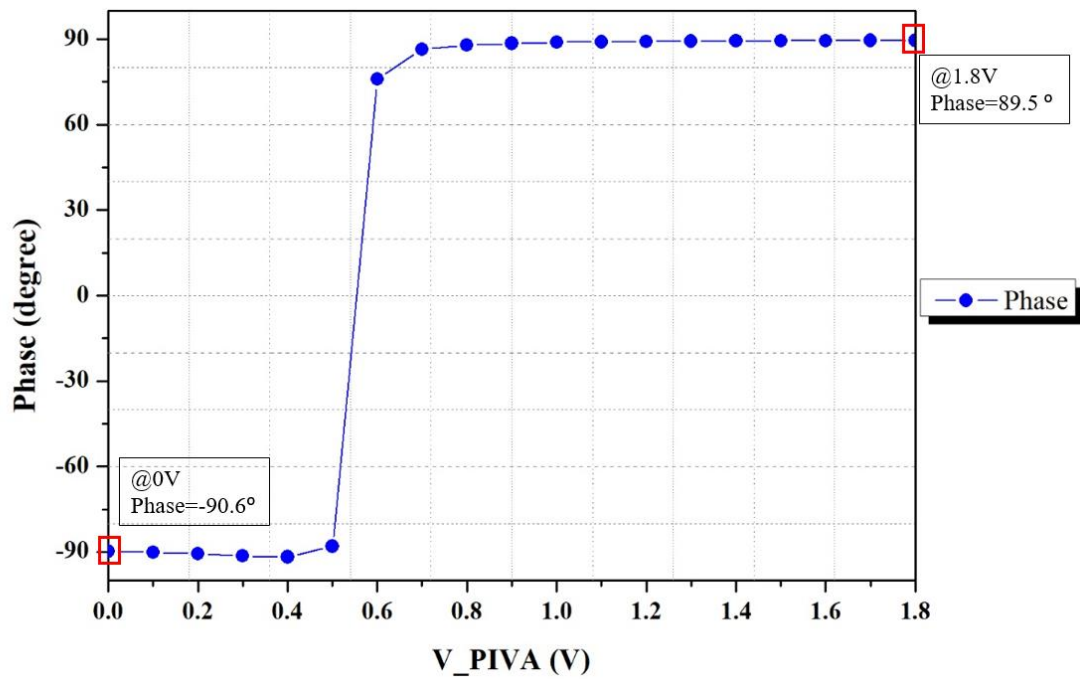
B. PIVA 模擬結果

如 4.3.2A 節所提到的，本論文設計將 PIVA 作為開關式電路使用，只使用 0 V 與 1.8 V ，如圖 4-14(a)其中 0 V 的損耗為 4.476 dB ， 1.8 V 為 4.481 dB 。圖 4-14(b)為在 28 GHz 時的相位模擬結果，縱軸為 PIVA 的輸出端到輸入端的相位移，橫軸為 PIVA 的控制電壓 V_{PIVA} ，其中在 V_{PIVA} 為 0 V 時，相位移為 -90.6° ， V_{PIVA} 為 1.8

V 時，相位移為 89.5° ，兩狀態間的相位差為 180.1° ，有達到我們的設計目標，圖 4-15(a)和(b)為切換 V_{PIVA} 開關的 S_{11} 、 S_{22} 模擬圖，可以看到在 $V_{PIVA}=0$ V 時均有較差的反射係數。

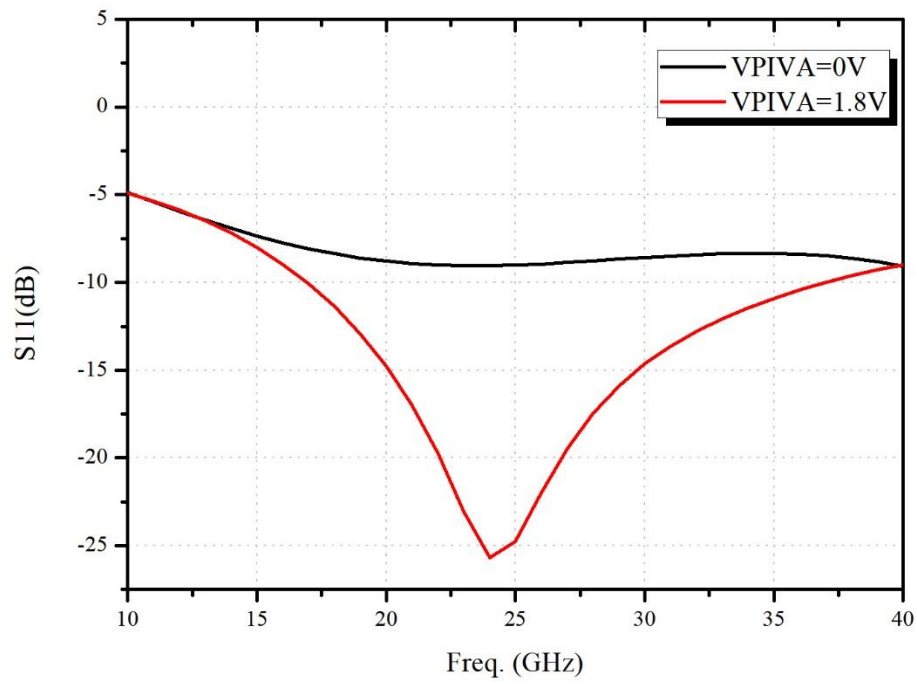


(a)

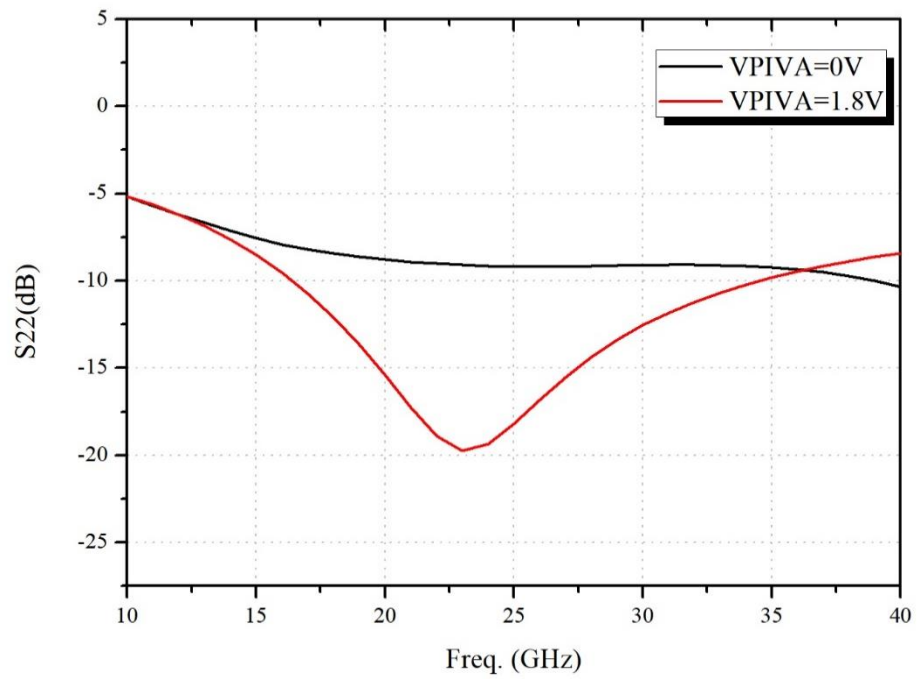


(b)

圖 4-14 切換 V_{PIVA} 電壓對 PIVA 之(a)增益平衡及(b)相位移圖[3]。



(a)



(b)

圖 4-15 切換 V_{PIVA} 開關的(a) S_{11} 及(b) S_{22} 模擬圖。

圖 4-16 顯示在 28 GHz 時，經正交耦合器及切換 V_{PIVA_I} 與 V_{PIVA_Q} 的相位結果，為 $\pm IQ$ 四個訊號之間的相對角度，如本論文在 4.1 節所提到的透過切換 PIVA 的電晶體開關，可得到 $\pm IQ$ 四個相位的訊號，因此在圖中可明顯看出有四條線，相位 1、3 及 2、4 間是透過 PIVA 進行切換得到相位差 180° ，模擬誤差值在 $\pm 1^\circ$ 以內，而相位 1、2 及 3、4 間是透過電路一開始的耦合器形成相位差 90° ，在經過 PIVA 影響之後的相位，所以模擬誤差值較大但仍在 $\pm 3^\circ$ 以內。

圖 4-17 為經正交耦合器及切換 V_{PIVA_I} 與 V_{PIVA_Q} 的 $\pm IQ$ 四訊號的輸入反射係數，可以觀察出四訊號的 S_{11} 在中心頻率 28 GHz 附近皆小於 -15 dB，但是由於正交耦合器非完全對稱及 PIVA 切換開關時反射係數也不完全相同，所以從 RF_{RX} 也就是正交耦合器這端看入的 $\pm IQ$ 四訊號 S_{11} 不同，這也是導致後面 4.4 節相移器整體模擬時從 RF_{RX} 端看入的 $\pm IQ$ 四相位訊號的 S_{11} 不同的原因。

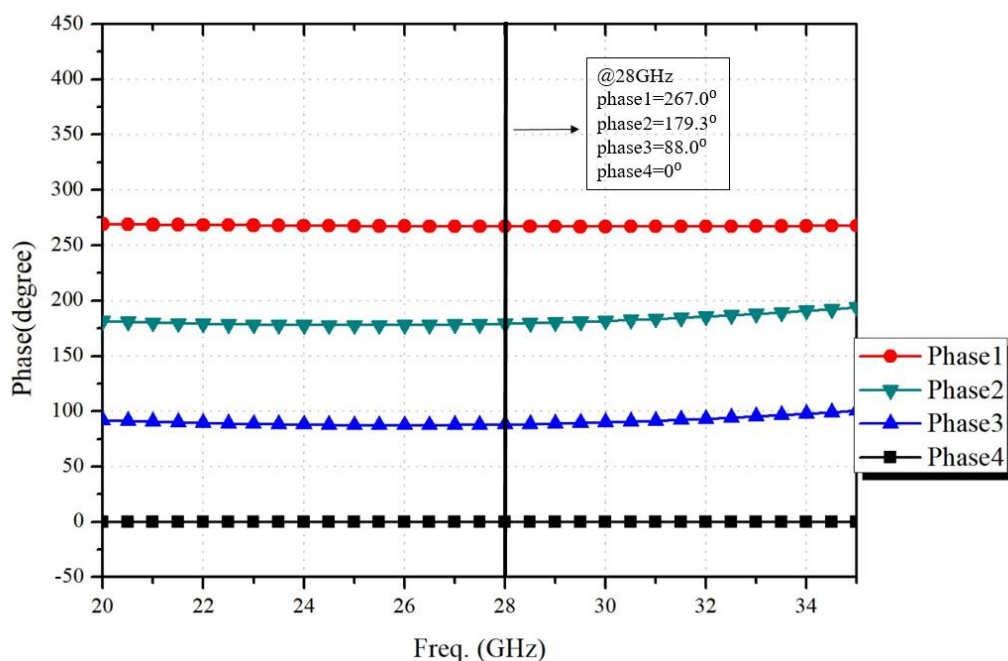


圖 4-16 28 GHz $\pm I/Q$ 訊號的相對相位。

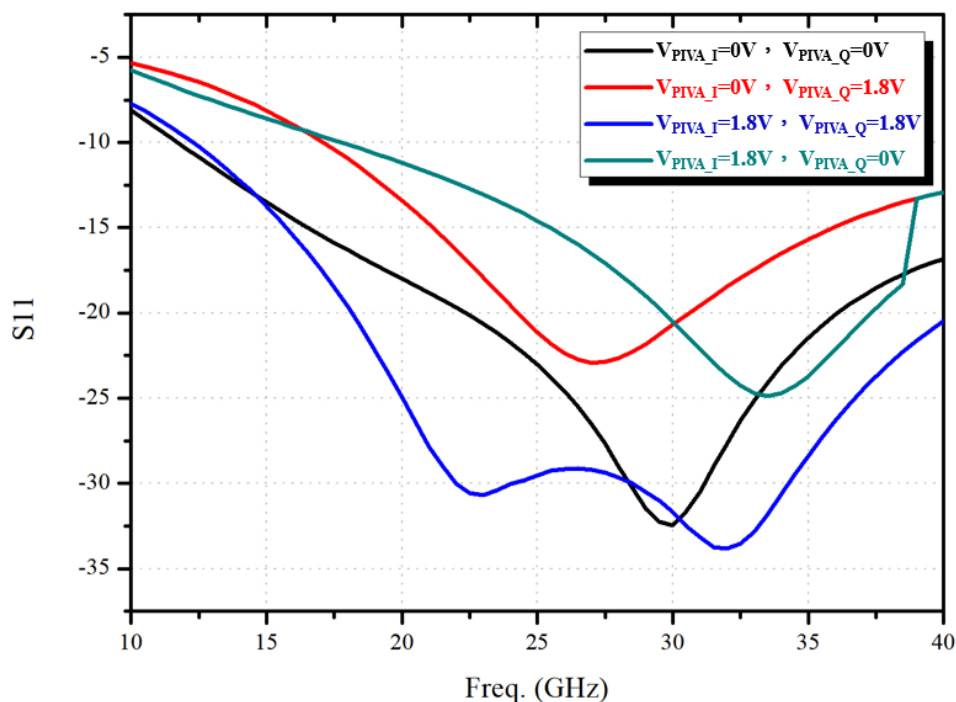


圖 4-17 正交耦合器和 PIVA 的輸入反射係數。

4.3.3 功率分配器的設計及模擬

A. 功率分配器的設計

由於我們的電路在主動部分分成了 $\pm I/Q$ 兩組訊號，因此需要將兩訊號合二為一並同時進行相位移的合成，在此選用了威爾金森功率分配器電路，如圖 4-18 所示，為一個 3 埠網路，埠 1 為輸入端，埠 2 和埠 3 為輸出端。 Z_0 為三個埠的阻抗，在此電路中為 $50\ \Omega$ ，有利於前端和後端電路的接續。端埠 1 分為兩條四分之一波長且阻抗為 $\sqrt{2}Z_0$ 的傳輸線。在四分之一波長傳輸線的終端接阻抗值 $2Z_0$ 的電阻，增加隔離度 (isolation)，避免輸出埠 3 的訊號流至埠 2 或埠 2 的訊號流至埠 3，在威爾金森功率分配器電路下，埠 1 輸入信號時，功率分配器會完全無損失，平均分配送至輸出端埠 2 與 3，且端埠 2 與 3 之間訊號有良好的隔離度。

此架構除了能當功率分配器使用，也可以反過來將埠 2 與 3 作為輸入端，埠 1 作為輸出端，就會是一個在埠 2 與 3 之間有良好隔離度的功率整合器，而此次我們電路設計中心頻率是 28 GHz，在此頻率下，四分之一波長的傳輸線會太長導致



難以佈局，因此我們使用 LC 集總電路來取代傳輸線的部分，如圖 4-19 (a)，我們可以依照此電路的振諧頻率以及原本傳輸線特徵阻抗使用以下兩個方程式計算 L/C 值：

$$\omega_0 = \frac{1}{\sqrt{LC}} \quad (4-1)$$

$$\sqrt{2}Z_0 = \sqrt{\frac{L}{C}} \quad (4-2)$$

求出我們所需的 LC 值分別為 80 fF 及 400 pH，亦可套用(2-10)、(2-11)去計算也可以得出相同的結果，考量到小電容可能存在製作變異量的問題，故實現時我們將電容分為兩個小電容去做並聯，如圖 4-19(b)。

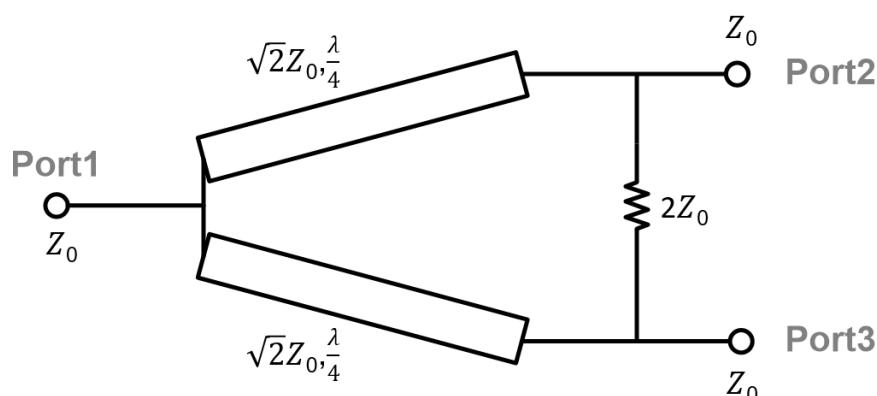
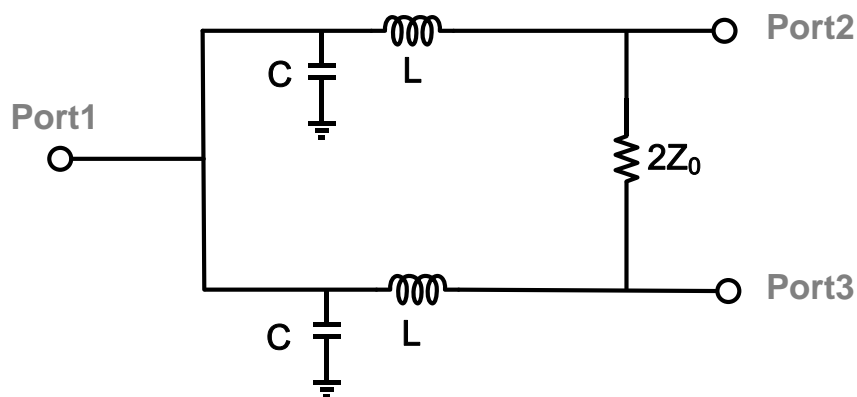


圖 4-18 威爾金森功率分配器電路。



(a)
73

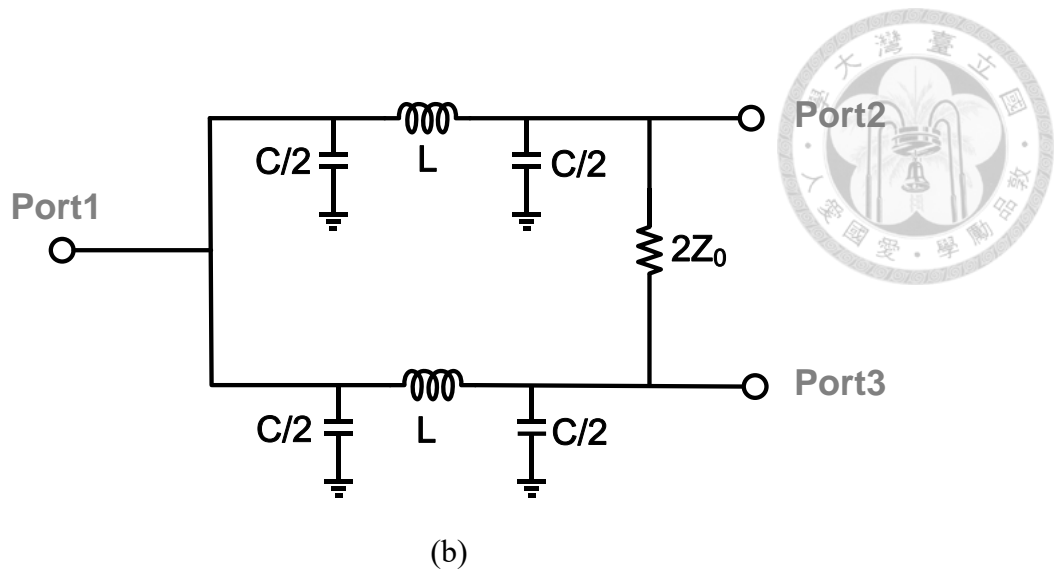


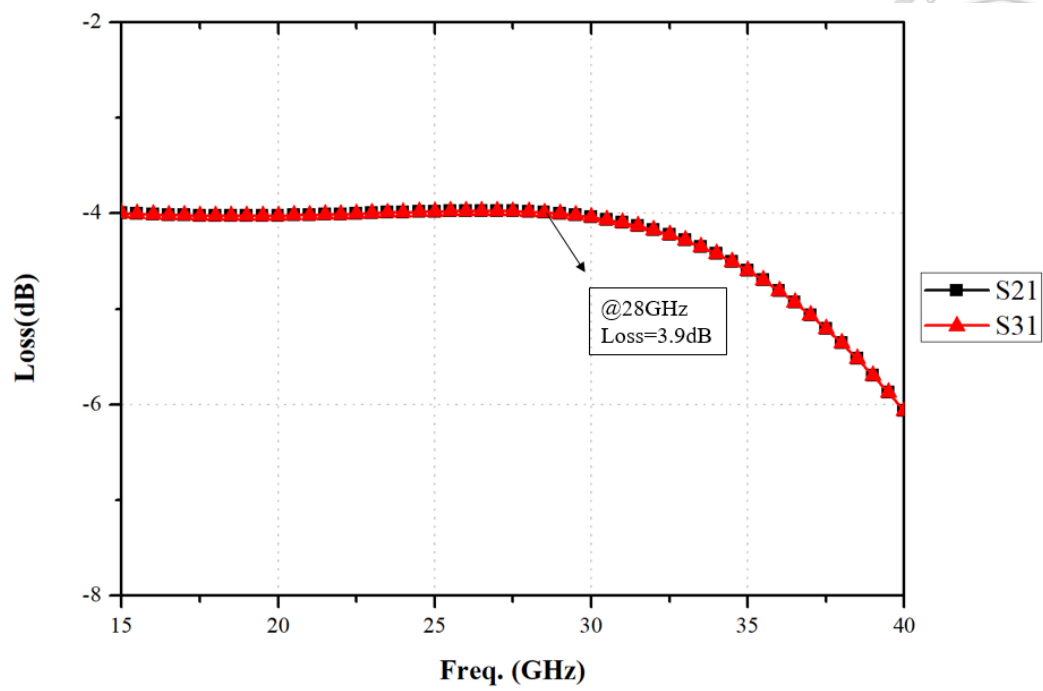
圖 4-19 使用(a)單一 L/C 與(b)兩個電容並聯的集總電路威爾金森功率分配器。

B. 功率分配器模擬結果

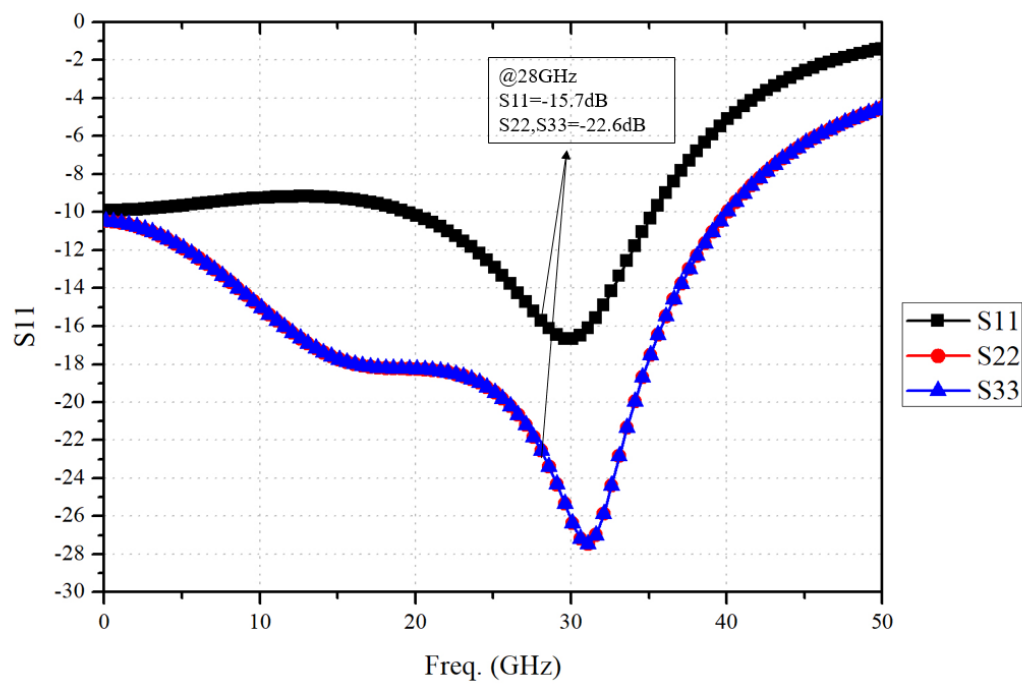
由於功率分配器與整合器是同樣的東西，差別在於訊號進入的方向不同，我們此處的模擬主要是以將訊號一分为二的分配器去進行模擬，以便與常見的威爾金森功率分配器去做比較，圖 4-20(a)為此次功率分配器由埠 1 分至埠 2 和 3 的插入損耗圖，因為功率分配器對兩路是完全對稱的，所以損耗曲線也相同，對比完全理想的 3 dB 損耗，我們進行電磁模擬後，在中心頻率 28 GHz 的損耗大約是落在 3.9 dB。

圖 4-20(b)為功率分配器為在的反射損耗模擬結果，可以觀察到大約在 31 GHz 時有最低點，而非在我們設計的中心頻率 28 GHz，這是我當初設計此功率分配器時，在走線的模擬時有所疏忽，此模擬的失誤而導致中心頻率有所偏移，但在我們的中心頻率 28 GHz 時的反射損耗仍然能均小於 15 dB。

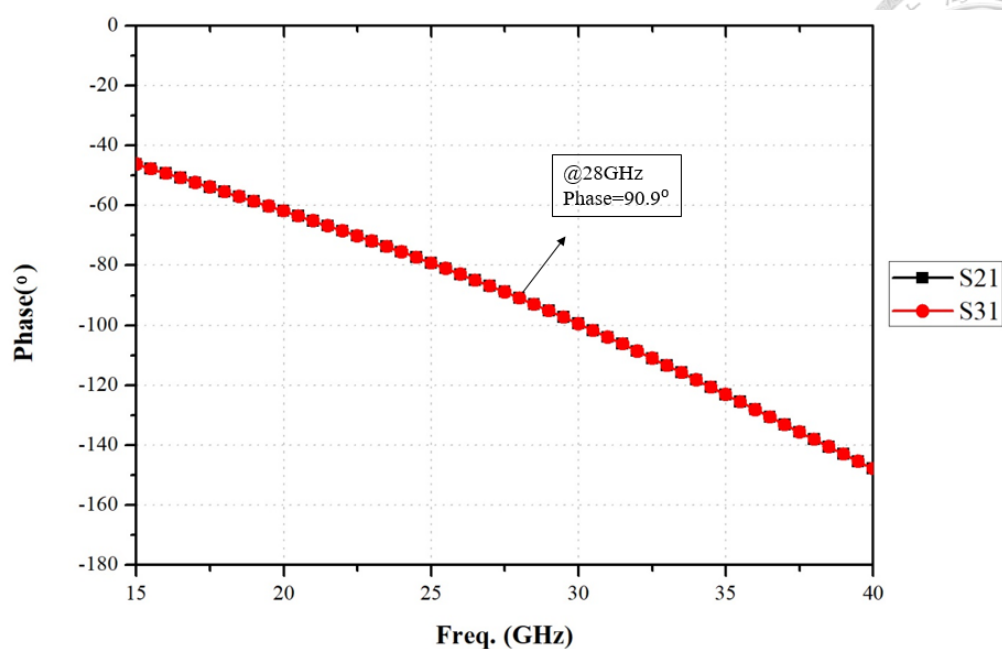
圖 4-20(c)為訊號至功率分配器端埠 1 傳到端埠 2、3 的相位差，由於在電路部分端埠 2、3 兩路的元件均相同，所以可以觀察到 S_{21} 和 S_{31} 的相位曲線也幾乎一樣，兩埠之間的相位差接近 0° ，因此不會去影響到兩路可變增益放大器訊號的相位合成。



(a)



(b)

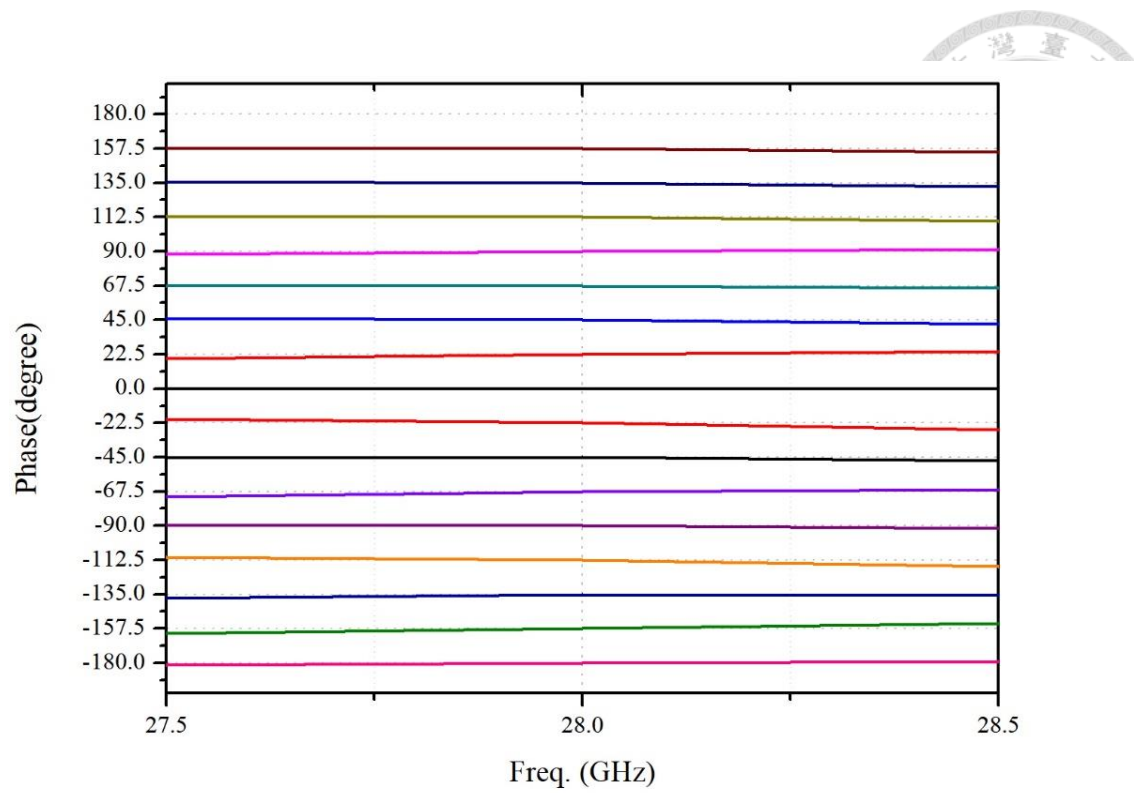


(c)

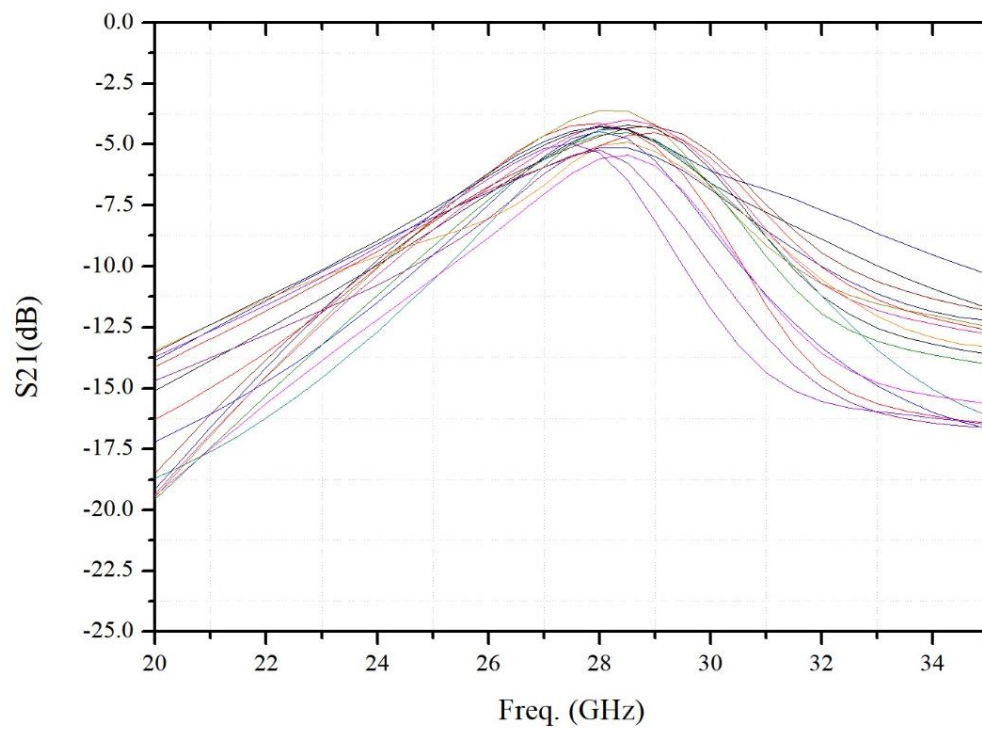
圖 4-20 (a)功率分配器的損耗，(b)功率分配器的反射損耗及(c)功率分配器 S_{21} 與 S_{31} 的相位差。

4.4 相移器整體模擬

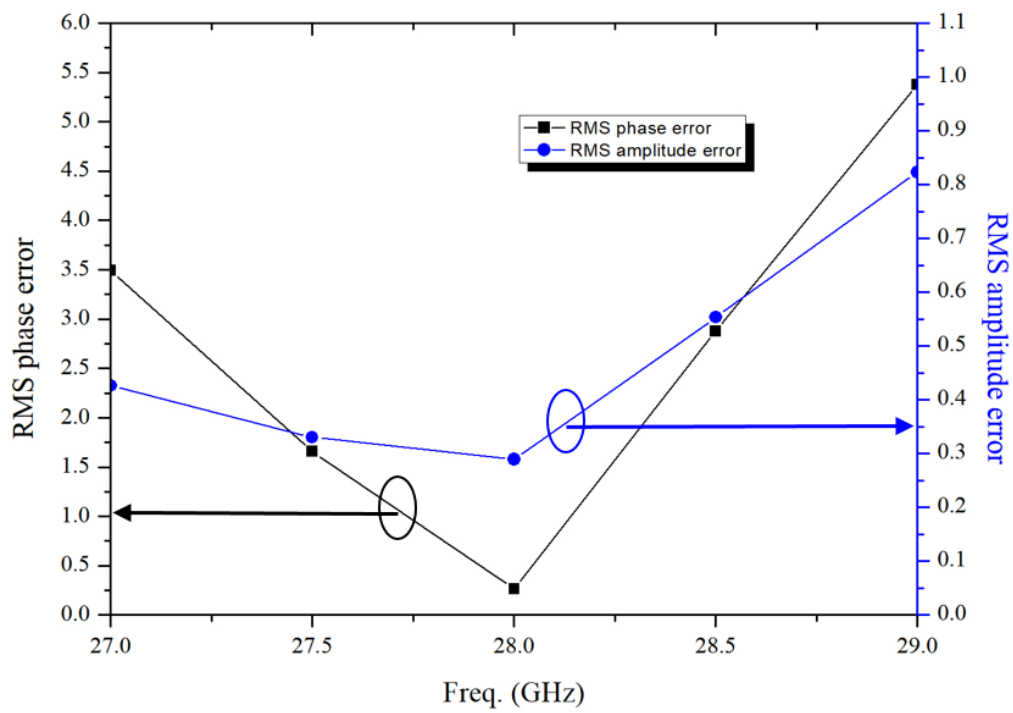
圖 4-1 為此次相移器的電路架構圖，下述的模擬皆包含了正交耦合器、PIVA、雙向可變增益放大器及功率整合器的整體模擬結果，當相移器切換為正向時，也就是訊號由 RF_{RX} 進入電路並由 RF_{TX} 輸出時，圖 4-21(a)為相移器 4-bit 共 16 種狀態以狀態 1 為基準的相對相位移，而圖 4-21(b)為 16 種狀態下的插入損耗 S_{21} ，在中心頻率 28 GHz 其 S_{21} 範圍落在 -4~-5.4 dB，RMS 相位誤差在 4.5° 以內，振幅誤差在 1 dB 以內，結果如圖 4-21(c)所示。圖 4-21(d)為正向相移器的所有平均及最大最小 S_{21} 、 S_{12} 模擬圖，圖 4-21(e)為正向相移器的所有平均及最大最小 S_{11} 、 S_{22} 模擬圖。 S_{21} 在 28 GHz 的損耗平均為 -5 dB，而反射損耗 S_{11} 及 S_{22} 及小於 -10 dB， S_{12} 皆小於 -30 dB，可以看到最大最小值在 S_{11} 的部分差距較大是因為正交耦合器及 PIVA 在產生 $\pm IQ$ 四訊號時的 S_{11} 不同。



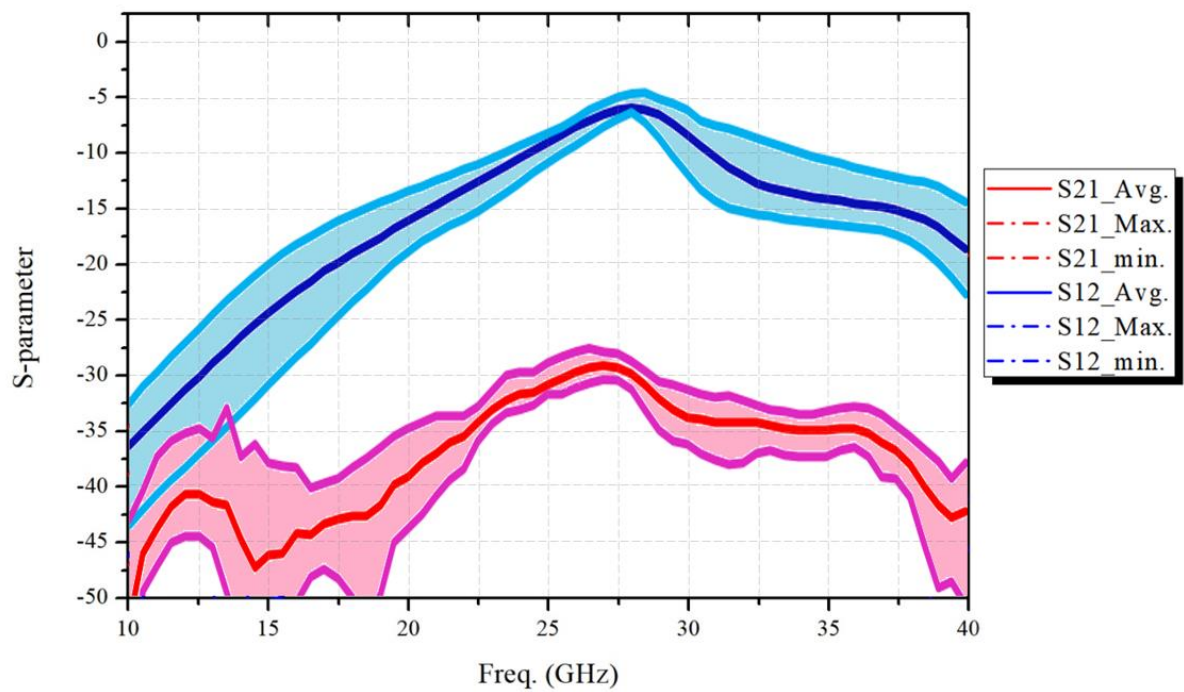
(a)



(b)



(c)



(d)

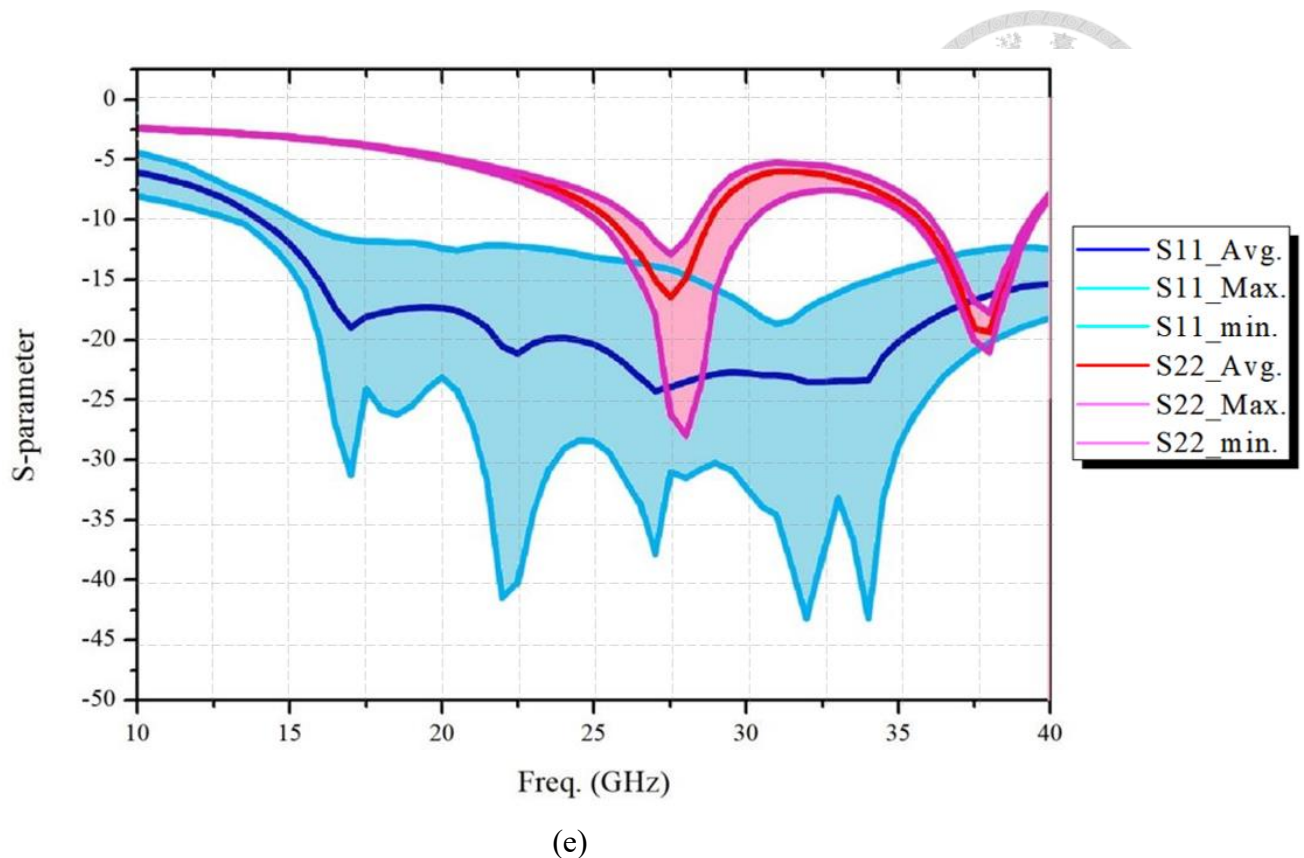
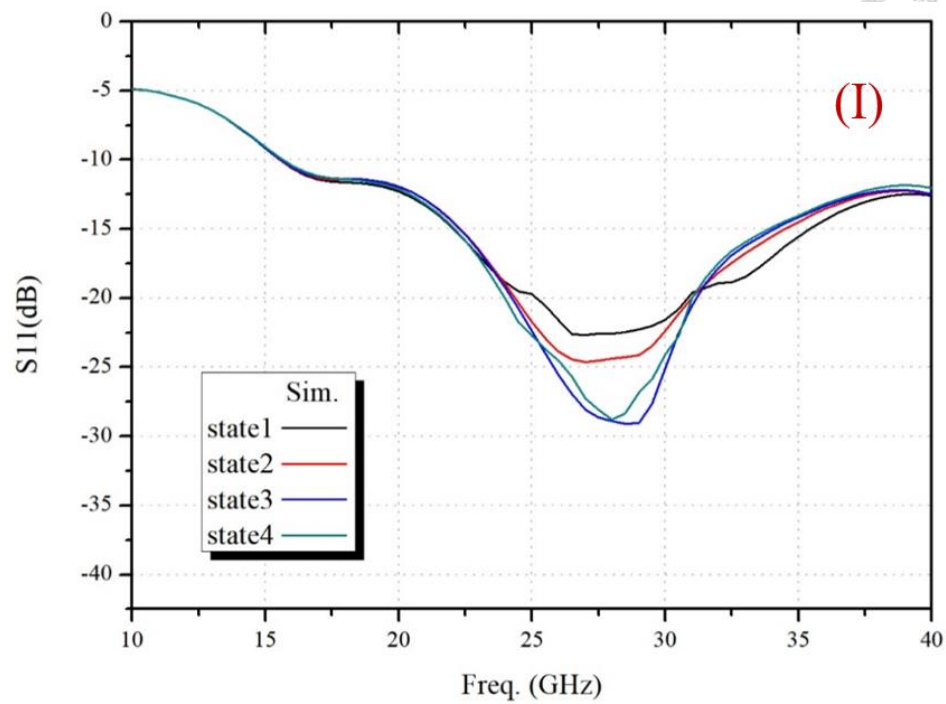


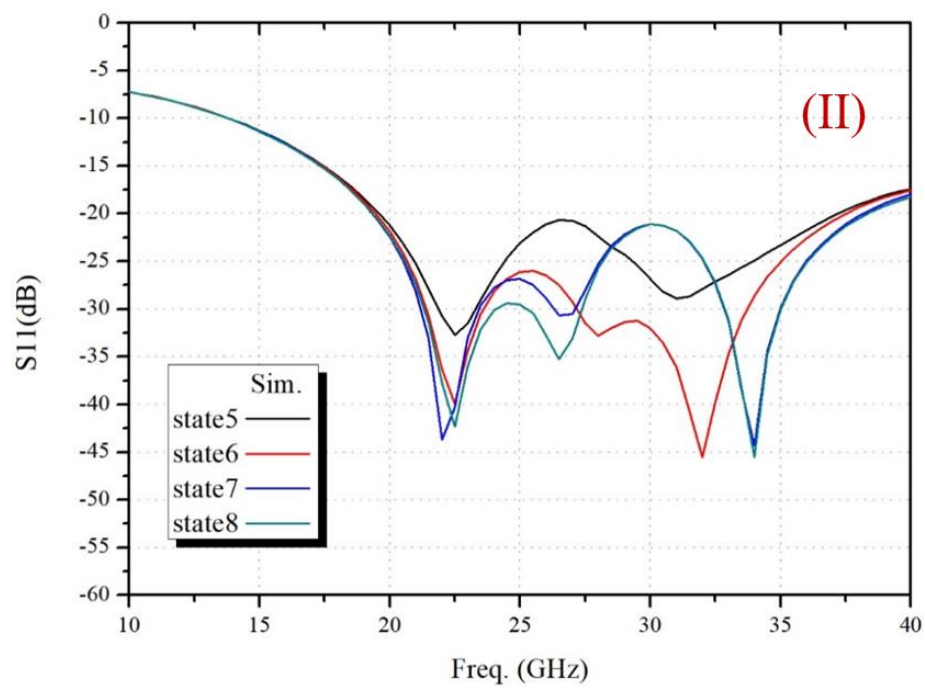
圖 4-21 正向相移器的(a)相對相位圖，(b)插入損耗，(c)RMS 相位及振幅誤差，
(d)平均及最大最小 S_{21} 、 S_{12} 模擬圖及(e)平均及最大最小 S_{11} 、 S_{22} 模擬圖。

圖 4-22(a)~(d)分別表示 PIVA 在切換到四象限時，正向相移器的 S_{11} ，其中每張圖四條線各表示相移器同一象限的四種狀態，可以觀察到以下 S_{11} 在中心頻率 28 GHz 附近皆小於 -13 dB，而在四象限情況 S_{11} 圖形不相同的原因，在 4.3.2 節中有說明過，因為正交耦合器非完全對稱及 PIVA 切換開關時反射係數也不完全相同，所以從 RF_{RX} 端看入的 $\pm IQ$ 四象限 S_{11} 不同。

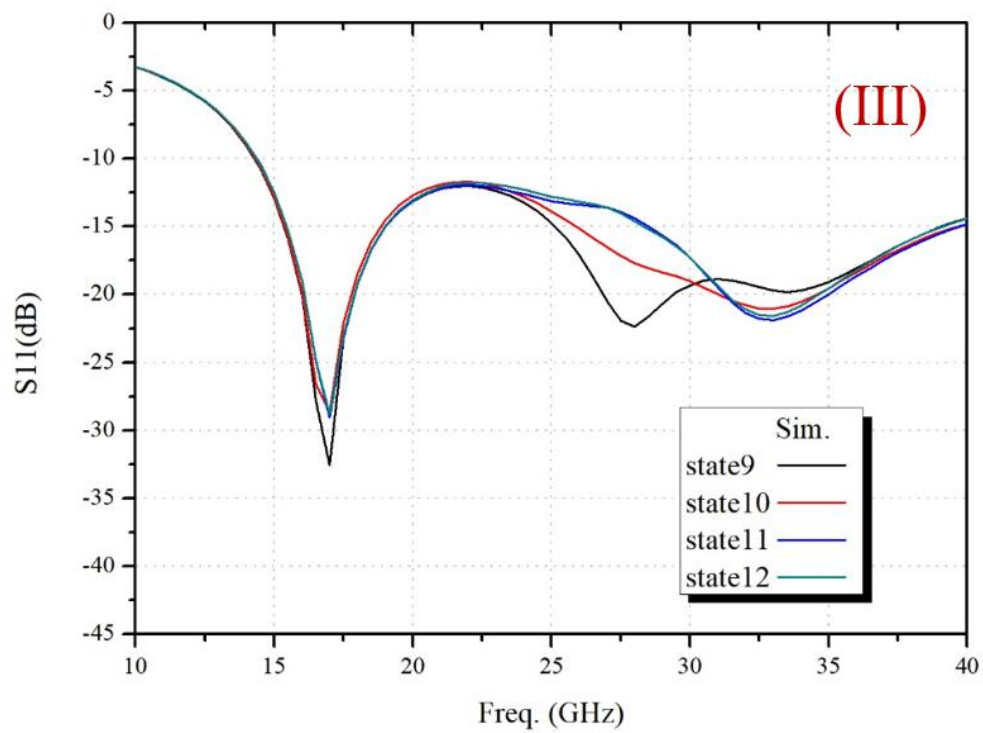
圖 4-23(a)為正向相移器 16 個狀態的 S_{22} ，可以看到每個狀態差異不大，在中心頻率 28 GHz 其 S_{22} 皆在 -1 dB 以下，圖 4-23(b)為正向相移器 S_{22} 的平均值及最大最小值。



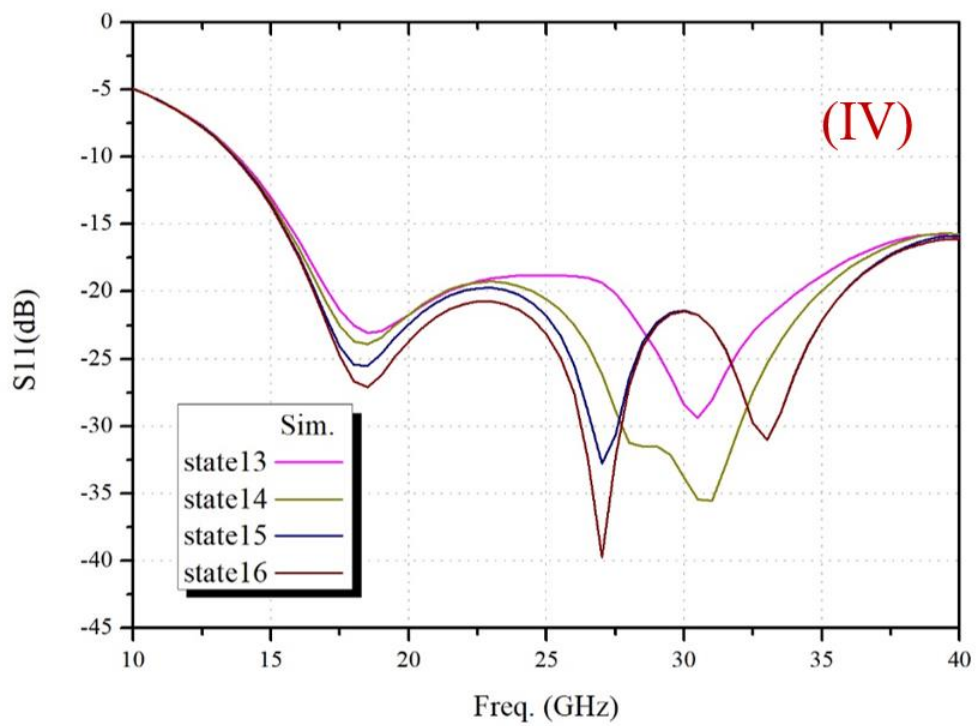
(a)



(b)

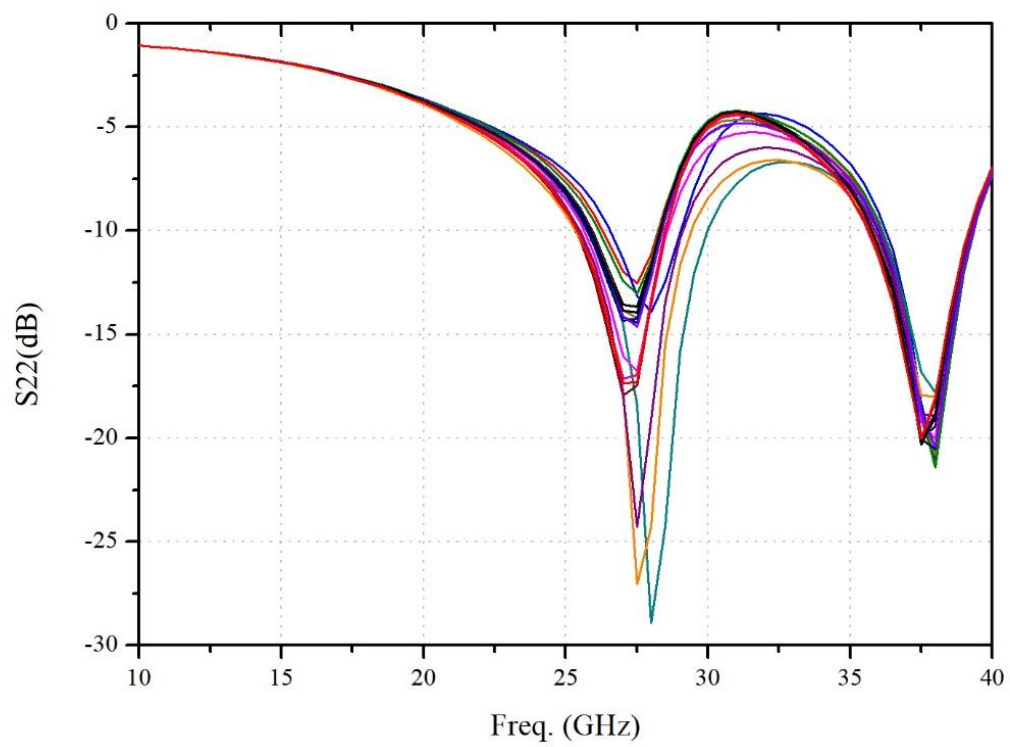


(c)

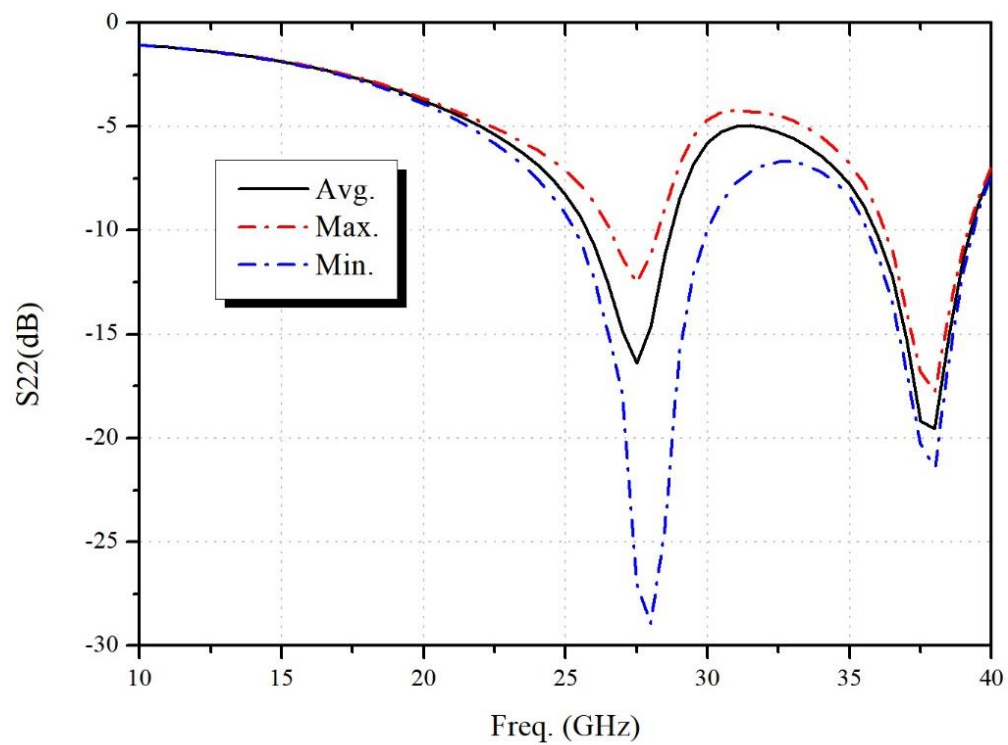


(d)

圖 4-22 正向相移器在四象限下的 S_{11} 。



(a)

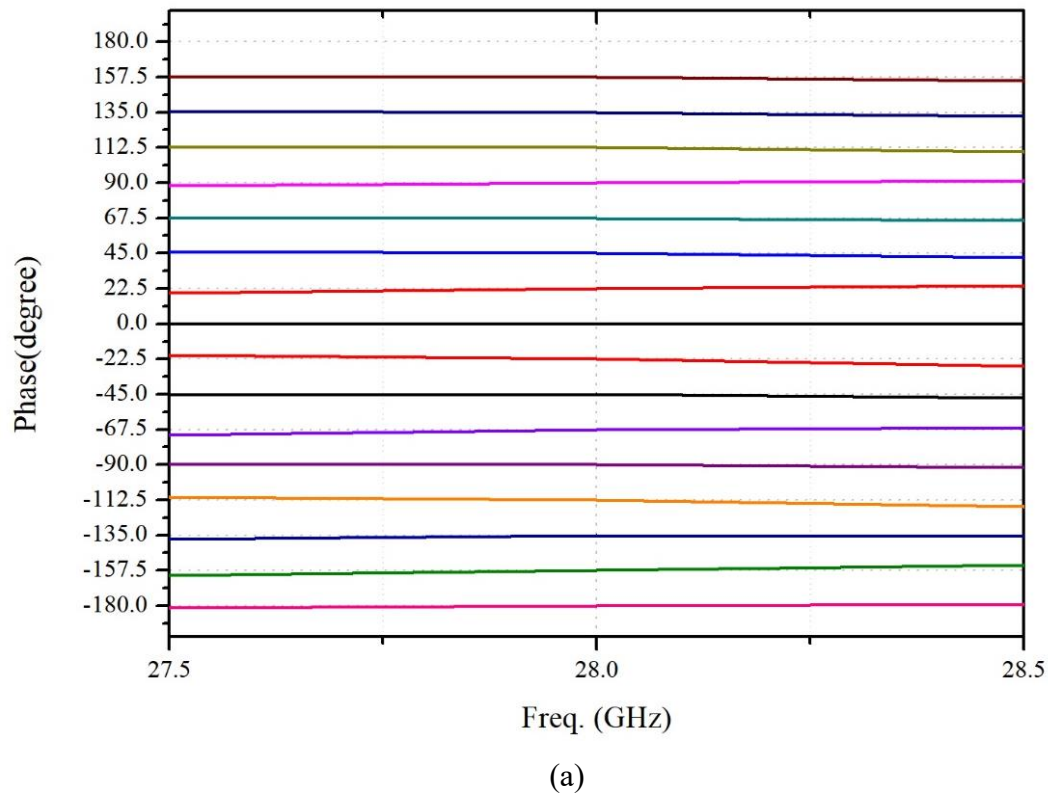


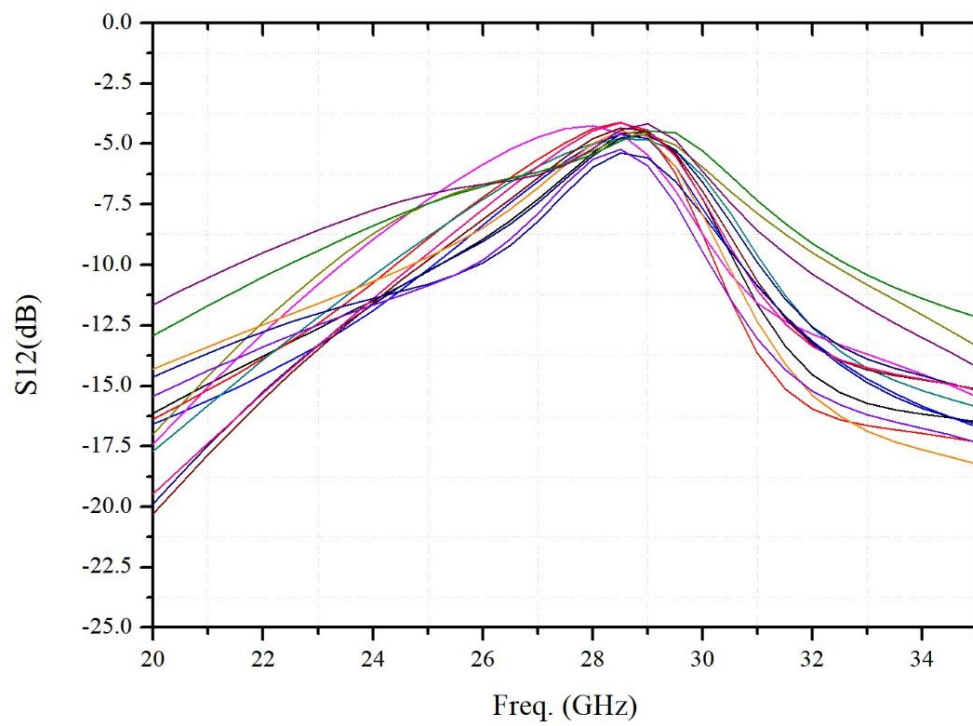
(b)

圖 4-23 正向相移器(a)16 個狀態及(b)平均和最大最小值的 S_{22} 。

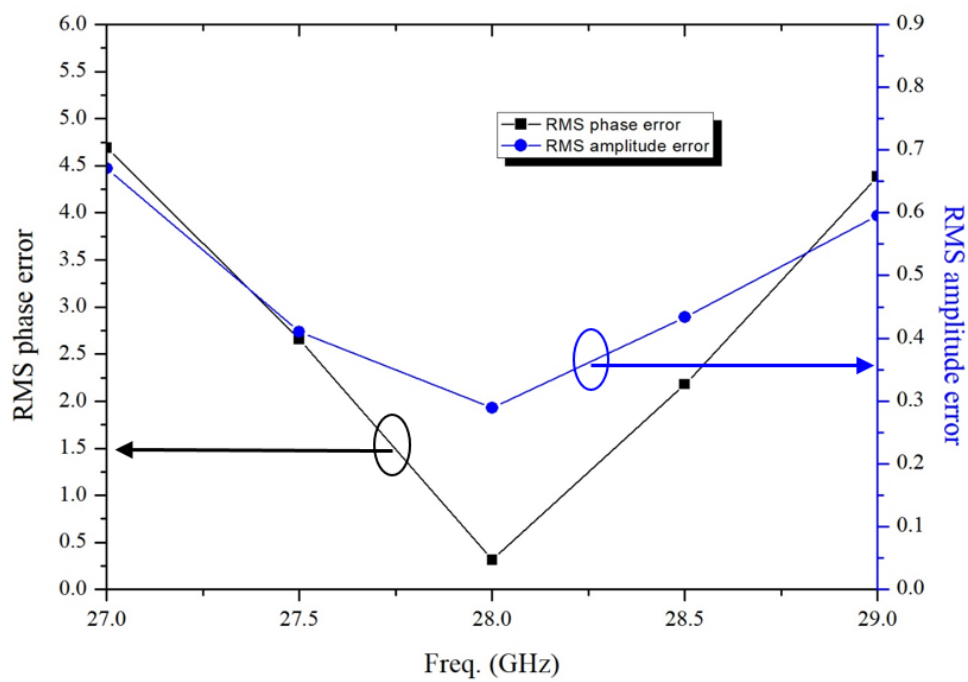
圖 4-24(a)相移器切換為反向，也就是訊號由功率整合器 RF_{TX} 進入電路並由正交耦合器 RF_{RX} 輸出時，相移器 4-bit 共 16 種狀態下的相對相位移，而圖 4-24 (b)為 16 種狀態下的插入損耗 S_{21} ，在中心頻率 28 GHz 其 S_{21} 範圍落在 -4.2~-5.4 dB，而圖 4-24 (c)的 RMS 相位誤差在 5° 以內，振幅誤差在 1 dB 以內。

圖 4-24(d)為正向相移器的所有平均及最大最小 S_{21} 、 S_{12} 模擬圖，圖 4-24(e)為正向相移器的所有平均及最大最小 S_{11} 、 S_{22} 模擬圖。 S_{21} 在 28 GHz 的損耗平均為 -4.5 dB，而反射損耗 S_{11} 及 S_{22} 皆小於 -10 dB， S_{12} 皆小於 -30 dB，可以看到最大最小值在 S_{11} 的部分差距較大是因為正交耦合器及 PIVA 在產生 $\pm IQ$ 四訊號時的 S_{11} 不同的原因。

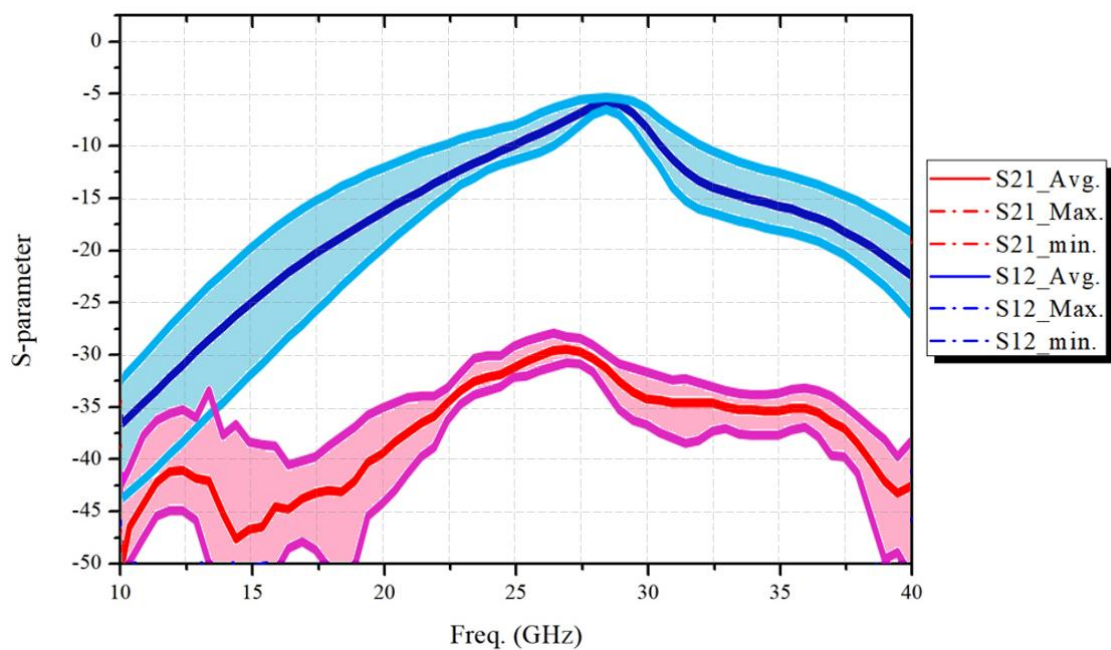




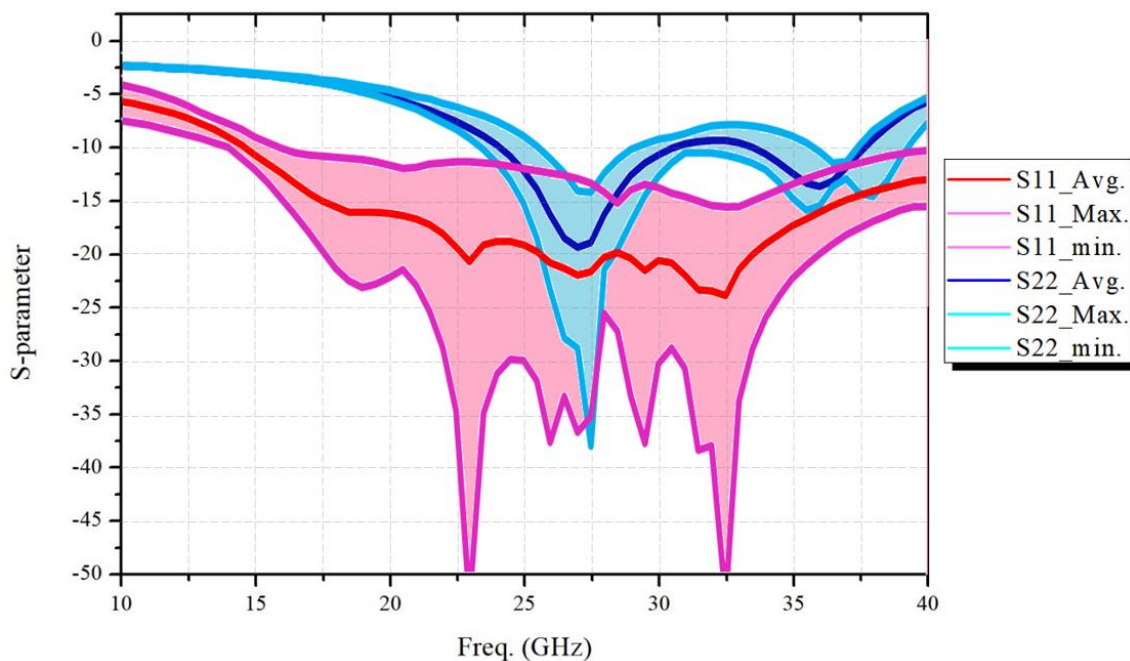
(b)



(c)



(d)

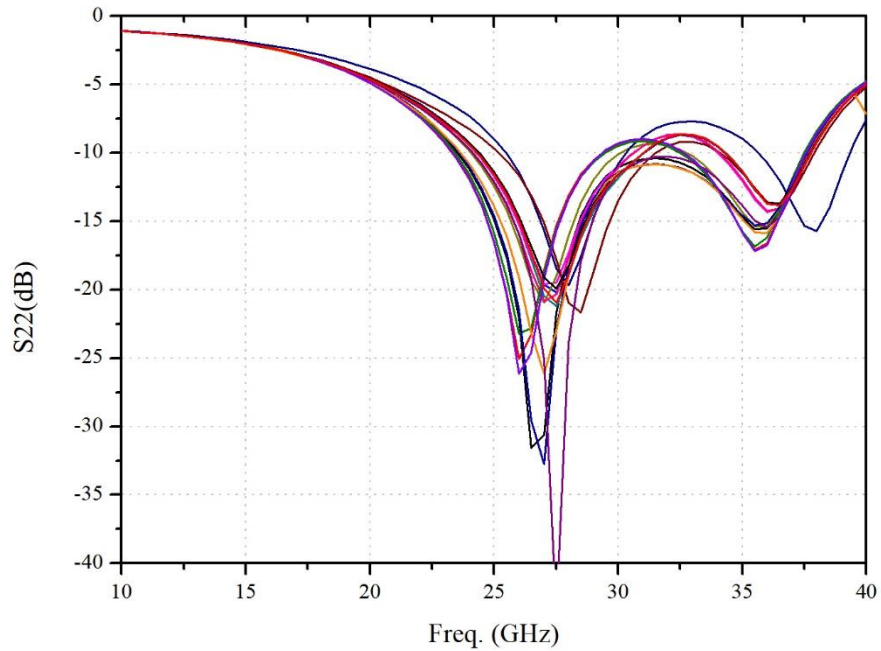


(e)

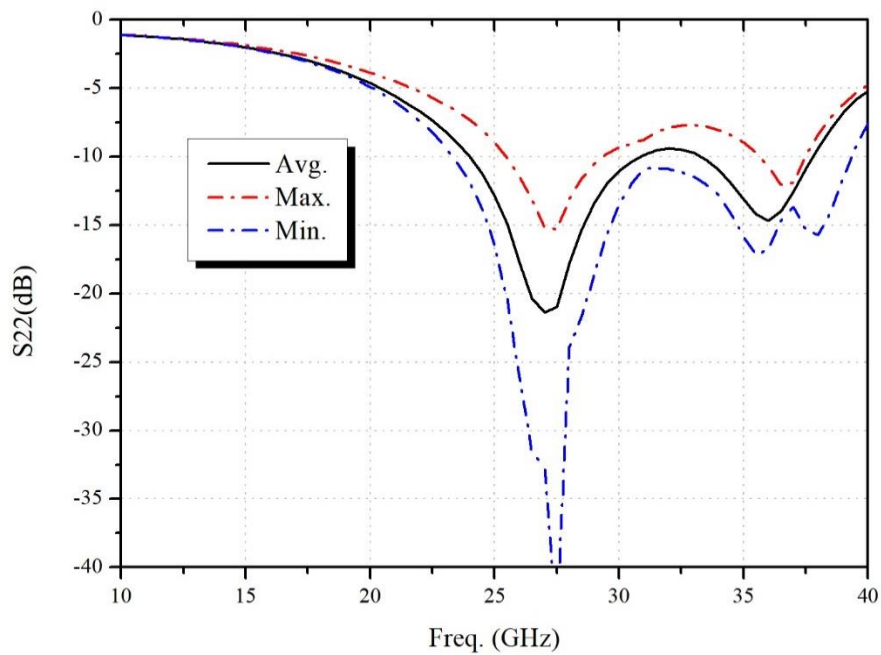
圖 4-24 反向相移器的(a)相對相位圖，(b)插入損耗，(c)RMS 相位及振幅誤差及 (d)平均及最大最小 S 參數模擬圖。

圖 4-25(a)為反向相移器 16 個狀態的輸入匹配 S_{22} ，可以觀察到，相移器在正向時的 S_{22} 和反向時的 S_{22} 曲線是很相似的，皆是從 RF_{RX} 看向功率整合器，由於和 PIVA 之間還有隔著雙向可變增益放大器，故受 PIVA 開關切換的影響比較小，而

在中心頻率 28 GHz 其 S_{22} 也皆在 -11 dB 以下，圖 4-25(b) 為反向相移器 S_{22} 的均值及最大最小值。



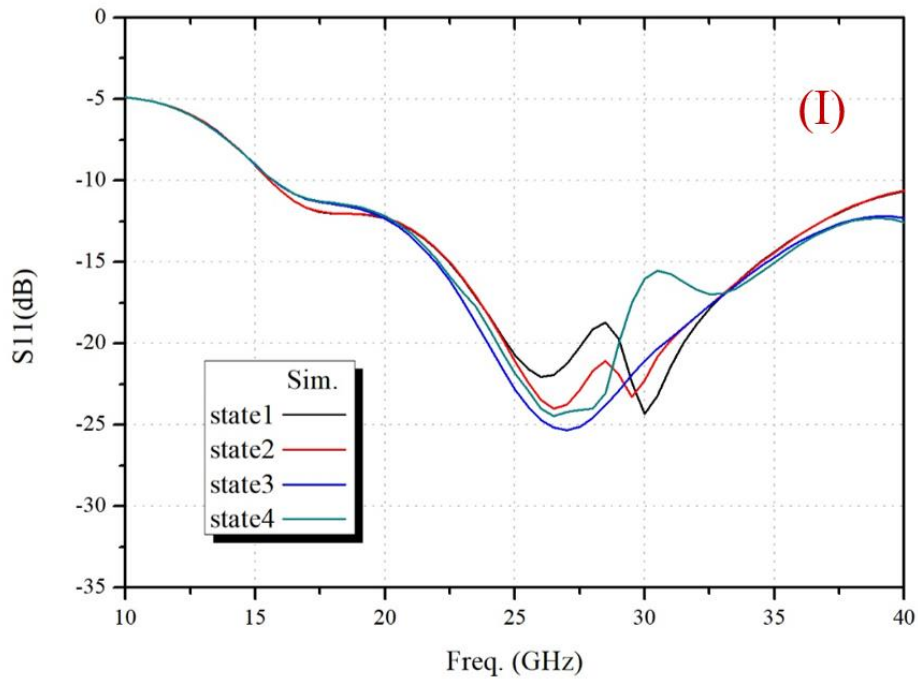
(a)



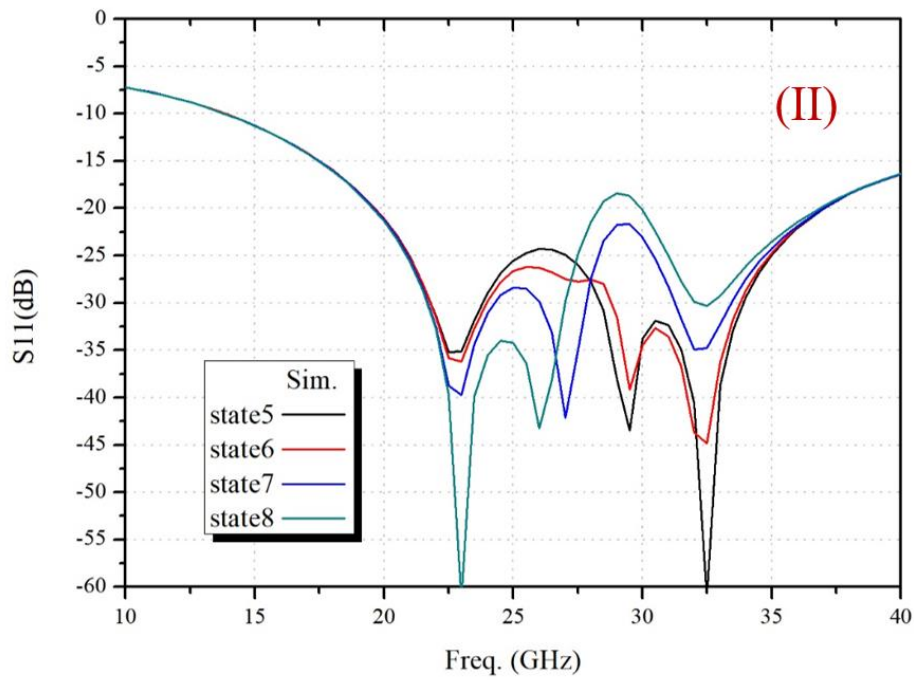
(b)

圖 4-25 反向相移器 16 個相位狀態下輸入匹配(a) S_{22} 及(b)平均及最大最小 S_{22} 。

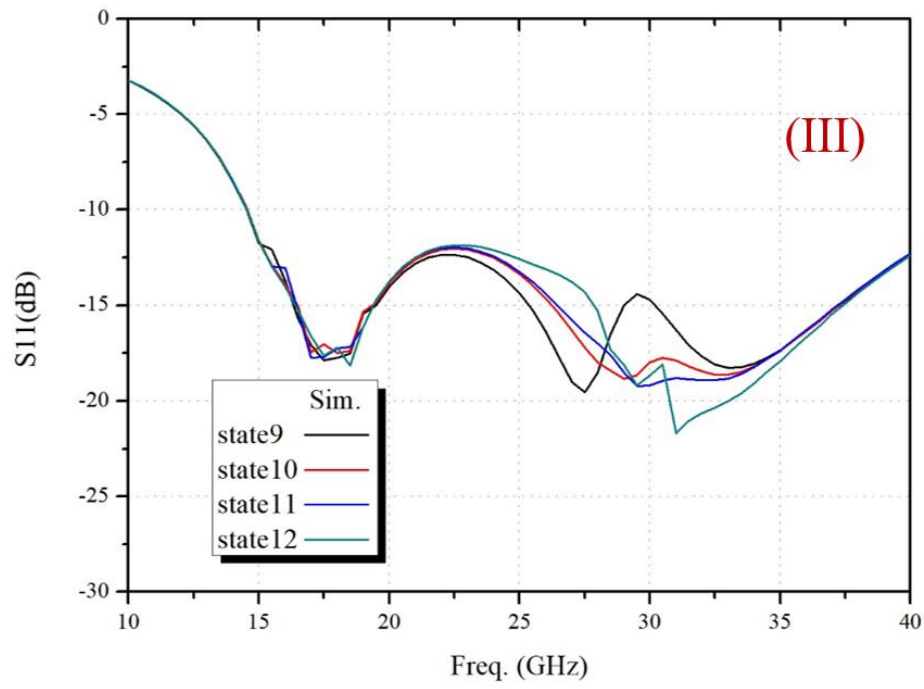
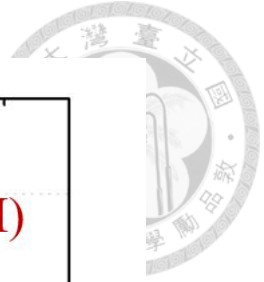
圖 4-26(a)~(d)分別表示 PIVA 在切換到四象限時，反向相移器的輸出匹配 S_{11} ，其中每張圖四條線各表示相移器同一象限的四種狀態，可以觀察到以下 S_{11} 在中心頻率 28 GHz 附近皆小於 -13 dB。



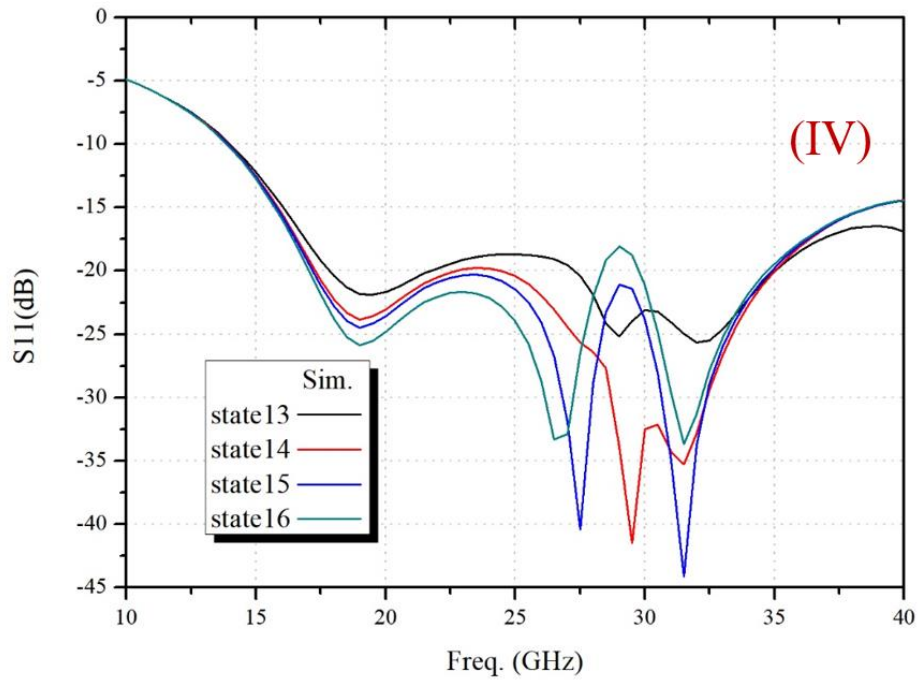
(a)



(b)



(c)



(d)

圖 4-26 反向相移器四種 PIVA 開關狀態下的輸出匹配 S_{11} 。

圖 4-27 為 28 GHz 時，相移器正反方向的 Pin 對上 Gain 模擬圖，可以觀察到兩者的 IP_{1dB} 點皆落在 0 dBm，符合我們當初所訂定的大於 -5 dBm，也可以看出正反向相移器除了增益部分差了約 0.4 dB，曲線基本上是相同的。

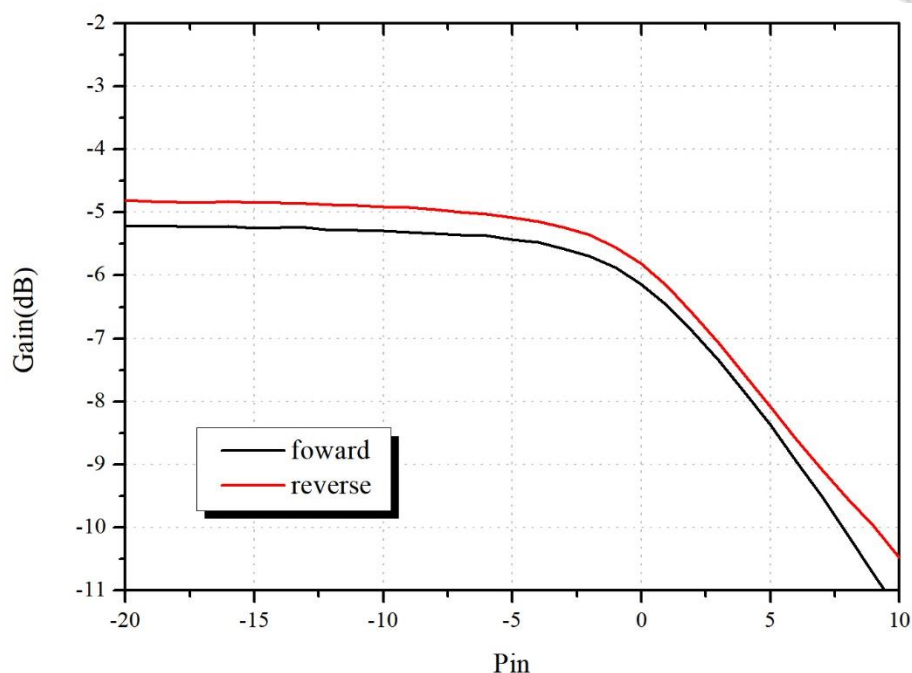


圖 4-27 相移器正向及反向的平均 IP_{1dB} 模擬圖。

表 4-1 為正向相移器在 28 GHz 時，各狀態的操作偏壓及相位整理表，表 4-2 為反向相移器在 28 GHz 時，各狀態的操作偏壓及相位整理表。其中我們將狀態 1 的相位設為基準，再去模擬其他狀態和狀態 1 之間的相位差，一般來說， V_{C1} 及 V_{C2} 兩個控制電壓在不同的狀態間會呈現類似的比例關係，如 135° 對應 -135° ， 157.5° 對應 -157.5° ，但之所以會有所差異是因為被動電路部分提供的 $\pm IQ$ 不可能是剛好完美的角度，難免會有幾度的偏移，所以我們會依靠控制電壓去調整，有時也會因為控制電壓遇到增益的不敏感區使得控制電壓對應起來看起來差異較大。而最終雙向相移器模擬在中心頻率 28 GHz 正向 RMS 的增益誤差為 0.3 dB、反向 RMS 增益誤差為 0.3 dB，正向 RMS 相位誤差為 0.25° 、反向 RMS 相位誤差為 0.3° 。

表 4-1 在 28 GHz 時，正向相移器各狀態之操作偏壓及角度。

State	V _{PIVA} I(V)	V _{PIVA} Q(V)	V _{C1} (V)	V _{C2} (V)	Gain_ I(dB)	Gain_ Q(dB)	I/Q (linear)	Phase (°)	Ideal (°)
1	0.0	1.8	1.80	0.00	4.43	-16.88	11.63	0.00	0.00
2			1.51	0.62	3.14	-1.75	1.76	-22.51	-22.50
3			1.00	1.41	1.13	2.56	0.85	-44.98	-45.00
4			0.30	1.59	-8.68	3.64	0.24	-67.64	-67.50
5	1.8	1.8	0.00	1.80	-16.88	5.43	0.08	-89.98	-90.00
6			0.82	1.58	0.30	3.57	0.69	-112.55	-112.50
7			1.50	1.50	3.08	3.08	1.00	-135.08	-135.00
8			1.59	0.40	3.64	-6.05	3.05	-157.38	-157.50
09	1.8	0.0	1.80	0.00	4.43	-16.88	11.63	180.03	180.00
10			1.59	0.60	3.64	-2.05	1.93	157.58	157.50
11			1.51	1.52	3.14	3.21	0.99	134.90	135.00
12			0.22	1.80	-10.97	5.43	0.15	112.53	112.50
13	0.0	0.0	0.00	1.80	-16.88	5.43	0.08	90.06	90.00
14			0.58	1.57	-2.36	3.51	0.51	67.46	67.50
15			1.52	1.15	3.21	1.54	1.21	44.98	45.00
16			1.68	0.32	4.13	-7.42	3.78	22.50	22.50

表 4-2 在 28 GHz 時，反向相移器各狀態之操作偏壓及角度。

State	V _{PIVA} I(V)	V _{PIVA} Q(V)	V _{C1} (V)	V _{C2} (V)	Gain_ I(dB)	Gain_ Q(dB)	I/Q (linear)	Phase (°)	Ideal (°)
1	0.0	1.8	1.80	0.00	4.43	-16.88	11.63	0.00	0.00
2			1.56	0.52	3.45	-3.42	2.21	-22.58	-22.50
3			1.01	1.12	1.16	1.46	0.97	-44.98	-45.00
4			0.15	0.83	-13.01	0.37	0.21	-67.22	-67.50
5	1.8	1.8	0.18	1.80	-12.14	5.43	0.13	-90.29	-90.00
6			0.58	1.59	-2.36	3.64	0.50	-112.95	-112.50
7			1.20	0.73	1.68	-0.43	1.27	-135.25	-135.00
8			1.55	0.33	3.39	-7.85	3.65	-157.16	-157.50
09	1.8	0.0	1.80	0.00	4.43	-16.88	11.63	179.83	180.00
10			1.56	0.44	3.45	-5.10	2.68	157.32	157.50
11			0.75	1.00	-0.24	1.13	0.85	135.37	135.00
12			0.30	1.55	-8.68	3.39	0.25	112.83	112.50
13	0.0	0.0	0.00	1.80	-16.88	5.43	0.08	91.06	90.00
14			0.42	1.57	-5.56	3.51	0.35	67.04	67.50
15			1.00	0.85	1.13	0.49	1.08	44.54	45.00
16			1.55	0.28	3.39	-9.24	4.28	22.48	22.50



4.5 電路佈局

本論文之電路佈局圖如圖 4-28 所示，採用台積電 0.18 μm CMOS 製程，上下方的 PAD 分別為所需要的直流偏壓，而本電路的佈局，均採對稱佈局。而左邊為電路的高頻訊號輸入，右邊為高頻訊號輸出，電路的佈局面積為 1.00 mm \times 0.86 mm。

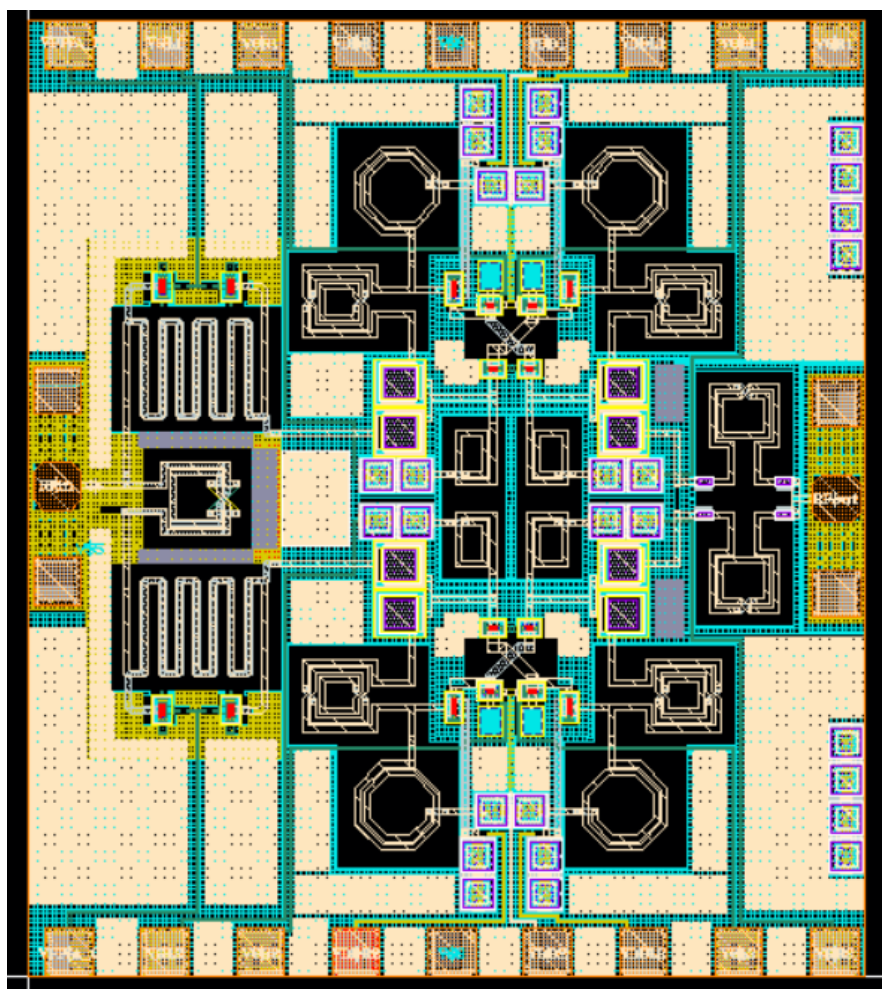


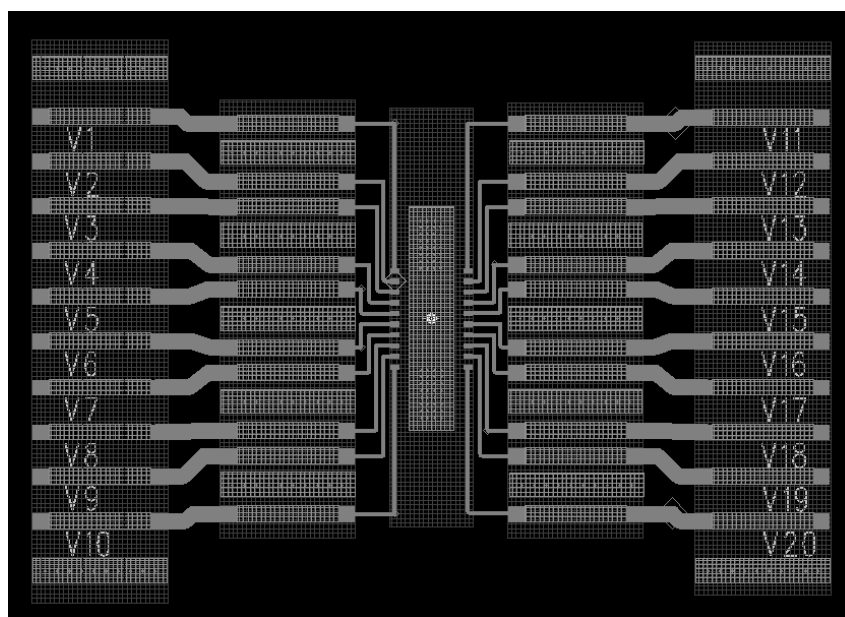
圖 4-28 晶片佈局圖。



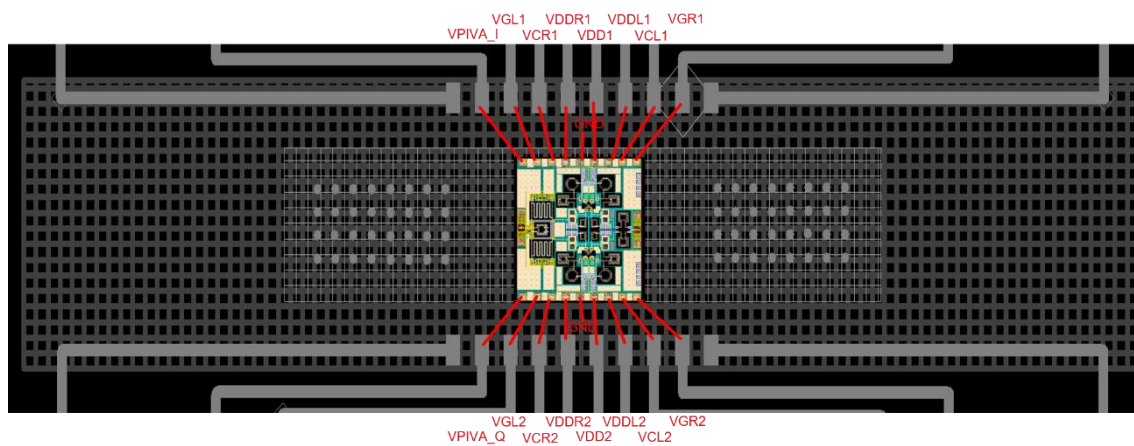
Chapter 5 電路量測

5.1 量測準備及架設

5.1.1 印刷電路板設計

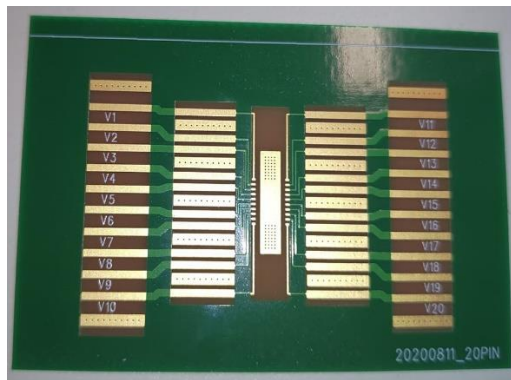


(a)



(b)

圖 5-1 (a)PCB 板設計及(b)打線示意圖。



(a)



(b)

圖 5-2 (a)未組裝 IC 及 SMD 元件前空 PCB 板照片及(b)組裝了 IC 及 SMD 元件打線後 PCB 板照片。

由於晶片本身的面積過小，也預防量測晶片時不平整導致供給偏壓時針的損壞，因此在量測時，我們將晶片黏著在一印刷電路板上(printed circuit board, PCB)，使用 IC 打線(wire bonding)的方式，從 IC 上的 PAD 將線打到 PCB 板上，來供給晶片的偏壓及控制訊號，RF PAD 則是使用探針下針在 IC 晶片上的方式來提供 RF 訊號。

圖 5-1(a)是本論文的 PCB 設計，各腳位偏壓設定如圖 5-1 (b)所示，未標示及晶片左右側部分為接地，是系統中最低電壓，圖 5-2(a)為未組裝 IC 及 SMD 元件前的空 PCB 板照片。而圖 5-2(b)是我們在 PCB 兩側焊上間距為 2.54mm 的排針，並在晶片排針與晶片中間的 PCB 板上焊上 0402 的表面黏著技術(surface-mounted technology, SMD)電容，作為旁路電容(bypass)用，讓原本的阻抗匹配受到最小的影響，並隔絕來自於電源供應器的高頻雜訊或是 PCB 打線端的雜訊，使晶片表現不受到外界影響，圖 5-3 為旁通電路在 PCB 及晶片上的示意圖，圖中的 1nH 電感為鍍線估計感值，1nH 電感往晶片端則是晶片內的旁通電路。圖 5-3 由左至右為排針至晶片，以排針為埠 1，晶片內的偏壓電路為埠 2，如圖 5-4， S_{21} 在 0~50GHz 皆小於-20dB，表示旁通電通提供足夠的隔離度。圖 5-5 為下線送回的實際晶片照片。

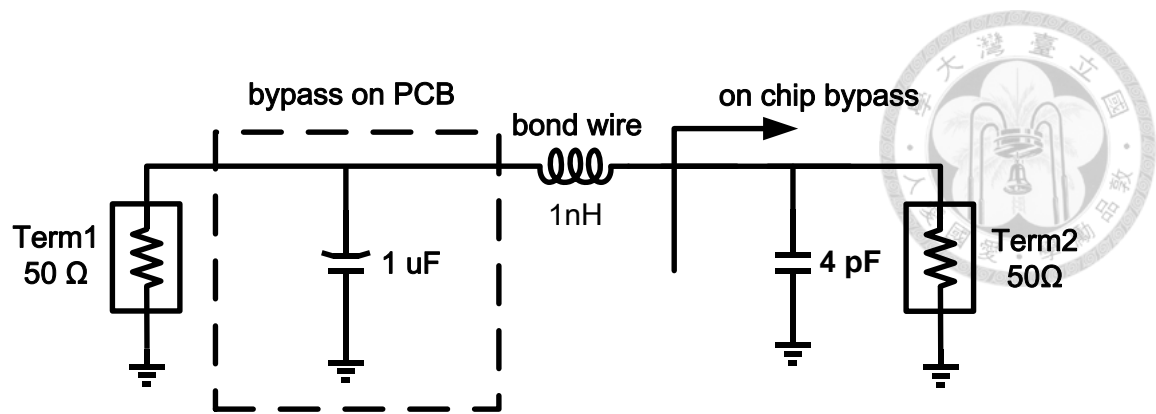


圖 5-3 旁通電路設計。

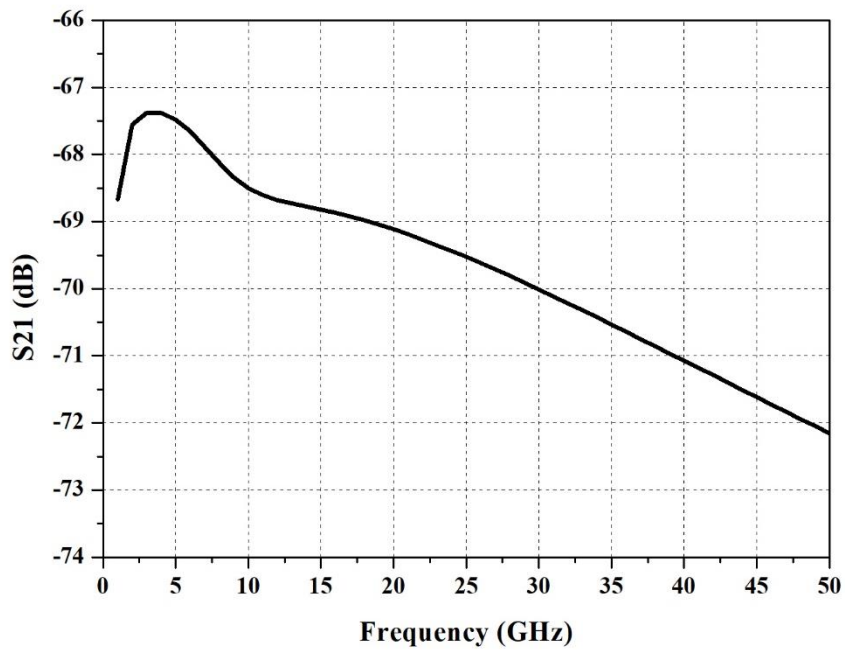
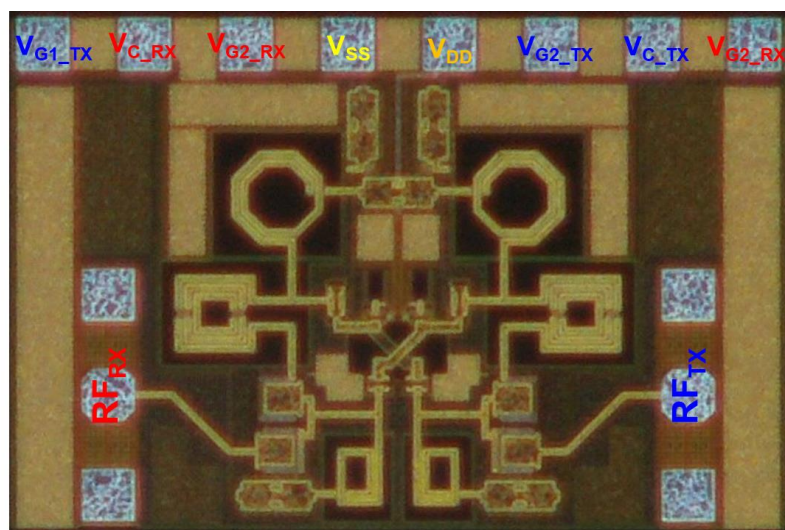
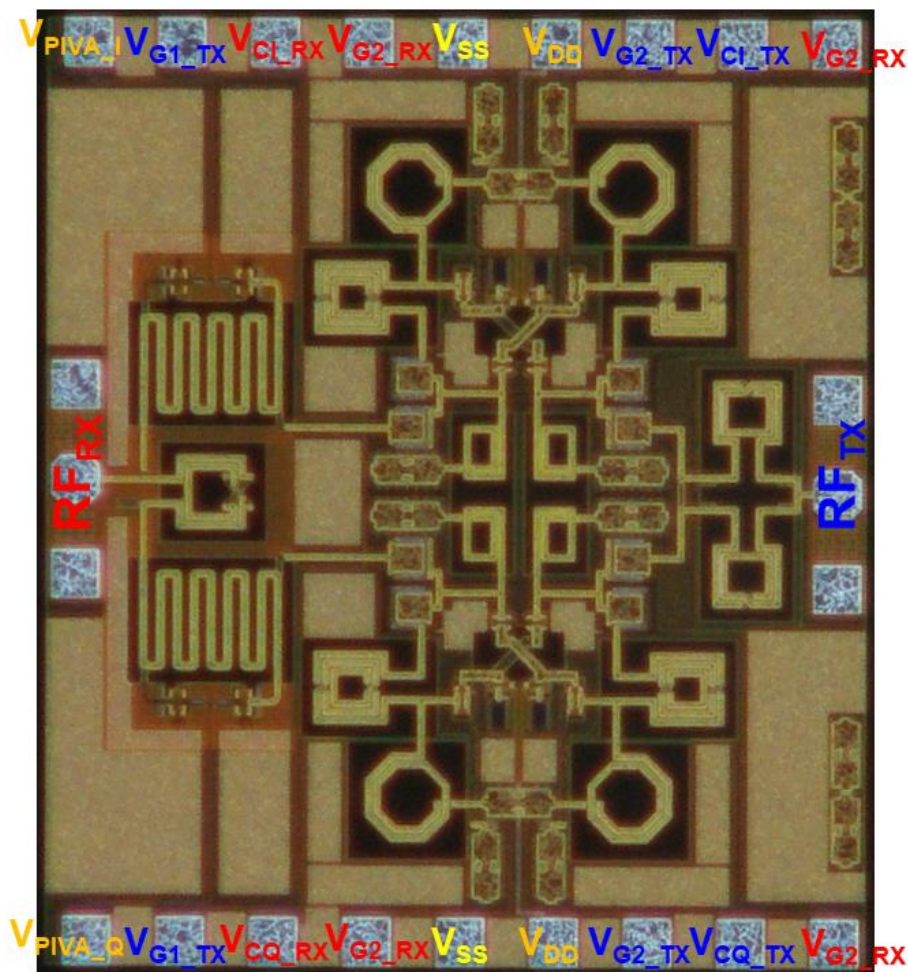


圖 5-4 旁通電路模擬結果。



(a)



(b)

圖 5-5 顯微鏡下的(a)雙向可變增益放大器及(b)雙向向量合式相移器。

5.1.2 偏壓使用

本論文提出的相移器，總共使用九組偏壓，分別是作為開關切換的 V_{PIVA_I} 和 V_{PIVA_Q} 、控制雙向可變增益放大器方向的 V_{DDL} 、 V_{GL} 、 V_{DDR} 、 V_{GR} ，及調整大小控制上下兩個放大器增益的 V_{C1} 及 V_{C2} 和共用的 V_{DD} 。 V_{DD} 使用電壓供應器固定為 1.8V，其中 V_{PIVA_I} 、 V_{PIVA_Q} 、 V_{DDL} 、 V_{DDR} 和 V_{GL} 、 V_{GR} 作為切換 $\pm I/Q$ 及控制相移器方向的開關，只在 1.8 V/0 V 和 0.85 V/0 V 切換。

5.1.3 量測環境

本論文電路於台大電機二館 505 室進行量測，量測環境如圖 5-6 所示，小訊號量測使用 Agilent E8361A 向量網路分析儀取得 S 參數，而電路大訊號由圖 5-7

中的訊號產生器產生，再由頻譜分析儀測量輸出功率，其他 9 個偏壓由電源供應器給定偏壓。量測方式皆由下針量測，針台型號為 Cascade Summit 9000，探針採用 MPI 公司的 TITAN T40A，此探針為 GSG 型式且間距為 100 μm ，最高量測頻率為 40 GHz，晶片下針照片如圖 5-8 所示。



圖 5-6 量測環境。



圖 5-7 大訊號量測訊號源。

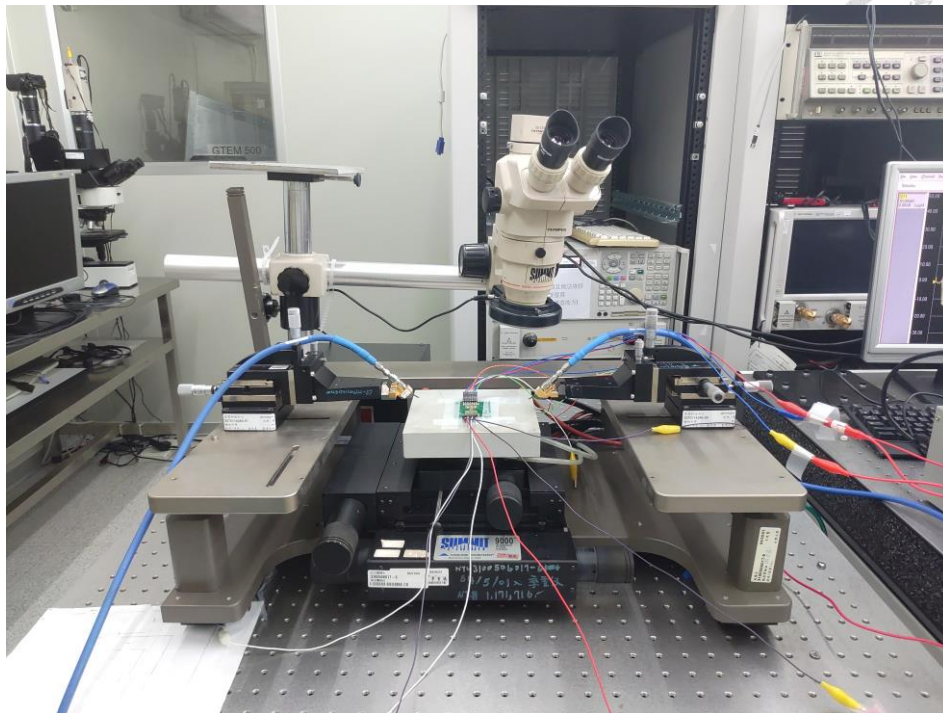


圖 5-8 晶片下針照片。

5.2 量測結果

5.2.1 雙向可變增益放大器

本節將呈現本論文雙向可變增益放大器電路之量測結果，由於雙向可變增益放大器的增益最大值有發生頻偏到 27 GHz 的現象，所以量測的中心頻率我們也設定為 27 GHz，圖 5-9 為其正向及反向增益最大時的 S 參數， S_{11} 及 S_{22} 及在中心頻率皆小於 -15 dB， S_{12} 皆小於 -20 dB，由於此雙向可變增益放大器左右對稱，正反向的量測結果基本上完全相同，可以看到圖 5-9 反方向的 S 參數曲線與正向 S 參數曲線差異非常小，故後面的模擬及量測比較皆使用正向雙向可變增益放大器的結果去進行。

圖 5-10(a)為雙向可變增益放大器在不同 V_c 下的增益量測結果，圖 5-10(b)為修正後的模擬結果，其中修正的原因及過程在之後 5.3 節會進行說明，此節後面的數據比較都是與修正後的模擬去進行比較。圖 5-10(a)和圖 5-10 (b)分別在中心頻率 27 GHz 和 28 GHz 的 S_{21} 範圍為 +4.4 dB~-16.2 dB 及 +5.2 dB~-16.8 dB，可以看出

模擬與量測差距不大，而圖 5-11(a)為 S_{21} 在不同 V_c 下的曲線斜率量測及模擬圖，可以看出曲線的走勢也大致相同，且量測結果較小的斜率變化更便於向量合相移器的增益調整，圖 5-11(b)為相位在不同 V_c 下的測及模擬圖，可以觀察到相位變化在 $\pm 10^\circ$ 之間，小於我們的解析度 22.5° ，因此後面應用在相移器時可以透過微調 V_c 彌補雙向可變增益放大器的相位變化來得到相移器的目標相位。

圖 5-12(a)為雙向可變增益放大器在不同 V_c 下的量測 S_{11} ，圖 5-12 (b)為模擬的 S_{11} ，可以看出除了量測的中心頻率頻偏至 26 GHz 以外，圖形的曲線和模擬是相同的，圖 5-12 (c)為雙向可變增益放大器不同 V_c 下平均和最大最小值的 S_{11} ，也可看出中心頻率往低頻頻偏至 26 GHz。

圖 5-13(a)為雙向可變增益放大器在不同 V_c 下的量測 S_{22} 、圖 5-13 (b)為模擬的 S_{22} ，和 S_{11} 相同，可以看出除了量測的中心頻率頻偏至 27 GHz，圖形的曲線和模擬是相同的。圖 5-13(c)為雙向可變增益放大器不同 V_c 下平均和最大最小值的 S_{22} ，也可看出只有中心頻率頻偏至 27 GHz，也是往低頻偏移。。

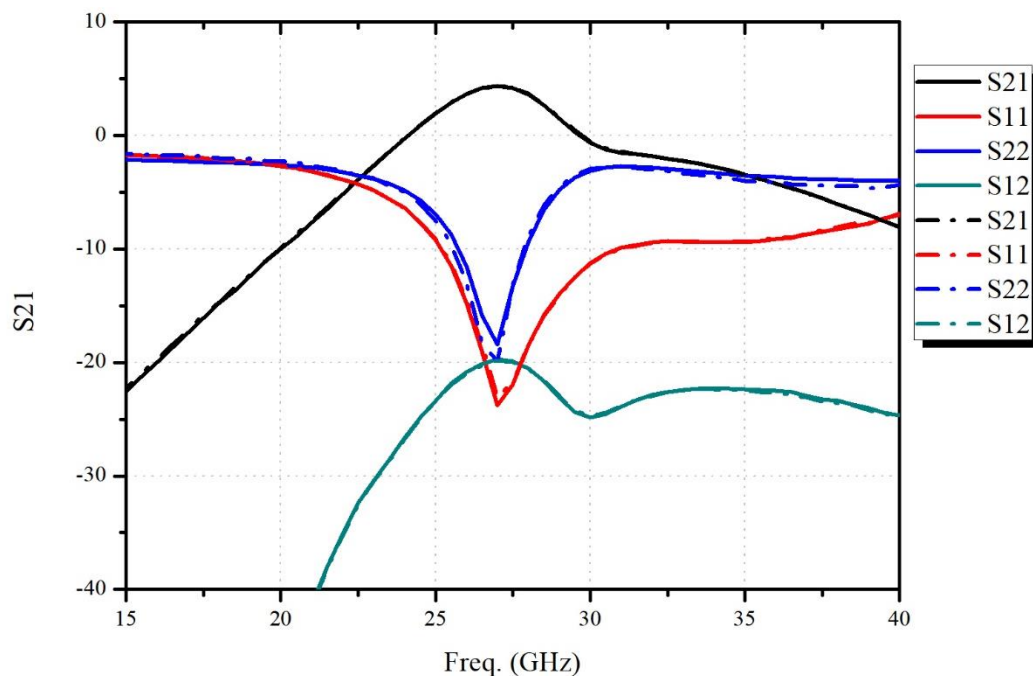
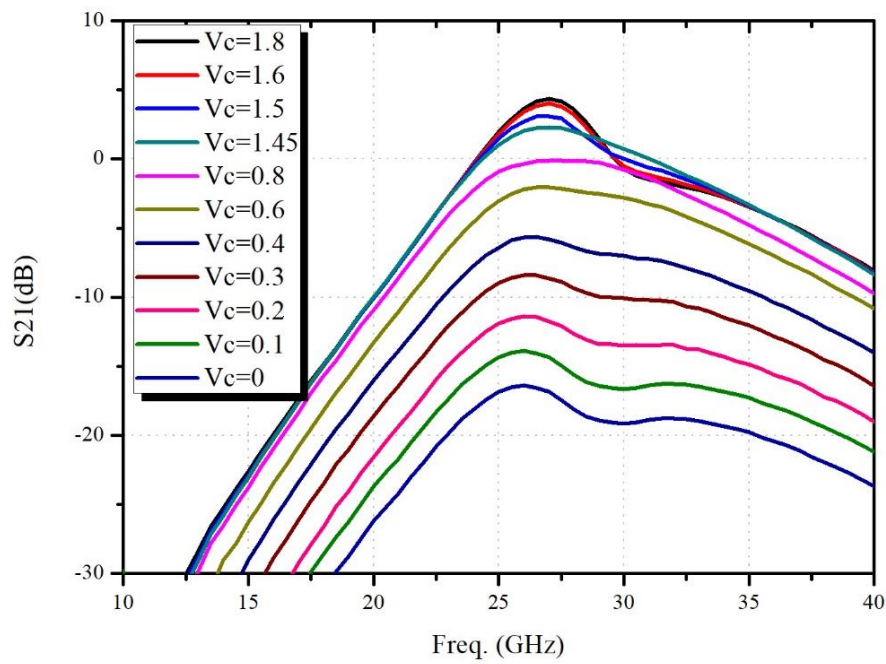
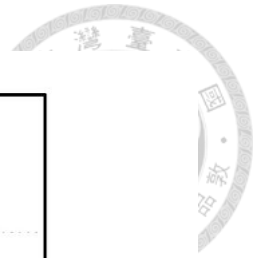
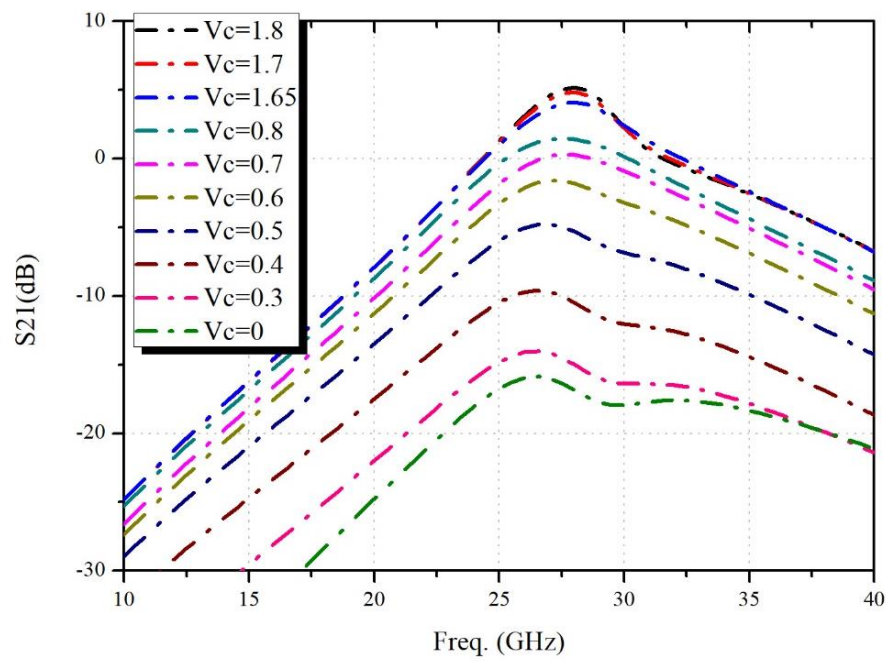


圖 5-9 雙向可變增益放大器在最大增益時正向(實線)及反向(虛線)S 參數。

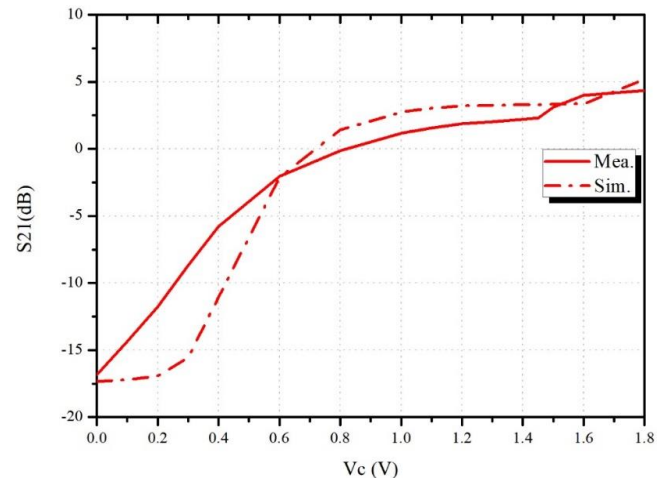


(a)

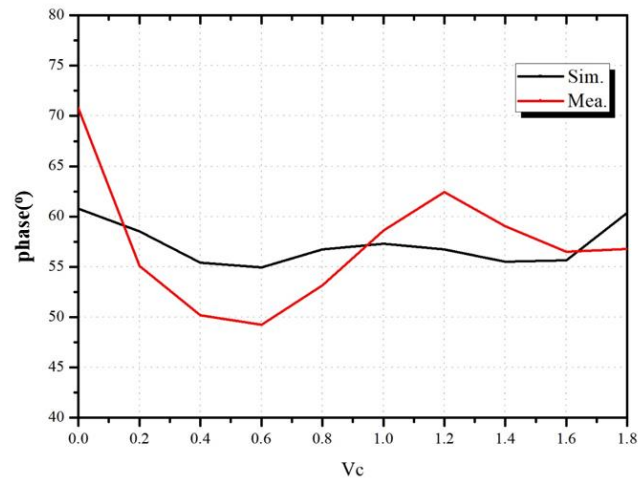


(b)

圖 5-10 雙向可變增益放大器在不同 V_c 下的增益：(a)量測及(b)模擬結果。

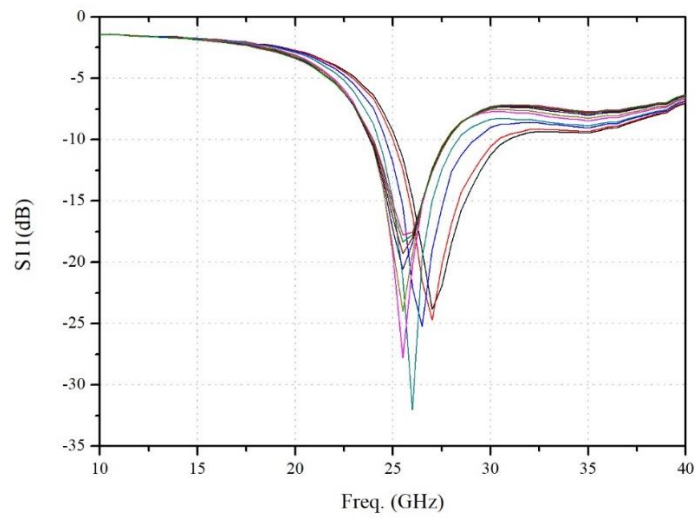


(a)

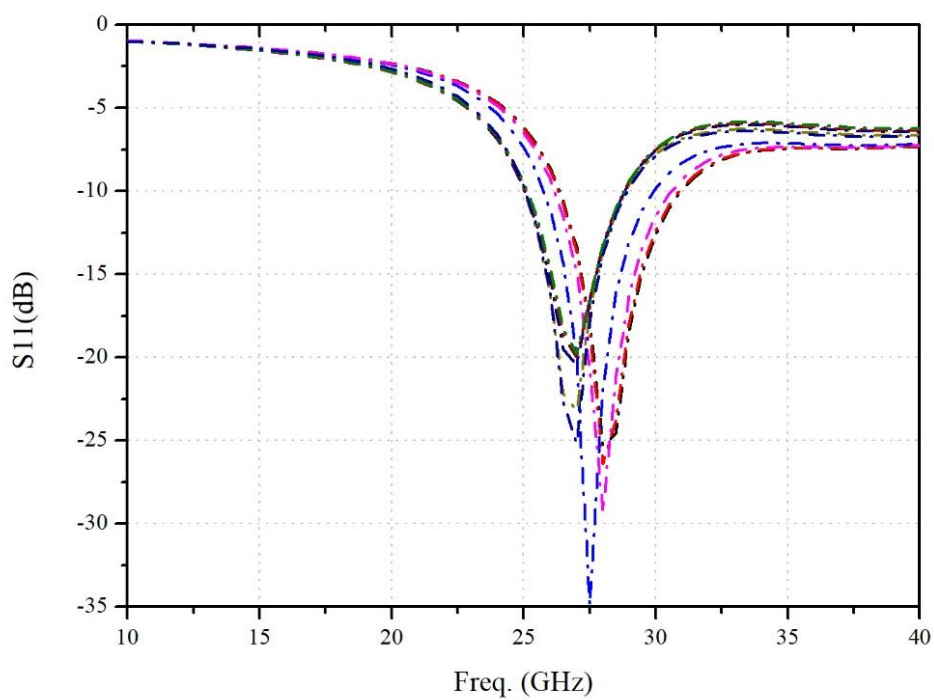


(b)

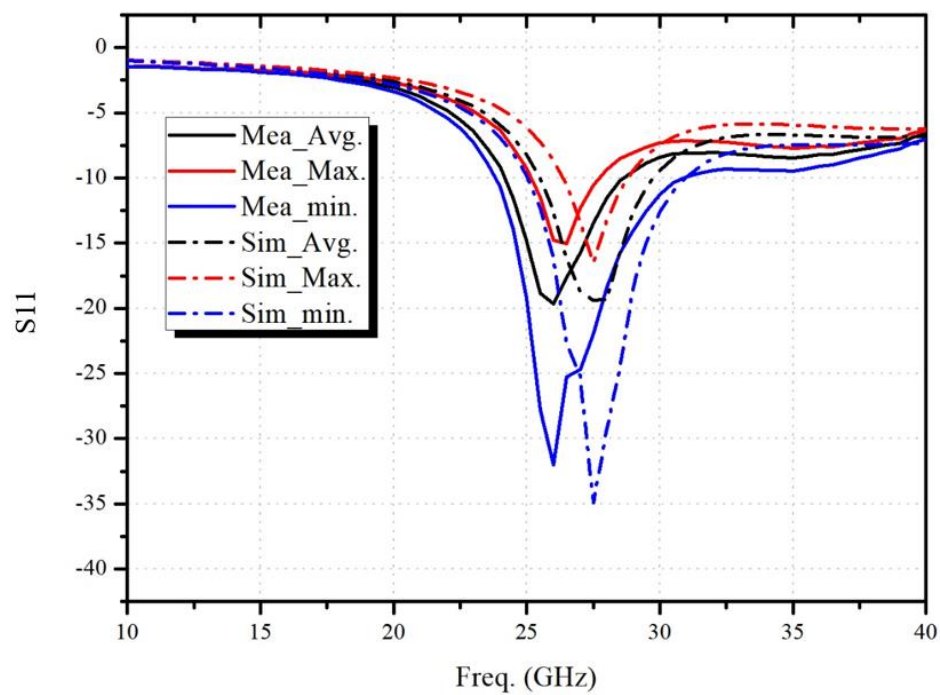
圖 5-11 雙向可變增益放大器 V_c 對(a)增益及(b)相位分別在模擬 28GHz 及量測 27GHz 結果。



(a)

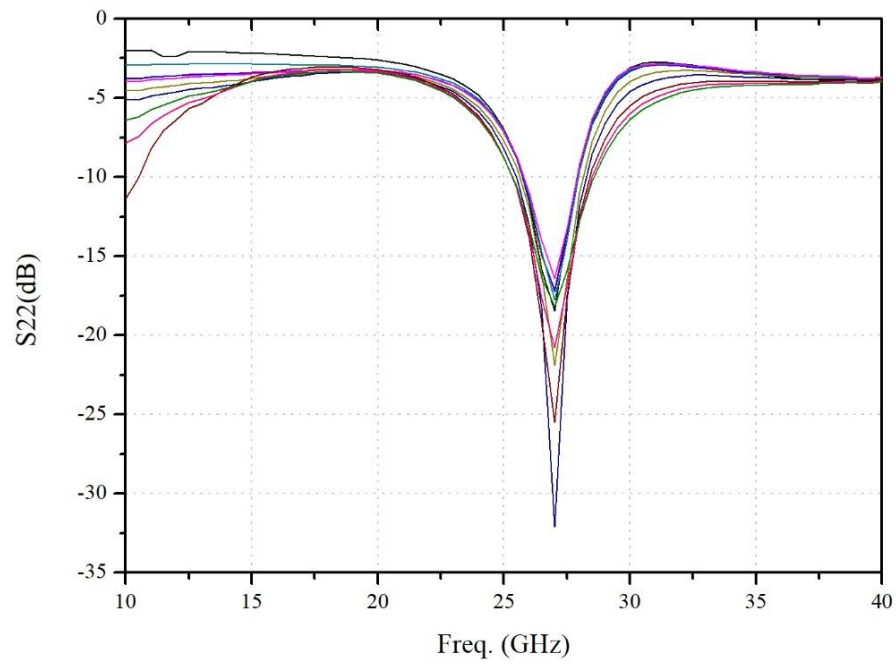
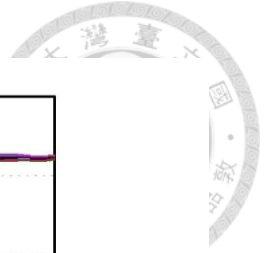


(b)

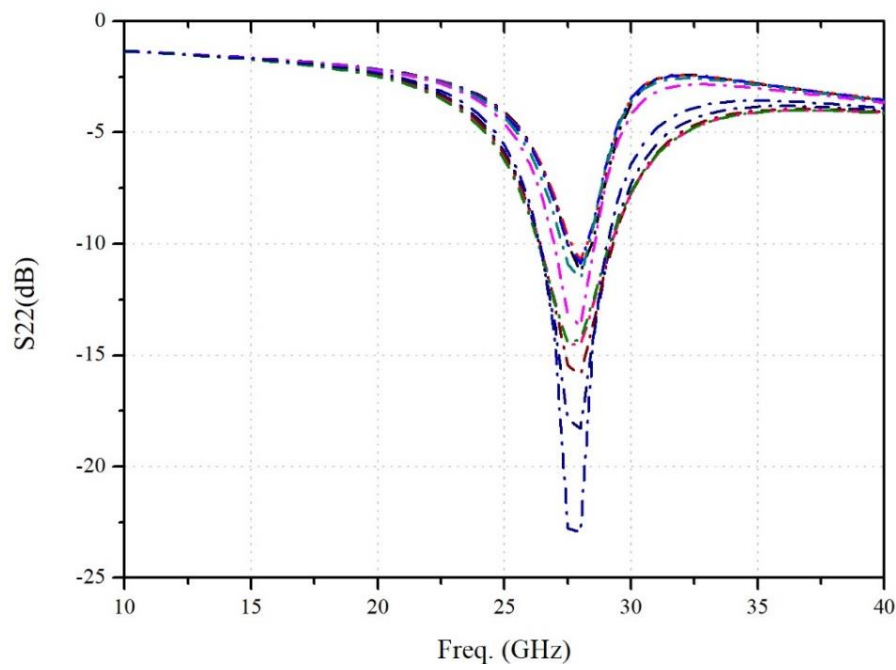


(c)

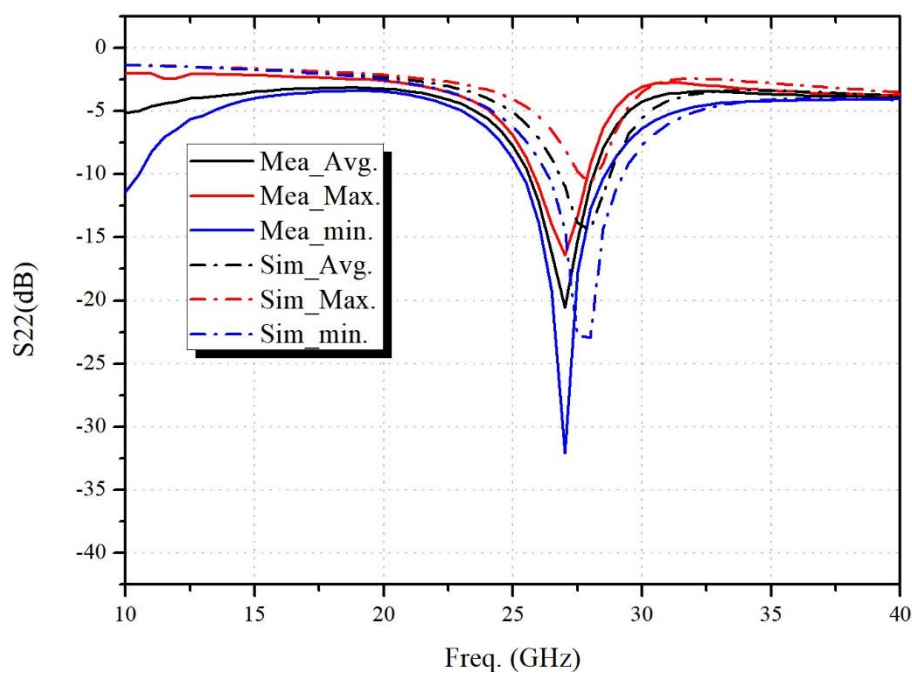
圖 5-12 雙向可變增益放大器不同 V_c 下 S_{11} 的(a)量測，(b)模擬及 (c)平均和最大最小值。



(a)



(b)



(c)

圖 5-13 雙向可變增益放大器不同 V_c 下 S_{22} 的(a)量測，(b)模擬及 (c)平均和最大最小值。

5.2.2 雙向向量合式相移器

本節將呈現本論文雙向向量合式相移器電路之量測結果，由於雙向可變增益放大器的中心頻率有發生頻偏到 27 GHz 的現象，所以量測的中心頻率我們也設定為 27 GHz 去進行，當相移器為正向，圖 5-14 為相移器分成 4-bit 共 16 種狀態以狀態 1 為基準的相對相位移，整理成表 5-1，可以觀察到表 5-1 之所以增益比例不完全相同，是因為雙向可變增益放大器本身會提供 $\pm 10^\circ$ 左右的相位變化，如圖 5-11(b)所示，此相位變化小於解析度 22.5° ，因為角度不大我們可以透過些微調整 V_G ，來使得電路仍能合成目標相位，圖 5-15 為此次相移器 16 個狀態下的 S_{21} ，在中心頻率 27 GHz 其 S_{21} 範圍落在 -6.6~-8.7 dB，RMS 相位誤差在 0.5° 以內，振幅誤差在 0.4 dB 以內，結果如圖 5-16 所示。

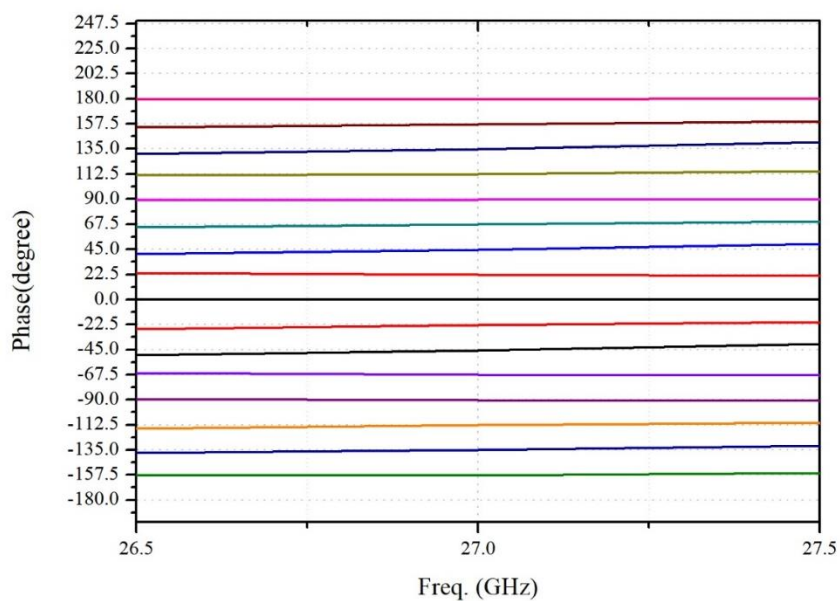


圖 5-14 正向相移器的相位差。

表 5-1 在 27 GHz 量測時，正向相移器各狀態之操作偏壓及角度。

State	V _{PIVA} I(V)	V _{PIVA} Q(V)	V _{C1} (V)	V _{C2} (V)	Gain_ I(dB)	Gain_ Q(dB)	I/Q (linear)	Phase (°)	Ideal (°)
1	0.0	1.8	1.80	0.00	4.43	-16.88	11.63	0.00	0.00
2			1.56	0.35	3.45	-7.32	3.46	-22.98	-22.50
3			0.95	0.81	0.96	0.23	1.09	-44.76	-45.00
4			0.35	1.59	-7.32	3.64	0.28	-67.74	-67.50
5	1.8	1.8	0.05	1.80	-15.73	4.43	0.10	-90.55	-90.00
6			0.37	1.55	-6.80	3.39	0.31	-112.87	-112.50
7			0.96	1.00	0.99	1.13	0.98	-135.33	-135.00
8			1.60	0.39	3.70	-6.29	3.16	-157.83	-157.50
09	1.8	0.0	1.68	0.00	4.13	-16.88	11.23	179.52	180.00
10			1.55	0.32	3.39	-8.13	3.77	157.11	157.50
11			1.20	1.00	1.68	1.13	1.07	134.46	135.00
12			0.70	1.58	-0.74	3.57	0.61	112.29	112.50

State	V _{PIVA} I (V)	V _{PIVA} Q (V)	V _{C1} (V)	V _{C2} (V)	Gain_ I (dB)	Gain_ Q (dB)	I/Q (linear)	Phase (°)	Ideal (°)
13	0.0	0.0	0.03	1.80	-16.21	4.43	0.09	89.73	90.00
14			0.33	1.57	-7.85	3.51	0.27	67.39	67.50
15			0.95	0.80	0.96	0.16	1.10	44.54	45.00
16			1.59	0.58	3.64	-2.36	2.00	22.22	22.50

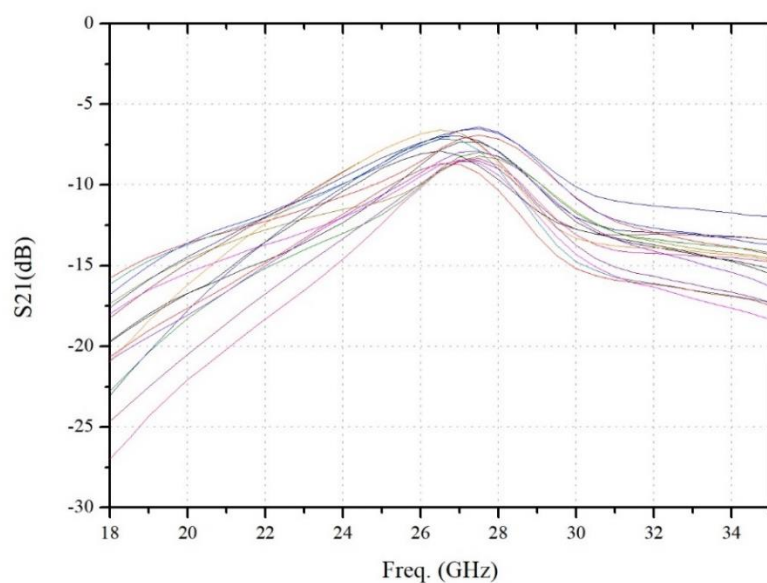


圖 5-15 正向相移器 S_{21} 在不同狀態之量測結果。

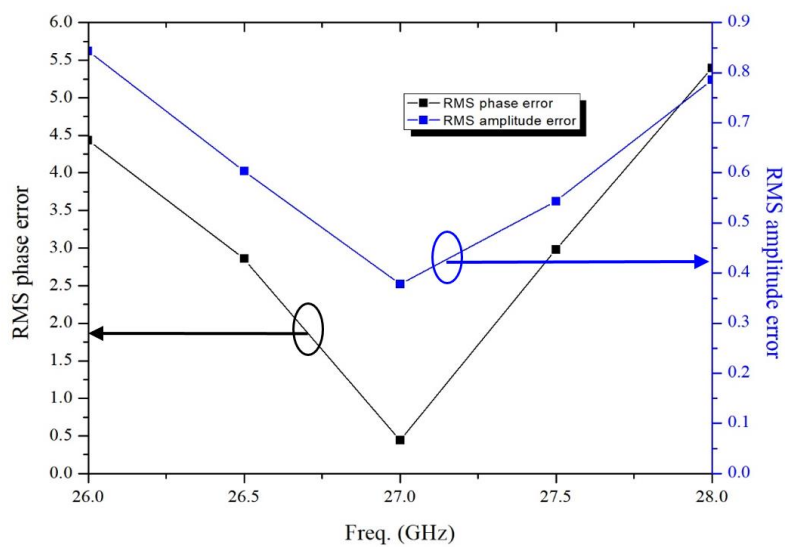


圖 5-16 正向相移器 RMS 相位及振幅誤差。

以下的模擬結果是相移器中的雙向可變增益放大器還未經修正的數據，由於修正過後因增益改變相位差結果也會有所改變，且修正前後反射損耗 S_{11} 、 S_{22} ，皆沒有太大變化，這在之後 5.3.1 節會再做詳細說明，故以下的比較是使用最初模擬時的結果去與量測側進行比較。

圖 5-17 為相移器平均 S_{21} 量測及模擬的比較圖，相較於模擬，量測的平均 S_{21} 最大值小了約 2.5 dB，且中心頻率向 27 GHz 平偏，和雙向可變增益放大器的變異相同，可以推斷為受到雙向放大器的影響。

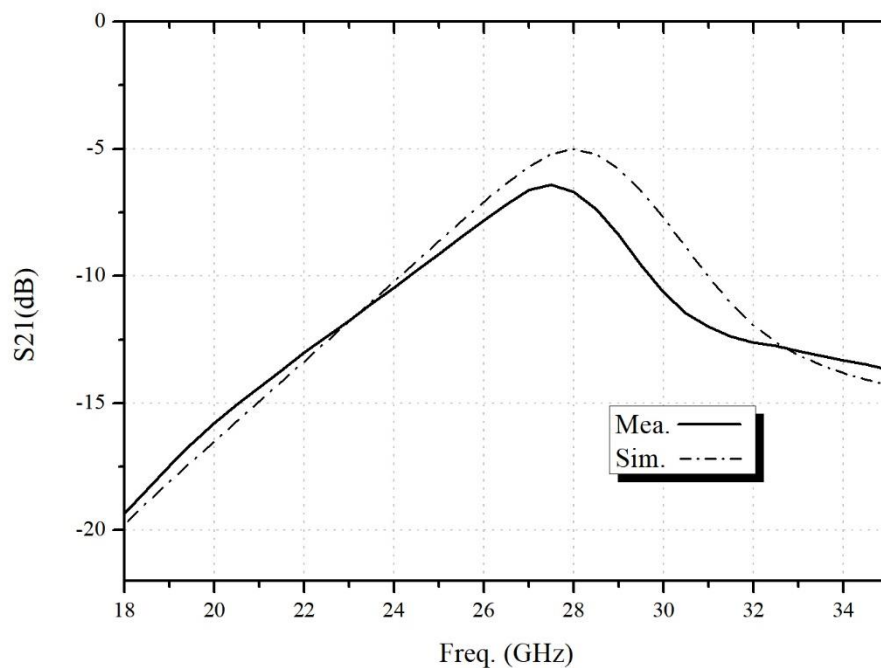


圖 5-17 正向相移器平均 S_{21} 量測模擬比較圖。

圖 5-18 為正向相移器在中心頻率 27 GHz 的 16 個狀態極座標圖，可顯示其大小比例與相位，每個狀態與前一個狀態相比較後，相差皆約為 22.5°

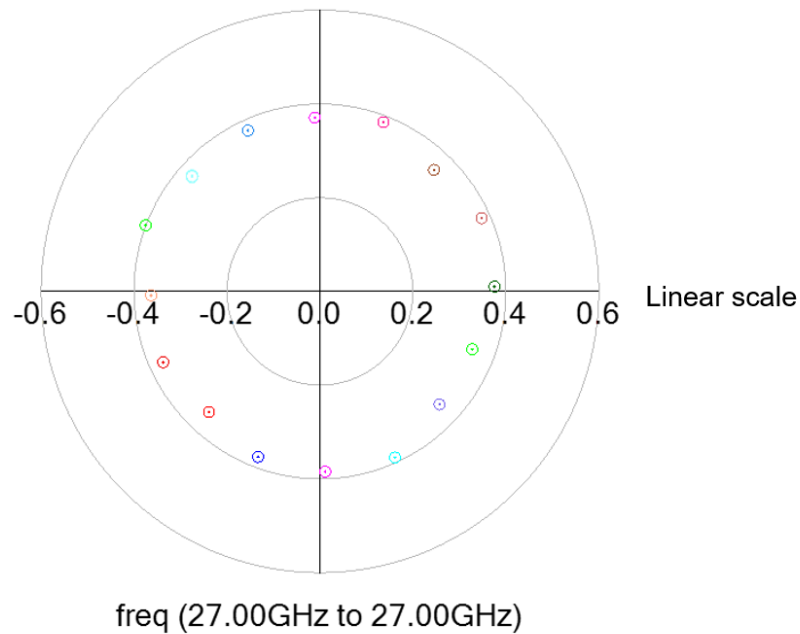
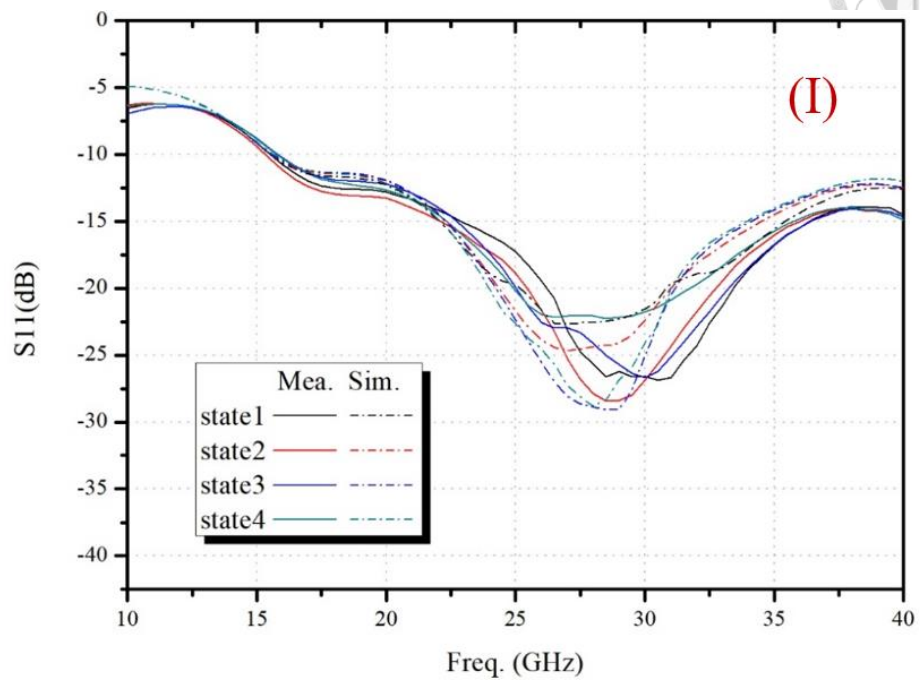


圖 5-18 正向相移器 16 個狀態極座標圖。

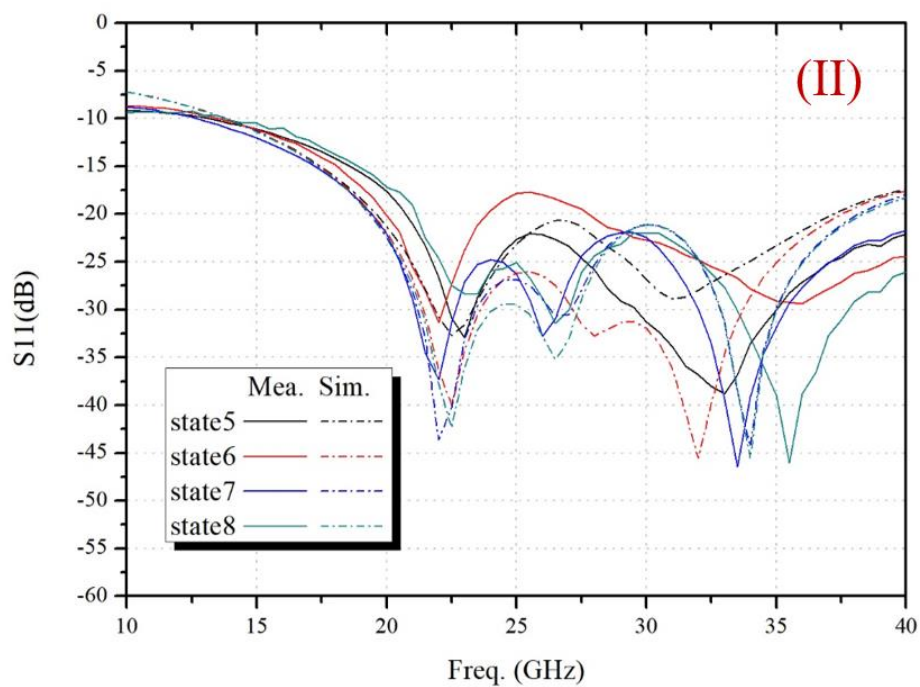
下列圖中實線皆為量測結果，虛線皆為模擬結果，為了清楚表示並避免圖片過於雜亂，因此以 PIVA 開關的 4 個狀態，將 $\pm IQ$ 合成的訊號分為四個象限，每個象限各為四筆量測與模擬的結果。當 $V_{PIVA_I}=0\text{ V}$ 和 $V_{PIVA_Q}=0\text{ V}$ 時，定義為第一象限，相移器狀態 1 到狀態 4，當 $V_{PIVA_I}=0\text{ V}$ 和 $V_{PIVA_Q}=1.8\text{ V}$ 時，定義為第二象限，相移器狀態 5 到狀態 8，當 $V_{PIVA_I}=1.8\text{ V}$ 和 $V_{PIVA_Q}=1.8\text{ V}$ 時，定義為第三象限，相移器狀態 9 到狀態 12，當 $V_{PIVA_I}=1.8\text{ V}$ 和 $V_{PIVA_Q}=0\text{ V}$ 時，定義為第四象限，相移器狀態 13 到狀態 16。以下圖示皆遵照上述規則。

圖 5-19(a)顯示出狀態 1 到狀態 4 的 S_{11} ，可以看到模擬及量測差距不大，在我們操作的頻帶內皆小於 -20 dB。圖 5-19(b)顯示出狀態 5 到狀態 8 的 S_{11} ，量測的低谷在有些偏向高頻，但在中心頻帶內仍皆小於 -18 dB。圖 5-19(c)顯示出狀態 9 到狀態 12 的 S_{11} ，在低頻時量測的低谷較模擬時差，但在操作頻帶內，量測結果優於模擬結果。圖 5-19(d)顯示出狀態 13 到狀態 16 的 S_{11} ，在中心頻帶內皆小於 -18 dB，量測結果也優於模擬結果。而在四象限情況 S_{11} 圖形不相同的原因，在 4.3.2 節中

有說明過，因為正交耦合器非完全對稱及 PIVA 切換開關時反射係數也不完全相同，所以從 RF_{RX} 端看入的 $\pm IQ$ 四象限 S_{11} 不同。



(a)



(b)

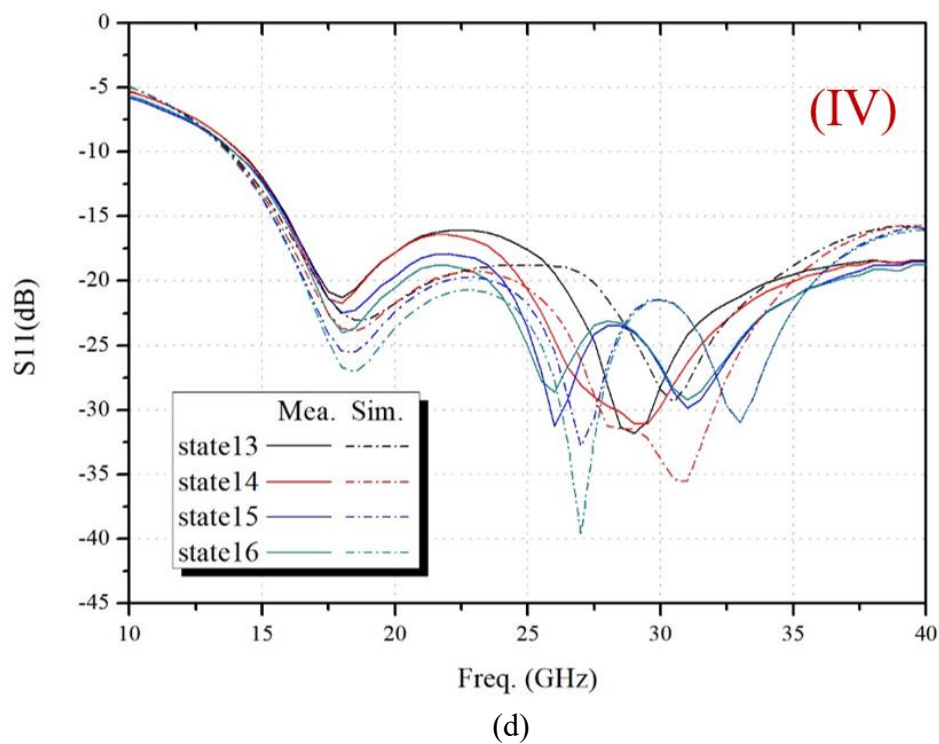
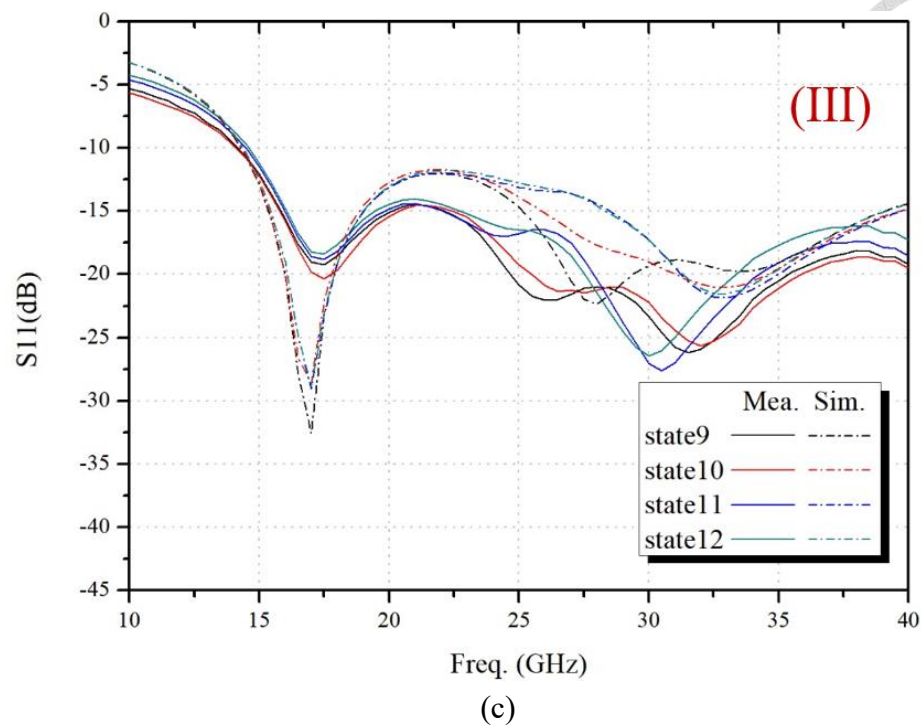
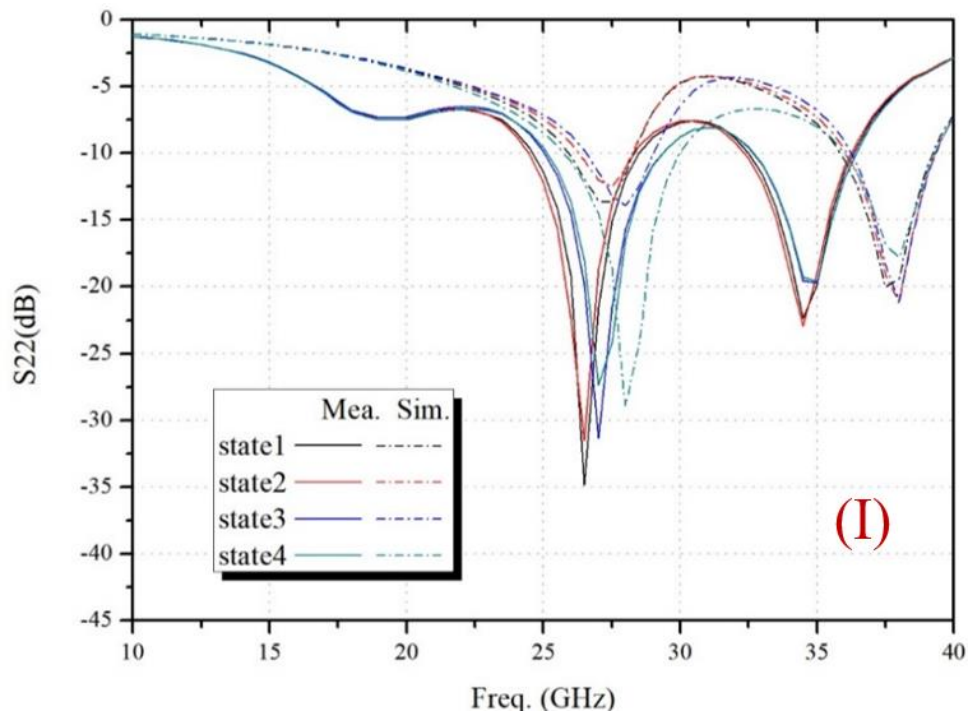


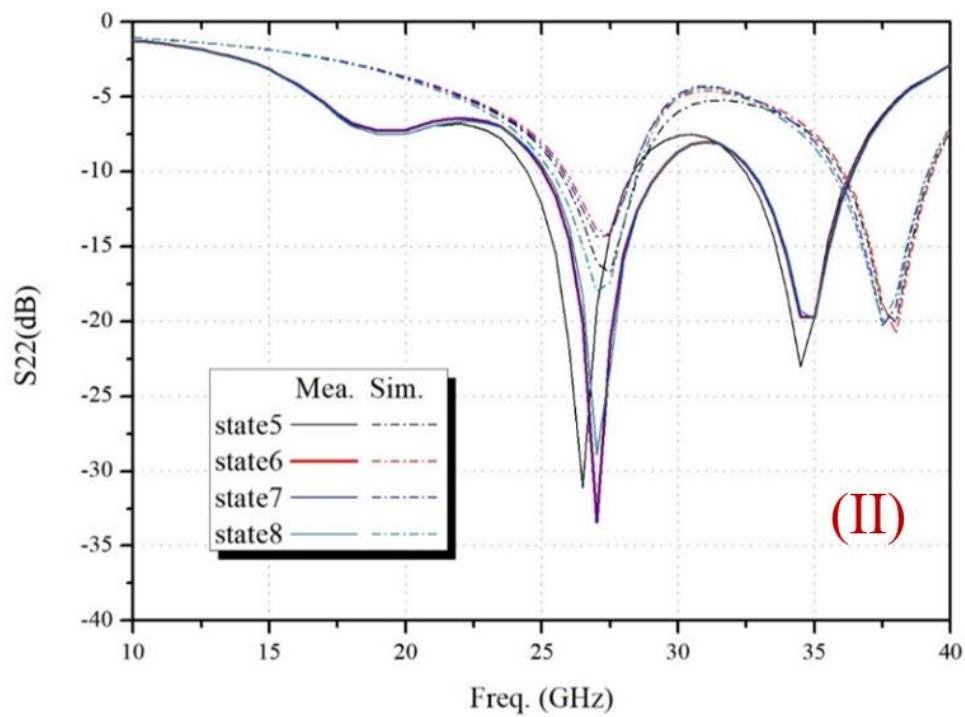
圖 5-19 正向相移器的 S_{11} 分別在四個象限不同狀態之量測結果。

圖 5-20(a)顯示出狀態 1 到狀態 4 的 S_{22} ，在我們中心頻帶內皆小於-10 dB。圖 5-20(b)顯示出狀態 5 到狀態 8 的 S_{22} ，在中心頻帶內皆小於-10 dB。圖 5-20(c)顯示出狀態 9 到狀態 12 的 S_{22} ，在中心頻帶內皆小於-10 dB。圖 5-20(d)顯示出狀態 13

到狀態 16 的 S_{22} ，在中心頻帶內皆小於 -10 dB。我們可以觀測到量測結果在每一個狀態下的 S_{22} 其實都十分相近，差別在於量測的 S_{22} 在高頻的低谷較模擬往低頻偏。



(a)



(b)

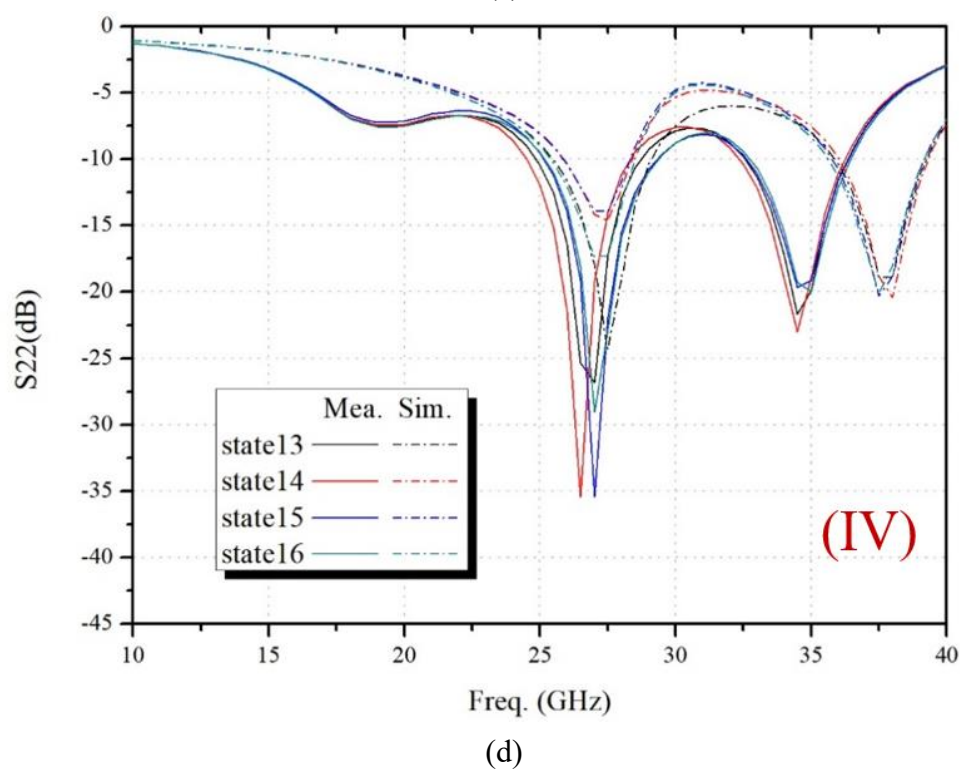
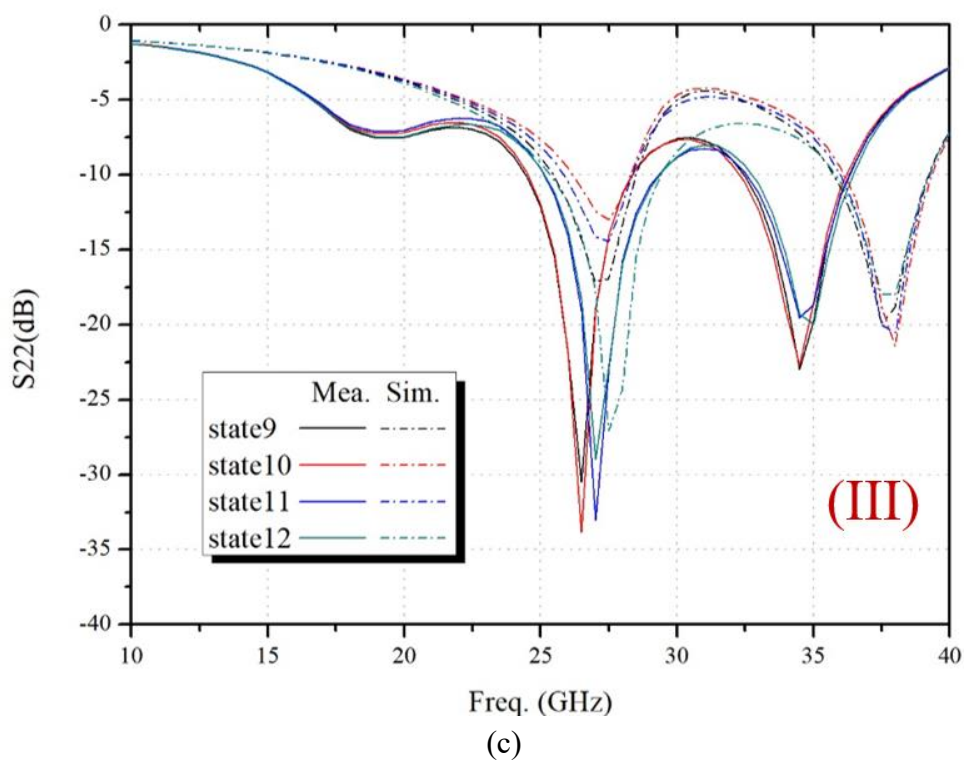


圖 5-20 正向相移器 S_{22} 分別在四個象限不同狀態之量測與模擬結果。

圖 5-21 為 27 GHz 時，正向相移器 16 個狀態的 Pin 對增益量測圖，其中 IP_{1dB} 最好的狀態可達到 +2 dBm，最差的狀態為 -3 dBm，達成當初規格所定的 -5 dBm。

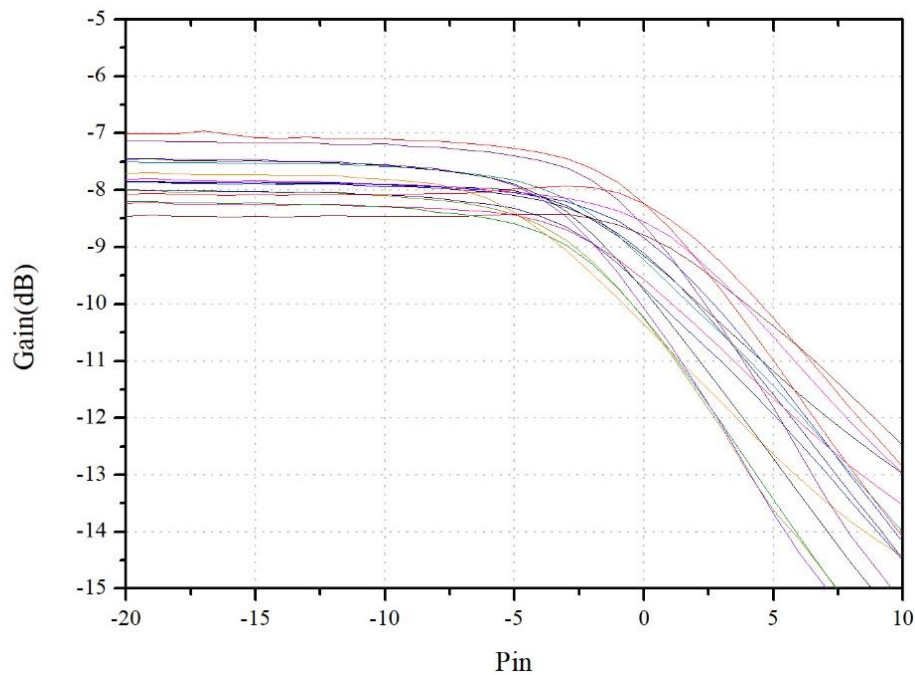


圖 5-21 正向相移器 16 個狀態的 Pin 對增益量測圖。

圖 5-22 為正向相移器 16 個狀態的 Pin 對平均增益模擬和量測圖，模擬的平均 IP_{1dB} 為 +0.1 dBm，量測的平均 IP_{1dB} 為 -1 dBm，主要差別在於雙向可變增益放大器所減少的增益。

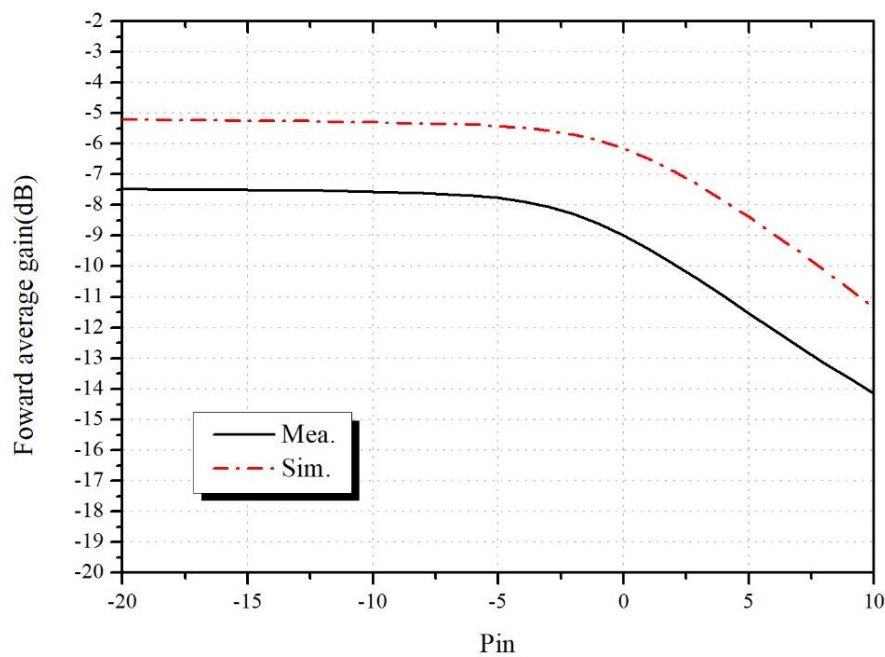


圖 5-22 正向相移器模擬及量測的 Pin 對平均增益圖。

當相移器為反向，圖 5-23 為相移器分為 4-bit 共 16 種狀態以狀態 1 為基準的相對相位移，整理成表 5-2，圖 5-24 為此次相移器 16 個狀態下的 S_{21} ，在中心頻率 27 GHz 其 S_{21} 範圍落在 -6.9~8 dB，RMS 相位誤差為 0.1° ，振幅誤差在 0.4 dB 以內，結果如圖 5-25 所示。

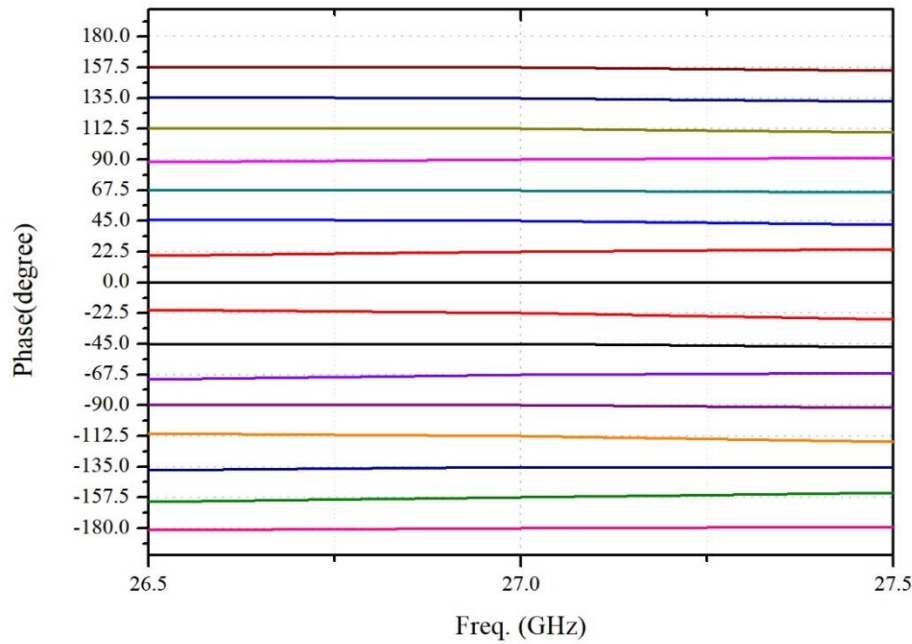


圖 5-23 反向相移器的相位差。

表 5-2 在 27 GHz 時，反向相移器各狀態之操作偏壓及角度。

State	V _{PIVA} I(V)	V _{PIVA} Q(V)	V _{C1} (V)	V _{C2} (V)	Gain_ I(dB)	Gain_ Q(dB)	I/Q (linear)	Phase (°)	Ideal (°)
1	0.0	1.8	1.80	0.00	4.43	-16.88	11.63	0.00	0.00
2			1.59	0.58	3.64	-2.36	2.00	-22.51	-22.50
3			1.00	1.19	1.13	1.65	0.94	-44.98	-45.00
4			0.33	1.57	-7.85	3.51	0.27	-67.64	-67.50
5	1.8	1.8	0.03	1.80	-16.21	4.43	0.09	-89.98	-90.00
6			0.70	1.58	-0.74	3.57	0.61	-112.55	-112.50
7			1.20	0.85	1.68	0.49	1.15	-135.08	-135.00

State	V _{PIVA} I(V)	V _{PIVA} Q(V)	V _{C1} (V)	V _{C2} (V)	Gain_ I(dB)	Gain_ Q(dB)	I/Q (linear)	Phase (°)	Ideal (°)
8			1.55	0.32	3.39	-8.13	3.77	-157.38	-157.50
09	1.8	0.0	1.69	0.00	4.17	-16.88	11.28	180.03	180.00
10			1.58	0.39	3.57	-6.29	3.11	157.58	57.50
11			0.96	1.00	0.99	1.13	0.98	134.90	135.00
12			0.37	1.55	-6.80	3.39	0.31	112.53	112.50
13	0.0	0.0	0.05	1.80	-15.73	4.43	0.10	90.06	90.00
14			0.35	1.60	-7.32	3.70	0.28	67.46	67.50
15			0.95	0.80	0.96	0.16	1.10	44.98	45.00
16			0.35	1.56	-7.32	3.45	0.29	22.50	22.50

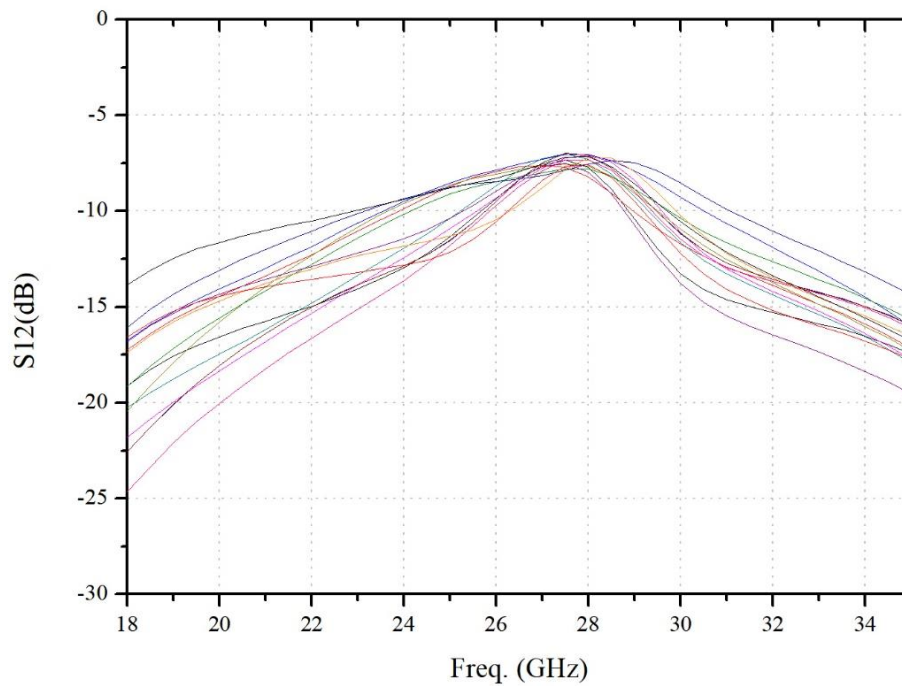


圖 5-24 反向相移器 S_{12} 在不同狀態之量測結果。

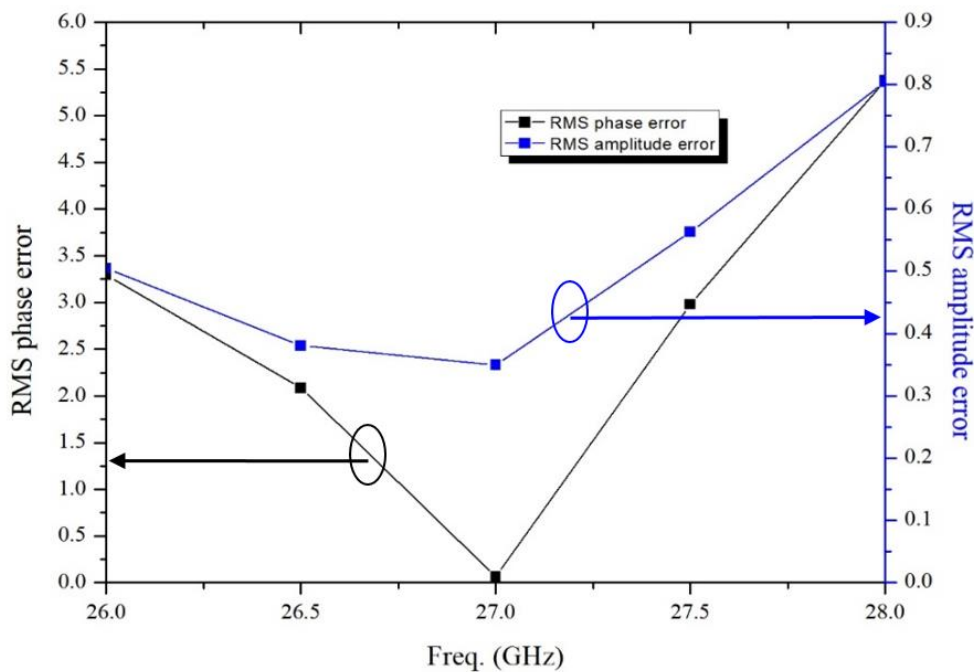


圖 5-25 反向相移器 RMS 相位及振幅誤差。

圖 5-26 為反向相移器平均 S_{21} 量測及模擬的比較圖，相較於模擬，量測的平均 S_{21} 最大值小了約 2.5 dB，且中心頻率向 27 GHz 平偏，和雙向可變放大器的變異相同，可以推斷為受到雙向放大器的影響。

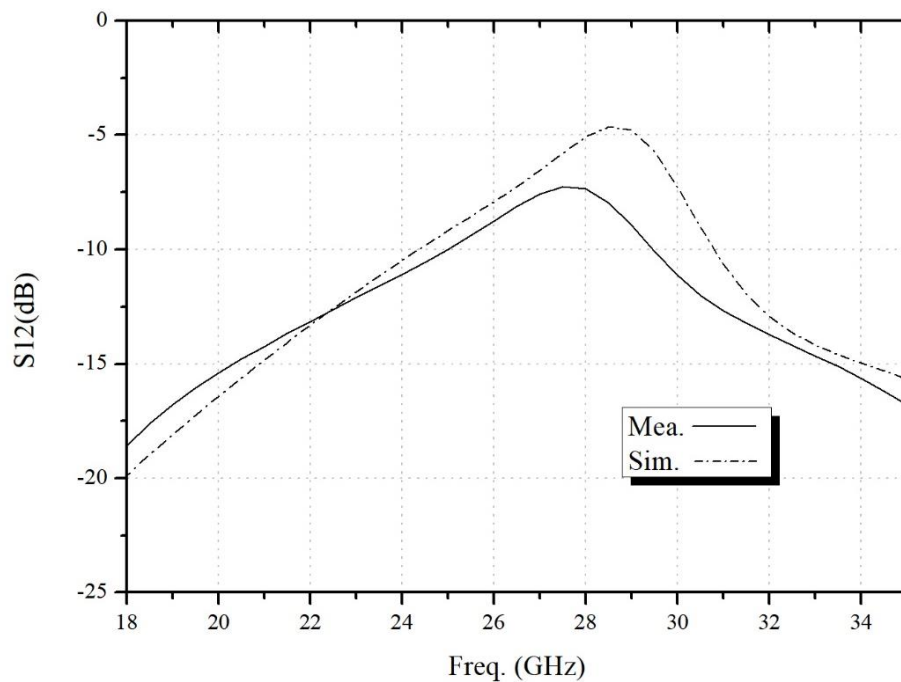


圖 5-26 反向相移器平均 S_{12} 量測模擬比較圖。

圖 5-27 為反向相移器在中心頻率 27 GHz 的 16 個狀態極座標圖，可顯示其大小與相位，每個狀態與前一個狀態相比較後，相差皆約為 22.5°

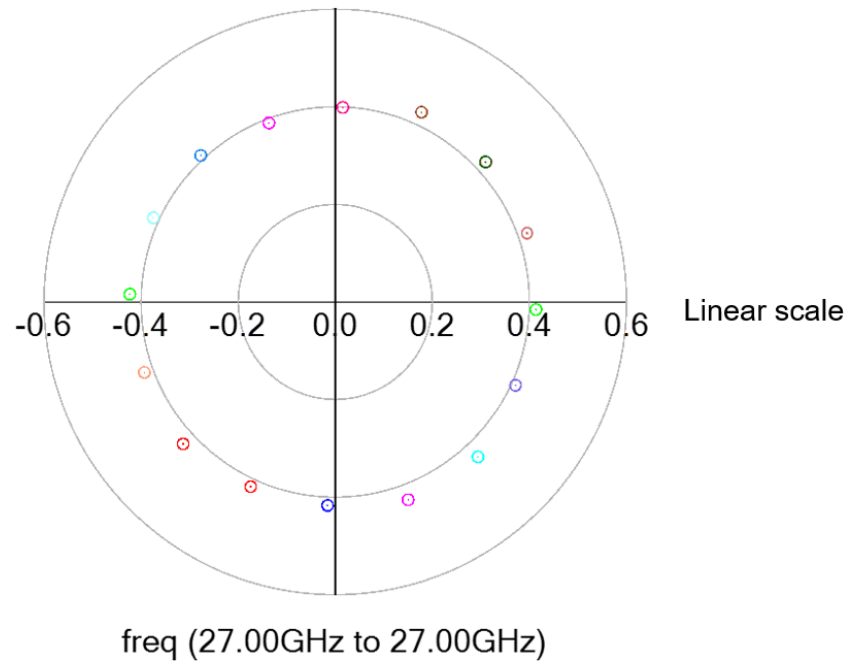
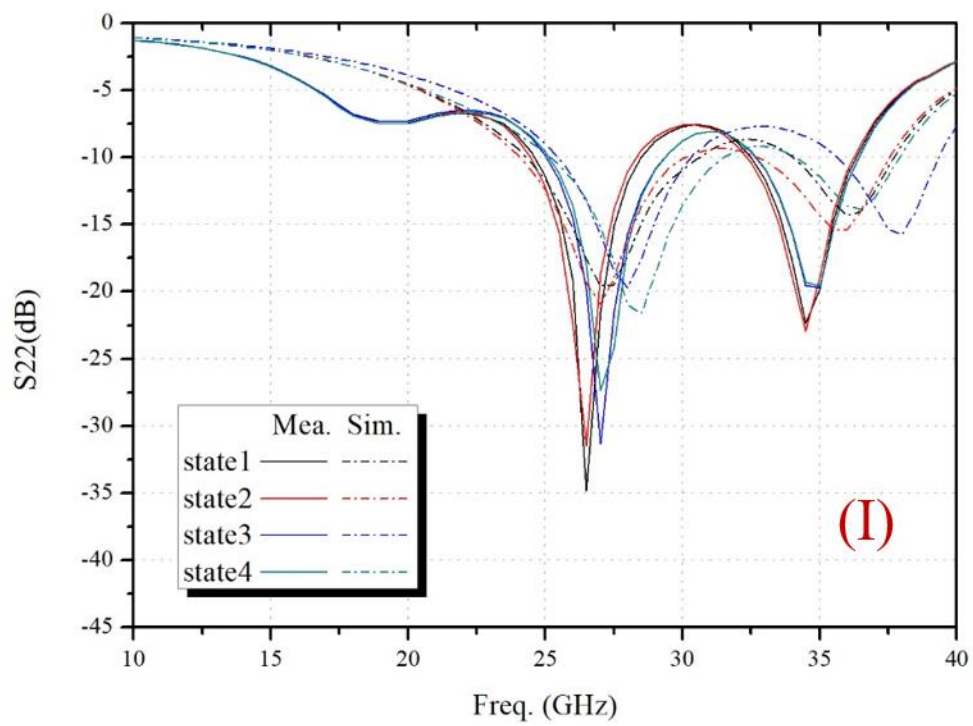
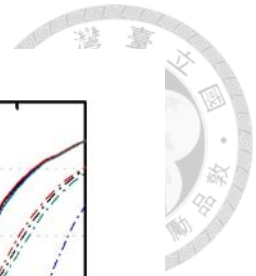
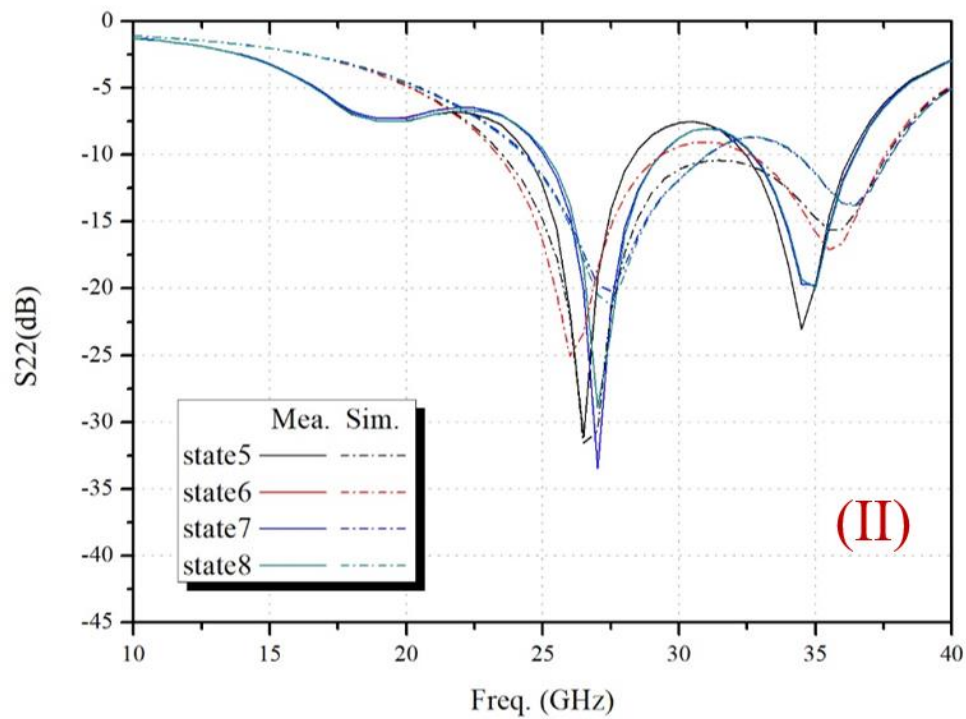


圖 5-27 反向相移器 16 個狀態極座標圖。

圖 5-28(a)顯示出狀態 1 到狀態 4 的 S_{22} ，此時的 S_{22} 為反向訊號的輸入反射係數，在我們所需的頻帶內皆小於 -10dB。圖 5-28 (b)顯示出狀態 5 到狀態 8 的 S_{22} ，在中心頻帶內皆小於 -10 dB。圖 5-28(c)顯示出狀態 9 到狀態 12 的 S_{22} ，在中心頻帶內皆小於 -10 dB。圖 5-28(d)顯示出狀態 13 到狀態 16 的 S_{22} ，在中心頻帶內皆小於 -10 dB。我們可以觀測到量測結果在每一個狀態下的 S_{22} 其實都十分相近，差別在於量測的 S_{22} 在高頻的低谷較模擬往低頻偏。



(a)



(b)

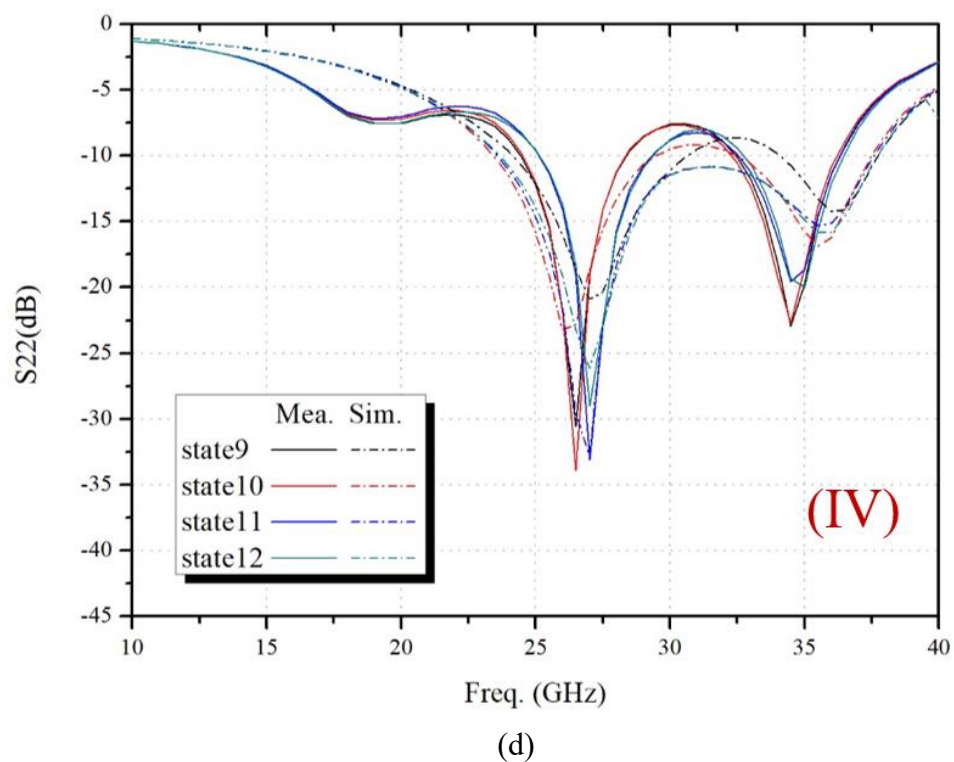
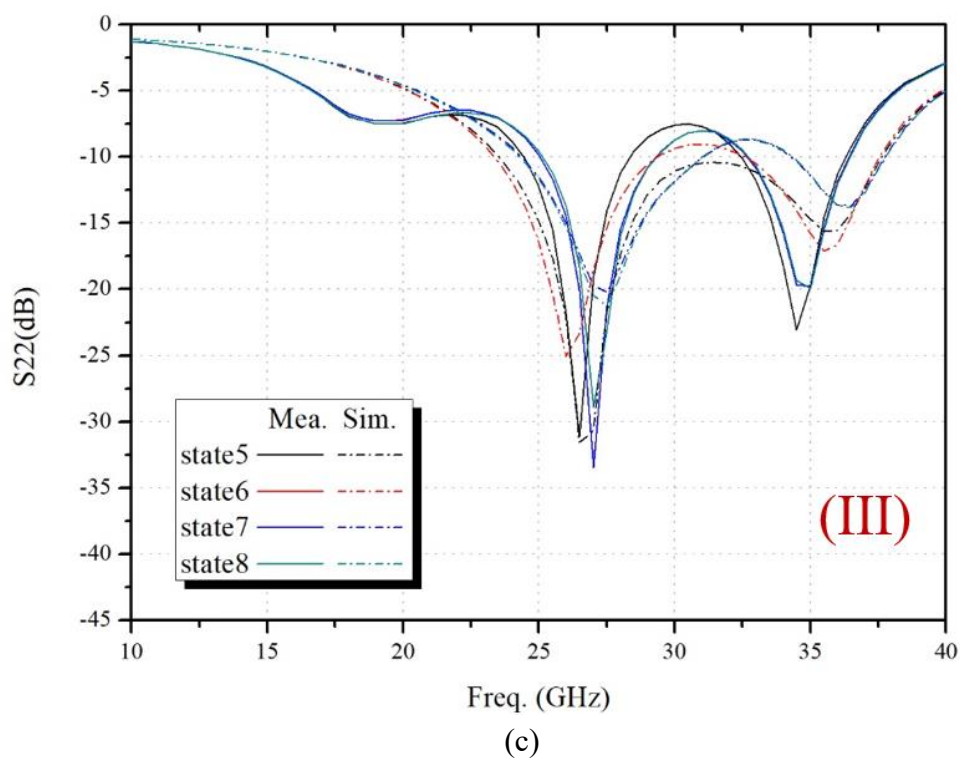
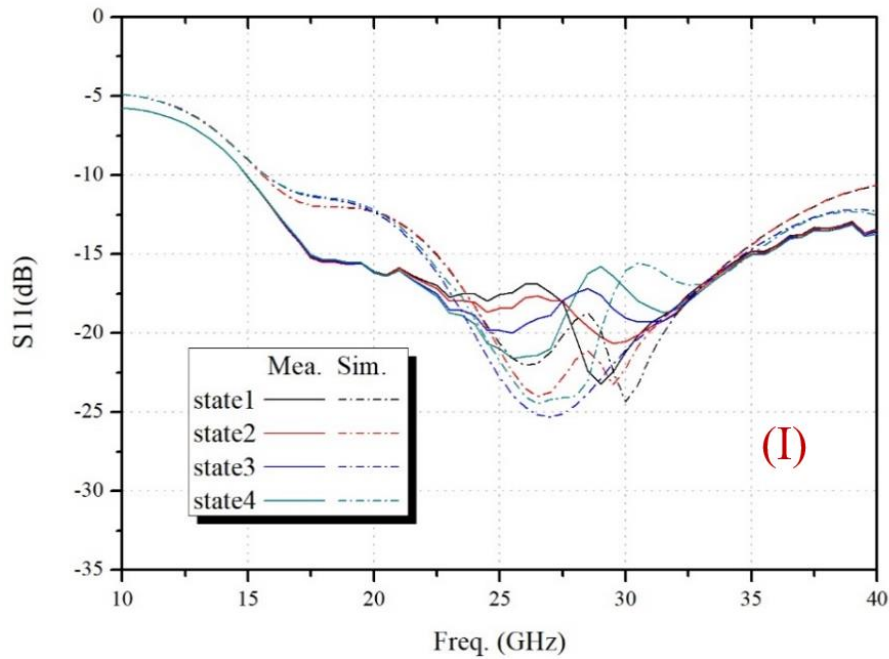


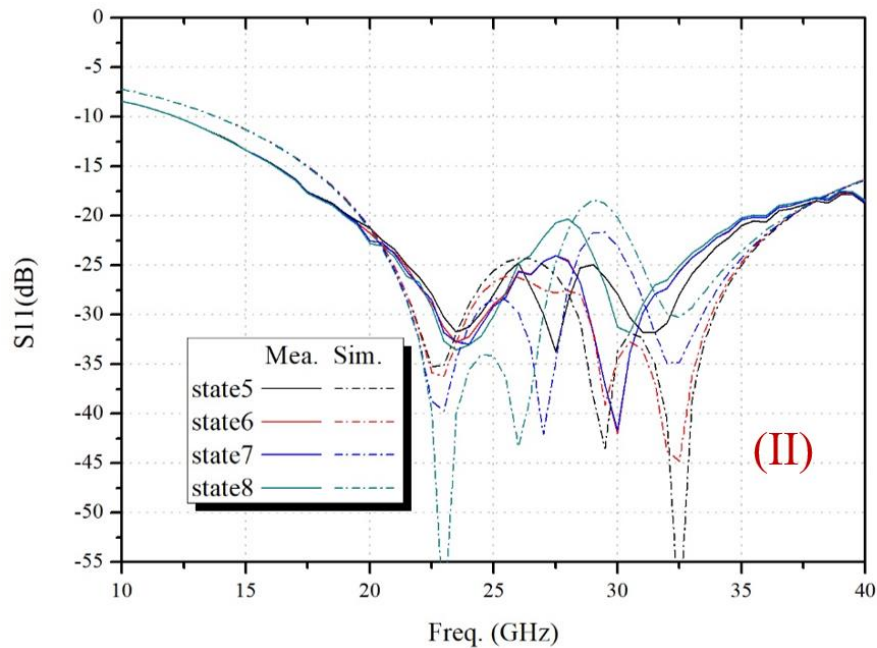
圖 5-28 反向相移器輸入匹配 S_{22} 在四象限不同狀態之量測與模擬結果。

圖 5-29(a)顯示出狀態 1 到狀態 4 的 S_{11} ，此時的 S_{11} 為反向訊號的輸出反射係數，在我們所需的頻帶內皆小於 -17 dB。圖 5-29 (b)顯示出狀態 5 到狀態 8 的 S_{11} ，

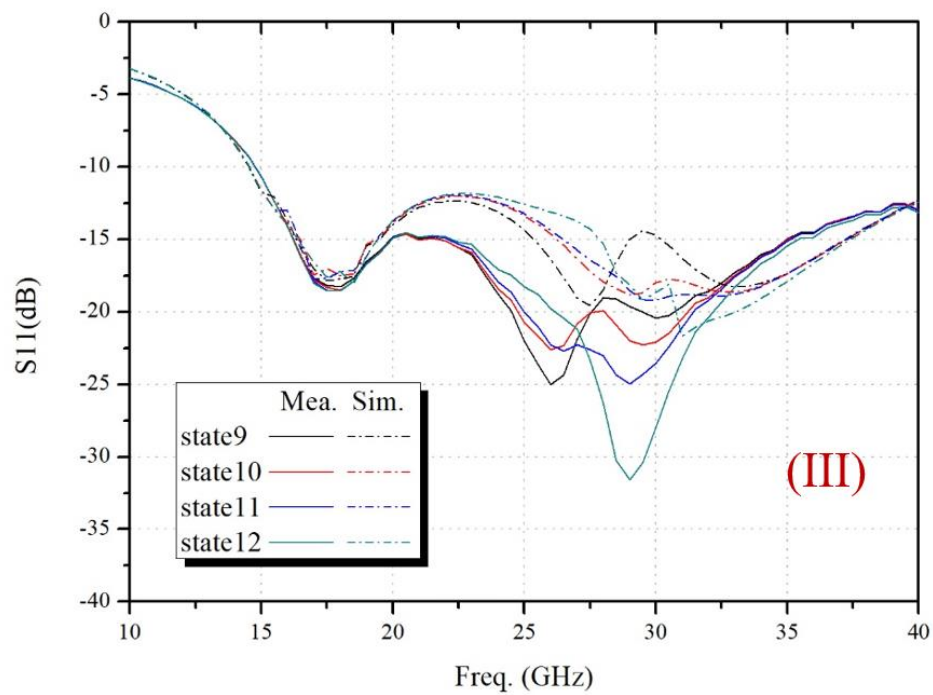
在中心頻帶內皆小於-20 dB。圖 5-29(c)顯示出狀態 9 到狀態 12 的 S_{11} ，在中心頻帶內皆小於-12 dB。圖 5-29(d)顯示出狀態 13 到狀態 16 的 S_{11} ，在中心頻帶內皆小於-18 dB。我們可以觀測到量測結果有部分象限優於模擬部分差於模擬，但曲線基本上沒有相差太大，且操作頻帶內反射損耗皆能小於-10 dB，符合設計的目標規格。



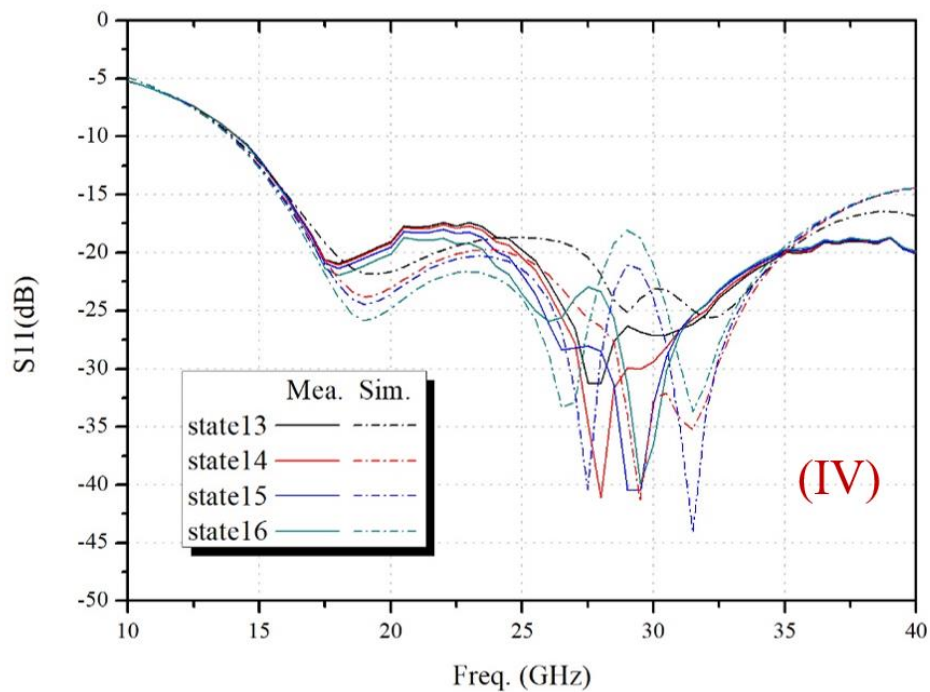
(a)



(b)



(c)



(d)

圖 5-29 反向相移器輸出匹配 S_{11} 在四象限不同狀態之量測與模擬結果。

圖 5-30 為 27 GHz 時，反向相移器 16 個狀態的 P_{in} 對增益量測圖，其中 IP_{1dB} 最好的狀態可達到 +3 dBm，最差的狀態為 -2 dBm，達成當初規格所定的 -5 dBm。

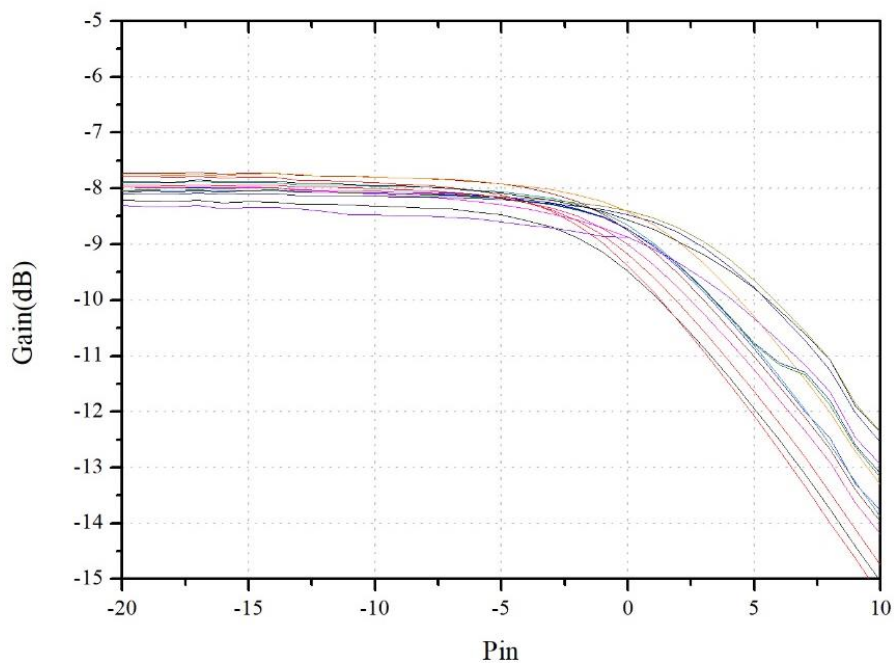


圖 5-30 反向相移器 16 個狀態的 Pin 對增益量測圖。

圖 5-31 為反向相移器 16 個狀態 Pin 對平均增益的量測及模擬圖，模擬的平均 IP_{1dB} 為 0 dBm，量測的平均 IP_{1dB} 為 +0.1 dBm，主要差別在於雙向可變增益放大器所減少的增益。

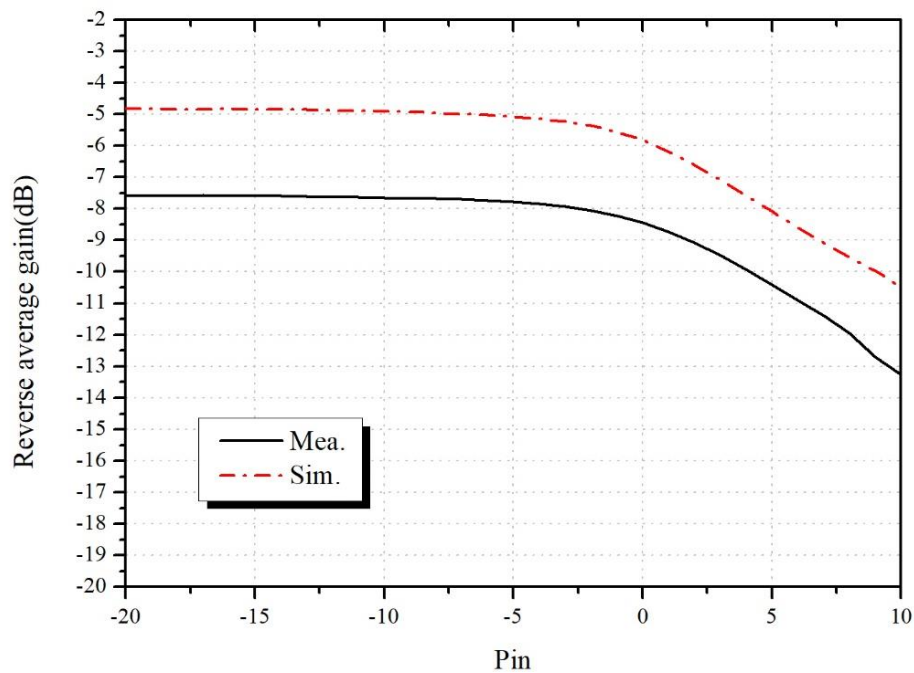


圖 5-31 反向相移器模擬及量測的 Pin 對平均增益圖。

圖 5-32 為正向及反向相移器各自的平均及最大最小 S_{21} 量測結果比較圖，可以觀察到，由於是 16 個狀態的統計值，所以在最大最小值的部分差異較大一些，可以觀察到在低頻時反向 S_{21} 稍大，高頻時正向 S_{21} 稍大，但在操作的中心頻率 27 GHz 的值都相當接近。

圖 5-33 為正向及反向相移器在中心頻率 27 GHz 各自 16 個狀態的平均及最大最小增益對 P_{in} 量測結果比較圖，正向的 IP_{1dB} 平均約為 -1 dBm，反向的 IP_{1dB} 平均約為 +0.1 dBm，正向的範圍稍微比反向大一點的原因是因為在調整控制電壓 V_{C1} 及 V_{C2} 時，反向因為有前面調整過正向控制電壓的經驗使得增益誤差調得更為精確的關係。

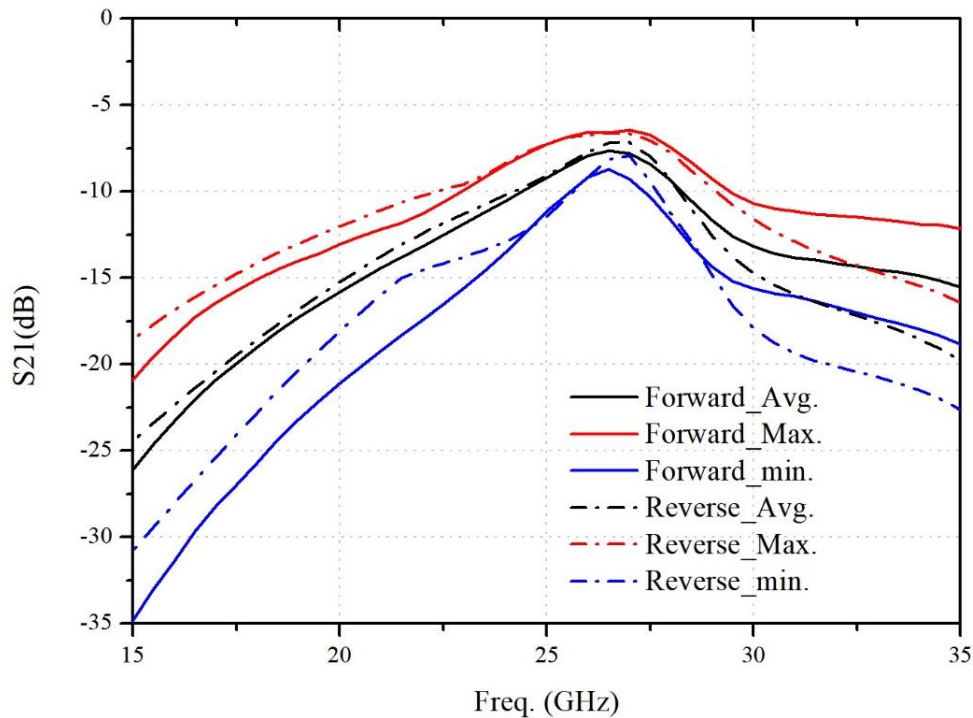


圖 5-32 正反向相移器的平均及最大最小 S_{21} 量測圖。

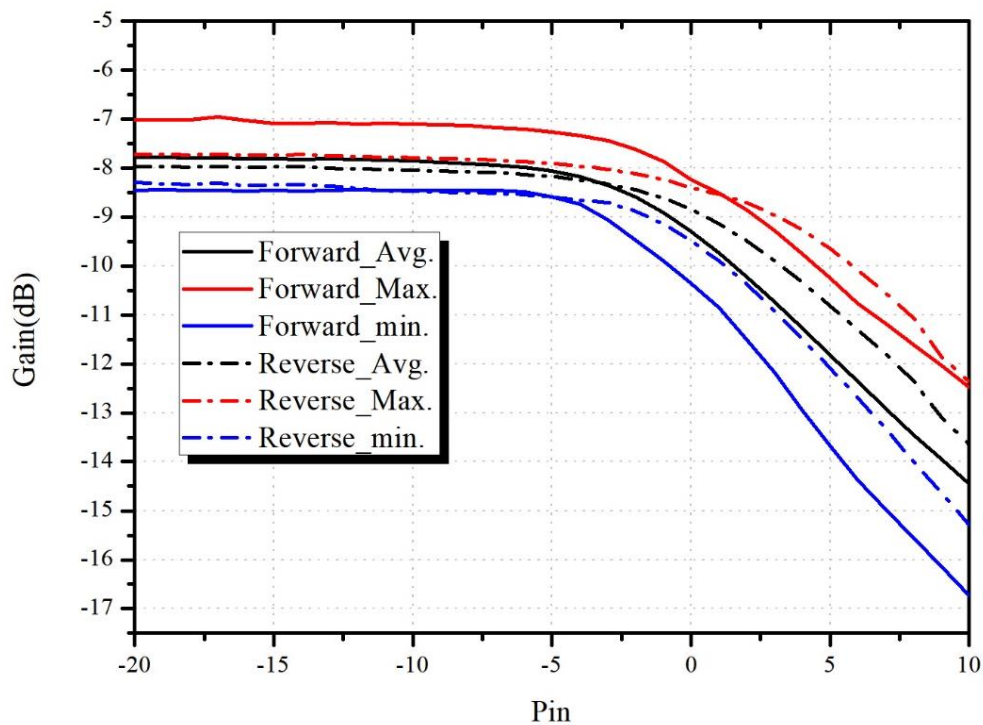


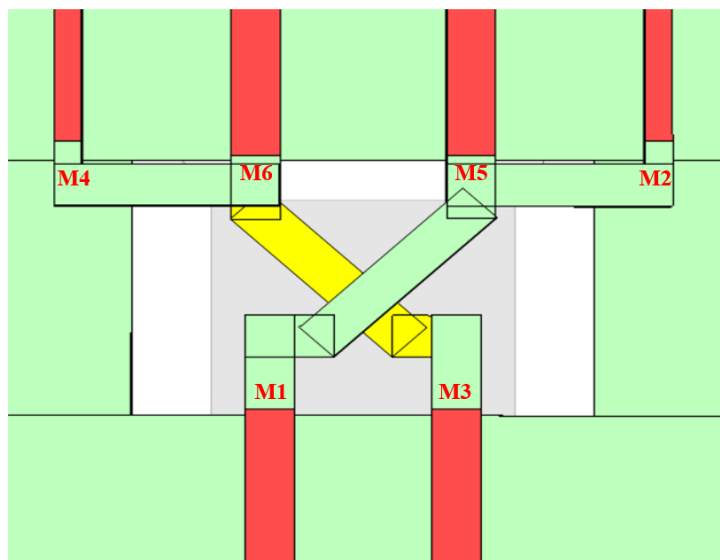
圖 5-33 正反向相移器最大，最小及平均的 IP_{1dB} 量測圖。

5.3 問題與討論

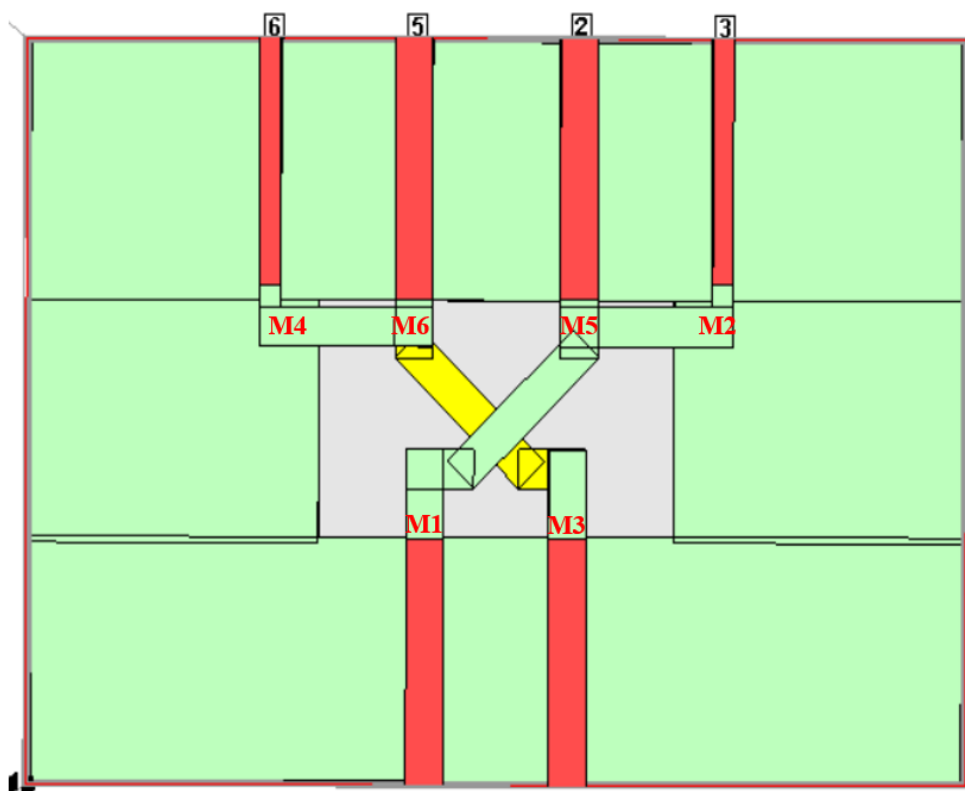
5.3.1 雙向放大器增益誤差

如前面 5.2.1 章節所提到過，本次雙向可變增益放大器的量測結果相較於模擬， S_{21} 的損耗增加了約 2.5 dB 且中心頻帶平偏至 27 GHz，於是比對模擬檔案及量測結果後，發現雙向可變增益放大器在中央電晶體交叉擺放佈局部分的電磁模擬有疏忽，如 3.3.5 節中所提到，為了避免疊接放大器電晶體放在同側會造成正向疊接放大器輸出端要去接到反向疊接放大器的輸入端，之間的傳輸線過長損耗過大及難以進行匹配電路的佈局等問題，我們使用了交叉走線的方式使得疊接放大器兩個電晶體位於不同側，如圖 5-34(a)為原本所繪製的電磁模擬圖，但是當初在繪製時，未給予 M_2 及 M_4 兩個端埠到模擬邊界留下足夠的間距，以便於軟體進行電磁模擬的計算，如圖 5-34(a)， M_2 及 M_4 兩個端埠到邊界大約只留了 15 μm 的間距，由於小於 50 μm 的情況下電磁模擬場型模擬不完整會導致模擬結果有所差異，距

離大於 50 μm 後差異量就變小許多，故一般情況下我們會設定距離 50 μm 以上，以此去修正原本的電磁模擬布局，所以修正過後的電磁模擬如圖 5-34(b)。



(a)



(b)

圖 5-34 交叉擺放疊接電晶體電磁模擬圖(a)修改前及(b)修改後。

將新的電磁模擬結果帶入電路後，可以看到圖 5-35 為雙向可變增益放大器修正前後最大增益 S 參數比較，黑線虛線為修正前的模擬結果，紅色實線為修正後的模擬結果。修正前 S_{21} 最大值為 6.9 dB，而修正後 S_{21} 最大值降低為 5.2 dB， S_{11} 在修正前後差異不大，修正後稍微變好一些，而 S_{22} 在修正後其最小值有回到中心頻率 28 GHz，若和圖 5-9 量測結果的 S 參數進行比較，可以觀察出修正後的曲線皆有向量測結果靠近。

圖 5-36 及圖 5-37 為雙向可變增益放大器修正前後 S_{11} 及 S_{22} 比較，可以看出在修正前後除了幾個高增益狀態的 S_{11} 低點在修正後回到中心頻率，反射係數基本上沒甚麼改變。將修正後的雙向可變增益放大器加入相移器的模擬，由於電路輸出輸入端都被動電路，整體相移器的反射損耗其實和未修正前沒有太大的差異，故前面 5.2.2 節使用未修正前的模擬結果去進行比較。

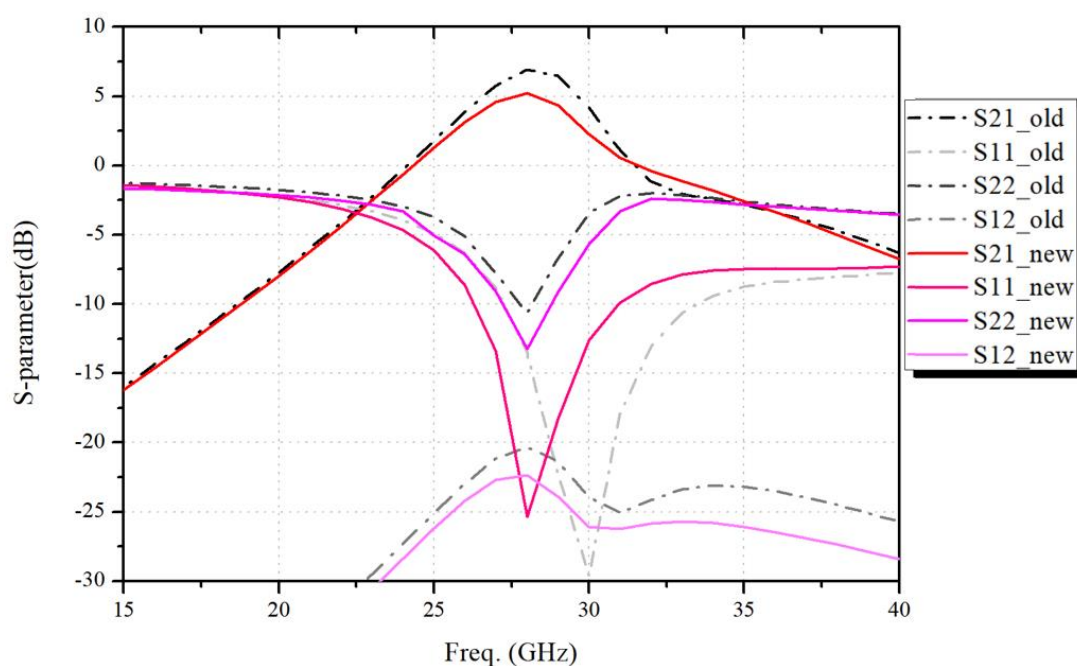
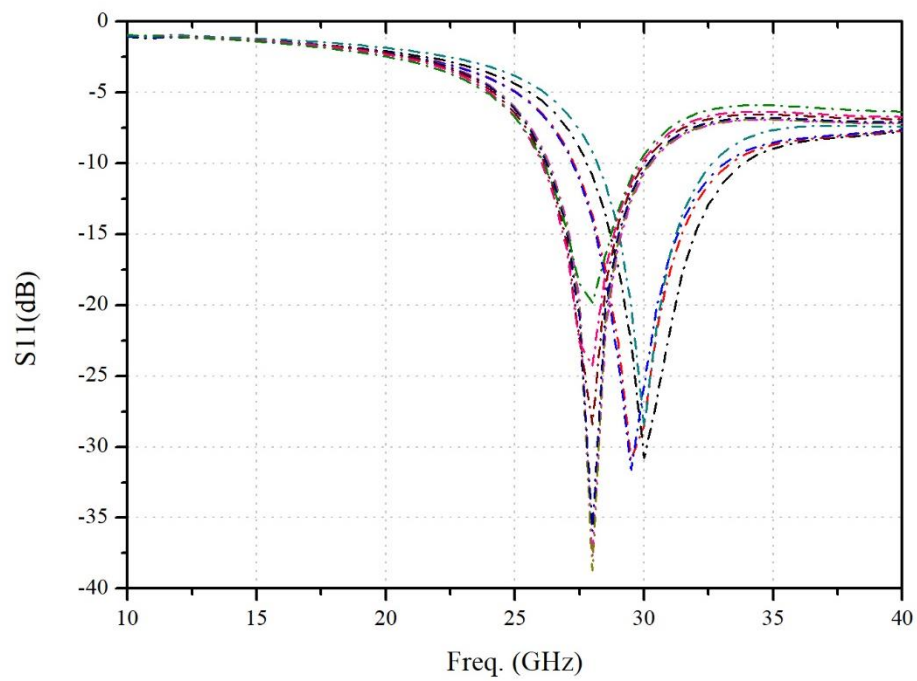
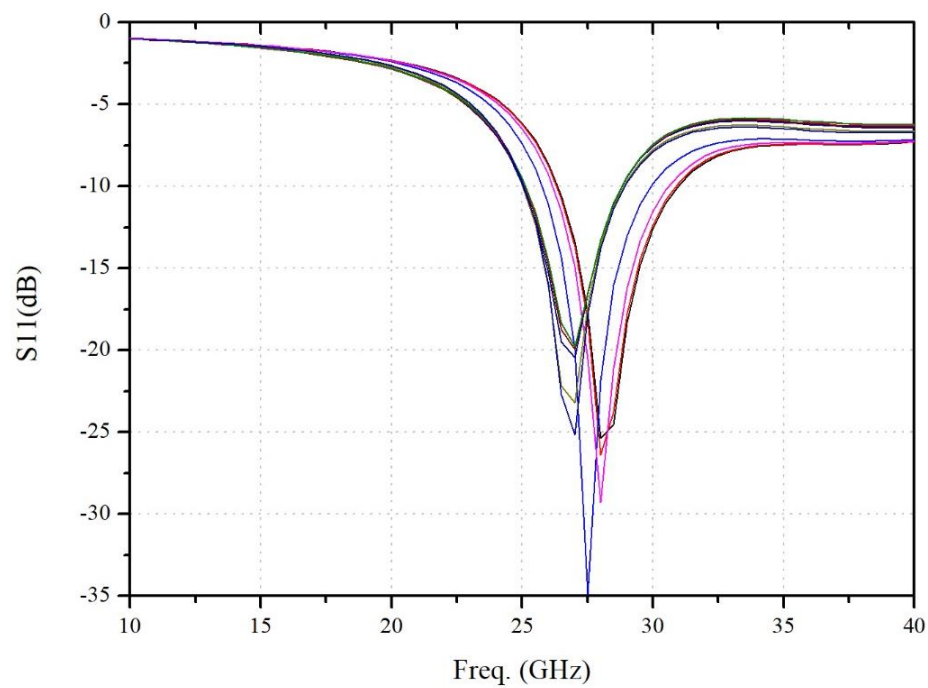


圖 5-35 雙向可變增益放大器修正前後最大增益 S 參數比較。



(a)



(b)

圖 5-36 雙向可變增益放大器(a)修正前及(b)修正後 S_{11} 比較。

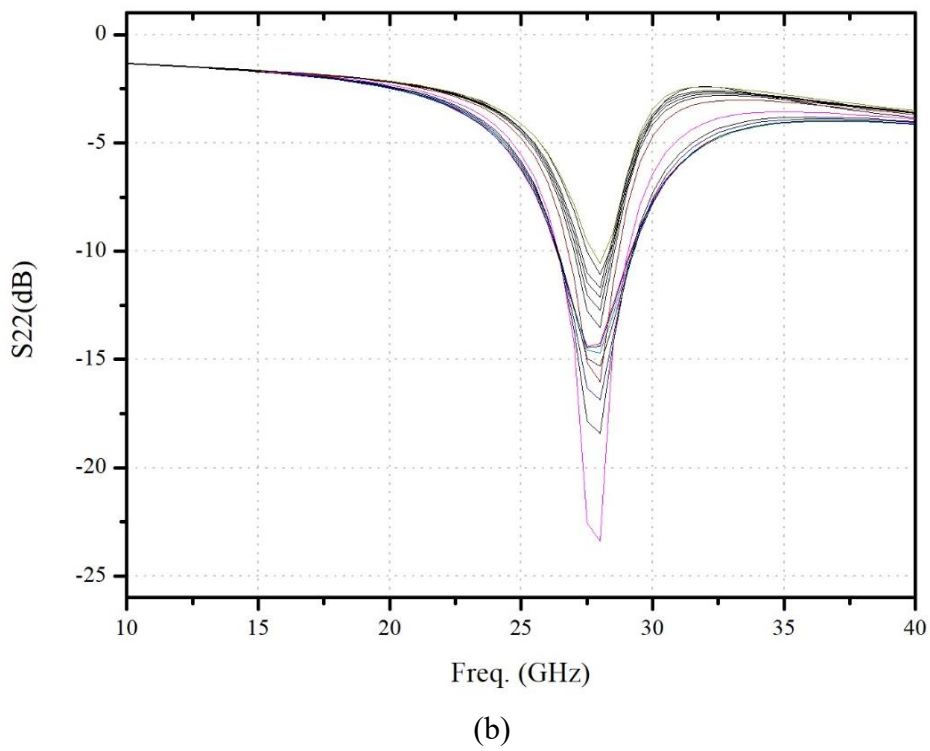
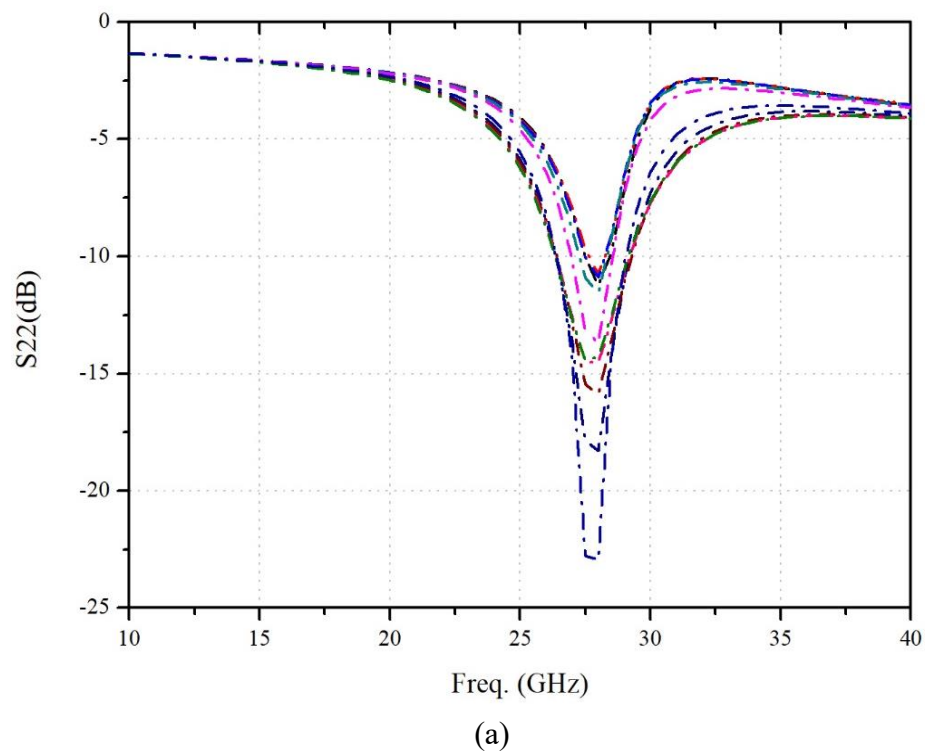


圖 5-37 雙向可變增益放大器(a)修正前及(b)修正後 S_{22} 比較。

5.4 特性比較

表 5-3 相移器之相關論文比較。



	[6]2016 MWCL	[7]2018 RFIC	[8]2017 TCAS-II	[3]2018 MWCL	[9]2020 JSSC	本論文
製程	65 nm CMOS	0.13 μm CMOS	0.13μm CMOS	0.18 μm CMOS	65 nm CMOS	0.18 μm CMOS
操作頻率 (GHz)	27.5-28.35	8-12	26.55-29.4	27-33	27.8-28.2	26-28
架構	Digital STPS	Digital DPDT	Analog VSPS	Digital& analog VSPS	Digital& analog VSPS	Digital& analog VSPS
相位範圍(°)	360/22.5	360/5.625	360/cont.	360/cont.	360/cont.	360/cont.
解析度 (bits)	4	6	4	4	6	4
電路方向	雙向	雙向	單向	單向	雙向	雙向
RMS 相位 誤差(°)	<8.98	<2.2	<2.3	0.51~4	<2.1	<5.6(0.4@27GHz) <5.5(0.1@27GHz)
RMS 增益 誤差(dB)	--	<0.9	<2.6	0.86~1.3	<0.5	TX<0.85 RX<0.80
S ₁₁ (dB)	<-10	<-11	<-9	<-10	<-15	<-13
S ₂₂ (dB)	<-10	<-15	<-10	<-10	<-15	<-12
S ₂₁ (dB)	-6.6±1	>11.5	-4.95±1.5	-5±2.5	>-2.5	TX:-7.7±0.8 RX: -7.9±0.4
IP _{1dB} (dBm)	3.5	-15	-9.8	5	-8	TX:-1.0 RX:0.1
直流功耗 (mW)	0	195	27	6.6	TX:22 RX:25	20
面積(mm ²)	0.23	3.9	0.85	0.44	0.29	0.86
FOM	--	0.02	TX:0.07 RX:0.10	6.37	TX:0.34 RX:0.30	TX:0.32 RX:0.52

$$FOM_I = \frac{f_o[\text{GHz}]Gain_{AV}[\text{abs}]Resolution[\text{bits}]IP1dB[mW]}{RMS \text{ phase error}[\text{deg.}]RMS \text{ Gain error}[\text{abs}]P_D[mW]}$$

表 5-3 列出四篇與本論文頻帶相近的各種不同架構向移器設計，[6]是使用了傳統的開關式相移器，如前面 2.3.1.B 節內容所介紹，電路分為四級的被動電路組合而成，透過電壓控制電晶體開關切換不同路徑的 LC 集總電路來形成相位差，此種被動式的相移器優點為訊號可雙向傳遞且不須直流功耗，缺點為相移器解析度有限且純被動電路難以避免會有插入損耗。[7]為利用主動 DPDT 開關來實現雙向相移器，其使用了主動 DPDT 開關改善了傳統的被動架構損耗高的缺點，但也因此產生大量的功耗，以及其將主動 DPDT 與開關式相移器進行組合也需要大量的面積。[8]及[3]為向量式相移器，[8]使用共源極並聯共閘極組態來產生差動訊號，送入電流式的多相濾波器，產生四路正交訊號後，藉由電流引導可調增益放大器來改變訊號大小，再送至輸出端，最後利用疊接共源極與共汲極將差動訊號轉為單端輸出，此架構需要有四路的訊號，因此佔據較大面積，在合成時也需選擇兩路訊號，因此直流功耗也較大，所以本文和此篇比在電量、線性度上皆有優勢，以及同等面積下可以雙向操作。[3]為之前實驗室學長所做的向量合相移器，此架構使用一個正交耦合器和 2 個 PIVA，產生所需四象限相位，合成訊號的方式則是採用向量加法器，本論文電路即是參考了此篇並進行改變，由於其使用電流再利用技術操作於低功耗，但是電流再利用技術架構，卻難以實現雙向架構。若將電流再利用技術加入開關控制來達成雙向控制，會導致電路增益下降，亦會劣化線性度，於是無法有效充分發揮電流再利用技術之價值，所以本文將其向量加法器的部分改為雙向可變增益放大器及功率整合器，使得相移器能夠擁有雙向性及相位可調整的優點，同時又能透過放大器去降低電路的損耗。[9]與本文相同為向量合成式相移器，可以觀察到其雖然面積較小且增益較大，但是他的線性度不佳且頻寬非常窄，只有 400MHz，所以看起來有著不錯的 RMS 增益及相位誤差，在計算 FoM 時會有著較佳的值，但即使如此，去進行比較也可以觀察到本文在正向時和他有著差不多的 FoM，但反向時還優於此篇。和其他篇雙向相移器比較也可以發現，本篇在 FoM 上皆有著相當大的優勢。



Chapter 6 結論

本論文使用台積電 0.18 μm CMOS 製程實現一操作在 Ka 頻帶之主動式雙向向量合成式相移器，可使用於 5G 通訊之波束成形技術，以提升 5G 通訊系統之傳輸效率及訊雜比。

此次相移器使用了正交耦合器及 2 個 PIVA 作為供應 IQ 訊號，並透過雙向可變增益放大器調整及功率整合器的合成，使訊號的相位合成便於調整至我們目標數值，此可避免單純使用被動相移器可能產生的不可調的相位誤差問題以及單一 PIVA 作為相移器所產生增益不平衡過大的問題，又可以做到被動式相移器的雙向訊號傳遞，而適當地設計雙向可變增益放大器，也可使相移器電路的損耗低於被動式相移器。

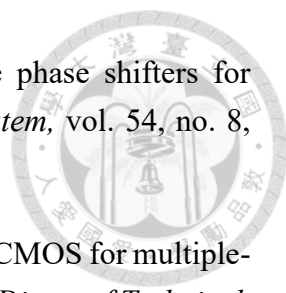
根據上述的想法設計出本論文電路，操作在中心頻率的主動式雙向向量合成式相移器，其模擬結果正向 RMS 增益誤差為 0.3 dB、反向 RMS 增益誤差為 0.3 dB，正向 RMS 相位誤差為 0.25° 、反向 RMS 相位誤差為 0.3° ，正向平均增益為 -5 dB、反向平均增益為 -4.5 dB，而量測結果正向 RMS 增益誤差 0.4 dB，反向 RMS 增益誤差 0.4 dB，正向 RMS 相位誤差 0.4° ，反向 RMS 相位誤差 0.1° ，正向平均增益 -7.5 dB，反向平均增益 -7.6 dB，正向 FoM 為 0.32，反向 FoM 為 0.52，在 FoM 上優於其他的雙向相移器。


最後本論文晶片使用雙向可變增益放大器成功實現主動式雙向向量合成式相移器，未來可以在雙向可變增益放大器的部分進行更多的研究，也許可以使用更先進的製程或是未來效率更良好、面積更小的架構來實現雙向相移器。

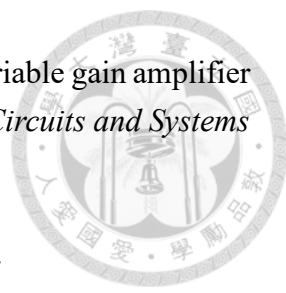
參考文獻



- [1] 蕭佑和. 只要九張圖, 看懂什麼是 5G. Available: <https://dahetalk.com/2019/03/01/%e3%80%905g%e7%a7%91%e6%99%ae%e3%80%91%e5%8f%aa%e8%a6%819%e5%bc%b5%e5%9c%96%ef%bc%8c%e7%9c%8b%e6%87%82%e4%bb%80%e9%ba%bc%e6%98%af5g%ef%bd%9c%e5%a4%a7%e5%92%8c%e6%9c%89%e8%a9%b1%e8%aa%aa/>
- [2] D. J. 解析通訊技術: 3G、4G、5G 背後的科學意義(上). Available: <http://technews.tw/2015/10/06/3g%E3%80%814g%E3%80%815g-meaning/>
- [3] 吳鋼. 淺談 4G. Available: <http://yuweneve.pixnet.net/blog/post/43617168-%E3%80%90%E8%AD%B0%E9%A1%8C%E3%80%91%E6%B7%BA%E8%AB%874g>
- [4] R. V. L. Hartley, "Transmission of information," in *The Bell System Technical Journal*, vol. 7, no. 3, pp. 535-563, July 1928.
- [5] 紀鈞翔. 5G 行動通訊之毫米波相位陣列天線系統. Available: <https://ictjournal.itri.org.tw/Content/Messages/contents.aspx?&MmmID=654304432061644411&CatID=654313611231473607&MSID=654516526542211241>
- [6] Zero 圈圈. 什麼是 5G? 5G 頻段 Sub-6、mmWAVE 毫米波差異與優勢介紹. Available: <https://www.cool3c.com/article/152100>
- [7] D. Kholodnyak, E. Serebryakova, I. vendik and O. Vendik, "Broadband digital phase shifter based on switchable right- and left-handed transmission line sections," *IEEE Microwave and Wireless Components Letters*, vol. 16, no. 5, pp. 258-260, May 2006.
- [8] C. Zhou, H. Qian, and Z. Yu, "A lumped elements varactor-loaded transmission-line phase shifter at 60GHz " *IEEE Int. Solid-State Circuits Conference Digest of Technical*, no. 2010, pp. 656-658, Nov. 2010.
- [9] F. Ellinger, R. Vogt, and W. Bachtold, "Ultracompact reflective-type phase shifter MMIC at C-band with 360° phase-control range for smart antenna combining," *IEEE J. Solid-State Circuits*, vol. 37, no. 4, pp. 481-486, Apr. 2002.

- 
- [10] H. Zarei, C. T. Charles, and D. J. Allstot, "Reflective-type phase shifters for multiple-antenna transceivers," *IEEE Trans. Circuits and System*, vol. 54, no. 8, pp. 1647-1656, Aug. 2007.
 - [11] H. Zarei and D. J. Allstot, "A low-loss phase shifter in 180 nm CMOS for multiple-antenna receivers," *IEEE Int. Solid-State Circuits Conference Digest of Technical*, pp. 392-534 Vol.1, Feb. 2004.
 - [12] L. Y. Huang, Y. T. Lin, and C. N. Kuo, "A 38 GHz low-loss reflection-type phase shifter," *2017 IEEE 17th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems (SiRF)*, pp. 54-56, Jan. 2017.
 - [13] W. T. Li, Y. C. Chiang, J. H. Tsai, H. Y. Yang, J. H. Cheng, and T. W. Huang, "60-GHz 5-bit phase shifter with integrated VGA phase-error compensation," *IEEE Transactions on Microwave Theory and Techniques*, vol. 61, no. 3, pp. 1224-1235, Mar. 2013.
 - [14] D. W. Kang, H. D. Lee, C. H. Kim, and S. Hong, "Ku-band MMIC phase shifter using a parallel resonator with 0.18um CMOS technology," *IEEE Transactions on Microwave Theory and Techniques*, vol. 54, no. 1, pp. 294-301, Jan. 2006.
 - [15] J. H. Tsai, C. K. Liu, and J. Y. Lin, "A 12 GHz 6-bit switch-type phase shifter MMIC," *2014 44th European Microwave Conference*, pp. 1916-1919, Oct. 2014.
 - [16] T. Yu and G. M. Rebeiz, "A 24 GHz 6-bit CMOS phased-array receiver," *IEEE Microwave and Wireless Components Letters*, vol. 18, no. 6, pp. 422-424, June 2008.
 - [17] T. Yu and G. M. Rebeiz, "A 22~24 GHz 4-element CMOS phased array with on-chip coupling characterization," *IEEE J. Solid-State Circuits* vol. 43, no. 9, pp. 2134-2143, Sep. 2008.
 - [18] I. S. Song, J. G. Lee, G. Yoon, and C. S. Park, "A low power LNA-phase shifter with vector sum method for 60 GHz beamforming receiver," *IEEE Microwave and Wireless Components Letters*, vol. 25, no. 9, pp. 612-614, July 2015.
 - [19] K. J. Koh and G. M. Rebeiz, "0.13-um CMOS phase shifters for X-, Ku, and K-band phased arrays," *IEEE J. Solid-State Circuits*, vol. 42, no. 11, pp. 2535-2546, Oct. 2007.

- 
- [20] C. W. Wang, H. S. Wu, and C. K. C. Tzuang, "CMOS passive phase shifter with group-delay deviation of 6.3 ps at K-band," *IEEE Transactions on Microwave Theory and Techniques*, vol. 59, no. 7, pp. 1778-1786, July 2011.
 - [21] B. Gilbert, "Plenary Speaker 2: Microwave technologies: The first century," *2013 IEEE Radio Frequency Integrated Circuits Symposium (RFIC)*, pp. 6-6, June 2013.
 - [22] S. Afroz and Kwang-Jin Koh, "94 GHz bidirectional variable gain amplifier in 0.13- μ m SiGe BiCMOS for phased array transmit and receive applications," *2015 IEEE MTT-S International Microwave Symposium*, pp. 1-3, May 2015.
 - [23] V. Crnadak and S. Tasić, "VHF quadrature hybrid coupler," *2015 23rd Telecommunications Forum Telfor (TELFOR)*, pp. 595-598, Jan. 2015, doi: 10.1109/TELFOR.2015.7377538.
 - [24] J. H. Cloete, "Exact design of the marchand balun," *1979 9th European Microwave Conference*, pp. 480-484, Sep. 1979.
 - [25] Pen-Jui Peng, "Design of phase shifter for microwave and millimeter-wave applications," Graduate Institute of Communication Engineering, Master Thesis, National Taiwan University, June 2010.
 - [26] P. Lo, C. Lin, H. Kuo and H. Chuang, "A Ka-band CMOS low-phase-variation variable gain amplifier with good matching capacity," *2012 9th European Radar Conference*, pp. 532-535, Oct. 2012.
 - [27] F. Ellinger, U. Jorge, U. Mayer and R. Eickhoff, "Analysis and compensation of phase variations versus gain in amplifiers verified by SiGe HBT cascode RFIC," *IEEE Transactions on Microwave Theory and Techniques*, vol. 57, no. 8, pp. 1885-1894, Aug. 2009, doi: 10.1109/TMTT.2009.2025415.
 - [28] Y. Yi, D. Zhao and X. You, "A Ka-band CMOS digital-controlled phase-invariant variable gain amplifier with 4-bit tuning range and 0.5-dB resolution," *2018 IEEE Radio Frequency Integrated Circuits Symposium (RFIC)*, pp. 152-155, Aug. 2018, doi: 10.1109/RFIC.2018.8428833.
 - [29] L. Wang and C. E. Saavedra, "28–31 GHz bi-directional amplifier for 5G wireless repeaters," *2017 IEEE 28th Annual International Symposium on Personal, Indoor, and Mobile Radio Communications (PIMRC)*, pp. 1-4, Oct. 2017.

- 
- [30] B. Suh, D. Kim and B. Min, "A 7-GHz CMOS bidirectional variable gain amplifier with low gain and phase imbalances," *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 65, no. 9, pp. 2669-2678, Sep. 2018.
 - [31] B. Razavi, RF Microelectronics, Second ed. Paul Boger, 2011.
 - [32] Y.-T. Chang, Y.-N. Chen, and H.-C. Lu, "A 38 GHz low power variable gain LNA using PMOS current-steering device and G m-boost technique," *2018 Asia-Pacific Microwave Conference (APMC)*, pp. 654-656, Nov. 2018.
 - [33] Y. Chang, Z. Ou, H. Alsuraistry, A. Sayed and H. Lu, "A 28-GHz low-power vector-sum phase shifter using biphas modulator and current reused technique," *IEEE Microwave and Wireless Components Letters*, vol. 28, no. 11, pp. 1014-1016, Nov. 2018, doi: 10.1109/LMWC.2018.2873086.
 - [34] S. Rehnmark, "Meander-folded coupled lines," *IEEE Transactions on Microwave Theory and Techniques*, vol. 26, no. 4, pp. 225-230, Apr. 1978.
 - [35] M. Chongcheawchamnan, S. Bunnjaweht, D. Kpogla, D. Lee, and I. D. Robertson, "Microwave I-Q vector modulator using a simple technique for compensation of FET parasitics," *IEEE Transactions on Microwave Theory and Techniques*, vol. 50, no. 6, pp. 1642-1646, June 2002.
 - [36] G. Shin, Jae. Kim and Hyun Oh, "Low insertion loss, compact 4-bit phase shifter in 65 nm CMOS for 5G Applications," *IEEE Microwave and Wireless Components Letters*, vol. 26, no. 1, pp. 37-39, Jan. 2016, doi: 10.1109/LMWC.2015.2505624.
 - [37] Y. Gong, M. Cho and J. D. Cressler, "A bi-directional, X-band 6-bit phase shifter for phased array antennas using an active DPDT switch," *2017 IEEE Radio Frequency Integrated Circuits Symposium (RFIC)*, pp. 288-291, July 2017.
 - [38] F. Akbar and A. Mortazawi, "A frequency tunable 360° analog CMOS phase shifter with an adjustable amplitude," *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 64, no. 12, pp. 1427-1431, Dec. 2017.
 - [39] J. Pang et al., "A 28-GHz CMOS phased-array beamformer utilizing neutralized bi-directional technique supporting dual-polarized MIMO for 5G NR," *IEEE J. Solid-State Circuits*, vol. 55, no. 9, pp. 2371-2386, Sep. 2020.