

國立臺灣大學電機資訊學院光電工程學研究所  
碩士論文

Department or Graduate Institute of Institute of Photonics and Optoelectronics  
College of of Electrical Engineering and Computer Science  
National Taiwan University  
Master Thesis

利用金屬輔助蝕刻法製造單晶矽薄膜於太陽能電池之  
應用

Fabrication of single crystalline silicon thin film by Metal  
Assisted Etching and Photovoltaic application



指導教授：林清富 博士  
Advisor: Ching-Fuh Lin, Ph.D.

中華民國 101 年 7 月  
July, 2012

## 致謝

在這兩年的研究生的日子中，要感謝許書嘉學長、許紘彰學長、趙俊傑學長、洪士哲學長、楊柏青學長、孫任余學長，還有同屆的子敬、竣偉、明勳、佳佑、藍翔、上弘、華隆、學弟昱德、品均、宇玆。謝謝你們，因為有你們，我才能有動力在完成我的研究。另外也謝謝陪伴我六年的台大足球校隊上下，跟你們所有一切的經歷，將會成為我人生很重要的回憶。最後感謝我的父親及母親，潘炳洲及歐陽愛珍，沒有你們，就沒有今天的我，另外謝謝我的哥哥潘景成及好朋友梁世豪對我的支持及建議。



## 摘要

隨著現今石化能源面臨短缺的危機與全球暖化問題，綠色再生能源受到很高的關注，在可再生能源中，因為太陽光相對穩定，因此太陽能電池也變得越來重要。在現今的太陽能產業中以矽太陽能電池為主，然而，矽太陽能電池的成本與石油發電比較下仍然很貴，在製作矽太陽能模組的成本裏，矽基板的成本佔矽太陽能電池模組成本的一半，導致矽太陽能電池的成本提高，減少矽材料的使用能有效降低矽太陽能電池的成本。在本篇論文中利用低成本的金屬輔助蝕刻法(metal assisted etching)來製造單晶矽薄膜，利用微影技術(lithography)於單晶矽片的表面形成微米孔洞的光阻圖形，接著透過金屬輔助蝕刻法進行縱向蝕刻以及橫向蝕刻，在縱向蝕刻中，銀粒子會通過微米洞向下蝕刻至特定的深度，而橫向蝕刻可以把把微米洞結構底部往水平方向蝕刻，直至微米洞結構與矽基板分開，經過縱向以及橫向蝕刻過程後，可以利用把薄膜轉移到玻璃基板上，剩餘的矽基板可以回收。在波長 400nm 到 900nm 之下，單晶矽薄膜的光吸收率大於 89%，我們利用 XRD 檢測證明單晶矽薄膜與矽晶片有相同晶格特性，在布拉格角度(Bragg Angle)  $69^\circ$  之下有峰值，代表晶格方向為(100)。而我們利用微波電導衰退(Microwave photoconductive decay)及霍爾效應(hall effect)來量測單晶矽薄膜的載子生命週期(carrier lifetime)及載子遷移率(carrier mobility)，單晶矽薄膜的載子生命週期為  $25\mu\text{s}$ ，載子遷移率為  $240\text{cm}^2/\text{Vs}$ ，因此載子傳輸距離(carrier diffusion length)為  $125\mu\text{m}$ ，大於單晶矽薄膜之厚度，因此適合於製作太陽能電池。最後，我們利用此單晶矽薄膜與有機材料 PEDOT:PSS 製成有機無機太陽能電池，不需要利用高溫退火等高溫製程，達到低成本，低溫的製程的需求，元件之能量轉換效率(power conversion efficiency)為 1.87%，短路電流 12.76mA，開路電壓 0.37V。

關鍵詞：金屬輔助蝕刻法；薄膜；縱向蝕刻；橫向蝕刻；轉移

## Abstract

Global warming and fossil fuels crisis are two important issues in the world, so alternative renewable energy attracts much attention. Among them, the renewable solar energy is much potential because sun light is relatively stable and clean. Currently, crystalline Si solar cells dominate the photovoltaic market, but the cost of Si solar cells is still high compared to fossil fuels. Because half of the production cost of Si solar cell modules comes from Si wafer, reducing the Si thickness constitutes a strong leverage for cost reduction. In this work, we introduce a low cost method to fabricate the crystalline Si thin foils by vertical and horizontal multi-step metal-assisted etching. Vertical etching forms deep trenches where the depth can be controlled by the etching time, and horizontal etching removes the Si materials from the Si substrate. The Si thin foil can be transferred to glass substrate, while the remaining Si substrate can be recycled. The optical absorption of Si thin foil was over 89% at wavelength between 400 and 900nm. From XRD spectrum, the Si thin foils have a peak near  $69^\circ$ , which corresponds to Si (100) plane. In addition, the carrier lifetime and carrier mobility of crystalline Si thin foils are 25  $\mu\text{s}$ , and 240  $\text{cm}^2/\text{Vs}$ , resulting in a carrier diffusion length of 125  $\mu\text{m}$ . The carrier diffusion length is much longer than the thickness of the thin foils, so the Si thin foils are suitable to fabricating photovoltaic devices. Finally, we use the conducting polymer, poly(3,4-ethylenedioxythiophene): poly(styrenesulfonate) (PEDOT:PSS), to fabricate hybrid solar cells on the Si thin foils. The fabrication process does not require high temperature annealing. The power conversion efficiency reached 1.87%, where the short circuit current density was 12.76  $\text{mA}/\text{cm}^2$ , and the open circuit voltage was 0.37 V.

Keywords: metal-assisted etching; thin foil; vertical etching; horizontal etching; transferred

# 目錄

致謝 .....	I
摘要 .....	II
Abstract .....	III
目錄 .....	IV
圖目錄 .....	VI
表目錄 .....	XIII
第一章 緒論 .....	1
1.1 研究背景 .....	1
1.1.1 能源需求與太陽能電池之發展 .....	1
1.1.2 矽太陽能電池之成本分析 .....	2
1.2 論文導覽 .....	3
1.3 參考資料 .....	4
第二章 實驗原理 .....	6
2.1 半導體能隙之介紹 .....	6
2.2 太陽光電池之基本介紹 .....	8
2.2.1 太陽光頻譜 .....	8
2.2.2 太陽能電池之工作原理 .....	9
2.2.3 太陽能電池之重要參數 .....	13
2.3 掃描式電子顯微鏡 .....	17
2.3.1 掃描式電子顯微鏡之發展 .....	17
2.3.2 掃描式電子顯微鏡之原理 .....	18
2.4 X 光繞射分析儀 .....	20
2.5 參考資料 .....	23
第三章 利用金屬輔助蝕刻法製造單晶矽薄膜 .....	25
3.1 金屬輔助蝕刻法之簡介 .....	25
3.2 實驗動機 .....	26
3.3 實驗步驟 .....	27
3.4 微影製程(lithography) .....	29
3.5 金屬輔助蝕刻法 .....	32
3.5.1 沉積銀粒子 .....	32
3.5.2 縱向蝕刻與條件 .....	34
3.5.3 橫向蝕刻與條件 .....	39
3.6 水純度對金屬輔助蝕刻法之影響 .....	44

3.7 曝光時間對蝕刻之影響 .....	48
3.8 實驗結果與討論 .....	51
3.8.1 晶矽薄膜的晶格特性.....	51
3.8.2 結構特色.....	52
3.9 結論 .....	56
3.10 參考資料 .....	57
第四章 單晶矽薄膜之特性分析 .....	59
4.1 單晶矽薄膜之光學特性 .....	59
4.2 少數載子生命週期之量測.....	65
4.2.1 實驗原理 .....	65
4.2.2 實驗結果 .....	67
4.3 單晶矽薄膜載子遷移率分析.....	70
4.3.1 實驗原理.....	70
4.3.2 實驗結果.....	71
4.4 結論 .....	73
4.5 參考資料 .....	73
第五章 單晶矽薄膜於太陽能電池之應用 .....	75
5.1 有機無機混成太陽能電池之簡介.....	75
5.2 利用旋塗法於單晶矽薄膜塗佈 PEDOT:PSS 混成太陽能電池 .....	76
5.2.1 實驗動機.....	76
5.2.2 有機材料 PEDOT:PSS 之簡介 .....	76
5.2.3 元件運作原理.....	78
5.2.4 薄膜轉移 .....	79
5.2.5 元件製作流程.....	82
5.2.6 元件電流電壓曲線分析 .....	82
5.3 利用慢乾法製造單晶矽薄膜與 PEDOT:PSS 混成太陽能電池.....	85
5.3.1 實驗動機 .....	85
5.3.2 元件製作流程.....	85
5.3.3 元件電流電壓曲線分析 .....	86
5.4 結論.....	93
5.5 參考資料.....	94
第六章總結 .....	96
6.1 總結 .....	96
6.2 未來展望 .....	97
著作列表 .....	98

## 圖目錄

圖 1.1. 太陽能電池之發展與發電成本及光電轉換效率關係圖 .....	2
圖 1.2. 現今太陽能電池產業化之四大因素：成本，光電轉換效率，產量以及生命期。 .....	3
圖 2.1. 金屬(metal)，半導體(semiconductor)及絕緣體會(insulator)之能帶 (energy band)示意圖 .....	7
圖 2.2 直接能帶(direct band gap)與間接能帶(indirect band gap)及其電子躍遷示意圖 .....	7
圖 2.3 太陽光之入射角度與空氣質量(air mass)之關係圖 .....	9
圖 2.4 在不同波長下，AM0，AM1.5 的太陽光與 6000K 黑體輻射之強度比較 .....	9
圖 2.5. p-n 接面示意圖，(1)代表 p-n 接面中，右邊的電子擴散到左邊的 p 區，左邊的電洞擴散到右邊 n 區；(2)代表電子電洞對在擴展過程中復合，在 p-n 接面中形成了空乏區(depletion)；(3)為 p-n 接面的能帶圖，因為有自由電子電洞在空乏區中，因此造成了內建電場(built in voltage) .....	11
圖 2.6. 施加正向偏壓(forward bias)於 p-n 接面，(1)為正向偏壓施加在 p-n 接合，增加了電子電洞之流動；(2)為正向偏壓之能階圖，正向偏壓減低了能障的大小，使電子電洞更容易流動 .....	11
圖 2.7. 太陽能電池在沒有照光的暗電流特性曲線，當太陽能電池沒有照光的時候就等效為一個二極體，當施加正向偏壓突破其"門檻電壓"時，二極體才導通，其曲線通過原點； .....	12
圖 2.8. 太陽能電池之光電流與暗電流圖 .....	12
圖 2.9. 理想太陽能電池之等效電路，太陽能電池於照光後，在空乏區會形成電子電洞對，因此形成電生光伏電流光生伏電流與二極體並聯在一起 ..	13
圖 2.10. 太陽能電池之 I-V 特性曲線，當太陽能電池沒有照光的時候就等效為一個二極體，當施加正向偏壓突破其"門檻電壓"時，二極體才導通，其曲	

線通過原點；當太陽能電池照光的時候，光在 p-n 接面激發了電子電洞對，因此產生了一反向電流，其曲線不會通過原點。 .....	14
圖 2.11. 太陽能電池等效電路與串聯電阻( $R_s$ )，及並聯電阻( $R_p$ )，又稱作 $R_{sh}$ .....	15
並聯電阻( $R_{sh}$ ) .....	15
圖 2.13 元件的串聯電阻對填充因子之影響 .....	16
圖 2.14 元件之並聯電阻對元件之影響 .....	17
圖 2.15. 掃描電子顯微鏡(scanning electron microscope)的基本構造圖。 ...	18
圖 2.16 電子射束與物質之交互作用 .....	19
圖 2.17. X 光被晶格中的原子反射 .....	21
圖 3.1 在微影中所使用的微米結構，1)為條狀孔洞，2)為圓形孔洞，3)為微米柱圖案，紅色線為單位面積中，孔洞與矽之間之比例。 .....	28
圖 3.2a. HMDS 與矽反應之結構圖；a 圖為 HMDS 旋塗後之結構圖，3.2b 為 HMDS 固化之結構圖 .....	30
圖 3.3a. 為光阻照光後，化學結構之變化；3.3b) 為 ketene 進一步水解成為羧酸；3.3c) 為羧酸溶解於鹼性溶劑 .....	31
圖 3.4. 曝光後光阻表面的駐波效應。 .....	31
圖 3.5a 曝光後駐波於光阻表面產生干涉效應，影響光阻的解釋度 .....	32
3.5b 為曝光後烘烤可以減少駐波效應 .....	32
圖 3.5a. 銀粒子沉積於條狀微米洞(頂視圖) 3.5b. 銀粒子沉積於條狀微米洞中(側視圖)圖 3.5c. 銀粒子沉積於圓形微米洞(頂視圖) 3.5d. 銀粒子沉積於圓形微米洞中(側視圖)圖 3.5e. 圓形之部份為光阻，結構與圖 3c 相反，銀粒子向往蝕刻後可以形成微米柱(頂視圖) 圖 3.5f. 視角 45 度下觀察銀粒子的沉積狀況 .....	34
圖 3.6 銀離子於離子水(deionized water)，雙氧水( $H_2O_2$ )及氫氟酸(HF)中擴散之狀況 .....	36
圖 3.7. 單晶矽基板， $H_2O_2/H_2O$ 及 $Ag^+/Ag$ 的位能關係圖 .....	36
圖 3.8 縱向蝕刻深度與 $H_2O_2$ 之關係，在 $H_2O/H_2O_2/HF$ 溶液中，改變 $H_2O_2$	



之體積，範圍 1ml 至 5ml，在大氣壓力以及室溫下縱向蝕刻 10 分鐘，微米孔洞的深度從 2- $\mu\text{m}$ 增加至 15- $\mu\text{m}$ ，縱向蝕刻之速率隨著雙氧水的濃度上升而大幅上升。 .....	37
圖 3.9 縱向蝕刻深度與溫度之關係圖，在去 $\text{H}_2\text{O}/\text{H}_2\text{O}_2/\text{HF}$ 的溶液中，改變蝕刻液的溫度，改變溶液的溫度，範圍從 11°C 至 41°C 的，大氣壓力下縱向蝕刻 10 分鐘，微米孔洞的深度從 4- $\mu\text{m}$ 增加至 12- $\mu\text{m}$ ，可以得出蝕刻深度與蝕刻液溫度成線性關係。 .....	38
圖 3.10a. 銀粒子從微米洞往下蝕刻，因為銀粒子之間存有空隙，在縱向蝕刻後會形成奈米線殘留於微米洞裏面。圖 3.10b. 銀粒子往縱向蝕刻後，銀粒子殘留在微米的底部，以及銀粒子蝕刻所形成的矽奈米線 .....	39
圖 3.11a) 銀粒子的底部有二氧化矽在把銀粒子與矽隔絕，所以銀離子往兩側的矽吸取電子。圖 3.12b)銀離子從兩側的矽取得電子後，還原成銀粒子附著在矽的側邊。 .....	39
圖 3.11a. 因為橫向蝕刻的範圍過大，造成微米洞薄膜表面破裂(頂視圖)...	41
圖 3.11b.微米洞結構被過度蝕刻，微米洞結構底部大部份的矽被蝕刻，蝕刻總深度約為 16- $\mu\text{m}$ ，厚度約為 3.5- $\mu\text{m}$ ，損耗 12.55- $\mu\text{m}$ 的矽(側視圖) .....	41
圖 3.12a. 橫向蝕刻後去除光阻，單晶矽薄膜之平滑表面(頂視圖) .....	42
圖 3.12b. 橫向蝕刻後，微米洞結構的底部被蝕刻與基板分開，微米洞結構的表面光阻仍然保留，保護微米洞結構表面被蝕刻。蝕刻總深度約為 17- $\mu\text{m}$ ，薄膜厚度約為 11.7- $\mu\text{m}$ ，損耗 5.3- $\mu\text{m}$ 的矽(側視圖).....	42
圖 3.13. 微米洞結構經縱向蝕刻 10 分鐘後，再進行橫向蝕刻，隨著橫向蝕刻的時間增加，微米洞結構底部被蝕刻的部份會慢慢擴大。圖 3.13a 為橫向蝕刻 5 分鐘圖 3.13b 為橫向蝕刻 7 分 30 秒；圖 3.13c 為橫向蝕刻 9 分鐘..	43
橫向蝕刻完成後，利用肉眼可以看到觀察出微米孔洞結構的部份會形成膜塊狀，如下圖所示，圖 3.14a 是經過曝光顯影後的單晶矽 wafer，圖 3.14b 是橫向蝕刻結束後，微米洞結構形成膜塊狀，並且飄浮起來。 .....	43
圖 3.14. 晶矽片曝光顯影後，進行縱向及橫向蝕刻前後的對照圖。圖 3.14a	

為晶矽片曝光顯影後還沒有進行縱向及橫向蝕刻。圖 3.14b 為晶矽片曝光顯影後，再進行縱向及橫向蝕刻，因為微米洞結構的底部已經與矽基板分開，所晶矽片表面的微米結構的表面會飄漂起來。 .....	44
圖 3.15 陽離子交換樹脂的氫離子( $H^+$ )把水中的鈉離子( $Na^+$ )交換，以及陰離子交換樹脂 $OH^-$ 離子與水中的氯離子( $Cl^-$ )交換。 .....	45
圖 3.16 蝕刻液中水的純度對蝕刻深度之影響 .....	46
圖 3.17a 利用自來水調配金屬輔助蝕刻液後，進行縱向蝕刻 10 分鐘，利用 SEM 觀察，蝕刻深度只有 0.91 $\mu m$ ；圖 3.17b 為利用導電率為 2.2 $\mu S/cm$ 之純水調配金屬輔助蝕刻液，再進行縱向蝕刻以及橫向蝕刻，利用 SEM 觀察其剖面，橫向蝕刻只有約 1.84 $\mu m$ 。圖 3.17c 為利用導電率為 0.05 $\mu S/cm$ 之純水調配金屬輔助蝕刻液，再進行縱向蝕刻以及橫向蝕刻，利用 SEM 觀察其剖面，橫向蝕刻範圍很大，可以成功把微米洞結構的底部蝕刻。 .....	47
圖 3.18. 銀粒子之分佈與大小，銀粒子之尺寸約為 200nmX280nm.....	49
圖 3.19 曝光時間微米洞大小對縱向蝕刻之影響。圖 3.19a.曝光時間 8 秒，因為微米洞的尺寸太小，導致蝕刻均勻。圖 3.19b 曝光時間為 13 秒，縱向蝕刻形狀與微米洞接近，蝕刻不會超出微米洞的範圍。圖 3.19c 曝光 17 秒，光阻低部的矽被蝕刻(圓圈的地方)，蝕刻超出微米洞的範圍 .....	50
圖 3.20 不同厚度的單晶矽薄膜與 polished Si 的 XRD 頻譜.....	51
單晶矽薄在 Bragg Angle 於 $69^\circ$ 出現很高的峰值，結果與 .....	51
Polished Si 的結果所符合，代表單晶矽薄膜的晶格結構不會 .....	51
受到金屬輔助蝕刻法破壞 .....	52
圖 3.21a 微米柱結構(頂視圖) 圖 3.21b 微米柱結構(側視圖) 圖 3.21c 條狀微米洞結構(頂視圖) 圖 3.21d 條狀微米洞結構(側視圖) 圖 3.21e 圓狀微米洞結構(頂視圖) 圖 3.21f 圓狀微米洞結構(側視圖) .....	53
圖 3.22. 單晶矽薄膜之頂視圖，紅色部份為單位面積，條狀微米洞與矽之比例為 19.6% .....	54
圖 3.23. 單晶矽薄膜之頂視圖，紅色部份為單位面積，圓形微米洞與矽之比	

例為 13.3% .....	55
圖 3.24a. 厚度為 10.21- $\mu\text{m}$ 的單晶矽薄膜縱向蝕刻 10 分鐘，橫向蝕刻 9 分鐘 .....	56
圖 3.24b. 厚度為 14.95- $\mu\text{m}$ 的單晶矽薄縱向蝕刻 15 分鐘，橫向蝕刻 15 分鐘 .....	56
圖 3.24c. 厚度為 21.57 的單晶矽薄膜縱向蝕刻 20 分鐘，橫向蝕刻 15 分鐘 .....	56
圖 4.1a. 單晶矽薄膜的正面，表面平滑 圖 4.1b. 單晶矽薄膜的背面，表面粗糙 .....	60
圖 4.2a. 於波長 400nm 到 900nm 下，厚度 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$ 及 21.57 $\mu\text{m}$ 單晶矽薄膜的穿透率(正面)平均為 22%，10% 及 7%，沒有微米洞結構之 polished Silicon 之反射率為 35%；圖 4.2b 厚度 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$ 及 21.57 $\mu\text{m}$ 單晶矽薄膜的反射率(背面)為 21%，9%，及 6%。 .....	62
圖 4.3a. 於波長 400nm 到 900nm 下，厚度為 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$ 及 21.57 $\mu\text{m}$ 之單晶矽薄膜(背面)的穿透率為 21%，9% 及 6% .....	63
圖 4.3b. 於波長 400nm 到 900nm，厚度為 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$ 及 21.57 $\mu\text{m}$ 之單晶矽薄膜(背面)的反射率平均為 4%，7% 及 5%。沒有微米洞結構的 polished Si 的反射率為 35% .....	63
圖 4.4a. 於波長 400nm 到 900nm 下，厚度為 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$ 及 21.57 $\mu\text{m}$ 之單晶矽薄膜的吸收率(正面) 平均為 67%，83% 及 88%； .....	65
圖 4.4b. 於波長 400nm 到 900nm 下，厚度為 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$ 及 21.57 $\mu\text{m}$ 之單晶矽薄膜(背面)的吸收率平均為 72%，81% 及 89% .....	65
圖 4.5. 少數載子生命週期量測之架構 .....	66
圖 4.6. 單晶矽薄膜與矽晶片之載子生命週期曲線(沒有取對數 $\ln$ 作圖) .....	68
圖 4.7. 單晶矽薄膜與矽晶片之載子生命週期曲線，取對數 $\ln$ 後作圖 .....	69
圖 4.8 量測載子遷移率之實驗原理圖 .....	71
圖 5.1. 為 PEDOT:PSS 之結構 .....	78
圖 5.2 單晶矽薄膜與 PEDOT:PSS 混成太陽能電池結構圖 .....	79

圖 5.3. 單晶矽薄膜與 PEDOT:PSS 混成太陽能電池能帶圖 .....	79
圖 5.4 轉移單晶矽薄膜方法之示意圖 .....	80
圖 5.5 利用 PMMA 把單晶矽薄膜轉移在玻璃基板上 .....	80
圖 5.6 利用 SEM 觀察 PMMA 與單晶矽薄膜之接觸 .....	81
圖 5.7 單晶矽薄膜從基板上轉移下來，圖中最左方為單晶矽基板，單晶矽基板的中間(圈起來的部份)為微米洞結構，圖中最右方為單晶矽薄膜 .....	81
圖 5.8. 元件之電壓電流曲線圖，開路電壓為 0.25V，短路電流為 6.4mA，光電轉換效率為 0.4%，填流因子為 27.3% .....	83
圖 5.9 元件之剖面圖，厚度為 23.8 $\mu$ m，單晶矽薄膜之表面為 ITO，ITO 為元件之電極厚度為 23.8 $\mu$ m. ....	84
圖 5.10a ITO 與單晶薄膜之背面接觸，圖 5.8b ITO 電極在單晶矽薄膜表面沒有連接在一起，出現斷斷續續的沉狀。 ....	84
圖 5.11. 利用慢乾法製造單晶矽薄膜與 PEDOT:PSS 混成太陽能電池結構圖 .....	85
圖 5.12. Cell A 與 Cell B 之電壓電流曲線圖，Cell A 之開路電壓為 0.37V，短路電流為 12.76mA，Cell B 之開路電壓為 0.27V，短路電流為 1.9mA...87	
圖 5.13 Cell A 之 IV curve 圖 5.13a cellA 之暗電流與光電流圖 圖 5.13b cell A 之光電流圖，其漏電流問題嚴重 .....	88
圖 5.14 在單晶矽表面的缺憾會增加單晶矽薄膜表面與鋁金屬之間的表面態(surface-state) .....	89
圖 5.15a. 在 SEM 觀察單晶矽薄膜與 PEDOT:PSS 元件之表面狀況，鋁金屬填補了微米洞，是導致元件漏電流的重大原因。圖 5.15b.在高倍率觀察下，可看到鋁電極在熱蒸鍍過程中鍍在微米洞中 .....	90
圖 5.16a 在旋塗 SOG 前單晶矽薄膜之表面狀況。圖 2.16b 旋塗 SOG 後，SiO <sub>2</sub> 把微米洞填補 .....	91
圖 2.17a 沒有旋塗 SOG 前單晶矽薄膜之表面。圖 2.17b 利用 RIE 把 SiO <sub>2</sub> 蝕刻後，單晶矽表面變得粗糙 .....	92
圖 5.18a 沒有旋塗 SOG 前單晶矽薄膜之背面。圖 5.18b 旋塗 SOG 後，SiO <sub>2</sub>	

從微米洞滲到薄膜之背面。 .....	93
--------------------	----



## 表目錄

表 4.1 單晶矽薄膜與 Polished Si 載子生命週期之比較.....	69
表 4.2 單晶矽薄膜與 Polished Si 之載子濃度，電阻率，導電率及遷移率之 分析 .....	72
表 5.1 PEDOT:PSS 體積比與導電度之關係.....	77



# 第一章 緒論

## 1.1 研究背景

### 1.1.1 能源需求與太陽能電池之發展

### 1.1.2 矽太陽能電池之成本分析

## 1.2 論文導覽

## 1.2 參考資料

## 1.1 研究背景

### 1.1.1 能源需求與太陽能電池之發展

自工業革命後，社會急速發展，能源的需求越來越多，由於過去的二十年來能源過度的開發，造成石油、燃煤、天然氣等主要能源出現了短缺的危機。然而，在西元 2011 年 3 月 11 日於日本福島的大地震，使日本的核電廠發生嚴重的破壞，導致輻射洩漏，此事件使全世界開始關注核能發電的問題。

而太陽能發電，風力發電，水力發電，生物能，地熱能等低污染的再生能源成為人類能源的希望。其中太陽能最為充沛而且不受地域限制，使用範圍甚廣。自從 1839 年法國科學家 E.Becquerel 發現了液體的光電伏效應後，太陽能電池已經過了 170 多年的發展歷史，直至現今，在太陽能電池產業中，以單晶矽太陽能電池(c-si)及砷化鎵(GaAs)太陽能電池的轉換效率最高，人們稱之為第一代太陽能電池，其光電轉換效率最高可以達到 27.6[1]%，但是因為第一代太陽能電池的成本太高，所以太陽能電池開始進入薄膜製程[2-5]，例如：非晶矽[6,7] (amorphous silicon) 太陽能電池、銻化鎘[8,9](cadmium telluride)太陽能電池、銅銦硒化鎵[10,11](copper indium gallium selenide)太陽能電池、有機太陽能電池[12,13](organic solar cell)等

等...然而，銅銦硒化鎵的光電轉換效率可達到 20%，但其製作成本很高，不合乎現今太陽能電池發展的需求；而有機太陽能電池雖然成本低，但是有機有太陽能電池的光電轉換效率還不超過 11%。所以現今科學界正在研究以利用新穎的材料以及元件結構第三代太陽能電池，同時達到高光效率以及低成本的太陽能電池。太陽能電池發展之示意圖如圖 1.1

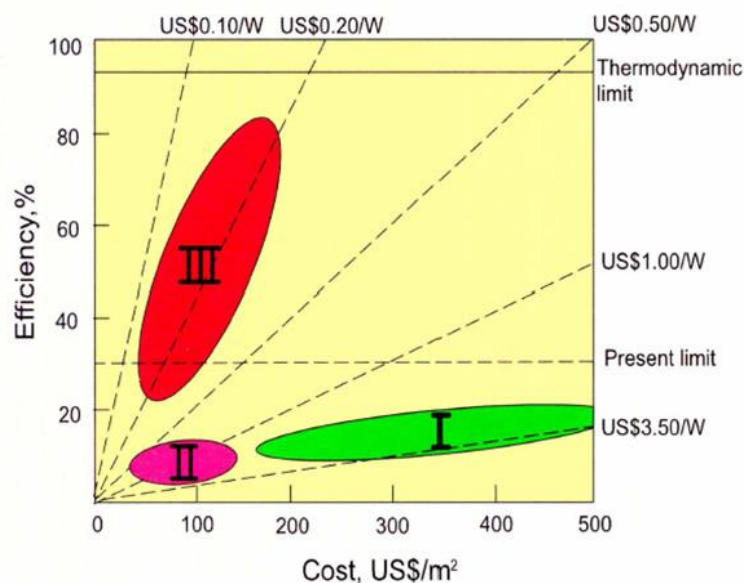


圖 1.1. 太陽能電池之發展與發電成本及光電轉換效率關係圖[14]

### 1.1.2 矽太陽能電池之成本分析

矽太陽能電池分為以下三種：單晶矽，多晶矽以及非晶矽。而單晶矽太陽能電池是早發展起來的，與其他兩種比較，單晶矽電池的光電轉換效率最高，其轉換效率最高可達 27.6%，單晶矽太陽能電池的結晶十分完整，然而，製造單晶矽材料的柴氏拉晶法(Czochralski)，簡稱 CZ 法，以及浮融法(Float Zone，簡稱 FZ 法)所需要的成本很高，即使單晶矽太陽能電池達到高光電的轉換效率，但是無法達到太陽能電池低成本的需求；現今太陽能電池商業化之條件[15]如圖 1.2 所示，其中包括成本(cost)，光電轉換效率(efficiency)，生產量(productivity)以及生命期(lifetime)。多晶矽太陽能電池則是以降低生產成本為優先，其次才是光電轉換效率。所以在



製作多晶矽材料時，是把高純矽熔化後鑄成正方形的矽錠，這種方法可以讓矽快速結晶，雖然這種方法的製作成本比較低，但是這種方法製成的結構排列會比較不規則，由於這些晶格缺憾會造成載子的復合中心(recombination centre)，影響其光電轉換效率。然而，多晶矽與石化燃料比較下，其成本還是很高。

非晶矽材料的成本比單晶矽或多晶矽材料便宜 2~3 倍，而一般非晶矽是藉由濺度或是化學氣相沉積法(Chemical vapour deposition)的方式，在玻璃，塑膠等基板上生長薄膜，但是利用化學氣相沉積法[16]需要昂貴的儀器，使製程的成本提高。

傳統矽材料的厚度一般為 200~300 $\mu\text{m}$ ，而晶矽吸收層厚僅需 25 $\mu\text{m}$ ，如果能夠把矽材料的厚減少，剩餘的基板就可以回收再使用，因此可以減少矽材料的浪費，節省材料上的成本，因此我們開始研究有關製作單晶矽薄膜的方法，這將會在第三章討論。

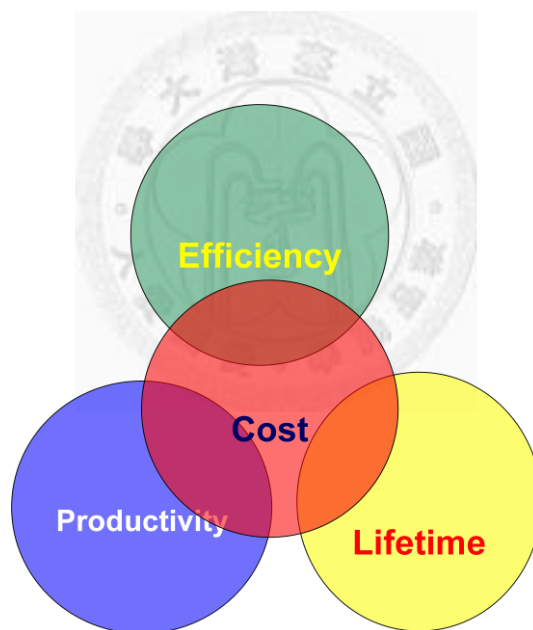


圖 1.2. 現今太陽能電池產業化之四大因素：成本，光電轉換效率，產量以及生命期

## 1.2 論文導覽

本論文第 1 章先簡介太陽能電池的重要性，以及矽太陽能電池所遇到的問題，第二章的第一部份為太陽能電池原理的簡介，而第二部份會介紹量測常用到的實驗儀器，掃描式電子顯微鏡及 X 光繞射分析儀。


第三章到第五章開始是實驗的部份，第三章分為五個部份，第一部份會先介紹金屬輔助蝕刻法，第二部份是解釋何要進行單晶矽薄膜實驗，第三部份為金屬輔助蝕刻法的反應機制與實驗中的條件，第四部份為實驗的結果分析，實驗結果分析一共分為 3 個小節，第一小節是去離子水對金屬輔助蝕刻法的影響，第二及第三小節是，利用掃描式電子顯微鏡觀察利用金屬輔助蝕刻法所製造的微米結構。

第四章是單晶矽薄膜的特性量測，包括單晶矽薄膜的表面特性，光學特性，載子生命週期，載子遷移率及載子擴散距離。

第五章是把單晶矽薄膜製作成元件，製作此元件有兩種結構，第一個是利用塗佈的方式把有機材料 pedot:pss 旋塗在單晶矽材料上製成元件，第二個方法是為了改善第一個方法而設計的，利用慢乾法製把 pedot:pss 與單晶矽薄膜接觸，做元件，而光電轉換效率可以提升接近 4 倍。

第六章是最後的章節，把整個研究做一個總結，以及實驗可以再善的地方以及發展。

### 1.3 參考資料

- 
- [1] B.-C. Chung, G. F. Virshup, S. Hikido, and N. R. Kaminar Appl. Phys. Lett. **55**, 1741 (1989)
- [2] G. Giroult-Matlakowski, U. Theden, A. W. Blakers, in *Proceedings of the 2nd World Conference on PV Solar Energy Conversion*, J. Schmid *et al.*, Eds. (European Commission, Directorate General Joint Research Center, Ispra, Italy, 1998), pp. 3403–3406.
- [3] J. Zhao, A. Wang, M. A. Green, F. Ferrazza, Appl. Phys. Lett. **73**, 1991 (1998)
- [4] C. E. Witt *et al.*, in *Proceedings of the 1st IEEE World Conference on PV Energy Conversion* (Institute of Electrical and Electronics Engineers, Piscataway, NJ, 1994), pp. 2262–2270.

- [5] Carlson DE. Semiconductor device having a body of amorphous silicon. U.S. Patent No. 4,064,521. 1977.
- [6] Carlson DE, Wagner S. Amorphous silicon photovoltaic systems. In Renewable Energy. Island Press: Washington, DC, 1993; 403–435
- [7] X. Wu, J.C. Keane, R.G. Dhere, C. DeHart, D.S. Albin, A. Duda, T.A. Gessert, S. Asher, D.H. Levi, P. Sheldon, Proc. 17th European Photovoltaic Solar Energy Conf., Munich, 2001, p. 995.
- [8] S.H. Demtsu, J.R. Sites, Proc. 31st IEEE Photovoltaics Specialists Conf., Orlando, 2005, p. 347.
- [9] Ramanathan K, Contreras MA, Perkins CL, Asher S, Hasoon FS, Keane J, Young D, Romero M, Metzger W, Noufi R, Ward JS, Duda A. Properties of 19.2% efficiency ZnO/CdS/CuInGaSe<sub>2</sub> thin-film solar cells. Progress in Photovoltaics Research and Applications 2003;11: 225–230.
- [10] Contreras MA, Egas B, Ramanathan K, Hiltner J, Swartzlander A, Hasoon F, Noufi R. Progress toward 20% efficiency in Cu(In,Ga)Se<sub>2</sub> polycrystalline thin-film solar cells. Progress in Photovoltaics Research and Applications 1999; 7: 311–316
- [11] US Patent No. 5,441,897 (15 August 1995) and US Patent No. 5,436,204 (25 July 1995).
- [12] Tierney, S.; Heeney, M.; McCulloch, I. Synth. Met. 2005, 148, 195.
- [13] Wong, K.-T.; Chao, T.-C.; Chi, L.-C.; Chu, Y.-Y.; Balaiah, A.; Chiu, S.-F.; Liu,
- [14] G. Conibeer, Third-generation photovoltaic, Materials Today 10, 2007, 42-50.
- [15] Yang J, Banerjee A, Guha S. Triple junction amorphous silicon alloy solar cell with 14.6% initial and 13.0% stable conversion efficiencies. Applied Physics Letters 1997; 70: 2975–2977
- [16] Wong, S.; Joselevich, E.; Woolley, A.; Cheung, C.; Lieber, C. Nature 1998, 394, 52.

## 第二章 實驗原理

### 2.1 半導體能隙之介紹

### 2.2 太陽光電池之基本介紹

#### 2.2.1 太陽光頻譜

#### 2.2.2 太陽能電池之工作原理

#### 2.2.3 太陽能電池之重要參數

### 2.3 掃描電子顯微鏡

### 2.4 X 光繞射分析儀

### 2.5 參考資料



### 2.1 半導體能隙之介紹

半導體(semiconductor)[1,2]和絕緣體(insulator)之間的差異主要來自兩者的能帶 (band) 寬度不同。如圖 2.1 所示，絕緣體的能帶比半導體寬，意即絕緣體價帶 (valance band) 中的載子必須獲得比在半導體中更高的能量才能跳過能帶，進入導帶 (conduction band) 中。室溫下的半導體導電性有如絕緣體，只有極少數的載子具有足夠的能量進入導帶。因此，對於一個在相同電場下的本質半導體 (intrinsic semiconductor) 和絕緣體會有類似的電特性。

當電子獲得能量得後，電子可以從價帶跳躍至導帶，這一種電子跳躍現象便可以使半導體從絕緣體變成導體。

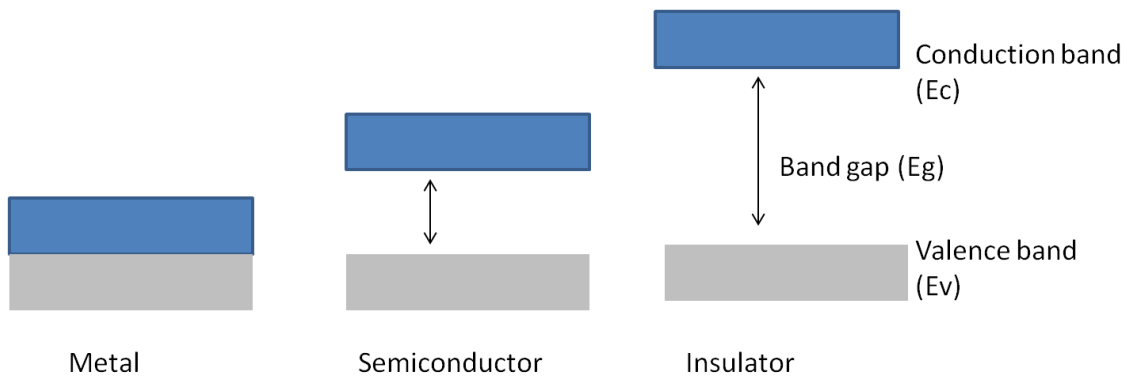


圖 2.1. 金屬(metal)，半導體(semiconductor)及絕緣體會(insulator)之能帶(energy band)示意圖

而能帶可以分為直接能隙(direct band gap)與間接能隙(indirect band gap)[3-5]，如圖 2.2 所示，直接能隙是半導體價帶最高點與導帶最低點之有效動量相同，例如砷化鎵(GaAs)當電子得到能量後，電子欲於價帶最高點與導帶最低點進行遷移時，無動量守恆問題幾近於垂直遷移，釋出能量以光能釋出。間接能隙是半導體價帶最高點與導帶最低點之有效動量不同，例如矽(Si)，當電子得到能量後，電子欲於價帶最高點與導帶最低點進行遷移時，由於動量不同基於動量守恆，必需把動量差值轉移給晶格原子，所釋出能量大都以熱形式(使晶格原子產生振動，即聲子 phonon)，造成能量的損失。

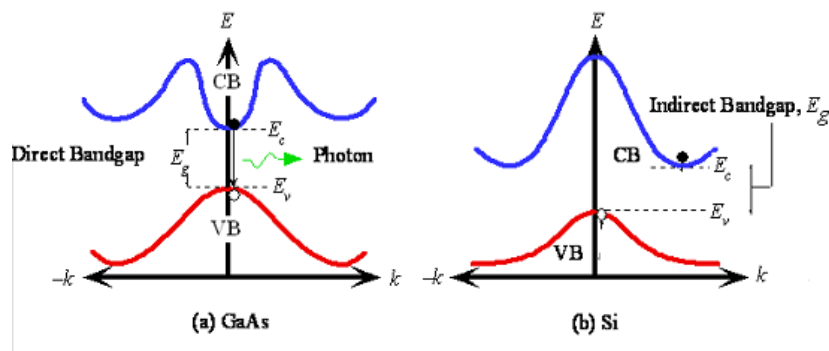


圖 2.2 直接能帶(direct band gap)與間接能帶(indirect band gap)及其電子躍遷示意圖

## 2.2 太陽光電池之基本介紹

### 2.2.1 太陽光頻譜

太陽是距離地球最近的恆星，直徑約  $1.39 \times 10^6 \text{km}$ ，是地球的 109 倍，而它的積體和質量分別是地球的 130 萬倍和 33 萬倍。它是由熾熱氣體構成的一個巨大球體，中心溫度約為  $10^7 \text{K}$ ，表面溫度接近  $5800 \text{K}$ ，主要由氫和氦組成，其中氫佔 80%，氦佔 19%。

太陽內部處於高溫，高壓的狀態，不停地進行著熱核反應，由氫聚變成氦。據測算，每秒約有  $6 \times 10^{11} \text{kg}$  的氫轉變成氦，淨質量虧損約為  $4 \times 10^3 \text{kg}$ ，連續產生  $3.90 \times 10^{23} \text{kW}$  的能量，這些能量以電磁波的形式穿越太空射向四面八方，地球只接收到太陽輻射的二十二億分之一，接收到的太陽輻射穿過地球大氣層時，不僅受到大氣層中的空氣分子，水氣及灰塵所散射，而且受到大氣中氧氣，臭氧，水和  $\text{CO}_2$  的吸收等等。所以經過大氣而達到地面的太陽輻射[6-8]會顯著衰減。

然而，可以從理論上較嚴格地分析太陽光譜經大氣層後的衰減情況。

所有太陽能電池的測量皆有統一標準，太陽光頻譜相當於  $6000 \text{K}$  的體輻射。當太陽光到達地球大氣層之後，因為不同角度入射的關係，而呈現不同的頻譜，對於厚度為  $h_0$  的大氣層， $h$  為光所經過的路徑長，光的方向和地表法線夾  $\theta$  的角度，其關係式為  $h = h_0 / \cos \theta$ ，空氣質量(Air Mass)定義為  $h/h_0$ ，故 AM0 為太陽光在大氣層外，AM1 代表太陽光正向入射，AM1.5 代表太陽光與地球法線夾  $48^\circ$  入射，如圖 2.3 所示。圖 2.4 為 AM0 和 AM1.5 的太陽光頻譜和  $6000 \text{K}$  黑體輻射頻譜。大氣質量越大，表示太陽光線經過大氣的路程就越長，受到的衰減就越多，到達地面的能量就越少，一般太陽電池元件或模組的標準測試條件(STC, standard testing condition)是在  $25^\circ \text{C}$ ，以 AM1.5 為頻譜，輻射功率為  $100 \text{mW}/\text{cm}^2$  的環境下測試。

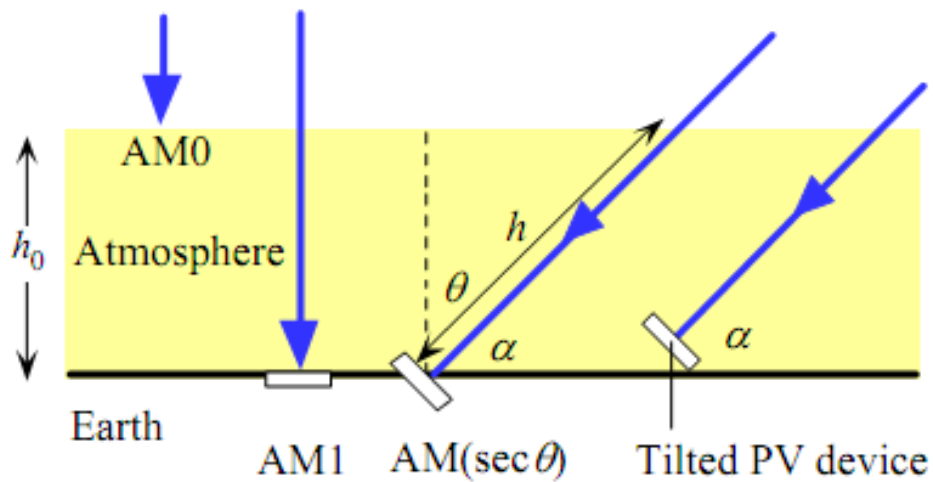


圖 2.3 太陽光之入射角度與空氣質量(air mass)之關係圖[9]

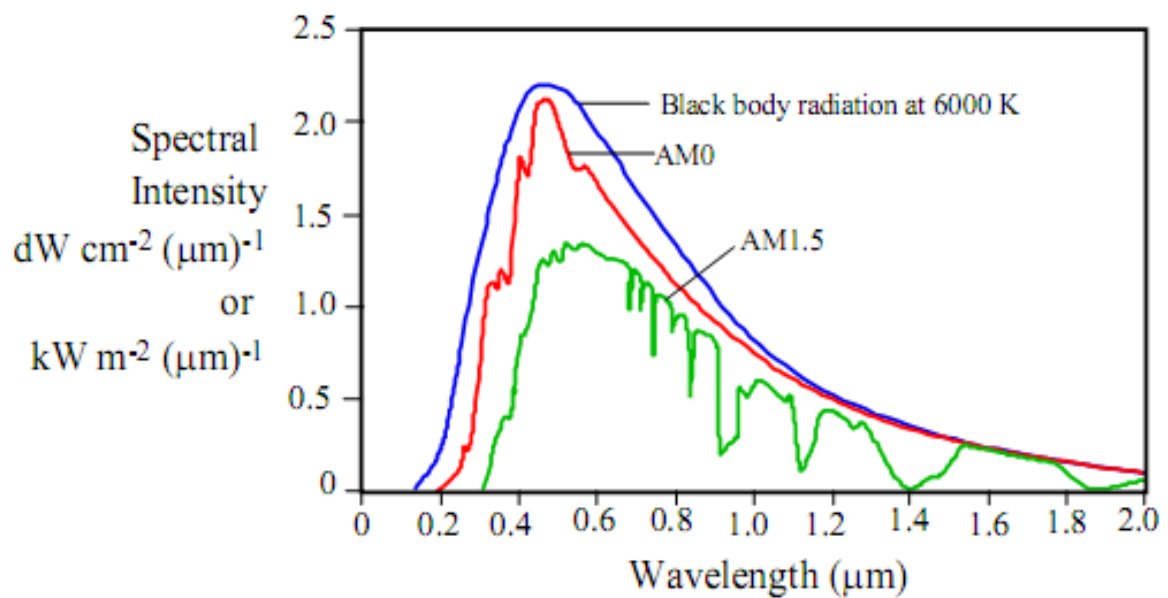


圖 2.4 在不同波長下，AM0，AM1.5 的太陽光與 6000K 黑體輻射之強度比較[10]

### 2.2.2 太陽能電池之工作原理

太陽能電池在未照光時，它是一般 p-n 接面的二極體[11-13]，然而在照光時，太陽電池之結構是基於 p-n 接面，在沒有太陽光照射之下，太陽能電池在相當於一個二極體，其結構圖如圖 2.5 所示，在 N 區的電子會擴散至 P 區，而 P 區的電洞

也會擴散至 N 區，在 p-n 接面附近，因電子與電洞在此區域互相結合，所以這會形成一個載子空乏區(depletion region)，或稱為空間電荷區(space charge region)，在此空乏區中，只有少數的自由電子與電洞。然而，N 型半導體過多的電子受到受體(acceptor)所帶的負電荷所排斥，不能無限的一直往左邊移動。同理，P-型半導體之電洞也會受到施體(donor)所帶的正電荷排斥。所以在空乏區中這些正，負電荷，存在著一個內建電位，構成一個障壁電壓。

當 p 區的一端接上正電壓，n 區的一端接上負電壓，相當於施加一個正向偏壓於太陽能電池的時候，p 區的電洞因為受到正電場的排斥而流到接合區；同理 n 區的電子因為受到負電場的排斥而流到接合區，因此空乏區會因為電子電洞的接合而變小，如圖 2.6 所示。此時流通 p-n 接面的電流仍然很小，當順向偏壓達到某一數值(這一數值稱為”門檻電壓”)，p-n 接面才正式導通。這特性曲線也被稱為太陽能電池的暗電流曲線，如圖 2.7 所示。

當太陽光照射到太陽能電池的時候，若光的能量大於半導體的能隙( $E_g$ )，於半導體價帶(valance band)的電子會把光的能量吸收，電子因為吸收了光的能量而被激發到半導體的導電(conduction band)，因為價帶的電子被激發到能帶，因此留下了一個電洞在價帶中，所以在 p-n 接面附近將產生電子-電洞對。藉由空乏區的內建電場作用，電子-電洞會被分離至太陽能電池的陽極及負極，因此產生了電流，這就太太陽能電池的光電流(photocurrent)，如圖 2.8 所示。這就是太陽能電池的光生伏特效應。



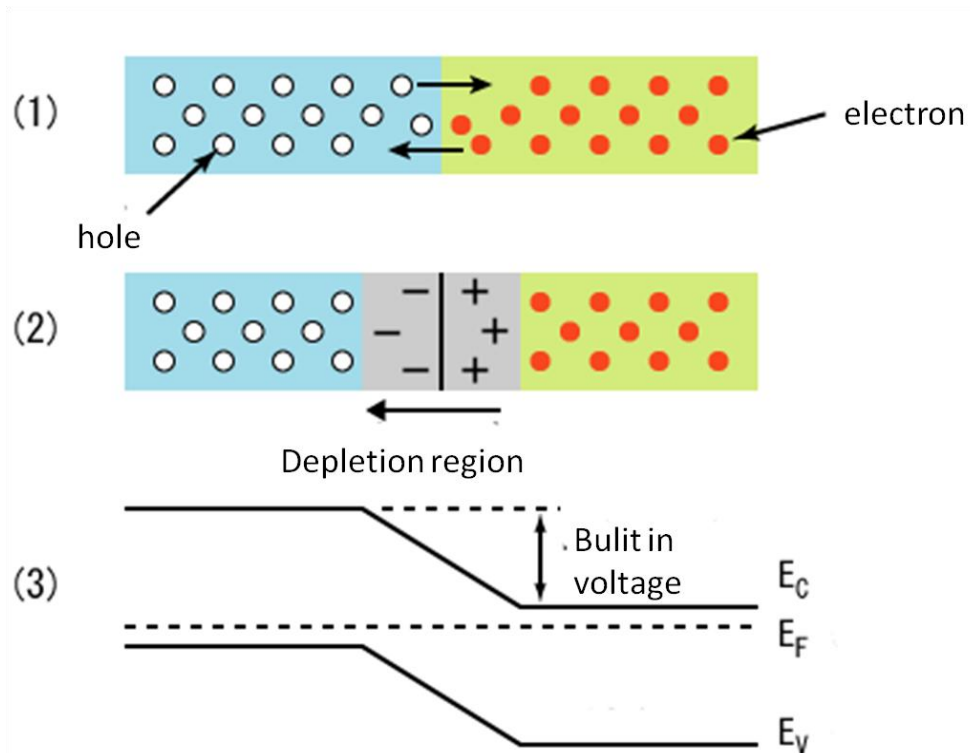


圖 2.5. p-n 接面示意圖，(1)代表 p-n 接面中，右邊的電子擴散到左邊的 p 區，左邊的電洞擴散到右邊 n 區；(2)代表電子電洞對在擴展過程中復合，在 p-n 接面中形成了空乏區(depletion)；(3)為 p-n 接面的能帶圖，因為有自由電子電洞在空乏區中，因此造成了內建電場(built in voltage)

## Forward Bias

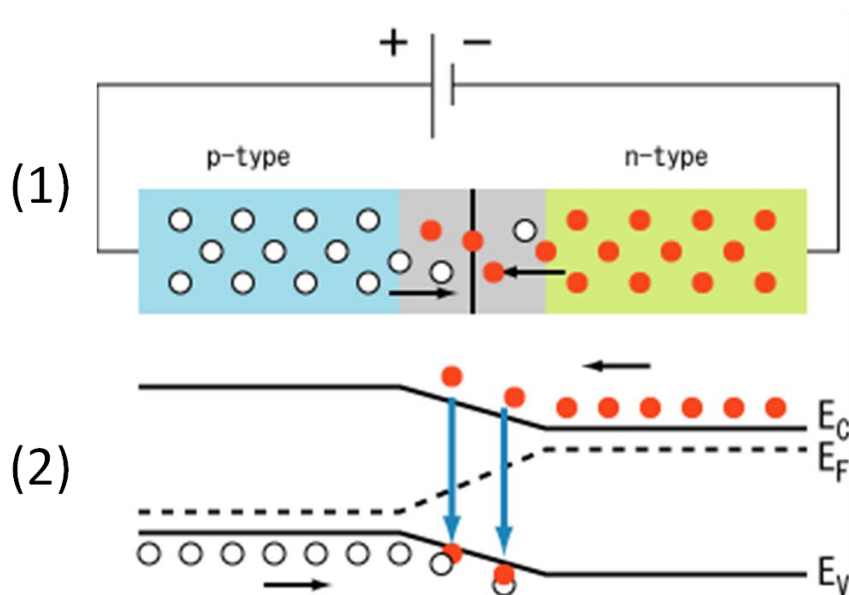


圖 2.6. 施加正向偏壓(forward bias)於 p-n 接面，(1)為正向偏壓施加在 p-n 接合，增

加了電子電洞之流動；(2)為正向偏壓之能階圖，正向偏壓減低了能障的大小，使電子電洞更容易流動

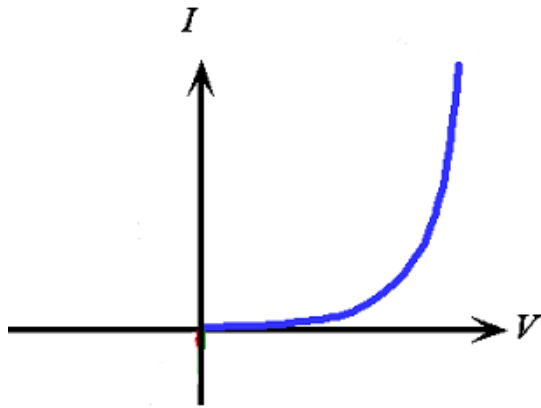


圖 2.7.太陽能電池在沒有照光的暗電流特性曲線，當太陽能電池沒有照光的時候就等效為一個二極體，當施加正向偏壓突破其"門檻電壓"時，二極體才導通，其曲線通過原點；

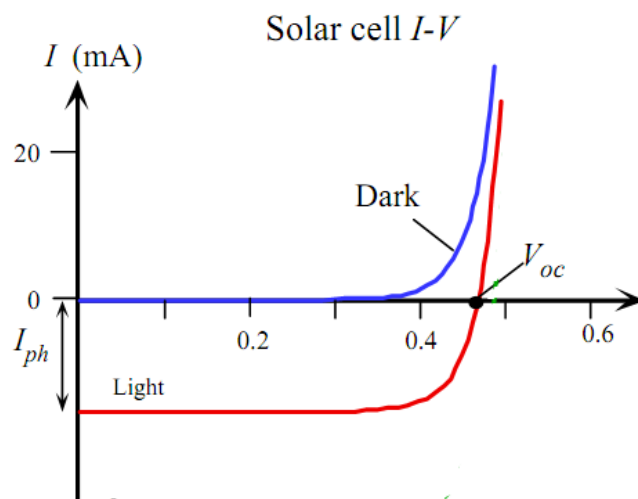


圖 2.8. 太陽能電池之光電流與暗電流圖

### 2.2.3 太陽能電池之重要參數

影響太陽能電池之效的重要參數如下：開路電位( $V_{oc}$ )，短路電流( $J_{sc}$ )，串聯電阻( $R_s$ )，並聯電阻( $R_{sh}$ )，填充因子(Fill factor)，光電轉換效率(Photocurrent conversion efficiency)，以下我們會把每一參數逐一解釋。

短路電流( $J_{sc}$ )：

太陽能電池在未照時，本身就是一般的 p-n 接面二極體，而在照光時，則會產生一反向電流，其等效電路就如一個光電流源，並聯一個二極體，如圖 11 所示。太陽能電池電流可以太陽能電池的暗電流減去光電流，其公式如 2.1 式所示：

$$I = I_s \left[ e^{qV/nkT} - 1 \right] - I_{ph} \quad 2.1 \text{ 式}$$

其中  $I_s$  為反向飽和電流(reverse saturation current)， $q$  為電荷數， $k$  是波茲曼常數(Boltzmann constant)， $T$  為絕對溫度， $n$  為理想因子(ideality factor)， $n$  的大小與材料特性有關，通常介於 1 到 2 之間，當  $n$  逼近於 2，表示暗電流為非空乏區之再結合電流所貢獻，當  $n$  逼近於 1，表示暗電流為非空乏區之再結合電流所貢獻。當  $V=0$  時， $I=-I_{ph}$ ，表示短路，此電流就是太陽能電池的短路電流(short circuit current)。太陽能電池產生光電流之  $I$ - $V$  特性曲線如圖 2.9 所示。

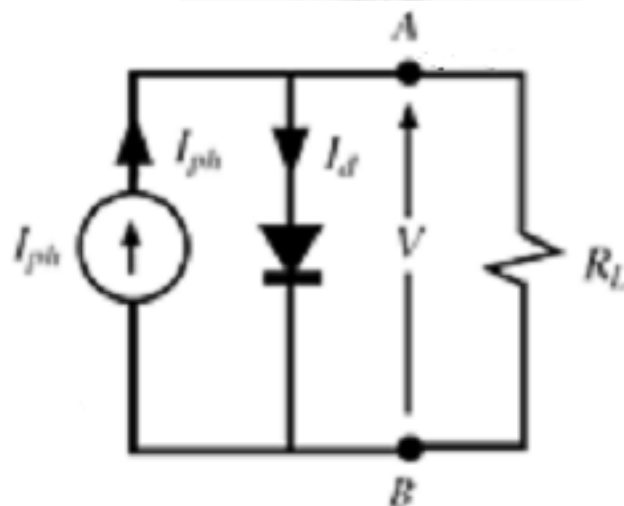


圖 2.9. 理想太陽能電池之等效電路，太陽能電池於照光後，在空乏區會形成電子電洞對，因此形成電生光伏電流光生伏電流與二極體並聯在一起

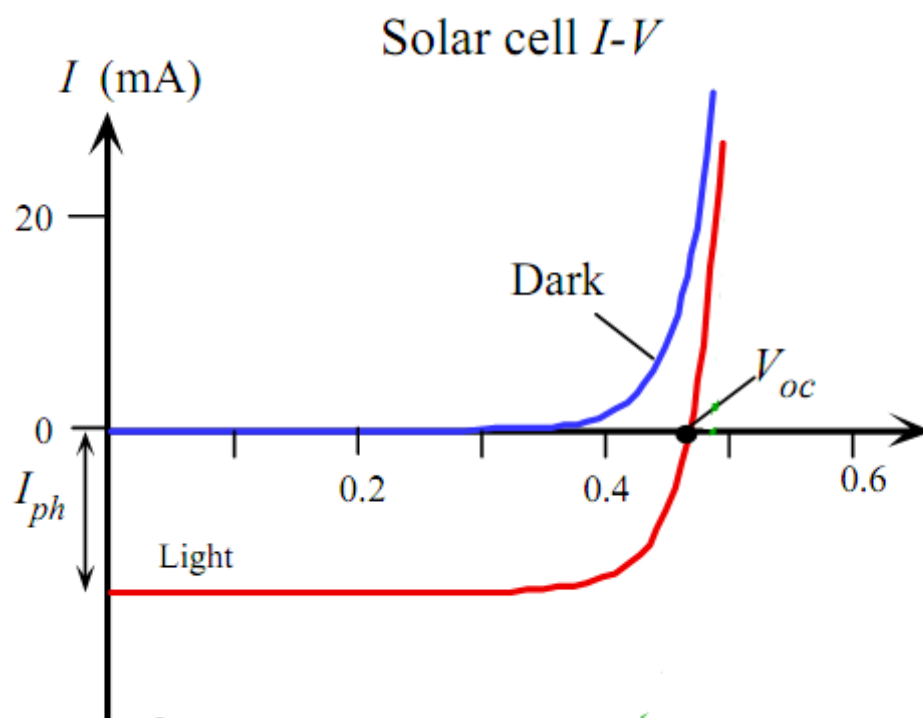


圖 2.10. 太陽能電池之 I-V 特性曲線，當太陽能電池沒有照光的時候就等效為一個二極體，當施加正向偏壓突破其"門檻電壓"時，二極體才導通，其曲線通過原點；當太陽能電池照光的時候，光在 p-n 接面激發了電子電洞對，因此產生了一反向電流，其曲線不會通過原點。

開路電壓( $V_{oc}$ ):

當太陽光照射在太陽能電池的時候，p-n 接面的空乏區產生電子電洞對，藉由內建電場，使電子流往 n 區，電洞流往 p 區。使 p 區電位提高，n 端電位降低，所產生的電位差為開路電壓( $V_{oc}$ )。

$V_{oc}$  也可以利用二極體公式表示  $V_{oc}$ ，在 2.1 式中，當某  $V$  達到某一數值，讓  $I=0$ ，即表示開路，便可以得到開路電壓  $V_{oc}$ 。當把 2.1 式整理，把  $I_s$  與  $I_{ph}$  放在同一側，可得到下面公式，

$$V_{oc} = \left( \frac{nkT}{q} \right) \ln \left( \frac{I_{ph}}{I_s} + 1 \right) \quad 2.2 \text{ 式}$$

當照光強度增加， $I_{ph}$  增加，所以代  $V_{oc}$  會隨著  $I_{ph}$  增加。然而，增加幅度不會太高。

### 串聯電阻( $R_s$ )

太陽能電池的串聯電阻主要成因是金屬與太陽能電池接觸的表面吸附了其他原子或帶有一些缺陷的緣故，造成了一些表面能階，因此影響了電子的傳輸。

在太陽能等效電路中的串聯電阻如圖 2.11 所示，在實際太陽能電池中， $R_s$  越小，元件效率高。

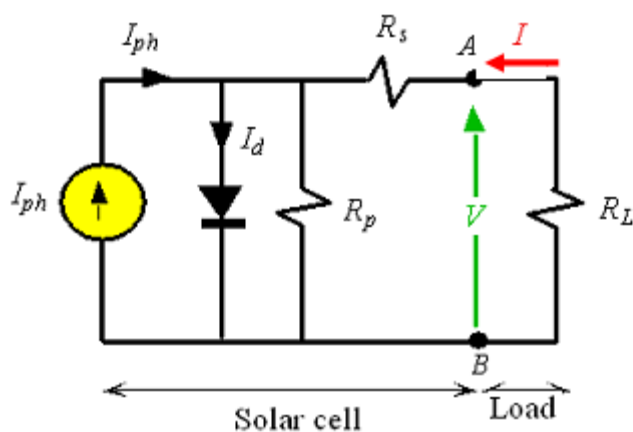


圖 2.11. 太陽能電池等效電路與串聯電阻( $R_s$ )，及並聯電阻( $R_p$ )，又稱作  $R_{sh}$

並聯電阻( $R_{sh}$ )

### 填充因子(Fill Factor, FF)

太陽能電池填充因子(FF)的定義為最大輸出功率與短電流及開路電壓乘積的比積，其公式如下：

$$FF \equiv \frac{P_{\max}}{I_{sc} V_{oc}} = \frac{I_{\max} V_{\max}}{I_{sc} V_{oc}} \quad 2.3 \text{ 式}$$

這是在圖 2.12 中，操作點(operation point)( $V_{\max}, I_{\max}$ )在第四象限圍成之面積占點 ( $V_{oc}, I_{sc}$ )圍成面積之比例，FF 是判斷太陽能電池電流-電壓特性好壞的指標。在相

同光源，相同的  $V_{oc}$  與  $J_{sc}$  下，較高的 FF 代表較高的能量輸出效率，如 2.4 式可見

$$P_{max} = I_{sc} V_{oc} FF \quad 2.4 \text{ 式}$$

填充因子也會受到元件的串聯電阻(series resistance)如圖 2.13 所示與並聯電阻(shunt resistance)影響如圖 2.14 所示

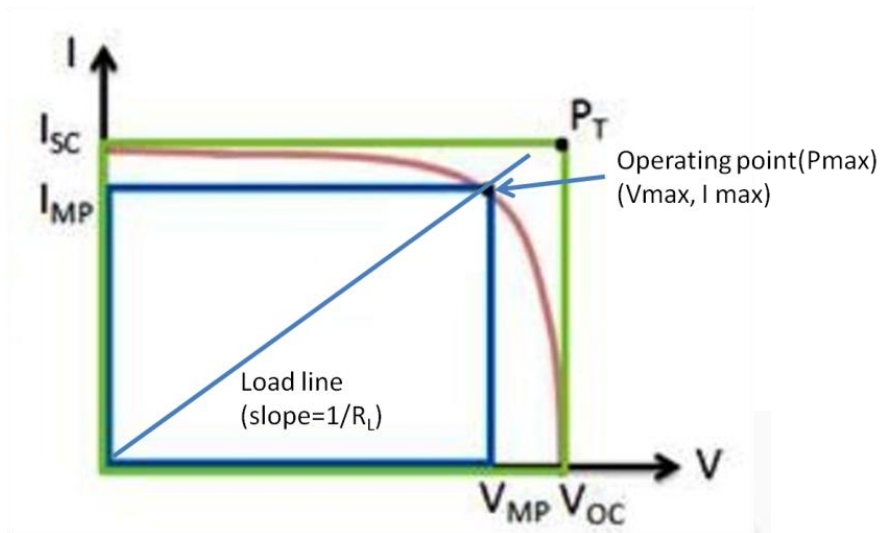


圖 2.12 太陽能電池在照光下之電流-電壓特性曲線與工作點之負載線

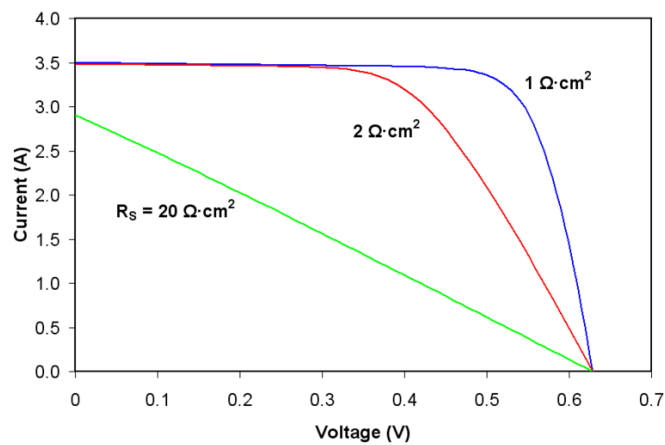


圖 2.13 元件的串聯電阻對填充因子之影響

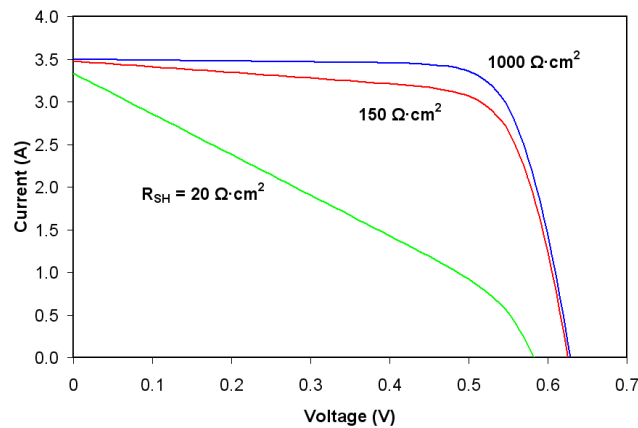


圖 2.14 元件之並聯電阻對元件之影響

能量轉換效率(Photocurrent conversion efficiency)：

太陽能電池的輸出功率隨其工作點(operating point)而定，工作點則取決與電池連接之外部負載(load)，可由元件的電流-電壓曲線與負載線(load line)的交點求得，如圖 2.12 中所示。當改變負載之電阻大小，可找到與曲線電壓電流乘積為最大的交點 ( $V_{\max}, I_{\max}$ )，該乘積即為元件的最大輸出功率( $P_{\max}$ )。若太陽光源之入射功率為  $P_{\text{in}}$ ，PCE 可 2.5 式求得：

$$\text{PCE} = \frac{P_{\max}}{P_{\text{in}}} = \frac{I_{\max} V_{\max}}{P_{\text{in}}} \quad 2.5 \text{ 式}$$

## 2.3 掃描式電子顯微鏡

### 2.3.1 掃描式電子顯微鏡之發展

電子顯微鏡的發展以穿透式電子顯微鏡[13-15](TEM: transmission electron microscope)為最早，在 1931 年即已提出；掃描式電子顯微鏡(SEM: scanning electron microscope)[16,17]則在 1935 年提出。由於早期發展的 SEM 解析度未如理想，影像處理及訊號處理技術無法突破，一直到 1965 年以後，SEM 才正式普獲研究學者的青睞。此後，SEM 的發展相當快速，不但機台性能的大幅提高，且各項材料分析

附件日益增多，應用的範圍也不斷地擴大，幾乎包含各個研究領域，目前應用在材料，機械，電機，電子材料，冶金，地質，礦物，生物醫學，化學，物理等方面最多。掃描式電子顯微鏡由於景深(depth of focus)大，對於研究物體之表面結構功效特別顯著，例如材料中之斷口，磨損面，塗層結構，夾雜物等之觀察研究。

### 2.3.2 掃描式電子顯微鏡之原理

掃描式電子顯微鏡，其基本構造包括：真空系統，電子束系統，如電子槍，電磁透鏡。成像系統，如圖 2.15 所示：

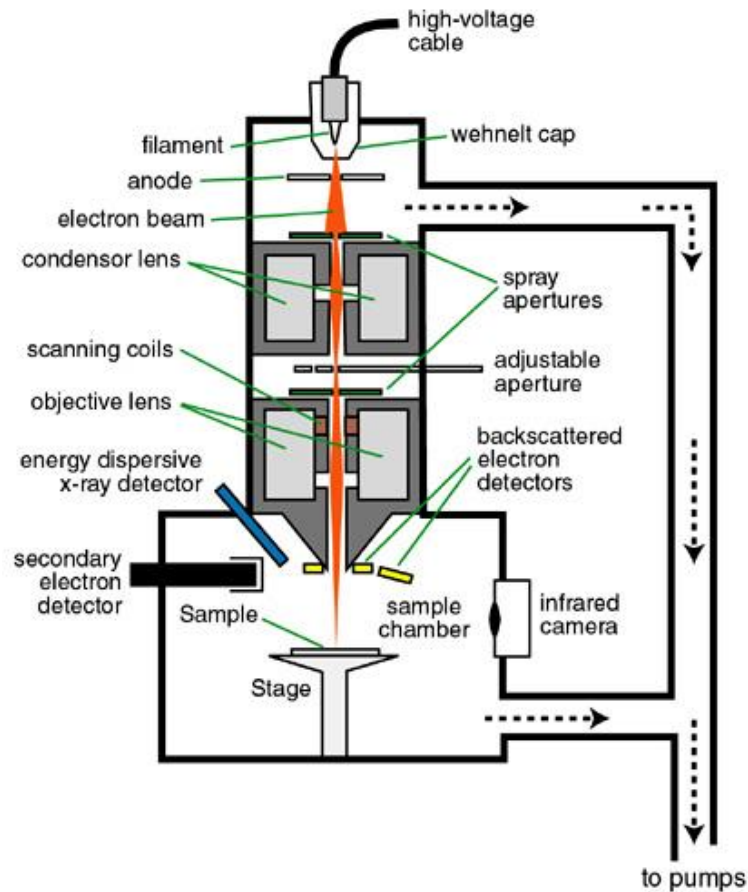


圖 2.15. 掃描電子顯微鏡(scanning electron microscope)的基本構造圖[18]

掃描電子顯微鏡需要利用真空，主要原因如下：



電子束系統中的燈絲在普通大氣中會迅速氧化而失效，所以除了使用的時候需要真空外，平時還需要以純氮氣或惰性氣體充滿整個真空柱。另外一點是為了增大電子的平均自由程(mean free path)，從而使用於成像的電子更多。

掃描電子顯微鏡的基本原理與電視相同，它是利用加熱燈絲(鎢絲)場發射的電子槍所發射出來的電子束(electron beam)，經柵極(wehnelt cylinder)靜電聚焦之後，形成一約  $10\mu\text{m}\sim 50\mu\text{m}$  大小之點光源，在陽極之加速電壓( $0.2\text{kV}\sim 40\text{kV}$ )的作用下，經過 2 至 3 個電磁透鏡所組成的電子光學系統，將匯聚成一直徑細小約  $5\text{nm}\sim 10\text{nm}$  之電子射束，聚焦在試件表面。又由於在末級透鏡上裝有掃描線圈，能使電子射束在試件上掃描，高能電子射束與物質之交互作用，如圖 2.16 所示，即電子彈性碰撞與非彈性碰撞之效果，其結果產生了各種訊號如二次電子(secondary electrons)，背向散射電子(backscattered electrons)，吸收電子(auger electrons)，透射電子(transmitted electrons)，X 射線及陰極螢光(cathode luminescence)。

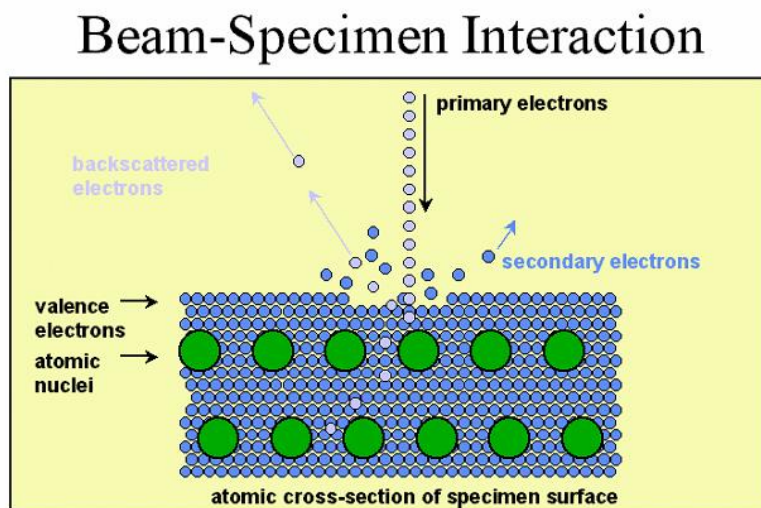


圖 2.16 電子射束與物質之交互作用[19]

這些訊號，經由適當之檢測器(Detector)接收後，經放大器(amplifier)放大，然後送到顯像管(braun tube)上成像。由於掃描線圈上的電流與顯像管相對應偏轉線圈上的電流是同步的，因此試件表面上任意點所產生之訊號將與顯像管之螢光屏上對應

點約亮度一一對應。此種逐點成像的原理，利用電子束在試件上掃描，打在試件上的每一點，螢光屏上即出現一亮點與之對應，且隨著相對應檢測器所接收訊號之強弱而有不同之亮度。試件之特徵，形貌，結構，即由此亮點組合成像，一一表現出來。

二次電子為入射一次電子進入試件後，從試件表面 50~50Å 深度之層內所激發產生的電子，能量約在 0~5eV 之間。二次電子的激發能量隨入射電子能量之增加而增加，但達到一定值之後會再度遞減，主要原因是隨入射電子能量之增加，電子穿透之深度加大，所生成之二次電子由於逸出表面之路徑增長，不易到達試件之表面，故而其激發量漸減。二次電子屬於低能量電子，對試件的表面非常敏感，故能有效地表現試件之微觀形貌特徵。

## 2.4 X 光繞射分析儀

一般分析材料結晶[20,21]構造的方法，主要可分為兩大類：一種是利用電子顯微鏡；另一種即為 X 光繞射分析法。電子顯微鏡的光源是一道經高壓電場加速的電子束，再經過一系列的電磁透鏡，將電子束聚焦在極小的面積上，用以分析材料上微小區域結晶構造的技術。然而，受限於電子的運動與穿透能力，這些分析必須在一個高度真空的環境下進行，而且試樣的厚度必須研磨到很薄才行。如此的條件，使得電子顯微鏡試樣的製作較不容易，對於某些化學反應或因氧化腐蝕等所產生的界面層，特別是具有層狀結構，或是其結構強度，界面結合力薄弱的薄層等，更增加試片製作上的困難程度。X 光繞射分析法的光源為 X 光射線，X 光是一種短波長電磁輻射，其波長約為 1Å 左右。由於如此波長之電磁波是無法以透鏡聚焦，使得僅能用來分析一較大區域，而獲得一整體平均的結果，然而也因如此，其為提供一非破壞性的分析方式，可用於揭示物質的晶體結構、化學組成以及物理性質。這些技術都是以觀測 X 射線穿過樣品後的散射強度為基礎，並根據散射角度、極化度和入射 X 光波長對實驗結果進行分析。X 光散射技術可在許多不同的條件

下進行分析，如高溫、低溫、真空、高壓……等特殊環境下進行分析工作。如此不但試樣製作容易，也比較能獲得接近其原製造環境或使用狀況下的結果。

X 射線的波長在  $10^{-8}\text{cm}$  ( $1\text{\AA}$ ) 附近，穿透力大，空間解析度高。利用此光源可以做各種的分析，小至分子中原子的距離、鍵結型態，大至人體各部位的透視，可廣泛應用於材料結晶構造鑑定、醫學及非破壞檢測實務上。由於在材料晶體中，各結晶面間的距離與 X 光的波長的數量級相當，當 X 光源照射在一組平行結晶面 ( $hkl$ ) 上時，兩鄰近面在入射及繞射光之光程差為波長的整數倍時，會呈現加乘效應，即符合布拉格公式 (Bragg's law)  $2d\sin\theta = n\lambda$  的關係；其中， $d$  為鄰近平行結晶面 ( $hkl$ ) 兩平行面間的距離， $\theta$  為入射光與平面的夾角， $\lambda$  為 X 光源的波長， $n$  為任意整數。圖 2.17 是一個單晶繞射的示意簡圖。當光程差是  $\lambda$  的整數倍時，呈現加成效應；而若光程差非  $\lambda$  之整數倍時，視為削減效應。由此，可預期繞射峰另在特定的  $\theta$  產生。為滿足 Bragg 繞射公式，必須滿足下列兩個條件。第一、入射光、繞射光與晶體平行面之法線這三個向量需在同一平面。第二、欲測面的法線平分入射光與繞射光的夾角。

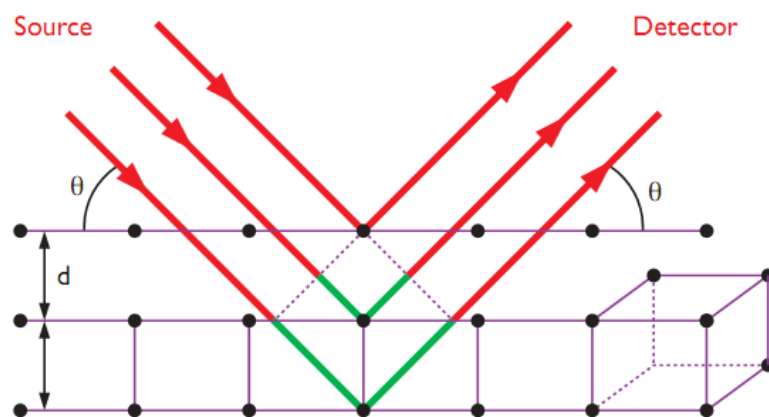


圖 2.17. X 光被晶格中的原子反射[22]

單晶繞射分析儀的構造大致上可分為X光光源、電源產生器、測向旋轉裝置、X光射線偵測器(detector)及電腦自動控制等部份。測向旋轉裝置主要有三軸旋轉機制，可以利用三個方向的旋轉到各晶格面(hkl)的法線向量( $n_{hkl}$ )是與入射光及繞射光在同一平面上(滿足第一個條件)。X光射線偵測器的位置，必須設計一個與 $\omega$ 軸共圓心的 $2\theta$ 環。每當 $\omega$ 軸旋轉 $\theta$ 角時，偵測器就必須旋轉 $2\theta$ 的角度。電荷偶極偵測器(CCD)是利用金屬氧化半導體電容物質造成電荷儲存的能力，X光光子經由鈹窗進入，經由尖錐光纖聚焦[7,8]而傳送到CCD晶片中。在CCD晶片中，光子就轉換成電子訊號儲存起來。最後的曝光過程中，CCD晶片區域內的電荷就會被依序讀出、處理，並顯示出來，其好處是收集數據速度快，且測向裝置不再需要三個軸，單軸或是雙軸均可。但它的相對強度的校正問題，仍有相當大的空間可以改善。電腦自動控制部份需要有幾種功能：一是尋找晶體之位向矩陣；二是計算量測時各測向裝置及偵測器的角度；三是實際驅動各馬達轉動至預定的位置；四是快門的開關功能；五是接受偵測器送來的訊號。早期這些功能多半由工作站加上一個微處理器來完成。目前有許多儀器均可用PC配合一些必要的控制器來完成。

近年來，薄膜材料的應用更為廣泛，對其性質之要求也日益嚴格，如何在製造過程中即能精確控制薄膜成長的條件，以保持薄膜性質的穩定與可靠，成為薄膜製程技術上努力的目標。此外，在界面化學的研究方面，要瞭解界面上的化學反應機構，亦須探討界面薄層在反應過程中的結構變化。由於X光繞射分析的條件幾乎不受到環境的限制，可以在各種不同的環境下進行測試工作，因此，結合低掠角X光繞射技術，在薄膜製造或是界面反應過程中即時進行分析測試的方式，乃逐漸受到重視。另一方面，由於同步輻射技術的發展與應用，使能獲得具有極佳平行性與高強度的X光光源，以及其波長的多重選擇性，使得在進行低掠角X光繞射測試時，能更精確地控制光源之入射角，獲得更清晰的繞射訊號，進而提

高測量結果的準確性。總之，在薄膜結構的分析方面，低掠角 X 光入射法的應用實為一簡單有力的分析利器。

一般應用於表面分析的技術，如歐傑電子光譜(AES)、X 光光電子光譜(XPS)、拉曼光譜(RS) ...等，只能分析表面材料的原子種類、成份、鍵結能態，沒有辦法得知有關薄膜或表層的晶體結構變化，然而材料的性質與其本身的結構有著密不可分的關係，以氧化鐵為例，同為三氧化二鐵的成份，但是， $\alpha$ -三氧化二鐵為反鐵磁性(antiferromagnetic)結構，而  $\gamma$ -三氧化二鐵為鐵磁性(ferromagnetic)結構。因此，有關薄膜結構的分析，對薄膜性質的瞭解與控制乃為一重要的項目。

單晶繞射分析儀主要的功能是結構解析，能給予空間中原子排列的位置，因此可以應用在物理、化學、材料、生物甚至電子方面的研究。除此之外，也可以用在物性隨溫度、壓力、電場等的變化，以及相變的觀察等等，更可應用於薄膜材料之鑑定與分析，用途廣泛。

## 2.5 參考資料

- [1] <http://www.citizendia.org/Semiconductor>
- [2] <http://en.wikipedia.org/wiki/Semiconductor>
- [3] KENJIWATANABE\*, TAKASHITANIGUCHI AND HISAKANDA. Nature, 2004, DOI: 10.1038/nmat1134
- [4] [http://www.fact-index.com/d/di/direct\\_bandgap.html](http://www.fact-index.com/d/di/direct_bandgap.html)
- [5] [http://en.wikipedia.org/wiki/Direct\\_and\\_indirect\\_band\\_gaps](http://en.wikipedia.org/wiki/Direct_and_indirect_band_gaps)
- [6] [http://www.lib.ncu.edu.tw/~hong/atmhmpg/knowatm/intro/sun\\_rad.htm](http://www.lib.ncu.edu.tw/~hong/atmhmpg/knowatm/intro/sun_rad.htm)
- [7] <http://www.astro.ncu.edu.tw/~wchen/Courses/Ast101/radiatio.htm>
- [8] [http://www.phys.ncku.edu.tw/~astrolab/e\\_book/sun/sun.html](http://www.phys.ncku.edu.tw/~astrolab/e_book/sun/sun.html)
- [9] <http://pvc-drom.pveducation.org/SUNLIGHT/AIRMASS.HTM>

- [10] [http://en.wikipedia.org/wiki/Air\\_mass\\_coefficient](http://en.wikipedia.org/wiki/Air_mass_coefficient)
- [11] <http://shs.edu.tw/works/essay/2007/10/2007102120004873.pdf>
- [12] <http://zh.wikipedia.org/zh-tw/%E4%BA%8C%E6%A5%B5%E9%AB%94>
- [13] <http://sun.cis.scu.edu.tw/~lab/knowledge/2.htm>
- [14] [http://www.ma-tek.com/service\\_detail.php?path=46](http://www.ma-tek.com/service_detail.php?path=46)
- [15] <http://highscope.ch.ntu.edu.tw/wordpress/?p=1599>
- [16] <http://www.nobelprize.org/educational/physics/microscopes/tem/index.html>
- [17] [http://serc.carleton.edu/research\\_education/geochemsheets/techniques/SEM.html](http://serc.carleton.edu/research_education/geochemsheets/techniques/SEM.html)
- [18] <http://www4.nau.edu/microanalysis/Microprobe-SEM/Instrumentation.html>
- [19] <http://www.mdu.edu.tw/~yinyu/contributions/SEM-EDS%20readouts.pdf>
- [20] [https://en.wikipedia.org/wiki/Scanning\\_electron\\_microscope](https://en.wikipedia.org/wiki/Scanning_electron_microscope)
- [21] <http://elearning.stut.edu.tw/caster/3.2.3.htm>
- [22] <http://fys.kuleuven.be/iks/nvsf/experimental-facilities/x-ray-diffraction-2013-bruker-d8-discover>

## 第三章 利用金屬輔助蝕刻法製造單晶矽薄膜

### 3.1 金屬輔助蝕刻法之簡介

### 3.2 實驗動機

### 3.3 實驗步驟

### 3.4 微影製程

### 3.5 金屬輔助蝕刻法

#### 3.5.1 沉積銀粒子

#### 3.5.2 縱向蝕刻與條件

#### 3.5.3 橫向蝕刻與條件

### 3.6 水純度對金屬輔助蝕刻法之影響

### 3.7 曝光時間對金屬輔助蝕刻法之影響

### 3.8 實驗結果與討論

#### 3.8.1 單晶矽薄膜之晶格特性

#### 3.8.2 結構特色

### 3.9 結論

### 3.10 參考資料

### 3.1 金屬輔助蝕刻法之簡介

自從一維度的奈米碳管於 1993 年發明後，因為一維度的材維具有特殊之量子特性，因此一維度材料的研究備受注目。一維度的材料可以應用在場效電晶體會 (FETs)，二極體，太陽能電池等等...

其中矽奈米線的製作特別受到重視，有許多製作矽奈米線之方法，例如 氣態-液態-固態(Vapor-Liquid-Solid)，氣態-液態-固態薄膜(Vapor-liquid-solid epitaxy)，雷

射濺鍍(laser ablation)，等等...然而，這些方法需要高溫，昂貴的設備，所以製程的成本很高。

而無電金屬沉積法(electroless metal deposition)具有高純度，低溫製程，以及低成本製程的優點。在 2002 年，K.Peng,J.Zhu et al. 發展出一種無電金屬輔助蝕刻法來製造整一維矽奈米線陣列的方法。把矽晶片放入高壓殺菌鍋中，矽晶片在高壓殺菌鍋與硝酸銀及氫氟酸的水溶液反應，此反應可以蝕刻出大面積矽奈米線陣列。到 2006 年，K.Peng 等人再把 electroless metal deposition 發展成完全不需要任何設下，蝕刻矽奈米線的方法，把矽晶片在含有硝酸銀及氫氟酸的水溶液沉積了銀粒子後，把矽晶片換到另一杯含有雙氧水及氫氟酸的水溶液中蝕刻，而且製造出排列整齊的矽奈線。

### 3.2 實驗動機

現今結晶矽主導了太陽能產業，主要的原因如下：單晶矽含量豐富(地殼含量 25%)；單結晶太陽能電池效率不會隨時間衰退。但是，結晶矽太陽能電池仍然很貴，主要原因是結晶矽基板的成本很高，為了減少來自單晶矽基板的成本，有研究團體開始製作單晶矽薄膜[1,2]，例如：多孔矽 PSI[2]，這種方法利用氫氟酸於矽基板蝕刻出孔洞，再成長單晶矽在基板上。但是，這種長膜方法的成本很高，導致製程的成本增加。

Smart-Cut[3]利用離子佈植到矽基板的深處，使矽基板與上部分離。然而，離子佈植需要昂貴的高真空設備。SLIM-Cut[4] 藉由沉積金屬層在矽表面上，經過高溫退火後導致矽薄膜彎曲與矽基板分離，但是，高溫退火會讓金屬粒擴散進入矽薄膜中，此過程會在晶片內造成一些污染以及晶格缺憾[5]，這些缺憾必須要再花額外的成本移除。

利用化學溶液蝕刻法[6,7]製造單晶矽薄膜不需要昂貴的儀器，而且不會污染單晶矽的結構。在 2006 年，A. G. Aberle 等人利用化學溶液蝕刻法製造條狀的單晶矽



[8-10]，然而，這些條狀矽需要額外的製程加上紋理結構(texturing structure)。我們會利用一種低成本的無電化學金屬輔助蝕刻法[11-13]製造單晶矽薄膜，此方法具有方向性，包括往縱向蝕刻到某一特定的深度控制單晶矽薄膜的厚度，以及橫向蝕刻把薄膜的底部蝕刻，可單晶矽薄膜與基板[14]分開。透過光刻技術(photolithography)把微米結構轉移在單晶矽薄膜之表面，利用無電金屬輔助蝕刻法可以製造出奈米，微米的結構以及單晶矽薄膜。

### 3.3 實驗步驟

實驗一開始先準備晶格數 $\langle 100 \rangle$ ，大小 15mmX15mm 的，摻雜物為磷，電阻率 1-10 $\Omega$ cm 的單晶矽片。先用微影技術(lithography)把微米結構轉移在晶圓(si wafer)表面，先利用 spin coater 把光阻 S1813 旋塗在矽片表面，再用微米尺寸的週期孔洞的光罩曝光，然後再利用顯影液 MF319 顯影，把微米尺寸的週期孔洞轉移在晶片表面。

我們的微米結構圖案分別有：條狀微米孔洞，圓形微米孔洞，以及微米柱圖案，其尺寸大小如圖 3.1 所示，淺色的地方代表在曝光的時候光通過的地方，深色的地方為把光擋住的區域，W 代表寬度(width)，L 代表長 long，P1 代表孔洞的縱進週期(period)，P2 代表孔洞水平的週期，r 代表孔洞的半徑(radius)，p 代表週期許(period)

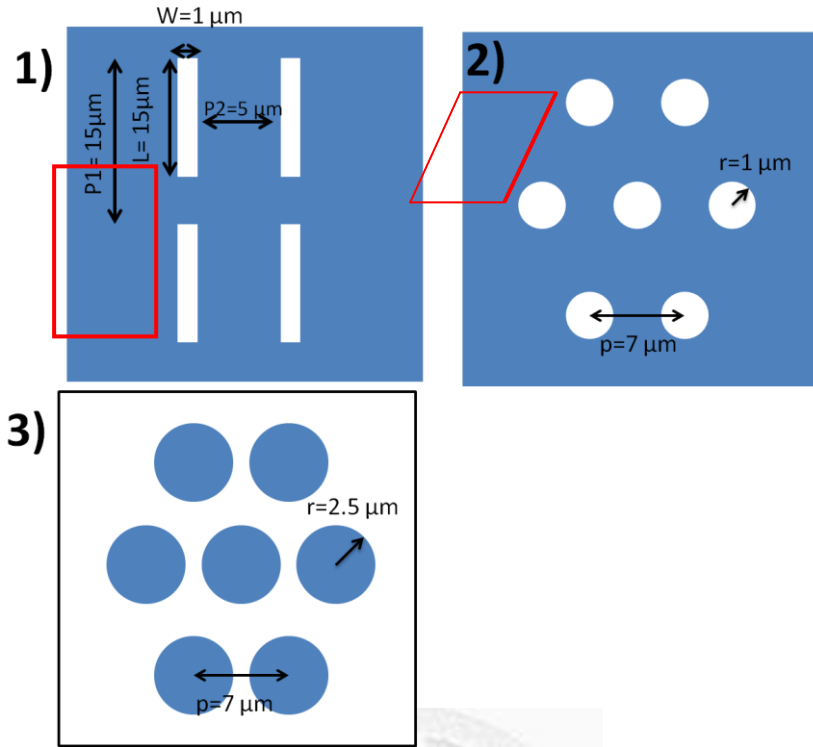


圖 3.1 在微影中所使用的微米結構，1)為條狀孔洞，2)為圓形孔洞，3)為微米柱圖案，紅色線為單位面積中，孔洞與矽之間之比例。

條狀孔洞及圓形孔洞與單位面積之公式如下：

$P_1$  為垂直方向之週期， $P_2$  為水平方向之週期， $W$  為條洞之寬， $L$  為條洞之長：

單位面積中洞面積與矽比例之方程式：

$$\frac{W \times L}{P_1 \times P_2} \quad (3.1a)$$

$p$  為圓洞之週期， $r$  為圓之半徑，單位面積中與圓形洞面積與矽比例之方程式：

$$\frac{\pi r^2}{(\sqrt{3}/2)p^2} \quad (3.1b)$$

利用微米技術把微米孔洞轉移到矽單晶片表面後，接著利用無電金屬輔助蝕刻法(electroless metal assist etching)，於矽表面沉積銀粒子，準備沉積奈米銀的溶液，

硝酸銀( $\text{AgNO}_3$ )為 0.3g，去離子水，及氫氟酸的體積比為 20:3 的溶液，然後把晶矽片泡在此溶液中 10 秒，銀粒子會沉積在微米孔洞的裏面，銀可以作為蝕刻催化劑。銀粒子沉積完成後，把矽晶圓換到另一杯蝕刻液進行縱向蝕刻，銀粒子透過銀的輔助下往下蝕刻，也就是從微米洞的地方往下蝕刻，此蝕刻液的濃度為，離子水/雙氧水/氫氟酸體積比為 40:1:12 的蝕刻溶液，把單晶矽片換到這杯溶液中進行縱向蝕刻，縱向蝕刻的深度可以由蝕刻度時間控制。當縱向蝕刻至特定深度後，再把矽晶圓換到第三杯蝕刻液進行橫向蝕刻，此蝕刻液的濃度為，去離子水/雙氧水/氫氟酸體積比為 30:4:5 的蝕刻溶液，這一步可以把微米洞結構的底部與矽基板蝕刻，我們可以透過橫向蝕刻時間來判斷橫向蝕刻的程度，橫向蝕刻至矽薄膜與矽基板之間分開。橫向蝕刻完成後，把矽薄膜的邊界仍然與矽基板連接，我們可以利用 PMMA 把矽薄膜轉移，轉移方法會在第五章介紹。

橫向蝕刻後，利用去離子水把矽晶圓的蝕刻液清洗，再放在丙酮(acetone)中把光阻清洗，然後再利用異丙酮(IPA)把丙酮清洗，再後用氮氣槍把矽晶圓吹乾。

### 3.4 微影製程(lithography)

微影製程(lithography)的流程主要分為的過程分為以下的步驟，先清洗矽圓，把矽晶片表面的污染物清洗，把矽晶片放在硫酸，雙氧水(體積比為 1:1)的溶液 10 分鐘清洗矽晶片，把矽晶片表面的金屬雜質以及有機物去除，然後用 BOE 把矽晶片表面的氧化層去除，再用去離子水把 BOE 清洗，最後用氮氣槍吹乾。接著是去水烘烤，把矽晶片放在烤盤上，以  $100^\circ\text{C}$  烤 1 分鐘，把矽晶片上的水氣烤乾以便光阻覆蓋，然後塗底(priming)，先利用滴管把六甲基二矽氮烷(Hexamethyldisilazane)滴在矽晶片上，簡稱 HMDS 的材料，等 30 秒等 HMDS 與矽表面反應，然後以轉速 1000r.p.m 轉 10 秒，4000r.p.m 轉 20 秒，旋塗 HMDS 之主要原因是矽之表面會與大氣中的水氣反應，變成親水性，這會影響光阻與矽的接觸，當旋塗了 HMDS 在矽晶片表面的時候，HMDS 能夠把矽表面的 OH 基旋塗均勻，使矽晶片從親油性

變成疏水性，增加光阻的附著力。HMDS 與矽反應後的結構圖如下：

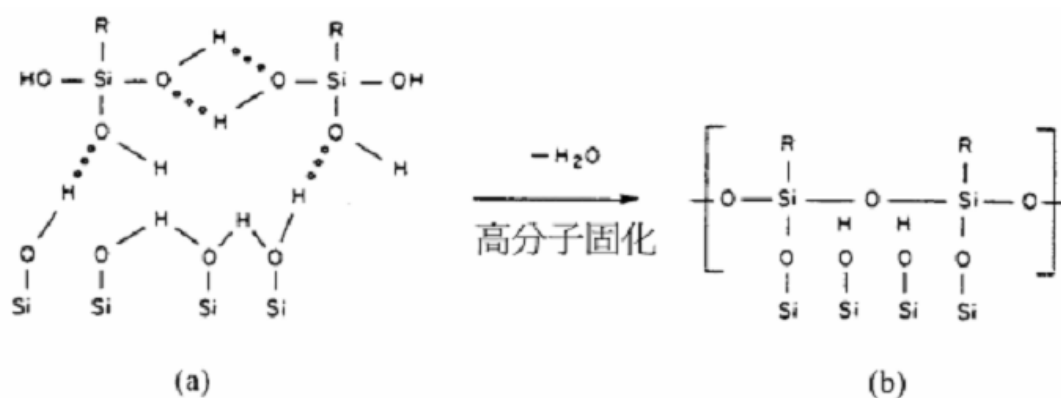


圖 3.2a. HMDS 與矽反應之結構圖：a 圖為 HMDS 旋塗後之結構圖，3.2b 為 HMDS 固化之結構圖[15]

塗底完成後，再旋塗光阻(photoresist)，利用鍍膜機(spin coater)把光阻旋塗在矽晶片表面，轉速為 1000r.p.m，10 秒，然後 4000r.p.m，40 秒。為了使光阻從液態的薄膜變成固態的薄膜，旋塗光阻後必須經過軟烤(soft)，把矽晶片放在烤盤上，以 115°C 烤 3 分鐘去除光阻內的溶劑。等矽晶片的溫度降回室溫後，就可以進行曝光，矽晶片與光罩對準後，再打 UV 光源，UV 光通過光罩上面的圖案照射到矽晶片上，曝到光的光阻會產生化學反應，其結構會重新排列，其結構會重新排列，成為 ketene，如圖 3.3a 所示，因為 ketene 不穩定，所以 ketene 會進一步水解成為羧酸(carboxylic acid)，如圖 3.3b 所示，而羧酸對鹼性溶劑的溶解度比未照光前高出接近 100 倍左右，可溶於鹼性溶劑，如圖 3.3c 所示，而未照光的部份仍然為不溶物質，藉此照光前後的溶解度差別，進行圖案轉移。

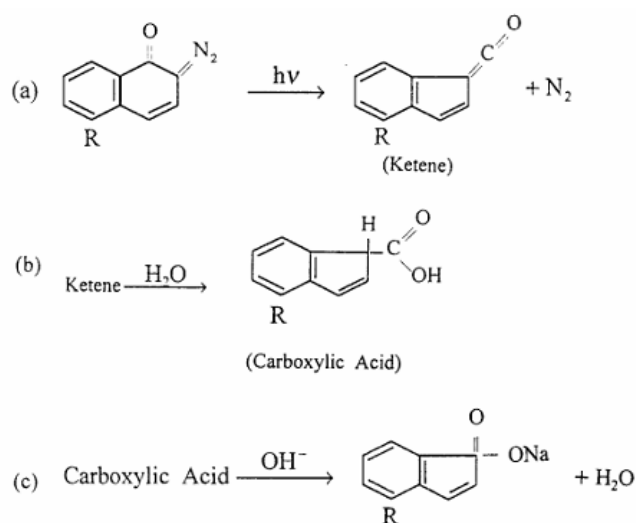


圖 3.3a.為光阻照光後，化學結構之變化；3.3b)為 ketene 進一步水解成為羧酸；3.3c) 為羧酸溶解於鹼性溶劑[15]

曝光後，把晶片放在烤盤上以 110°C 烤 1 分鐘，以減少光阻上的駐波，因為這些駐波會於光阻表面產生週期性曝光過度與週期性曝光不足的條紋，影響微影技術的解析度，圖 3.4 為週期性曝光過度與週期性曝光不足殘留在光阻表面之狀況。矽晶片經過烘烤後，可以減少駐波效應，增加光阻的解釋度。如圖 3.5 所示。

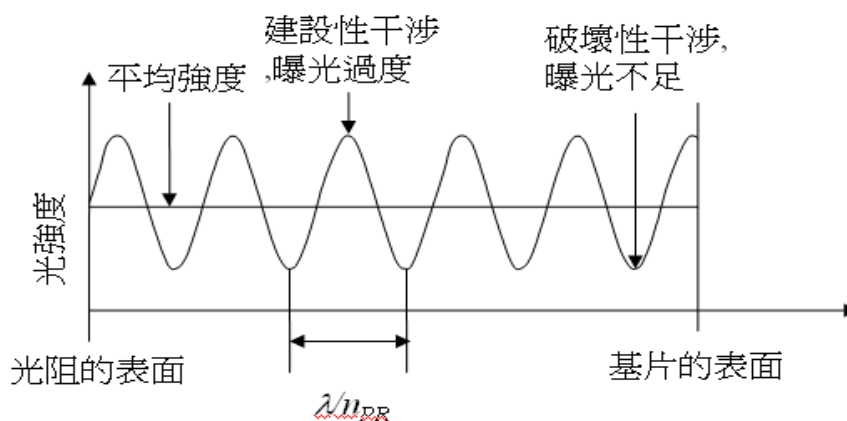


圖 3.4. 曝光後光阻表面的駐波效應[16,17]

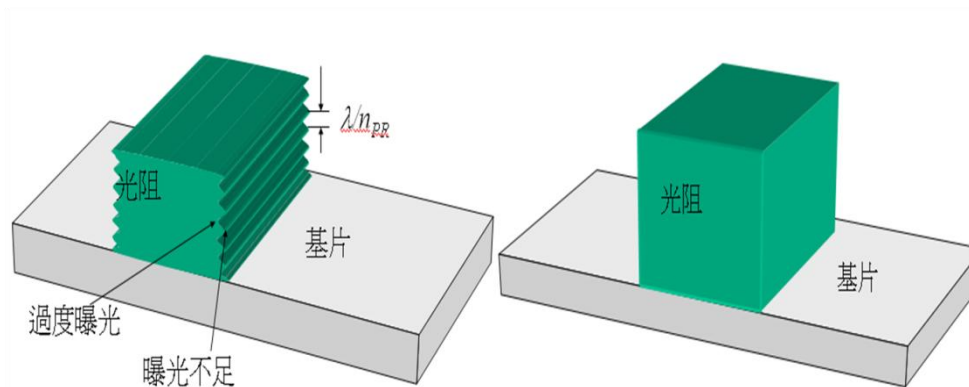


圖 3.5a 曝光後駐波於光阻表面產生干涉效應，影響光阻的解釋度

3.5b 為曝光後烘烤可以減少駐波效應[16,17]

曝光後烘烤後，等矽晶片的溫度降回室溫後，接著進行顯影，把矽晶片放在顯影液 MF391 中，輕輕地把燒杯旋轉，有照光的光阻會被顯影液溶解，顯影 1 分 30 秒，曝光後光罩上的圖案便成功轉移到矽晶片的表面。最後把矽晶片進行硬烤(hard bake)，把矽晶片放在烤盤上，以 130°C 烤 4 分鐘，以降低光阻內的溶劑含量，強化光阻對晶片表面的附著力及蝕刻的阻檔能力。

### 3.5 金屬輔助蝕刻法

#### 3.5.1 沉積銀粒子

經過曝光顯影後，週期孔洞的圖案會轉移在矽晶片的表面上，把晶矽片放在去離子水(deionized water)，硝酸銀( $\text{HNO}_3$ )及氫氟酸( $\text{HF}$ )的溶液中把銀催化劑沉積在週期孔洞上，在去離子水，硝酸銀及氫氟酸的溶液中，因為銀的負電性(electronegativity)比矽高，在元素週期表中，銀的電負性為 1.93，矽為 1.90，所以銀離子會吸引矽的電子，銀離子接收到電子後會還原成銀粒子，然後沉積在矽表面上，因為矽流失了電子，所以矽會被氧化成為二氧化矽( $\text{SiO}_2$ )，接著二氧化矽會被氫氟酸溶解，當二氧化矽被溶解後，在銀粒子底下就會形成很淺的坑，接著銀

粒子會陷入這些坑中而不能水平地移動，反應式如方程式 3.2a,3.2b,3.2c [14]：



所以銀粒子會沉積在矽的表面上，而銀粒子不會沉積在光阻覆蓋的地方，因為光阻阻擋銀離子從矽表面吸取電子。透過微影技術，可以把不同形狀的結構轉移在晶矽片表面，在圖 3.5 中顯示了銀粒子沉積在矽表面的狀況，圖 3.5a 為條狀微米洞結構的頂視圖，在圖中可見銀粒子沉積在為條狀微米洞的裏面。圖 3.5b 為銀粒子沉積在為條狀微米洞側視圖，銀粒子沉積在沒有光阻覆蓋的地方，在銀粒子的兩側為光阻。圖 3.5c 為銀粒子沉積在圓形微米洞結構頂視圖，圖 3.5d 中為銀粒子沉積在圓形微米洞結構側視圖，圖 3.5e 為銀粒子沉積在圓形光阻以外的地方。圖 3.5f 為視角 45 度下觀察銀粒子的沉積狀況。

銀粒子沉積的密度可以透過時間來控制，沉積的時間越長，銀離子與晶矽表面的反應越久，使越多銀粒子沉積在晶矽的表面，因此，銀粒子的密度會越高，銀粒子的主要角色為蝕刻反應的催化劑，銀粒子在週期孔洞中有助於垂直蝕刻及橫向蝕刻。但是太高密度的銀粒子會讓矽孔洞結構在橫向蝕刻過程中破裂，這會在下面的段落討論。

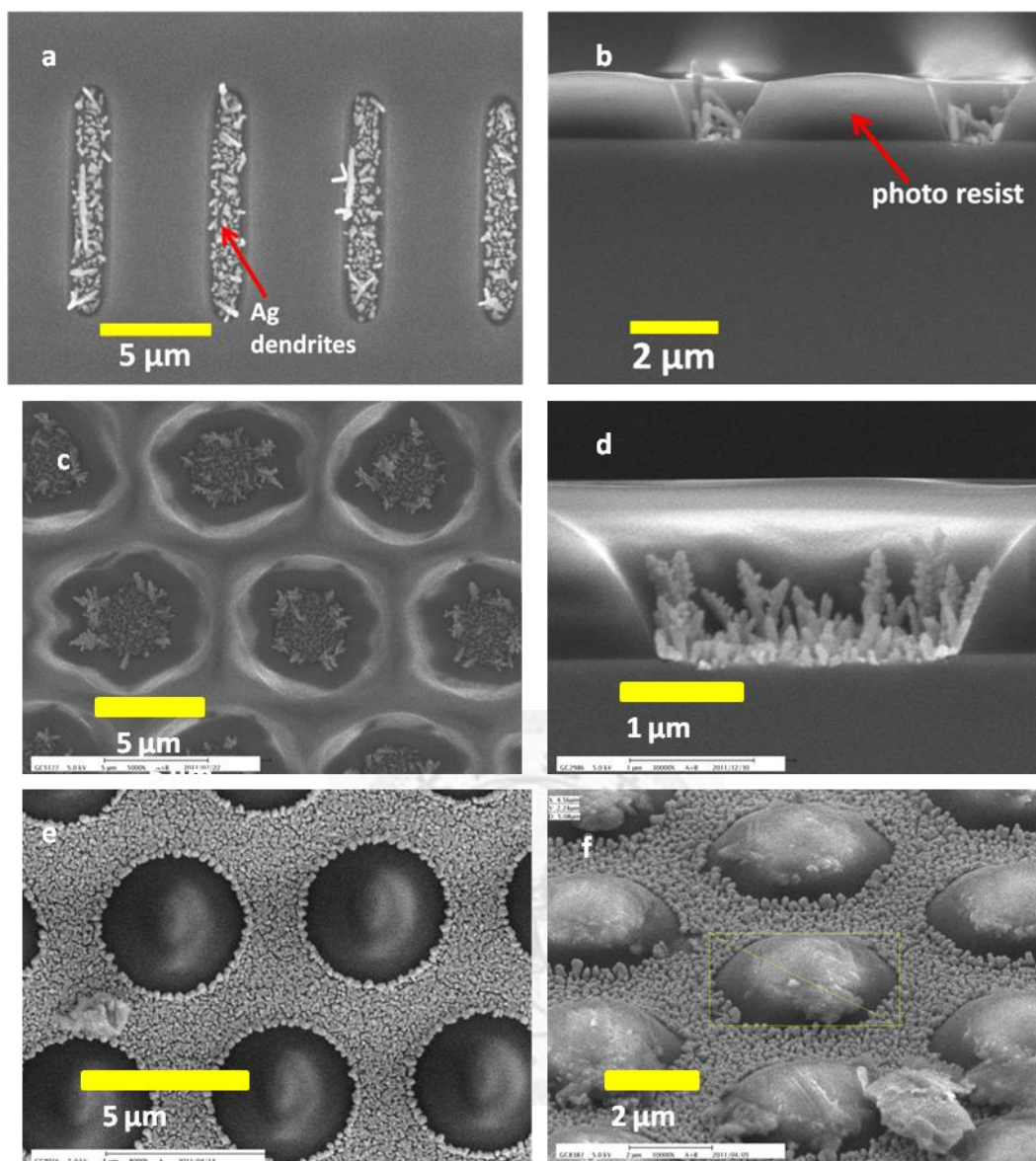


圖 3.5a. 銀粒子沉積於條狀微米洞(頂視圖) 3.5b. 銀粒子沉積於條狀微米洞中(側視圖)圖 3.5c.銀粒子沉積於圓形微米洞(頂視圖) 3.5d.銀粒子沉積於圓形微米洞中(側視圖)圖 3.5e. 圓形之部份為光阻，結構與圖 3c 相反，銀粒子向往蝕刻後可以形成微米柱(頂視圖) 圖 3.5f.視角 45 度下觀察銀粒子的沉積狀況

### 3.5.2 縱向蝕刻與條件

當銀粒子沉積完成後，把矽晶片換到另一杯去離子水(deionized water)，雙氧水( $H_2O_2$ )及氫氟酸(HF)的蝕刻溶液中。在去離子水，雙氧水及氫氟酸的溶液中，在週



期孔洞中的銀粒子會立刻被雙氧水氧化，然後變成銀離子，接著銀離子從銀粒子下面的矽取得電子，並且把矽氧化，接著二氧化矽被 HF 蝕刻，隨著銀粒子再被雙氧水氧化成銀離子，銀離子再把矽氧化成二氧化矽，二氧化矽再被 HF 蝕刻，這一連串的氧化還原反應，銀粒子就會慢慢往下跑，因此成功進行縱向蝕刻。

反應方程式如方程式 3.3a,3.3b,3.3c,3.3d 所示[16]



而蝕刻方向能夠可以固定在垂直方向，而不是往水平方向，主要原因是因為電子往垂直方向傳導的距離比較短，而電子往水平方向傳導的距離比垂直方向的長，所以銀離子便優先往垂直方向與矽反應，因此蝕刻方向是垂直的，而不是往水平的。如圖 3.6 所示。

而在能量的角度分析金屬輔助蝕刻法，因為  $\text{H}_2\text{O}_2/\text{H}_2\text{O}$  的位能為 1.763V，位能遠大於與  $\text{Ag}^+/\text{Ag}(0.8\text{V})$  及  $\text{Si}(0.67\text{V})$ ， $\text{H}_2\text{O}_2/\text{H}_2\text{O}$ ， $\text{Ag}^+/\text{Ag}$  及矽的氧化還原位能如圖 3.7 所示[17]，而氧化電位越大者，為越強的還原劑，所以  $\text{H}_2\text{O}_2/\text{H}_2\text{O}$  會最能很快地把銀粒子還原成銀離子，銀離子很快就可以從矽取得電子再變成銀粒子，所以  $\text{Ag}^+/\text{Ag}$  的角色就像催化劑一樣，可以把矽快速氧化，如果在矽表面沒有銀金屬的話，矽在 HF，雙氧水的溶液中，矽蝕刻的速率每小時只有 10nm。所以在縱向蝕刻的機制當中，矽氧化的速度是影響蝕刻速度的主要原因之一。

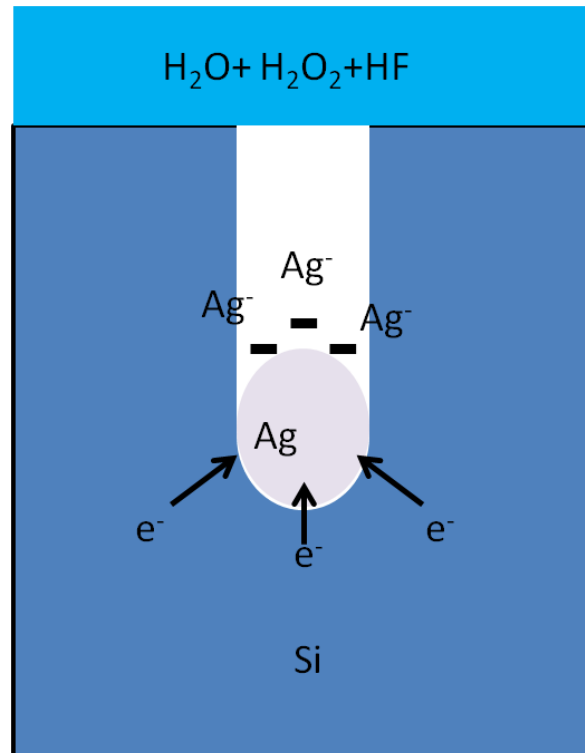


圖 3.6 銀離子於離子水(deionized water)，雙氧水( $\text{H}_2\text{O}_2$ )及氫氟酸( $\text{HF}$ )中擴散之狀

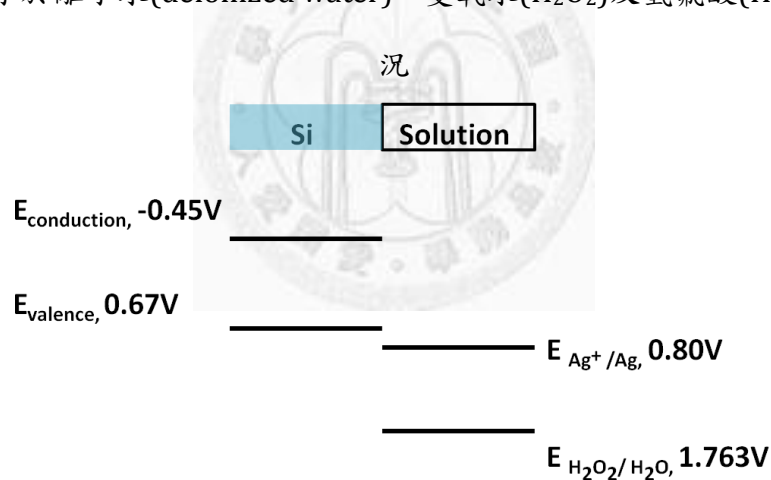


圖 3.7. 單晶矽基板， $\text{H}_2\text{O}_2/\text{H}_2\text{O}$  及  $\text{Ag}^+/\text{Ag}$  的位能關係圖

當把雙氧水濃度增加，使銀粒子氧化變成銀離子的速度增加(如方程式 3.3a)，銀離子從銀粒子下的矽取得電子的速度提升 (如方程式 3.3b)從而增加矽氧化的速度(如方程式 3.3c)，而導致蝕刻速率變快，相反，當減低雙氧水的濃度，銀粒子氧化變成銀離子的速度減低(如方程式 3.3a)，導致矽氧化速度變慢(如方程式 3.3b)，而減慢蝕刻的速度(如方程式 3.3c)，在去離子水及氫氟酸體積比為 10:3，改變雙氧水的濃度，雙氧水濃度從 1ml 到 5ml 範圍下，大氣壓力以及室溫下，縱向蝕刻 10 分鐘，

微米孔洞的深度從  $2\mu\text{m}$  增加至  $15\mu\text{m}$ ，可以得出蝕刻深度與雙氧水濃度成線性關係，在圖 3.8a 中。

蝕刻溶液的溫度也會影響縱向蝕刻的速率，因為溶液溫度上升使  $\text{Ag}^+/\text{Ag}$  (如方程式 3.2a 及 3.2b) 及  $\text{Si}/\text{SiO}_2$  (如方程式 3.3c 及 3.3d) 的氧化還原反應變快，而增加了蝕刻的速度，在去離子水，雙氧水及氫氟酸體積比為 40:1:12，大氣壓力，改變蝕刻液的溫度，溫度從  $11^\circ\text{C}$  到  $41^\circ\text{C}$  的範圍下，縱向蝕刻 10 分鐘，微米孔洞的深度從  $4\mu\text{m}$  增加至  $12\mu\text{m}$  可以得出蝕刻深度與蝕刻液溫度成線性關係，在圖 5b 中。

但是，改變蝕刻液的溫度與改變雙氧水的濃度比較下，改變雙氧水的濃度對蝕刻深度的影響較大。

在縱向蝕刻當中，因為銀粒子之間有一些空間，所以銀粒子往下蝕刻後，會形成一些矽奈米線，在圖 6a 中，在矽孔洞結構表面的是光阻，銀粒子(Ag dendrites)在週期孔洞中往下蝕刻，這些奈米線能夠在橫向蝕刻中移除。所以雖然此類無電金屬輔助蝕刻法技術通常用來產生奈米結構，但藉由以下的橫向蝕刻條件，也能用來製作微米尺寸的大結構特徵。

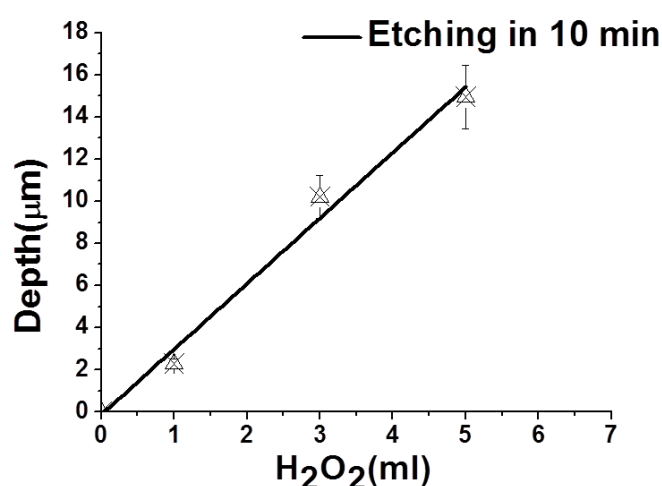


圖 3.8 縱向蝕刻深度與  $\text{H}_2\text{O}_2$  之關係，在  $\text{H}_2\text{O}/\text{H}_2\text{O}_2/\text{HF}$  溶液中，改變  $\text{H}_2\text{O}_2$  之體積，範圍 1ml 至 5ml，在大氣壓力以及室溫下縱向蝕刻 10 分鐘，微米孔洞的深度從

2- $\mu\text{m}$  增加至 15- $\mu\text{m}$ ，縱向蝕刻之速率隨著雙氧水的濃度上升而大幅上升。

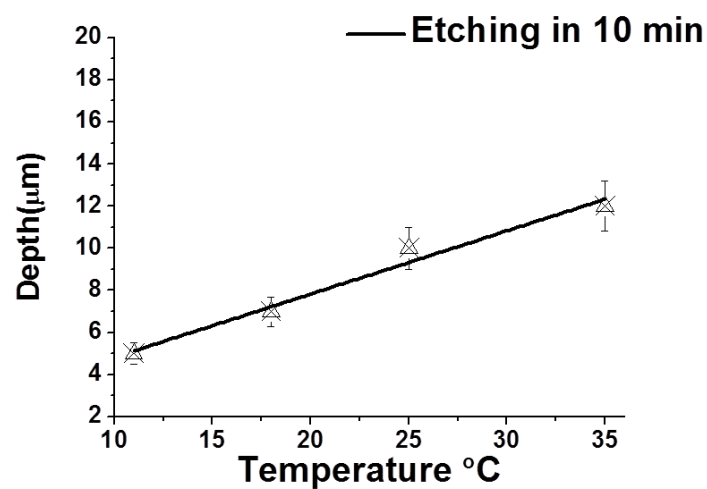


圖 3.9 縱向蝕刻深度與溫度之關係圖，在去  $\text{H}_2\text{O}/\text{H}_2\text{O}_2/\text{HF}$  的溶液中，改變蝕刻液的溫度，改變溶液的溫度，範圍從  $11^\circ\text{C}$  至  $41^\circ\text{C}$  的，大氣壓力下縱向蝕刻 10 分鐘，微米孔洞的深度從 4- $\mu\text{m}$  增加至 12- $\mu\text{m}$ ，可以得出蝕刻深度與蝕刻液溫度成線性關係。

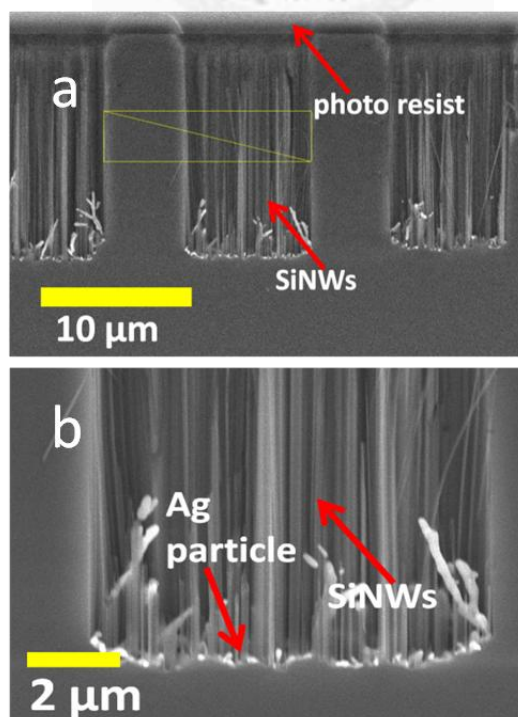


圖 3.10a. 銀粒子從微米洞往下蝕刻，因為銀粒子之間存有空隙，在縱向蝕刻後會形成奈米線殘留於微米洞裏面。圖 3.10b. 銀粒子往縱向蝕刻後，銀粒子殘留在微米的底部，以及銀粒子蝕刻所形成的矽奈米線

### 3.5.3 橫向蝕刻與條件

縱向蝕刻完成後，銀粒子會殘留在微米洞的低部。在圖 3.10b，透過調整雙氧水及氫氟酸的比例，可以進行橫向蝕刻。把雙氧水的濃度增加會使銀粒子很快氧化成銀離子(如方程式 3.3b)。另一方面，當減低氫氟酸濃度，在銀粒子底部下的二氧化矽不會立刻被氫氟酸蝕刻，因此銀粒子往下沉的速度就會變慢。銀粒子不能立刻從底部的矽得到電子，因為在銀粒子的底部有二氧化矽在把銀粒子與矽隔絕，同時雙氧水把銀粒子把氧化成銀離子(如方程式 3.3a)，因為矽的側邊沒有氧化層，後來銀離子在矽的側邊取得電還原成銀粒子(如方程式 3.3b)，銀離子變成銀粒子後附著在矽的側邊，銀粒子就會開始從矽的側邊取得電子後把矽氧化(如方程式 3.3c)，二氧化矽接著被氫氟酸蝕刻，達到側向蝕刻。如圖 3.11 所示

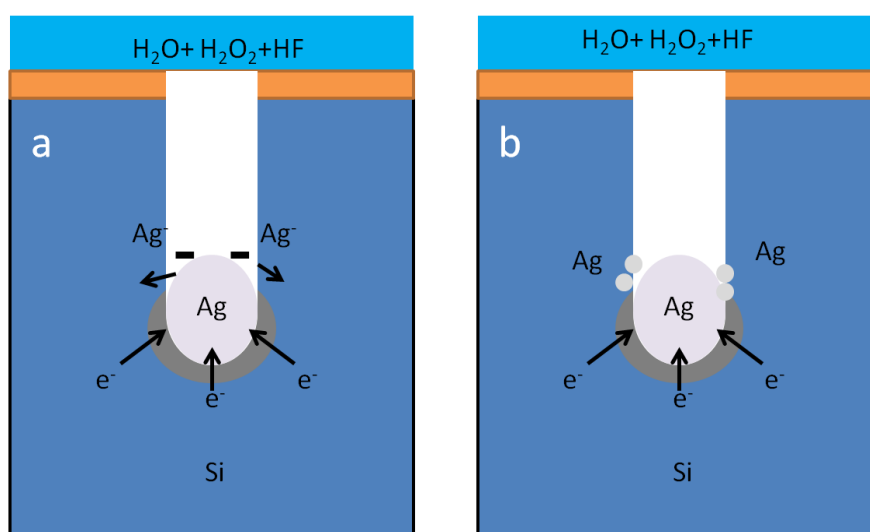


圖 3.11a) 銀粒子的底部有二氧化矽在把銀粒子與矽隔絕，所以銀離子往兩側的矽

吸取電子。圖 3.12b)銀離子從兩側的矽取得電子後，還原成銀粒子附著在矽的側邊。

但是，因為銀粒子底下的二氧化矽會慢慢被氫氟酸蝕刻走，當銀粒子底下的二氧化矽被蝕刻後，銀粒子會重新繼續慢慢地往下蝕刻，與橫向蝕刻同步進行。所以在橫向蝕刻過中，會損耗部份的矽。

在橫向蝕刻中，當增加雙氧水的濃度會使氧化銀粒子的速度很快，銀粒子很容易就氧化成銀離子(如方程式 3.3a.)，使得大量銀離子在孔洞中自由擴散，最後造成銀粒子附著在矽側邊的範圍變大，當銀粒子從側邊的矽取得電子後(如方程式 3.3b)，矽被氧化後就會被氫氟酸蝕刻走(如方程式 3.3c)，因為銀粒子附著在矽側邊的範圍變大，所以造成橫向蝕刻的範圍很大，矽孔洞結構的厚度因此會變得很薄。

在去離子水，雙氧水，氫氟酸體積比 30:6:5 下，橫向蝕刻的反應變得十分劇烈，矽孔洞結構表面的光阻會在橫向蝕刻過程中脫落，因為矽孔洞結構的表面沒有光阻保護，然後矽孔洞結構的表面會被蝕刻液蝕刻而變得不平整。而且橫向蝕刻的蝕刻範圍會擴大，蝕刻矽孔洞結構底部的比率會變大，矽孔洞結構的厚度因此會變得很薄，導致矽孔洞結構的表面會在蝕刻過程中裂開，甚至會把整個矽孔洞結構都蝕刻掉。在圖 3.11a 所示，矽孔洞結構的表面被蝕刻至破裂，矽孔洞結構的底下為矽基板。在圖 3.11b 所示，縱向蝕刻 10 分鐘，橫向蝕刻 9 分鐘，蝕刻總深度約為 16- $\mu\text{m}$ ，薄膜厚度約為 3.5- $\mu\text{m}$ ，損耗約 12.55- $\mu\text{m}$  的矽，矽孔洞結構表面上的光阻被蝕刻掉，矽孔洞結構的底部有很大範圍被蝕刻。

雙氧水濃過高會使矽孔洞結構在蝕刻過程受到破壞，為了減少橫向蝕刻中矽的損耗以及讓矽孔洞結構保持完整，把雙氧水的比例調低，減少雙氧水的濃度會使氧化銀粒子的速度變慢(如方程式 3.3a)，使得在孔洞中自由擴散的銀離子變少，因此銀粒子附著在矽側邊的範圍減小，當銀粒子從側邊的矽取得電子後(如方程式 3.3b)，矽被氧化後就會被氫氟酸蝕刻走(如方程式 3.3c)，因為銀粒子附著在矽側邊

的範圍小，所以橫向蝕刻的範圍可以減少，在去離子水，雙氧水，氫氟酸體積比 30:4:5 之下，橫向蝕刻狀況平順，縱向蝕刻 10 分鐘，橫向蝕刻 9 分鐘，蝕刻總深度約為 17- $\mu\text{m}$ ，薄膜厚度約為 11.7- $\mu\text{m}$ ，損耗 5.3- $\mu\text{m}$  的矽，所以減少雙氧水的濃度可以減少矽的損耗，橫向蝕刻結束，接著去除矽孔洞表面的光阻，矽孔洞結構的表面平滑，如圖 3.12a，橫向蝕刻後矽孔洞結構的底部與矽基板被蝕刻至剩下一點點奈米線，如圖 3.12b。

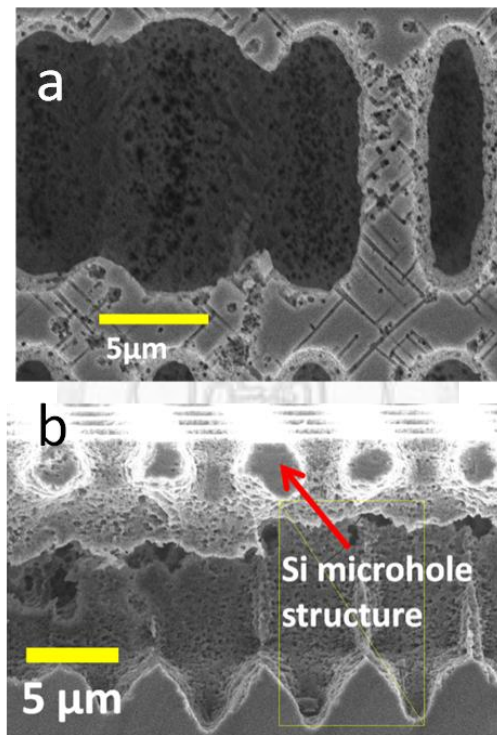


圖 3.11a. 因為橫向蝕刻的範圍過大，造成微米洞薄膜表面破裂(頂視圖)

圖 3.11b. 微米洞結構被過度蝕刻，微米洞結構底部大部份的矽被蝕刻，蝕刻總深度約為 16- $\mu\text{m}$ ，厚度約為 3.5- $\mu\text{m}$ ，損耗 12.55- $\mu\text{m}$  的矽(側視圖)



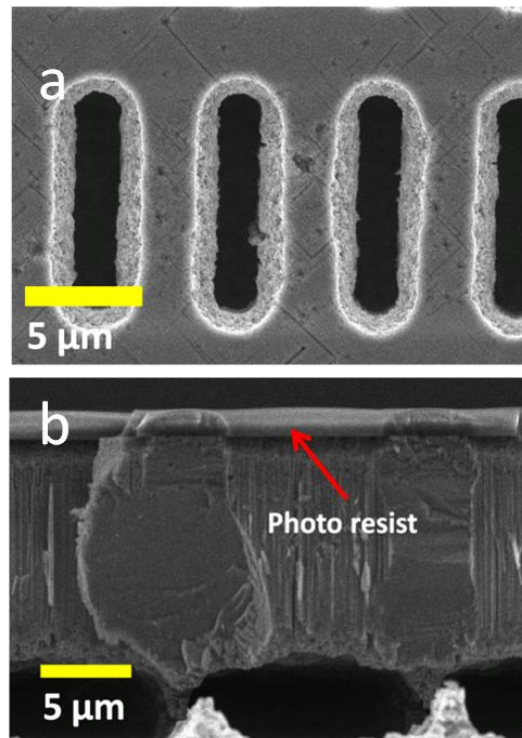


圖 3.12a. 橫向蝕刻後去除光阻，單晶矽薄膜之平滑表面(頂視圖)

圖 3.12b. 橫向蝕刻後，微米洞結構的底部被蝕刻與基板分開，微米洞結構的表面光阻仍然保留，保護微米洞結構表面被蝕刻。蝕刻總深度約為 17- $\mu\text{m}$ ，薄膜厚度約為 11.7- $\mu\text{m}$ ，損耗 5.3- $\mu\text{m}$  的矽(側視圖)

隨著橫向蝕刻時間的增加，微米洞結構的底部會慢慢的蝕刻，透過 SEM 觀察橫向蝕刻隨時間增加的蝕刻情況，縱向蝕刻 10 分鐘後，分別蝕刻 5 分鐘如圖 3.13a 所示、7 分 30 秒如圖 3.13a 所示及 9 分鐘如圖 3.13a 所示，結果發現橫向蝕刻的狀況如預設的一樣，隨著蝕刻時間的增加，微米洞底部被蝕刻的部份會變大。



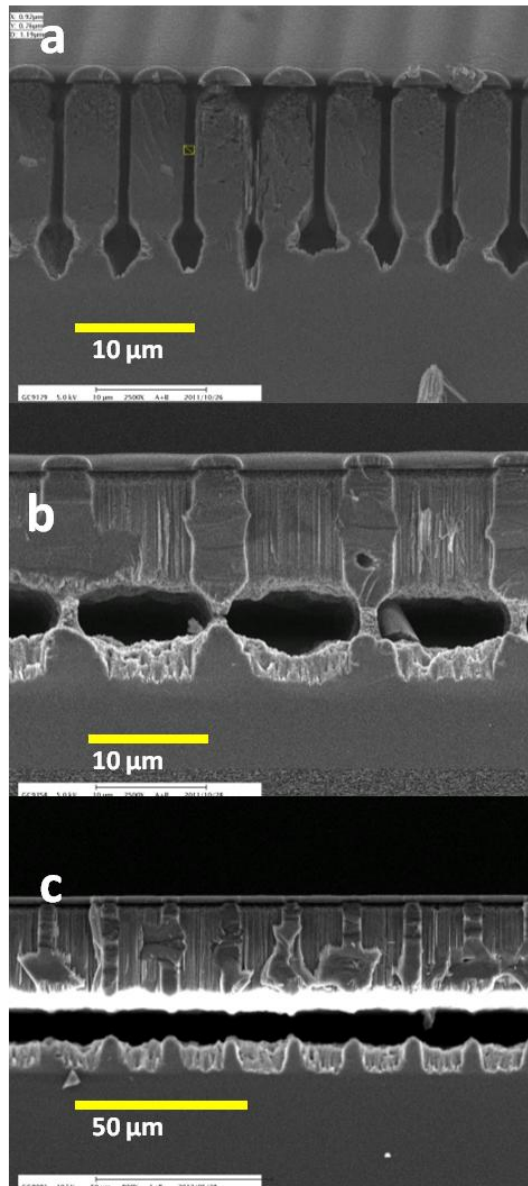


圖 3.13. 微米洞結構經縱向蝕刻 10 分鐘後，再進行橫向蝕刻，隨著橫向蝕刻的時間增加，微米洞結構底部被蝕刻的部份會慢慢擴大。圖 3.13a 為橫向蝕刻 5 分鐘圖

3.13b 為橫向蝕刻 7 分 30 秒；圖 3.13c 為橫向蝕刻 9 分鐘

橫向蝕刻完成後，利用肉眼可以看到觀察出微米孔洞結構的部份會形成膜塊狀，如下圖所示，圖 3.14a 是經過曝光顯影後的單晶矽 wafer，圖 3.14b 是橫向蝕刻結

束後，微米洞結構形成膜塊狀，並且飄浮起來。

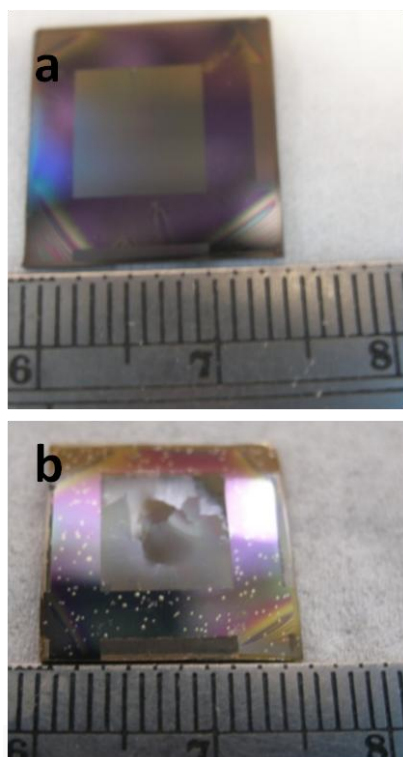


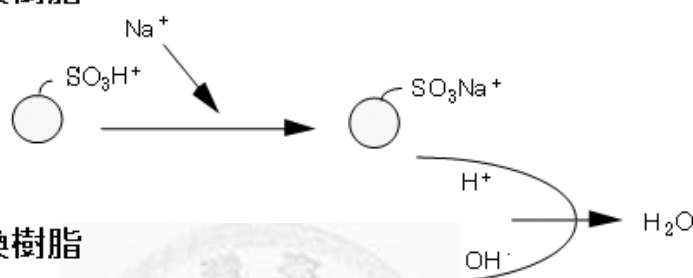
圖 3.14. 晶矽片曝光顯影後，進行縱向及橫向蝕刻前後的對照圖。圖 3.14a 為晶矽片曝光顯影後還沒有進行縱向及橫向蝕刻。圖 3.14b 為晶矽片曝光顯影後，再進行縱向及橫向蝕刻，因為微米洞結構的底部已經與矽基板分開，所晶矽片表面的微米結構的表面會飄漂起來。

### 3.6 水純度對金屬輔助蝕刻法之影響

因為無電金屬輔助刻透過銀粒子與矽的氧化還原進行的，然而，銀離子會與氯離子反應，形成不溶於水的白色沈澱物，反應方程式如下： $\text{Ag}^+(\text{aq}) + \text{Cl}^-(\text{aq}) \rightarrow \text{AgCl}(\text{s})$ ，在蝕刻液中，除了含有雙氧水，氫氟酸以外，還有可能摻雜著其他雜質，而最常見指標的物質包括：鉀(K)，鈉(Na)，鈣(Ca)，銀(Ag)，鋁(Al)，鉍離子(Ba)，銅(Cu)，鎘(Cd)，鉻(Cr)，鋅(Zn)，鈹(Be)，最後是氯離子( $\text{Cl}^-$ )，而我們平常實驗所用的純水，在我們使用前，已經經過一連串的淨化過程，淨化系統中”離子交換樹脂”，利用有機高分子材料，把水中的陽離子與陰離子交換，其反應如圖 3.12 所示，減低水中

陽離子與陰離子的濃度，使水的導電度變低，所以水的純度越高，其導電度會越低，比阻抗值越高；相反，水純度越低，其導電度會越高，比阻抗值越低。然而，隨著離子交換樹脂慢慢的飽和，其離子交換效率會慢慢減低，因而影響水的純度，所以我們比較了利用自來水，導電度為  $2.2\mu\text{S}/\text{cm}$  (下面稱為 DI-1) 以及  $0.05\mu\text{S}/\text{cm}$  (下面稱為 DI-2) 水，分別配成蝕刻液，比較其純度對金屬輔助蝕刻法的影響。

### 陽離子交換樹脂



### 陰離子交換樹脂

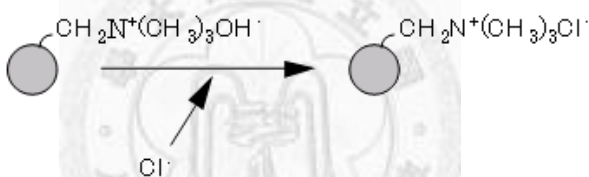


圖 3.15 陽離子交換樹脂的氫離子( $\text{H}^+$ )把水中的鈉離子( $\text{Na}^+$ )交換，以及陰離子交換樹脂  $\text{OH}^-$  離子與水中的氯離子( $\text{Cl}^-$ )交換[18]

實驗方法與 3.3 章介紹的方法一樣，先清洗單晶矽 wafer，接著曝光顯影把微米孔洞轉移在矽晶片表面。然後調配沉積銀粒子的溶液，硝酸銀 0.3g，HF， $\text{H}_2\text{O}$  體積比為 3:20，以及縱向蝕刻液， $\text{HF}/\text{H}_2\text{O}_2/\text{H}_2\text{O}$  之體積比為 12:1:40，調配完蝕刻液後，把單晶矽 wafer 放在硝酸銀/HF/ $\text{H}_2\text{O}$  的溶液中 10 秒，再把矽晶片放在 HF/ $\text{H}_2\text{O}_2$ ， $\text{H}_2\text{O}$  的溶液中分別蝕刻 5 分鐘，10 分鐘，15 分鐘及 20 分鐘。蝕刻結束後把矽晶片放在 DI 中清洗，再利用氮氣槍吹乾。

利用 SEM 觀察下，結果發現水的純度對蝕刻深度有明顯的影響，利用不同純度的水調配的蝕刻液進行蝕刻，比較縱向蝕刻 5 分鐘的結果，利用自來水調配的溶液

蝕刻深度只有  $0.93\mu\text{m}$ ，而利用 DI.1 的溶液蝕刻深度為  $5.4\mu\text{m}$ ，利用 DI.2 的溶液蝕刻的深度為  $7.35\mu\text{m}$ ，證明了水的純度對越高，蝕刻速率越快。如圖 3.13 所示。

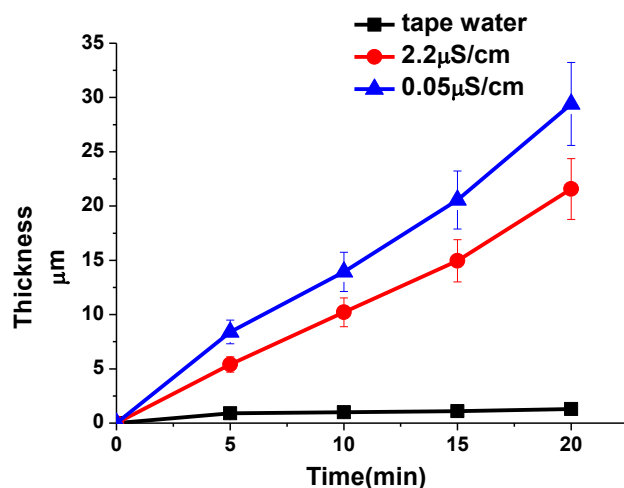


圖 3.16 蝕刻液中水的純度對蝕刻深度之影響

而我們也測試蝕刻溶液中，水的純度對橫向的影響，實驗一開始先把單晶矽 wafer 進行曝光顯影，然後再調配蝕刻液，沉積銀粒子的溶液：硝酸銀 0.3g，HF/H<sub>2</sub>O 體積比為 3:20。

縱向蝕刻液：HF/H<sub>2</sub>O<sub>2</sub>/H<sub>2</sub>O 之體積比為 12:1:40。橫向蝕刻液：HF/H<sub>2</sub>O<sub>2</sub>/H<sub>2</sub>O 之體積比為 5:4:30 先把單晶矽 wafer 放在沉積銀粒子的溶液中 10 秒，接著放到縱向蝕刻

液中蝕刻 10 分鐘，等縱向蝕刻 10 分鐘後，再把單晶矽 wafer 放到橫向蝕刻液中蝕刻 7 分 30 秒，再利用 SEM 觀察單晶矽 wafer 之剖面，結果發現利用自來水調配的蝕刻液並沒有橫向蝕刻，而且蝕刻反應很差，蝕刻深度只有  $0.91\mu\text{m}$ ，如圖 3.14a 所示。而利用 DI.1 調配的蝕刻液之效果如圖 3.13b 所示，圓圈的部份呈現了圓弧形狀，橫向蝕刻只有大約  $1.84\mu\text{m}$ ，銀粒子繼續往下蝕刻。利用 DI.2 調配的蝕刻液如圖 3.13c 所示，微米洞結構的底部被蝕刻，使微米洞結構與矽基板分開。

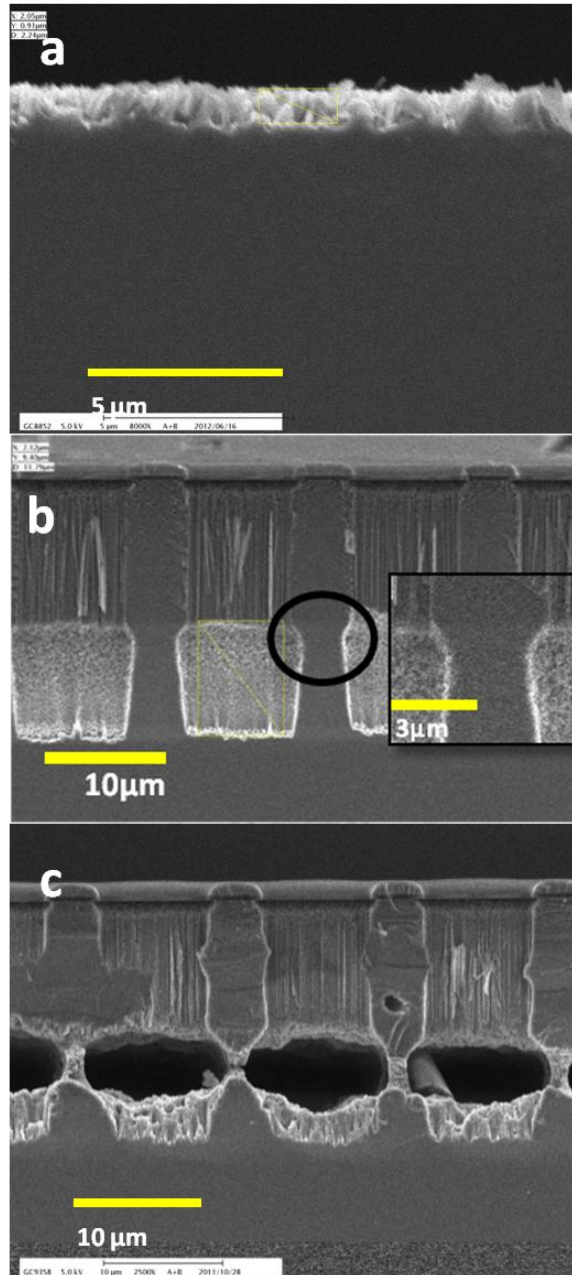


圖 3.17a 利用自來水調配金屬輔助蝕刻液後，進行縱向蝕刻 10 分鐘，利用 SEM 觀察，蝕刻深度只有 0.91μm；圖 3.17b 為利用導電率為 2.2μS/cm 之純水調配金屬輔助蝕刻液，再進行縱向蝕刻以及橫向蝕刻，利用 SEM 觀察其剖面，橫向蝕刻只有約 1.84μm。圖 3.17c 為利用導電率為 0.05μS/cm 之純水調配金屬輔助蝕刻液，再進行縱向蝕刻以及橫向蝕刻，利用 SEM 觀察其剖面，橫向蝕刻範圍很大，可以成功把微米洞結構的底部蝕刻。

### 3.7 曝光時間對蝕刻之影響

在曝光顯影的製程中，微米洞的大小會隨著曝光而增加，在這一章將會討論微米洞的大小對蝕刻微米洞的影響。

我們改變曝光的時間，分別曝光 8 秒，13 秒以及曝光 17 秒，顯影時間 1 分 30 秒，觀察隨著微米洞大小的變化，利用 SEM 觀察下，發現微米洞的大小從上往下慢慢減小，在圖 3.19a 所以，在光阻的頂部，微米洞的大為  $1.9\mu\text{m}$ ，而在光阻的低部，微米洞的大小只有  $0.34\mu\text{m}$ ，而銀粒子之尺寸大小約  $200\text{nm}$ ，所以只有少數銀粒子沉積在微米洞中，經過縱向蝕刻後，發現蝕刻狀況非不均勻。

當把曝光時間增加至 13 秒，經過顯影後，在光阻的頂部，微米洞的大為  $2.2\mu\text{m}$ ，而在光阻的低部，微米洞的大小為  $1.26\mu\text{m}$ ，縱向蝕刻後，蝕刻的坑洞大小接近微米洞的大小。如圖 3.19b 所示。

當把曝光時間增加至 17 秒，經過顯影後，在光阻的頂部，微米洞的大為  $3.5\mu\text{m}$ ，而在光阻的低部，微米洞的大小為  $2.1\mu\text{m}$ ，縱向蝕刻後，光阻底下的矽被蝕刻，蝕刻範圍超出微米洞的大小，如圖 3.19c 所示，主要原因是微米洞之尺寸大，所以沉積在微米洞的銀粒子數量變多，因此微米洞頂部的結構被蝕刻的範圍比微米洞的大，但隨著銀粒子慢慢往下蝕刻後，因為銀粒子與矽反應後逐漸變小，所以蝕刻範圍變小。

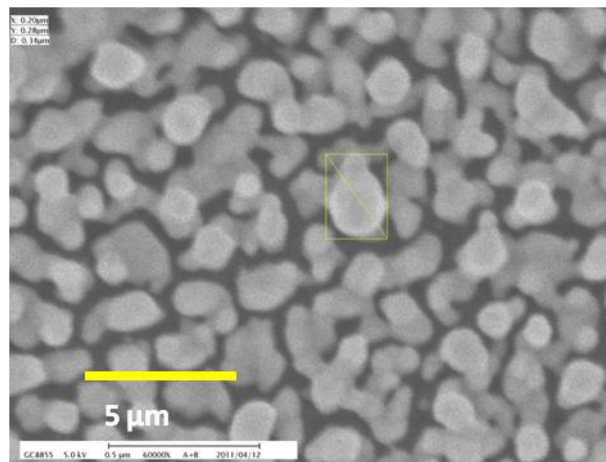


圖 3.18. 銀粒子之分佈與大小，銀粒子之尺寸約為 200nmX280nm





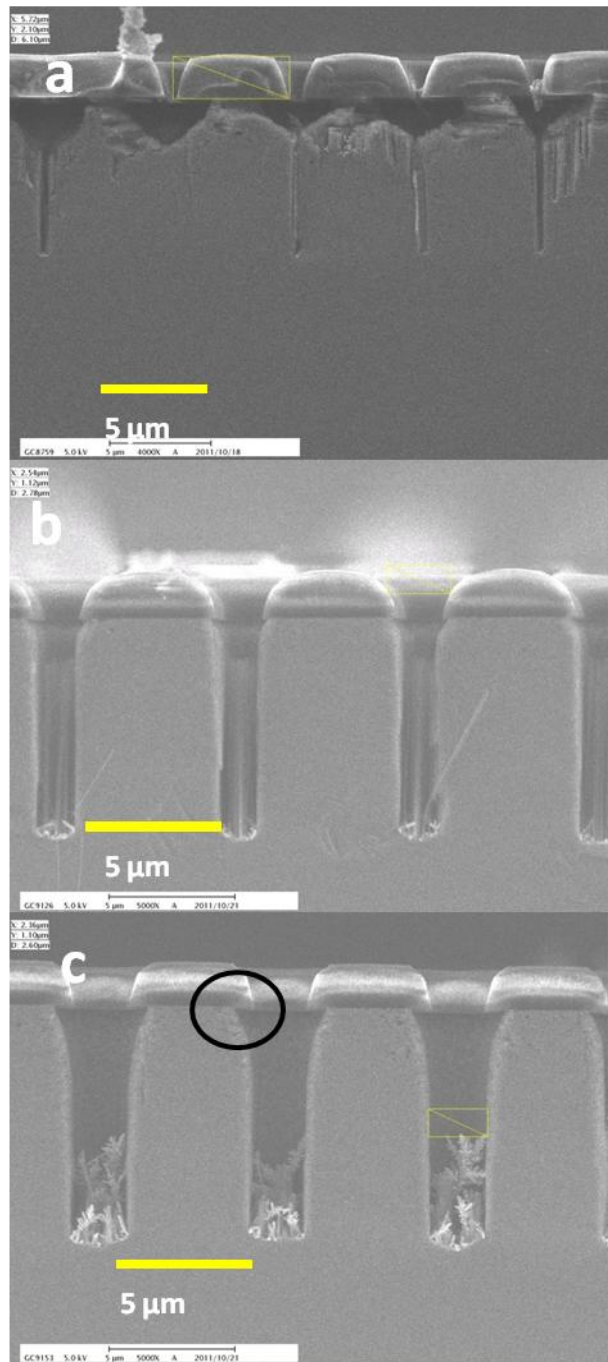


圖 3.19 曝光時間微米洞大小對縱向蝕刻之影響。圖 3.19a.曝光時間 8 秒，因為微米洞的尺寸太小，導致蝕刻均勻。圖 3.19b 曝光時間為 13 秒，縱向蝕刻形狀與微米洞接近，蝕刻不會超出微米洞的範圍。圖 3.19c 曝光 17 秒，光阻低部的矽被蝕刻(圓圈的地方)，蝕刻超出微米洞的範圍



## 3.8 實驗結果與討論

### 3.8.1 晶矽薄膜的晶格特性

利用金屬輔助蝕刻法製造的矽薄膜有良好的晶格特性，經過 XRD 頻譜的驗證下，不同厚度下的晶矽薄膜在  $69^\circ$  附近有很高的強度，指向性與單晶矽片的結果非常接近。在圖 12 中，正方形點的曲線是厚度  $10.21\text{-}\mu\text{m}$  的單晶矽薄膜，圓形點的曲線是厚度  $14.95\text{-}\mu\text{m}$  的單晶矽薄膜，三角形點的曲線是厚度  $21.57\text{-}\mu\text{m}$  的單晶矽薄膜，倒三角形點的曲線是沒有微米結構的結晶矽 wafer，Bragge Angle 從  $30^\circ$  至  $70^\circ$ ，厚度  $10.21\text{-}\mu\text{m}$ 、 $14.95\text{-}\mu\text{m}$  及  $21.57\text{-}\mu\text{m}$  的薄膜在  $69^\circ$  下有很高的強度，與晶格數為  $\langle 100 \rangle$  的單晶矽 wafer 接近，代表金屬輔助蝕刻法不會破壞晶矽的晶格結構。

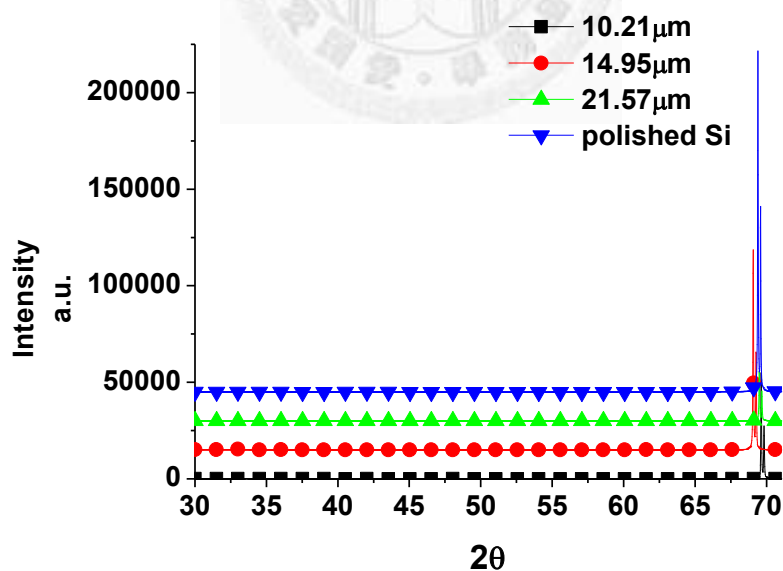


圖 3.20 不同厚度的單晶矽薄膜與 polished Si 的 XRD 頻譜  
單晶矽薄在 Bragge Angle 於  $69^\circ$  出現很高的峰值，結果與 Polished Si 的結果所乎合，代表單晶矽薄膜的晶格結構不會

受到金屬輔助蝕刻法破壞

### 3.8.2 結構特色

金屬輔助蝕刻法可以配合微影技術製造出不同形狀的微米結構，先把微米結構轉移到矽晶片上，經過縱向蝕刻後，可以製造出微米柱結構，條洞單晶矽薄膜及

圓洞單晶矽薄膜。如圖 3.21 所示



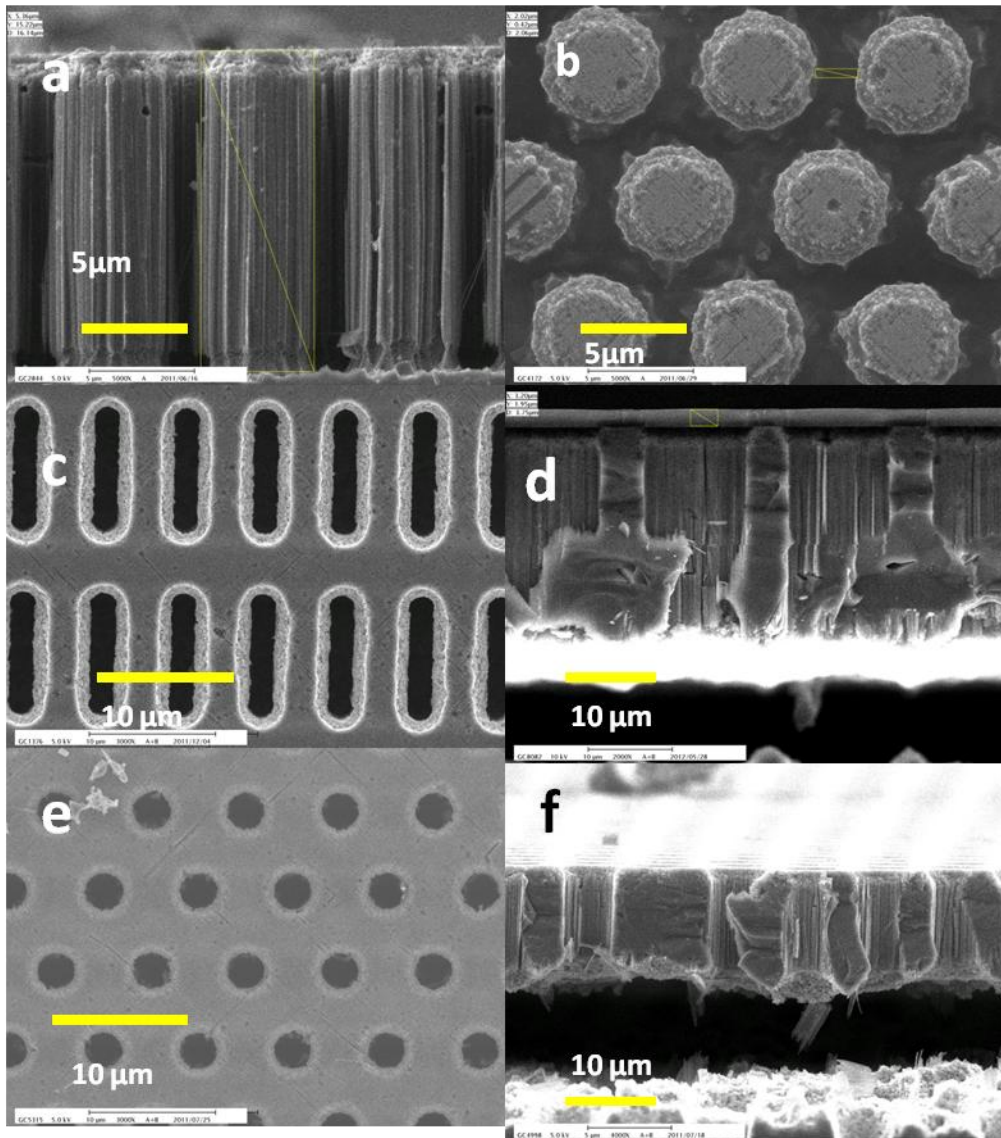


圖 3.21a 微米柱結構(頂視圖) 圖 3.21b 微米柱結構(側視圖) 圖 3.21c 條狀微米洞結構(頂視圖) 圖 3.21d 條狀微米洞結構(側視圖) 圖 3.21e 圓狀微米洞結構(頂視圖) 圖 3.21f 圓狀微米洞結構(側視圖)

利用方程式 3.1a

$$\frac{W \times L}{P1 \times P2} \quad (3.1a)$$

把單位面積中條洞與矽之比例算出，條洞大小 W 及 L 為 6.3μm 及 14.6μm，單位面積 P1 及 P2 為 14μm 及 6μm，代入方程式 3.1a 可得到單位面積中條洞與矽之比例為 19.6%，如圖 3.22 所示，紅色部份為單位面積。而圓形微米洞與矽之比例可以利用方程式 3.1b 算出

$$\frac{\pi r^2}{(\sqrt{3}/2)p^2} \quad (3.1b)$$

圓洞之半徑 r 為 1.4μm，週期 p 為 7.3μm，代入方程式 3.1b 可算出圓形微米洞與矽之比例為 13.3%，如圖 3.23 所示，紅色部份為單位面積。

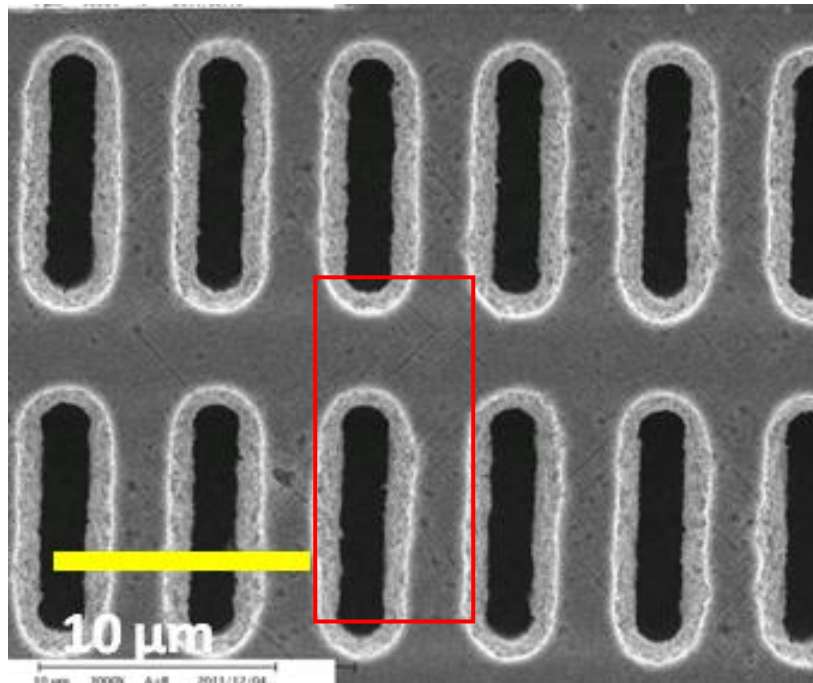


圖 3.22. 單晶矽薄膜之頂視圖，紅色部份為單位面積，條狀微米洞與矽之比例為 19.6%

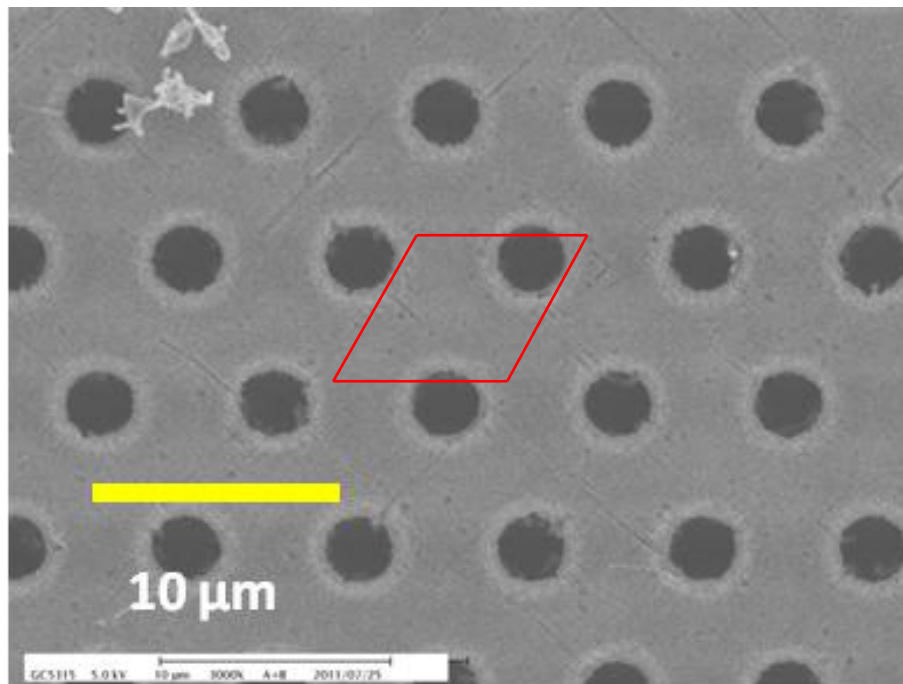


圖 3.23. 單晶矽薄膜之頂視圖，紅色部份為單位面積，圓形微米洞與矽之比例為 13.3%

除此以外，透過控制縱向蝕刻的時間，製造出不同厚度的晶矽薄膜，在去離子水，雙氧水及氫氟酸體積比為 40:1:12 下，縱向蝕刻中分別蝕刻了 10 分鐘，15 分鐘及 20 分鐘，而橫向蝕刻分別蝕刻了 9 分鐘，13 分鐘及 15 分鐘，去離子水，雙氧水及氫氟酸體積比為 30:4:5 利用 sem 掃描矽的側面，可以看到的薄膜厚度是分別 10.21- $\mu\text{m}$ ，14.95- $\mu\text{m}$  及 21.57- $\mu\text{m}$ ，在圖 9 中顯示了不同厚度的晶矽薄膜，圖 9a. 是厚度為 10.21- $\mu\text{m}$ ，9b 是厚度為 14.95- $\mu\text{m}$  的，9c 是厚度為 21.57- $\mu\text{m}$  的晶矽薄膜。如圖 3.24 所示

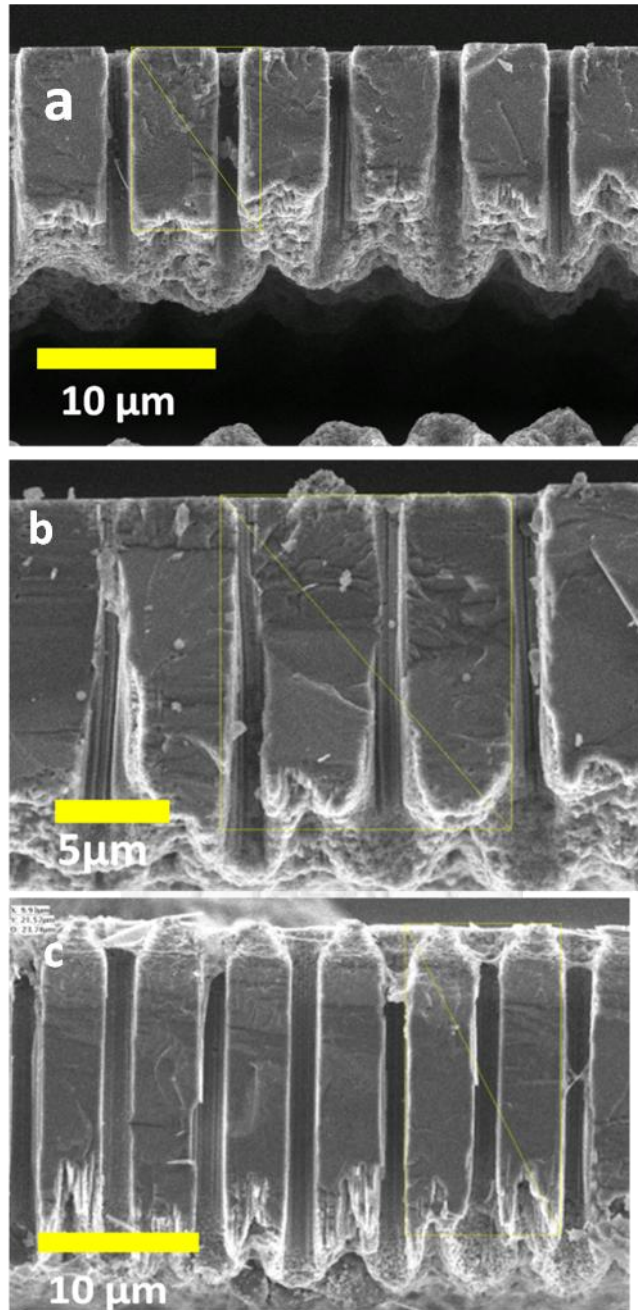


圖 3.24a. 厚度為 10.21- $\mu\text{m}$  的單晶矽薄膜縱向蝕刻 10 分鐘，橫向蝕刻 9 分鐘

圖 3.24b. 厚度為 14.95- $\mu\text{m}$  的單晶矽薄縱向蝕刻 15 分鐘，橫向蝕刻 15 分鐘

圖 3.24c. 厚度為 21.57 的單晶矽薄膜縱向蝕刻 20 分鐘，橫向蝕刻 15 分鐘

### 3.9 結論

在這一章我們探討了不同的蝕刻條件，包括溫度，雙氧水的濃度，去離子水



的純度，以及微米洞的大小。當中影響最大的是溶液的濃度以及去離子的純度，因為雙氧水可以把銀粒子還原成銀離子，所以雙氧水的濃度對反應影響很大。另一方面，雖然目前我們還沒有確實證據證實在水中的氯離子是影響反應速率的主要原因，但是我們至少知道水的純度會對金屬輔助蝕刻造成很大的影響。雖然金屬輔助蝕刻法的反應條件很多，但是，經過多次實驗的觀察以及分析，可以找到一組最合適的參數來製造薄膜，利用金屬輔助蝕刻法配合微影製程，可以成功製造出不同厚度的單晶矽薄膜，達到低成本製造單晶矽薄膜的需求。

### 3.10 參考資料

#### Reference:

- [1] C.Harmon, Experience curves of photovoltaic technology; Environmentally Compatible Energy Strategies (ECS) Project: Lexenbourg, Australia, March 30, 2000
- [2] L.Zhang; H.Shen; Z.J.Yang; J.S.Jin, Wiley InterScience 2009, 18, 54-60, DOI: 10.1002/pip.934
- [3] T.J.King; K.C.Saraswat, IEEE TRANSACTIONS ON ELECTRON EDVIES 1994, 41, 9.
- [4] R.A.Street, Hydrogenated amorphous silicon; Cambridges Press: Cambridges, U.K.,1991
- [5] S.Y.Lo; D.S. Wu; C.C.Wang; S.Y.Lien, IEEE TRANSACTIONS ON ELECTRON DEVICES 2011, 58, 5.
- [6] J.Park; H.Ham; J. Lee;T. Kim, PVSC 2010, 001657-001659.
- [7] S.Ray ; S.Hazra, PVSC 1996, 1077-1080.
- [8] R.S.Crandall,Solar Energy Research Institute 1991, DOI: 10.1103/PhysRevB.43.4057.

- [9] F.Dross\*; K. Baert; T. Bearda;J. Deckers; V. Depauw; O.i E. Daif; I.Gordon,A. Gougam; J. Govaerts; S. Granata; R. Labie; X. Loozen; R.Martin;A. Masolin; B.O’Sullivan; Y. Qiu; J. Vaes; D. V. Gestel; J. V. Hoeymissen; A.Vanleenhove; K.V. Nieuwenhuysen; S. Venkatachalam; M. Meuris ;J. Poortmansg, 26TH EUPVSEC 2011,DOI: 10.1002/pip.1238.
- [10] F. Dross; J.Robbelein; B.Vandeveld; E.V. Kerschaver; I.Gordon;G.Beaucarne; J.Poortmans, Appl. Phys. A 2007, 89, 149–152 ,DOI: 10.1007/s00339-0074195-2.
- [11] S.C.Shiu; Shih-Che Hung; Hong Jhang Syu; C.F.Lin, J.Electronchem.Soc. 2011, 158(2),95-98
- [12] J. H. Petermann; D. Zielke1; J. Schmidt;F.Haase;E. G. Rojas; R. Brendel, Solar Energy Research Hamelin 2012(20), 1-5, DOI:10.1002/pip.1129.
- [13] J.Plummer; M. Deal; P. Griffin, Silicon VLSI Technology:Prentice Hall Upper Saddle River
- [14] K.Peng; J.Hu; Y.Yan; Y.Wu; H. Fang; Y.Xu; S.T Lee; J.Zhu, Adv.Funct.Mater 2006, 16, 387-394, DOI:10.1002/adfm.200500392.
- [15] <http://www.me.tnu.edu.tw/study/proj/proj90/>
- [16] <http://me.csu.edu.tw/swl/non/microlight-1/microlight-1.pdf>
- [17] [eshare.stut.edu.tw/EshareFile/2010\\_2/2010\\_2\\_3fc415c5.ppt](http://eshare.stut.edu.tw/EshareFile/2010_2/2010_2_3fc415c5.ppt)
- [18] <http://www.paymo.com.tw/product-c2-2.htm#323>



## 第四章 單晶矽薄膜之特性分析

### 4.1 單晶矽薄膜之光學特性

### 4.2 單晶矽薄膜之載子生命週期

#### 4.2.1 實驗原理

#### 4.2.2 實驗結果

### 4.3 單晶矽薄膜之載子遷移率

#### 4.3.1 實驗原理

#### 4.3.2 實驗結果

### 4.4 結論

### 4.5 參考資料

### 4.1 單晶矽薄膜之光學特性

單晶矽薄膜之光學特性這種晶矽薄膜朝的正面(與光阻接觸的面)，因為受到光阻保護，不會被蝕刻，可以保有拋光的平滑，所以很亮很平滑。薄膜的背面(橫向蝕刻的面)，因為它被蝕刻液蝕刻，它的斷面很粗糙，光入射後的時候不容易被反射，所以看起來是黑色的，可以作為抗反射層。如圖 4.1a. 晶矽薄膜的正面很平滑，4.1b. 晶矽薄膜的背面很粗糙。

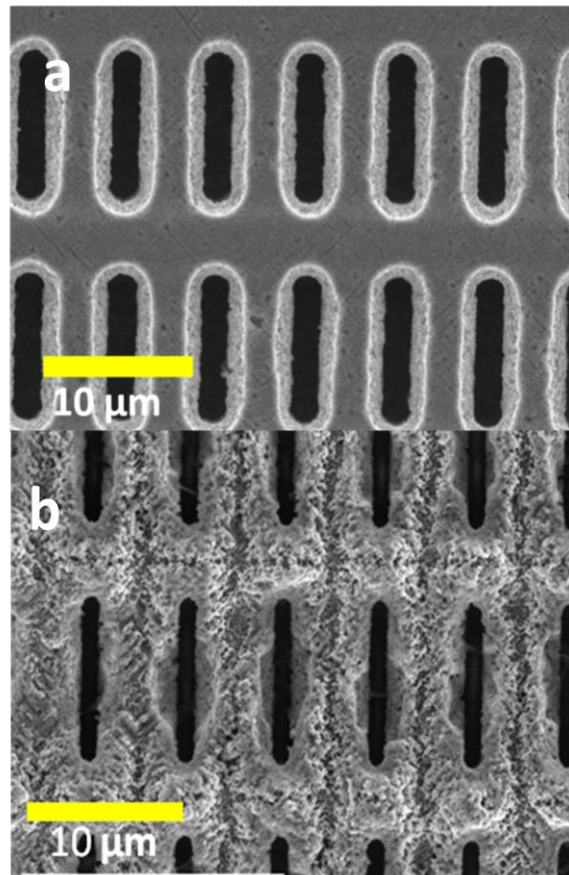


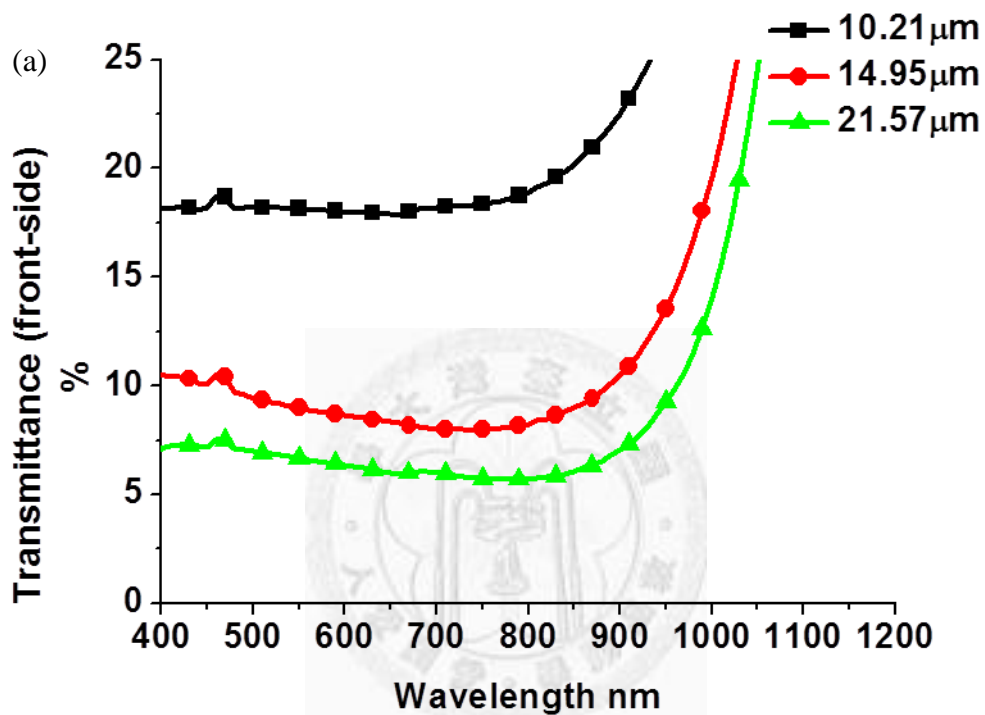
圖 4.1a. 單晶矽薄膜的正面，表面平滑 圖 4.1b. 單晶矽薄膜的背面，表面粗糙

不同厚度的晶矽薄膜也帶有不同的光學特性，所以我們量測了晶矽薄膜的穿透率及反射率，在波長 400nm 到 900nm 下，薄膜的厚度越厚，穿透率以及反射率會越低，代表入射光會被微米洞捕捉然後在微米洞內產生多次反射而增加光的吸收。

在圖 4.2a 中，正方形點的曲線是厚度 10.21- $\mu\text{m}$  的單晶矽薄膜，圓形點的曲線是厚度 14.95- $\mu\text{m}$  的單晶矽薄膜，三角形點的曲線是厚度 21.57- $\mu\text{m}$  的單晶矽薄膜，厚度 10.21- $\mu\text{m}$ ，厚度 14.95- $\mu\text{m}$  的單晶矽薄膜以及厚度 21.57- $\mu\text{m}$  的單晶矽薄膜，它們的穿透率分別是 22%，10%，7%。在圖 4.2b，正方形點的曲線是厚度 10.21- $\mu\text{m}$  的單晶矽薄膜，圓形點的曲線是厚度 14.95- $\mu\text{m}$  的單晶矽薄膜，三角形點的曲線是厚度 21.57- $\mu\text{m}$  的單晶矽薄膜，倒三角形點的曲線是沒有微米結構的結晶矽 wafer。厚度 10.21- $\mu\text{m}$ ，厚度 14.95- $\mu\text{m}$  的單晶矽薄膜以及厚度 21.57- $\mu\text{m}$  的單晶矽薄膜與沒有微米結構的結晶矽 wafer 比較，它們的反射率分別是 13%，7%，4% 及 35%。薄膜

矽的反射率會比沒有結構的矽低，證明了薄膜矽收集光的能力比沒有結構的結晶矽 wafer 好。

而在波長 900nm 到 1100nm 下，單晶矽薄膜的穿透率及反射率會有迅速的上升，主要原因是矽是間接能帶的半導體，所以於能帶附近的吸收率會減低，而造成在波長在 900nm 到 1100nm 下，單晶矽薄膜的穿透率比 300nm 到 400nm 之下高。



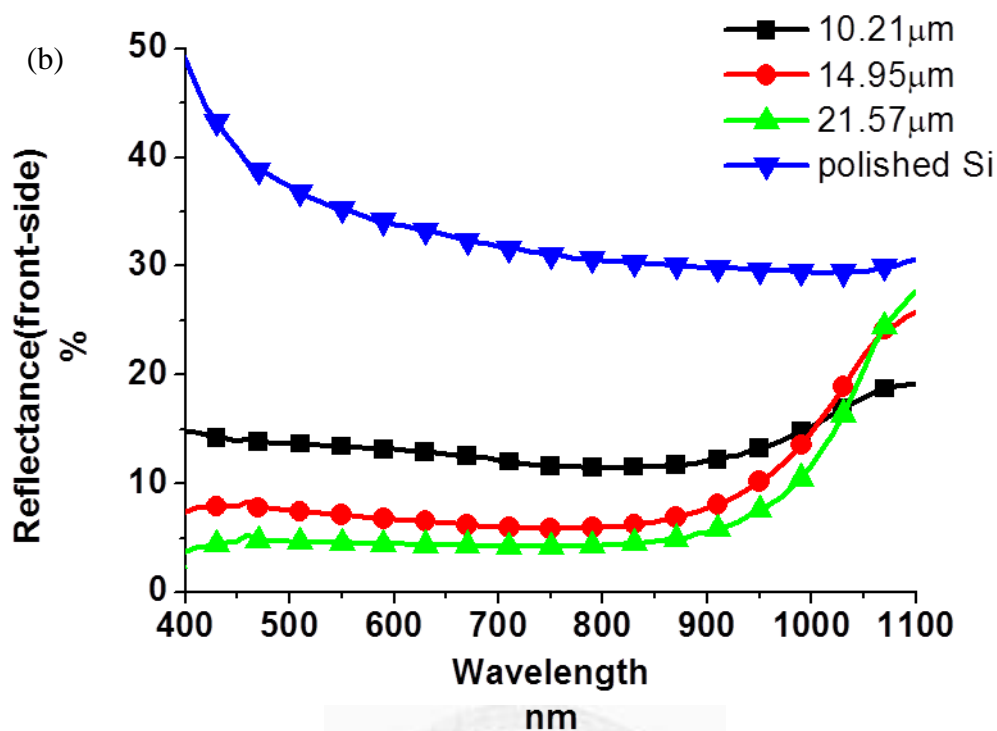


圖 4.2a.於波長 400nm 到 900nm 下，厚度 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$  及 21.57 $\mu\text{m}$  單晶矽薄膜的穿透率(正面)平均為 22%，10%及 7%，沒有微米洞結構之 polished Silicon 之反射率為 35%；圖 4.2b 厚度 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$  及 21.57 $\mu\text{m}$  單晶矽薄膜的反射率(背面)為 21%，9% ，及 6%。

而單晶矽薄膜的背面的穿透率與正面的接近，厚度 10.21- $\mu\text{m}$ ，14.95- $\mu\text{m}$  及 21.57- $\mu\text{m}$  的薄膜的穿透率分別為 21%，9%及 6%，與單晶矽薄膜正面相似。如圖 4.3a 所示，而反射率變化與正面的不一樣，在圖 4.3b 中，正方形點的曲線是厚度 10.21- $\mu\text{m}$  的單晶矽薄膜，圓形點的曲線是厚度 14.95- $\mu\text{m}$  的單晶矽薄膜，三角形點的曲線是厚度 21.57- $\mu\text{m}$  的單晶矽薄膜，倒三角形點的曲線是沒有微米結構的結晶矽 wafer。厚度 10.21- $\mu\text{m}$ ，14.95- $\mu\text{m}$  及 21.57- $\mu\text{m}$  的薄膜與沒有結構矽比較，它們的反射率分別是 4%，7%，5%及 35%，反射率不會隨著厚度增加而下降，因為矽薄膜背面的粗糙度在每次蝕刻過程中都不一樣，但是反射率可以控制在 10% 以下。

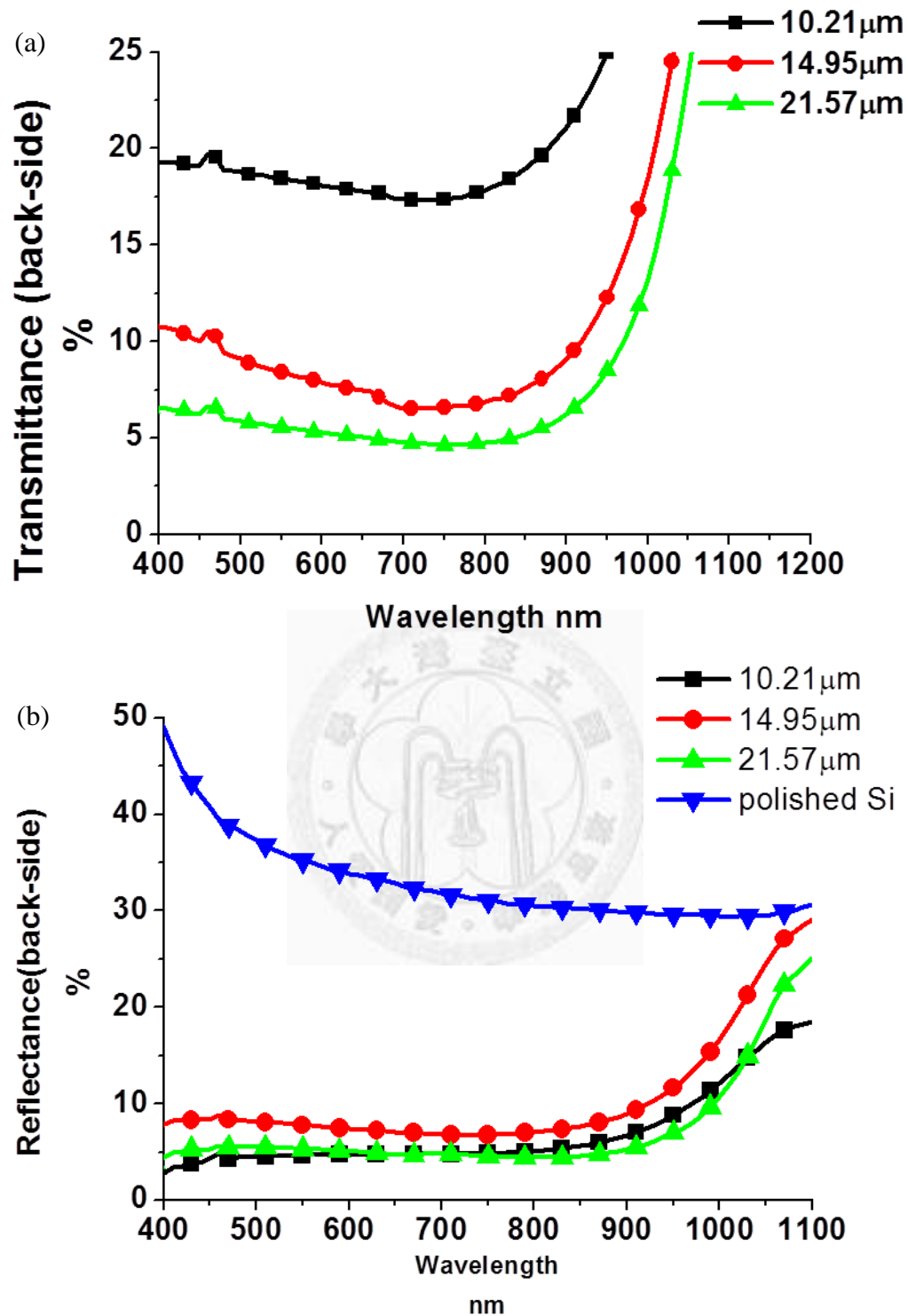


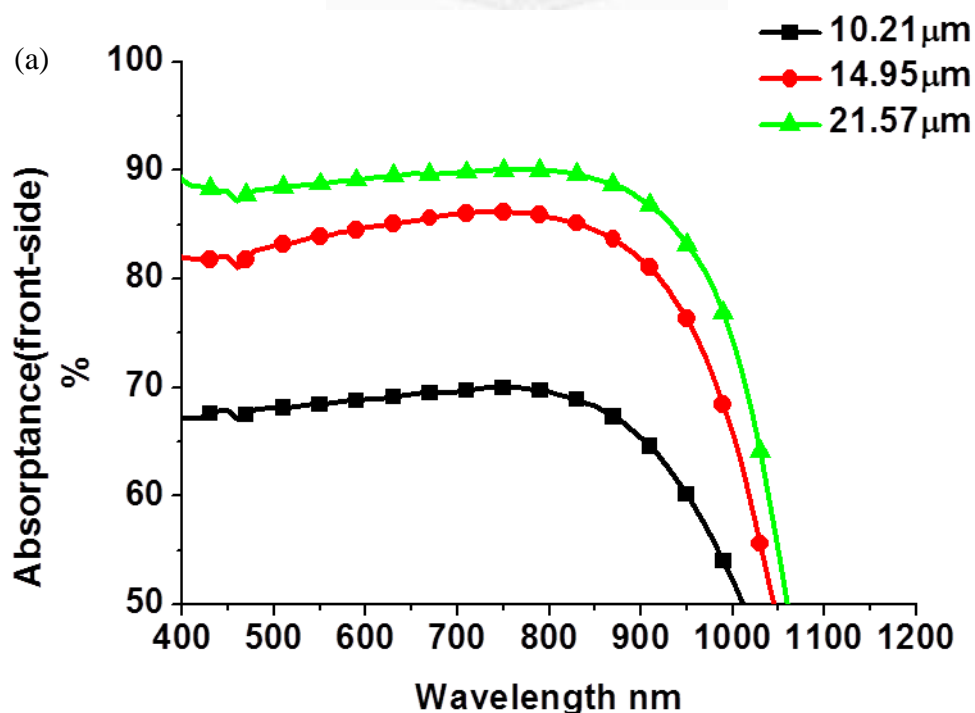
圖 4.3a. 於波長 400nm 到 900nm 下，厚度為 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$  及 21.57 $\mu\text{m}$  之單晶矽薄膜(背面)的穿透率為 21%，9%及 6%

圖 4.3b. 於波長 400nm 到 900nm，厚度為 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$  及 21.57 $\mu\text{m}$  之單晶矽薄膜(背面)的反射率平均為 4%，7%及 5%。沒有微米洞結構的 polished Si

的反射率為 35%

矽薄膜的吸收率比拋光矽片好，而吸收率隨厚度增加而增加，薄膜厚度越厚，吸收越好，薄膜背面的吸收率比正面好，因為薄膜的背面比較粗糙，所以吸收率比正面好，所以反射光減少。單晶矽薄膜正面的吸收率如圖 4.4a 所示，正方形點的曲線是厚度 10.21- $\mu\text{m}$  的單晶矽薄膜，圓形點的曲線是厚度 14.95- $\mu\text{m}$  的單晶矽薄膜，三角形點的曲線是厚度 21.57- $\mu\text{m}$  的單晶矽薄膜，倒三角形點的曲線是沒有微米結構的結晶矽 wafer，於波長 400nm 到 900nm 下，厚度為 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$  及 21.57 $\mu\text{m}$  之單晶矽薄膜的吸收率(正面)分別為 67%，83%及 88%。

單晶矽薄膜背面的吸收如圖 4.4b 所示，正方形點的曲線是厚度 10.21- $\mu\text{m}$  的單晶矽薄膜，圓形點的曲線是厚度 14.95- $\mu\text{m}$  的單晶矽薄膜，三角形點的曲線是厚度 21.57- $\mu\text{m}$  的單晶矽薄膜，倒三角形點的曲線是沒有微米結構的結晶矽 wafer，於波長 400nm 到 900nm 下，厚度為 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$  及 21.57 $\mu\text{m}$  之單晶矽薄膜(背面)的吸收率分別為 72%，81%及 89%。



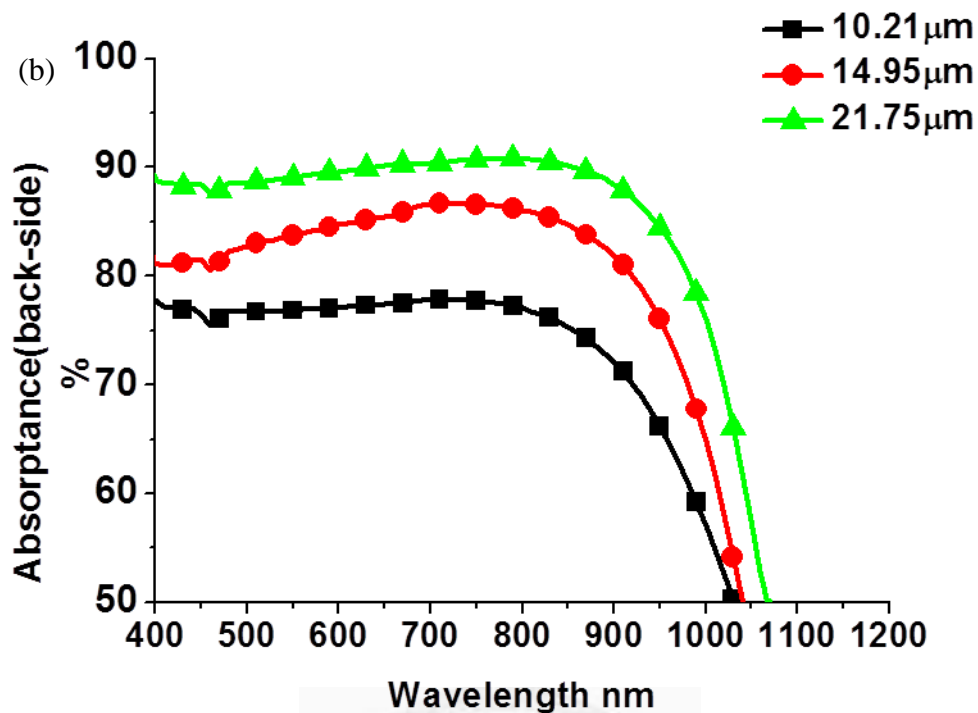


圖 4.4a. 於波長 400nm 到 900nm 下，厚度為 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$  及 21.57 $\mu\text{m}$  之

單晶矽薄膜的吸收率(正面) 平均為 67%，83%及 88%；

圖 4.4b. 於波長 400nm 到 900nm 下，厚度為 10.21 $\mu\text{m}$ ，14.95 $\mu\text{m}$  及 21.57 $\mu\text{m}$  之

單晶矽薄膜(背面)的吸收率平均為 72%， 81%及 89%

## 4.2 少數載子生命週期之量測

### 4.2.1 實驗原理

少數載子生命週期(minority carrier lifetime)是一個塊材半導體材料(bulk semiconductor) 的重要指標[1,2]，少數載子生命週期可以讓我們知道半導體材料中載子復合的平均時間。

在半導體材料中，晶格排列越完整，污染物越少，載子生命週期的時間會越長，相反，晶格排列的缺憾，多污染物則會減少載子生命週期的時間，所以，用載子生命週期檢驗半導體的品質是一個很好的方法。

量測少數載子生命週期的方法主要分為破壞式跟非破壞式[3-5]，而 microwave photoconductive decay(MW-PCD)是非破壞式方法的一種，顧名思義， $\mu$ -PCD 的原理是利用光子激發、電導衰減，以及利用 microwave 系統偵測其中訊號變化的一種方式。

#### $\mu$ -Photoconductive decay 之原理

給予半導體材料一個紅外線（Infrared）的脈衝光源以激發內部所含之電子電洞對（electron-hole pairs），由於光源波長為 904nm，因此穿透程度相當接近材料表面，穿透深度約為 30 $\mu$ m。

偵測：利用微波經波導打在試片上，試片視為波導的終端電阻，但由於其阻抗與波導的特徵阻抗並不匹配，因此會有反射波。在光激發後由於電子與電洞會相互結合，因此光激發後的導電率（ $\sigma$ ）會隨著時間呈現衰減，使試片的阻抗改變，因此進一步使反射波能量改變，因此從反射的微波變化當中即可得知電導的衰減情形（反射微波強度正比於電導率）。MW-PCD 架構如圖 4.5 所示[6]。

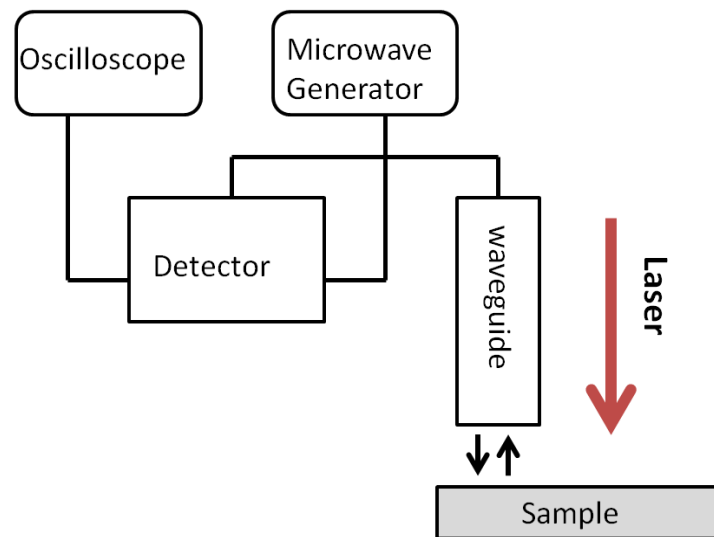


圖 4.5.少數載子生命週期量測之架構

因為電子電洞的濃度與導電率(conductivity)成正比，如方程式 1 所示  $\sigma$  為導電度， $q$  為電荷， $\mu_n$  為電子的遷移(mobility)， $\mu_p$  為電洞的遷移率， $n$  為電子濃度， $p$  為電洞濃度。

$$\rho = q(\mu_n n + \mu_p p) \quad \text{方程式 4.1}$$



隨著電子電洞的變化，導電率也隨著變化，因此我們可以利用微波訊號偵測出試片上導電度的變化，如圖 4.5 所示，把微波訊號打在試片上，微波會被試片反射回去，當試片上的導電度發生變化時，被試片所反射的微波訊號也會改變，而反射係數與導電度為正比關係[7]：

$$|\Delta\Gamma_s\Gamma| = \frac{\pi^2}{6} \left( \frac{4w}{\lambda_0} \right)^2 \rho W \eta_0 \propto \rho \quad \text{方程式 4.2}$$

試片的反射係數與偵測器的反射係數之關係式如方程式 4.3 所示

$$\Gamma_D = S_{11} + \frac{S_{12}^2 \Gamma_s}{(1 + S_{22} \Gamma_s)} \quad \text{方程式 4.3}$$

當反射率發生變化時會造成  $|\Gamma_D|$  與  $|\Gamma_s|$  之變化

$$\Delta\Gamma_D = \frac{S_{12}^2 \Delta\Gamma_s}{(1 + S_{22} \Gamma_s)^2} \quad \text{方程式 4.4}$$

因此我們知道偵測器之反射係數  $\Delta\Gamma_D$  與試片之反射係數  $\Delta\Gamma_s$  成正比關係，而試片之反射係數  $\Delta\Gamma_s$  又與導電率  $\rho$  成正比，所以我們可以得出試片之反射係數與導電率成正比關係。當反射係數產生變化時，偵測器輸出之電壓可以由方程式 4.4 所求

$$V_{D,L} = K|V_D + \Delta V_D|^2 \quad \text{方程式 4.4}$$

當中  $K$  為常數， $K$  與偵測器本身轉換微波訊號成電壓值有關，當反射係數沒有變化時，其輸出電壓為

$$V_{D,D} = K|V_D|^2 \quad \text{方程式 4.5}$$

所以偵測電壓變化與反射係數間的關係如下：

$$\Delta V_D = V_{D,L} - V_{D,D} = K(2|\Gamma_D||\Delta\Gamma_D| \cos \theta + |\Delta\Gamma_D|^2) \propto |\Delta\Gamma_D|$$

假設  $|\Gamma_D| \cos \theta \gg |\Delta\Gamma_D|$ ， $|\Gamma_D|$  與導電度  $\rho$  成正比，所以偵測器的輸出電壓變化與導電度成正比，導電度與載子濃度成正比，因此我們可以得到偵測器輸出電壓變化與試片的載子濃度變化成正比的關係，可以在示波器上得到一個衰減曲線，其方程式如下：

$$\Delta V_D(t) = V_D(0) \exp\left(\frac{-t}{\tau_{\text{eff}}}\right) \quad \text{方程式 4.5}$$

其中  $\Delta V_D(t)$  為偵測器之電壓變化，電壓隨時間而改變， $\tau_{\text{eff}}$  載子之生命週期[7-9]。

## 4.2.2 實驗結果

單晶矽薄膜與沒有微米結構的晶矽片的載子生命週期曲線從方程式 4.5 中所示， $X$  軸為時間， $Y$  軸為微波訊號的強度，載子生命週期為  $\exp(-t/\tau_{\text{eff}})$ ，把圖 4.6 之  $y$  軸最對數後作圖後，曲線斜率之絕對值便是試片的單晶矽薄膜以及無微米結構的單

晶矽片的載子生命週期，如圖 4.6 所示。我們分別量測厚度為  $10\mu\text{m}$ ， $15\mu\text{m}$ ， $20\mu\text{m}$  以及單晶矽片，結果分別為  $25\mu\text{s}$ ， $26\mu\text{s}$ ， $28\mu\text{s}$  以及  $70\mu\text{s}$ ，整理於表 4.1，不同薄膜厚度的單晶矽薄膜之結果發現，載子生命週期變化很小，只介乎  $3\mu\text{s}$ ，代表改變薄膜之厚度對載子生命週期的影響並不大。

而我們比較薄膜與晶矽片的結果，發現薄膜的載子生命週期比晶矽片將近少了一倍，其原因來自於在蝕刻過程中，在單晶矽薄膜的表面留下一些大小為奈米等級痕跡，載子在薄膜表面流動時，撞到薄膜表面的蝕刻痕後就消失了。

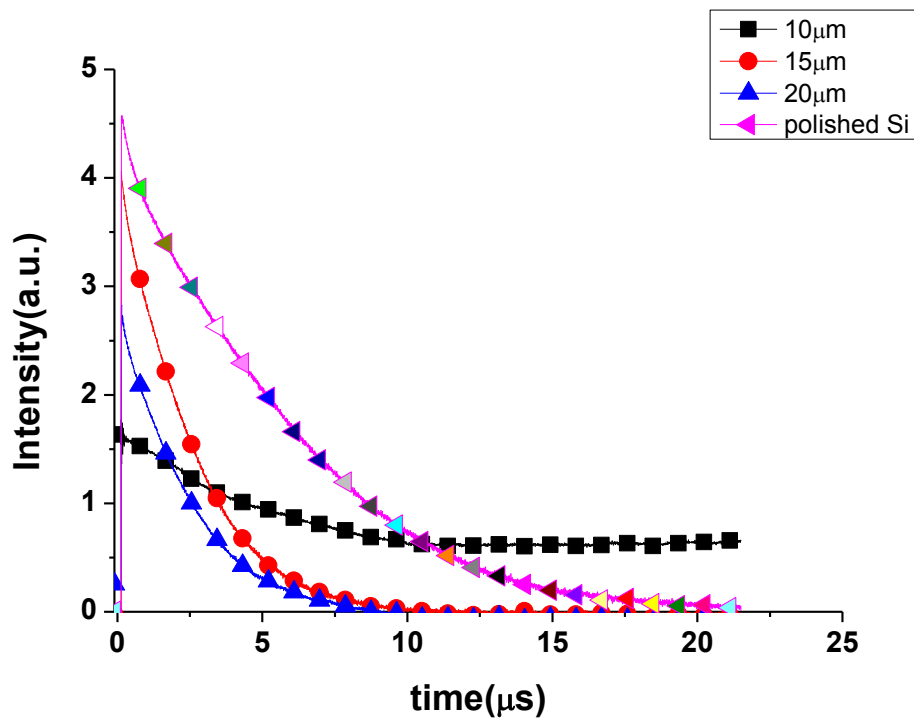


圖 4.6. 單晶矽薄膜與矽晶片之載子生命週期曲線(沒有取對數  $\ln$  作圖)

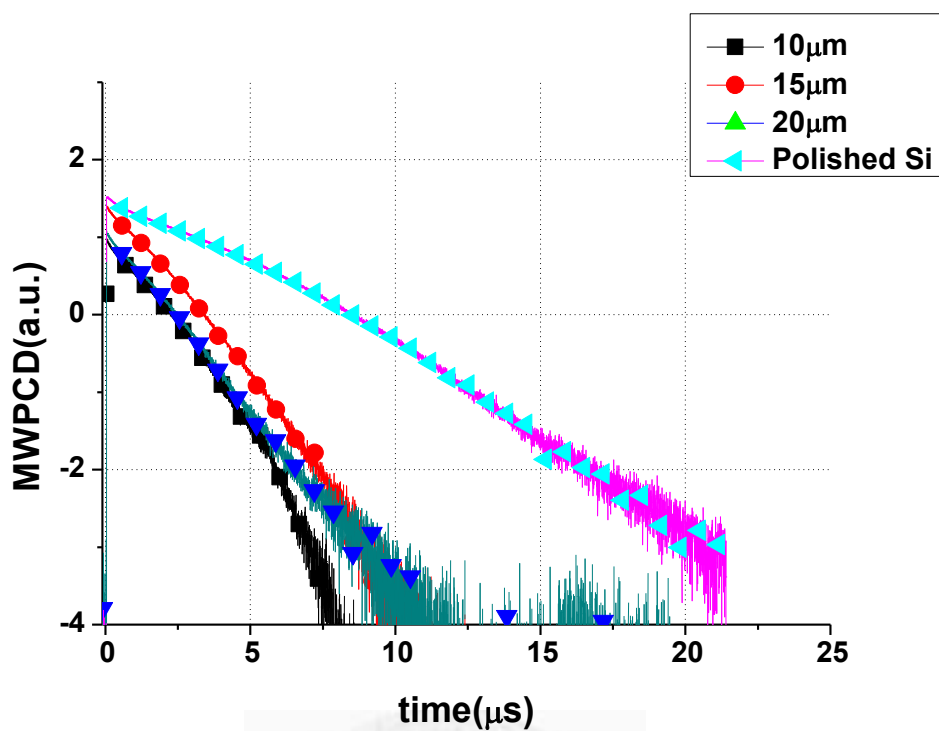


圖 4.7. 單晶矽薄膜與矽晶片之載子生命週期曲線，取對數  $\ln$  後作圖

	載子生命週期
Polished Si	70μs
單晶矽薄膜(10μm)	25μs
單晶矽薄膜 15μm	26μs
單晶矽薄膜 20μm	28μs

表 4.1 單晶矽薄膜與 Polished Si 載子生命週期之比較

## 4.3 單晶矽薄膜載子遷移率分析

### 4.3.1 實驗原理

我們利用霍爾效應[10]來量測單晶矽薄膜與晶矽片之載子遷移率(mobility)，於試片施加+X 方向的電流，試片的寬度為 d，若試片中的多數傳導載子為電子，電子的漂移方向(drift direction)會往-X 方向漂移，與電流方向相反，假設漂移速率為  $V_d$ ；這時候我們在試片上加入一+Z 方向磁場( $B_z$ )，在試片內的電子會受到勞倫茲力(Lorenz force)作用而偏向左邊，實驗架構如圖 4.8 所示

$$\vec{F}_B = q\vec{V}_d \times \vec{B} \quad \text{方程式 4.6}$$

當電子慢慢往左堆積後，電子會產生一個-y 方向的電場，此電場對傳導電子產生了拉力，使電子往右

$$\vec{F}_E = e\vec{E}$$

當磁場的作用力與電場的作用力平衡時，我們可以得出以下的關係

$$\vec{F}_E = \vec{F}_B \quad ; \quad e\vec{E} = e\vec{V}_d \times \vec{B} \quad \text{方程式 4.7}$$

而我們知道漂移速率  $V_d$  為

$$V_d = \frac{J}{ne} = \frac{I}{neA} \quad \text{方程式 4.8}$$

J 為電流密度；A 為導體截面積；n 為載子濃度

當平衡時所量得霍爾電壓  $V_H$

$$V_H = Ed \quad \text{方程式 4.9}$$

將方程式 4.8 帶入方程式 4.7 求得

$$E = \frac{J}{ne} B = R_H \cdot J \cdot B \quad ; \quad R_H = \frac{1}{ne} \quad \text{方程式 4.10}$$

我們把  $R_H$  定義為霍爾常數，

再把方程式 4.10 帶入方程式 4.9 求得

$$V_H = \frac{J \cdot d}{ne} B = \frac{(I/A) \cdot d}{ne} B \quad \text{方程式 4.11}$$

$$n = \frac{1}{eR_H} = \frac{JB}{eE} = \frac{(I/A)B}{e(V_H/d)} = \frac{IBd}{eV_H A} = \frac{IB}{eV_H w} \quad \text{方程式 4.12}$$

t 為試片之厚度

而載子移動率為

$$\mu = \sigma / ne \quad \text{方程式 4.13}$$

把方程式 4.12 代入方程式 4.13 後，我們可以得到

$$\mu = \sigma V_H t / IB$$

因此測出試片的載子遷移率。

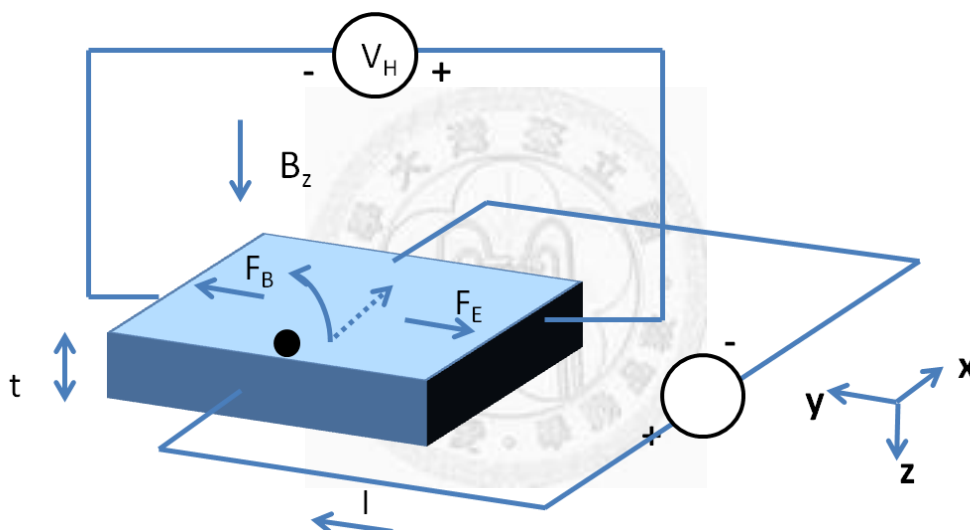


圖 4.8 量測載子遷移率之實驗原理圖

### 4.3.2 實驗結果

利用霍爾效應量測後，單晶矽薄膜的載子濃度為  $3.1 \times 10^{13} / \text{cm}^3$ ，Polished Si 載子濃度為  $7.9 \times 10^{15} / \text{cm}^3$ ，因為單晶矽薄膜比較薄，所以載子濃度比少，單晶矽薄膜的電阻率為  $28 \text{ k}\Omega \cdot \text{cm}$ ，polished Si 的電阻率為  $1.3 \Omega \cdot \text{cm}$ ，因為單晶矽薄膜厚度較低，Y-Z 面的面積會比 polished Si 的低，所以電阻率會上升，而代表導電率下降，而單晶矽薄膜的載子遷移率為  $71 \text{ cm}^2 / \text{Vs}$ ，polished si 的載子遷移率為  $570 \text{ cm}^2 / \text{Vs}$ ，單晶矽薄膜的載子遷移率比 polished si 低，主要原因為單晶矽薄膜表面的孔洞使載子在

傳輸過程當中受到阻礙，所以導致此結果。

霍爾量測結果如表 4.2 所示

	載子濃度 $1/\text{cm}^2$	電阻率 $\Omega \text{ cm}$	導電率 $1/\Omega \text{ cm}$	遷移率 $\text{cm}^2/\text{Vs}$
Polished Si	7.9E+15	1.3	0.73	5.7E+02
單晶矽薄膜 (10 $\mu\text{m}$ )	6.6E+15	3.796	0.26	2.4 E+02

表 4.2 單晶矽薄膜與 Polished Si 之載子濃度，電阻率，導電率及遷移率之分析

因為載子擴散距離[8-10]為

$$L_n = \sqrt{\frac{KT}{q} \tau_n \mu_n} \quad \text{方程式 4.14}$$

其中  $L_n$  為擴散距離(diffusion length)， $q$  為電荷數(charge)， $K$  為波茲曼常數(Boltzmann constant)， $T$  為溫度(temperature)， $\tau_n$  為載子生命週期(carrier lifetime)， $\mu_n$  為載子遷移率(carrier mobility)，我可以算出單晶矽薄膜的載子擴散距離為 125 $\mu\text{m}$ ，而矽晶片的載子擴散距離為 321 $\mu\text{m}$ ，如表 4.3 所示

	載子生命週期 $\mu\text{s}$	載子傳輸距離 $\mu\text{m}$
Polished si	70	321
單晶矽薄膜(10 $\mu\text{m}$ )	25	125

表 4.3 單晶矽薄膜與 Polished si 之載子生命週期與載子擴散距離比較圖

## 4.4 結論

單晶矽薄膜具有抗反射效果，其糙面的吸收率為 84%，這種特性可以減少抗反射製造的成本。

但是，這種孔洞相對也為單晶矽薄膜帶了壞處，單晶矽表面上孔洞會減低載子生命週期以及載子傳導距離，雖然矽的厚度減低，載子得到能量後可以很快傳到薄膜的表面，但是由於表面的一些孔洞卻會帶來載子的傳輸的障礙，另一方面，在金屬輔助蝕刻的過程中，單晶矽表面會受到蝕刻的破壞，因為在蝕刻的過程中，微米洞結構表面上的光阻會隨著蝕刻時間而脫離矽表面，因此，矽的表面會受到蝕刻液的蝕刻，這也造成薄膜載子生命週期與載子傳導距離減低的原因之一。

## 4.5 參考資料

- [1] D.T.Stevenson and R.T.Keyes, “Measurement of carrier lifetimes in Germanium and Silicon,”J.Appl.Phys.26,190(1955)
- [2]J.R.Haynes and J.A.Hornbeck,”temporary traps in silicon and germanium,”Phys.Rev.90 152(1953).
- [3]Y.Mada,Jpn.J.Appl.Phys.18,2171(1979).
- [4]F.Shimura,T.Okiu and T.Kusama,J.Appl.Phys.67,7168(1990).
- [5]O.Palais and A.Arcari,”Contactless measurement of bulk lifetime and surface recombination velocity in silicon wafers,”J.Appl.Phys.93.4686(2003).
- [6]謝信宏，有奈米侷限之矽金氧半發光二極體之研究，國立台灣大學電子工程學研究所碩士論文(2003).
- [7]M.S.Wang and J.M.Borrego,”Experimental requirements for the measurement of excess carrier lifetime in semiconductors using microwave techniques,”IEEE

transactions on instrumentation and measurement,39,1054(1990).

[8]J.Linnros,"Carrier lifetime measurements using free carrier absorption transients,"J.Appl.Phys.84 275(1998).

[9] E.Yablonovitch and T.Gmitter,"Auger recombination in silicon at low carrier densities,"Appl.Phys.Lett.49,587(1986).

[10] [http://en.wikipedia.org/wiki/Hall\\_effect](http://en.wikipedia.org/wiki/Hall_effect)





## 第五章 單晶矽薄膜於太陽能電池之應用

### 5.1 有機無機混成太陽能電池之簡介

### 5.2 利用旋塗法於單晶矽薄膜塗佈 PEDOT:PSS 混成太陽能電池

#### 5.2.1 實驗動機

#### 5.2.2 有機材料 PEDOT:PSS 之簡介

#### 5.2.3 元件運作原理

#### 5.2.4 薄膜轉移

#### 5.2.5 元件製作流程

#### 5.2.6 元件電流電壓特徵曲線分析

### 5.3 利用慢乾法製造單晶矽薄膜與 PEDOT:PSS 混成太陽能電池

#### 5.3.1 實驗動機

#### 5.3.2 元件製作流程

#### 5.2.6 元件電流電壓特徵曲線分析

### 5.4 結果與討論

### 5.5 參考資料

### 5.1 有機無機混成太陽能電池之簡介

有機無機太陽能電池最早的發展於 1985 年，G.Horowitz 等人所發明的鉀化鎵/PMeT 有機無機太陽能電池[1,2]。隨著奈米科技的發展，共軛聚合物和無機納米複合材料混成的太陽能電池[3-6]已引起了廣泛的興趣，因為他們可以結合這兩種材料的優良特性，產生高效的太陽能電池。

製造共軛聚合物的成本低，可以利用旋塗，印刷，噴塗等方法沉積在無機材料表面，達到低生產成本，大面積薄膜的需要。而無機奈米結構的光學性質及電子特

性可以簡單地調整其三維形狀和大小，從而增加捕捉光以及載子傳輸的效率。

現今已經有研究團利用染料(Dye sensitized)，高分子材料(PEDOT:PSS，P3HT...)與金屬氧化物，如：二氧化鈦( $\text{TiO}_2$ )[7,8]，氧化鋅( $\text{ZnO}$ )[9]，III-V 族半導體，如：鉍化鎵( $\text{GaAs}$ )[1]，磷化銦( $\text{InP}$ )，以及矽奈米線( $\text{SiNWs}$ )[10]等無機材料混成太陽能電池。然而，現今有機無機混成的太陽能電池的效率仍然雖要改善( $\text{SiNWs}$  與 Spiro-OMeTAD 混成太陽能電池的光電轉換效率大約為 9.2%)，但這種低製程成本，低溫製程以及大面積的有機無機混成太陽能電池仍然是具有很大的發展潛力。

## 5.2 利用旋塗法於單晶矽薄膜塗佈 PEDOT:PSS 混成太陽能電池

### 5.2.1 實驗動機

有機無機太陽能電池結合了有機材料以及無機材料的特性，包括：有機材料的低成本，方法製程方法簡單，以及無機材料載子傳送距離較長的特性，而我們低成本的利用金屬輔助蝕刻法製造出單晶矽薄膜，利用 PMMA，氯仿溶液把單晶矽薄膜轉移到玻璃基板上，再把 PEDOT:PSS 旋塗在單晶矽薄膜之背面上，與單晶矽薄膜接觸形後成異質接面，可以避免高溫度的擴散製程，以及高成本的離子植佈製程，可以達到大面積生產以及低溫，低成本製程的需求。

### 5.2.2 有機材料 PEDOT:PSS 之簡介

PEDOT 本身為藍黑色粉末，導電率可達  $300\text{S/cm}$ ，但其在大氣環境下容易氧化且不容於任何溶劑，性質不穩定且不易製成薄膜，摻雜一些物質，可使其在大氣環境中穩。Bayer 子公司 H.C.Starck 添加大離子 PSS-合成出 PEDOT:PSS，為 PEDOT 單體附著在 PSS 長鏈上，水溶液顏色為透明水藍色，能隙約為  $1.6\text{eV}$ ，功函數約為  $5.2\text{eV}$ 。其結構如圖 5.1 所示。由於 PSS-為親水端，所以 PEDOT:PSS 能夠均勻懸

浮在水中，但其導電率低於 1(S/cm)。隨著 PEDOT 與 PSS 比率的不同，會造成 PEDOT:PSS 的不同性質，如表 5.1 所示。

當 PEDOT 進行氧化反應時，會失去一個電子，這會形成偏極子的結構，因此當再失去一個電子時，兩相鄰的偏極子會形成較穩定的雙偏極子，此時雙偏極子才可在鏈與鏈之間作電荷傳遞，當許多的雙偏極子的能階不斷形成，就會累積成能帶，因而降低了傳遞時所需能量，使得電子更容易藉由中間能帶而躍遷，增加導電度。PEDOT 在鏈內的導電機制是以電荷藉著雙鍵與單鍵的重排而移動；而在鏈與鏈之間藉著電荷以跳躍的方式來達成傳遞的目的。因此高分子要能夠導電，必須要有可移動的電荷，而鏈的排列及整齊性會影響電荷移動的難易程度，同時也決定導電度的好壞。

PEDOT:PSS 導電率範圍很廣，導電率最小為  $10^{-5}$ ，而最大可至  $102\text{S/cm}^{-1}$ ，而且質輕，廉價，易加工與耐用等特性，應用範圍甚廣，例如：有機太陽能電池(Organic Solar Cell)，有機發光二極體(OLED)，抗靜電材料，固態電容器，有機電晶體等等。

PEDOT:PSS	Solids content %	Conductivity /Scm <sup>-1</sup>
1:2.5	1.3	1
1:6	1.5	$10^{-3}$
1:20	3	$10^{-5}$

表 5.1 PEDOT:PSS 體積比與導電度之關係[11]

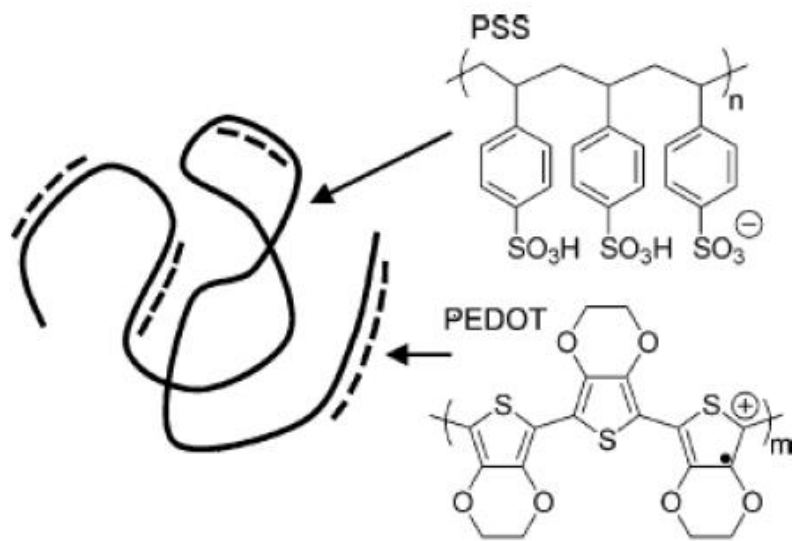


圖 5.1.為 PEDOT:PSS 之結構[11]

### 5.2.3 元件運作原理

單晶矽薄膜與 PEDOT:PSS 混成太陽能電池之結構為：ITO/PEDOT:PSS/C-Si thin foil/Al，元件結構如圖 5.2 所示：單晶矽薄膜作為元件的主動層，PEDOT:PSS 與單晶矽薄膜之粗糙面接觸作為電洞傳輸層，陽極為 ITO 玻璃，陰極為鋁金屬。圖 5.3 為元件之能帶圖。

單晶矽薄膜與 PEDOT:PSS 太陽能電池的工作原理如下：

太陽光照射在透明 ITO 玻璃上，因為單晶矽薄膜之粗糙面與 PEDOT:PSS 及 ITO 玻璃接觸，單晶矽薄膜的粗糙面有抗反射之效果，能夠提高光的吸收。單晶矽薄膜裏面的電子吸收了能量後，電子從價帶(valence band)躍遷到傳導帶(conduction band)，最後被鋁電極收集。而因電子躍遷後形成的電洞(hole)則被 PEDOT:PSS 傳導至 ITO 電極。

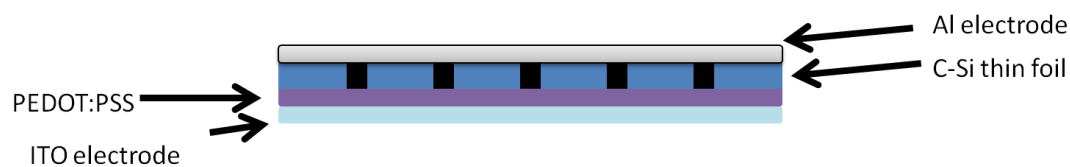


圖 5.2 單晶矽薄膜與 PEDOT:PSS 混成太陽能電池結構圖

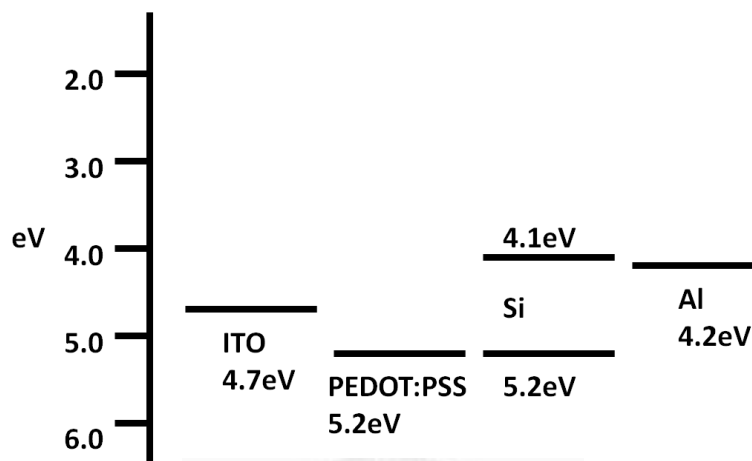


圖 5.3. 單晶矽薄膜與 PEDOT:PSS 混成太陽能電池能帶圖

#### 5.2.4 薄膜轉移

橫向蝕刻完成後，把單晶矽 wafer 放在去離子水清洗，wafer 清洗後再放在丙酮中把 wafer 表面上的光阻去除。接著調配轉移單晶矽薄膜的溶液，PMMA，chloroform 溶液，PMMA 的重量為氯仿(chloroform)的 5%，然後用吸管吸取 PMMA，chloroform 溶液，滴在大小為 25mmX25mm 的玻璃基板上，以轉速 700r.p.m 旋塗 10 秒，旋塗後利用 hot plate 以 200°C 把玻璃基加熱 2 分鐘，把單晶矽 wafer 的正面(與光阻接觸的面)壓在玻璃基板上，然後拿到無塵紙上，等到單晶矽 wafer 與玻璃基板冷卻後，用力把單晶矽 wafer 的基板推開，單晶矽薄膜就能夠成功轉移到玻璃基板上，轉移單晶矽薄膜的流程如圖 5.4 所示。圖 5.5 為單晶矽薄膜轉移到玻璃基板上之示意圖。

把單晶矽薄膜轉移到玻璃基板後，利用 SEM 觀察觀察其剖面，證明單晶矽薄膜

黏在 PMMA 上面。如圖 5.6 所示。

單晶矽薄膜轉移在玻璃基板後，再把玻璃基板放到利用氯仿中，PMMA 會被氯仿溶解，再利用過濾網把單晶矽薄膜撈起來，便可以得到完整的單晶矽薄膜。如圖 5.7 所示

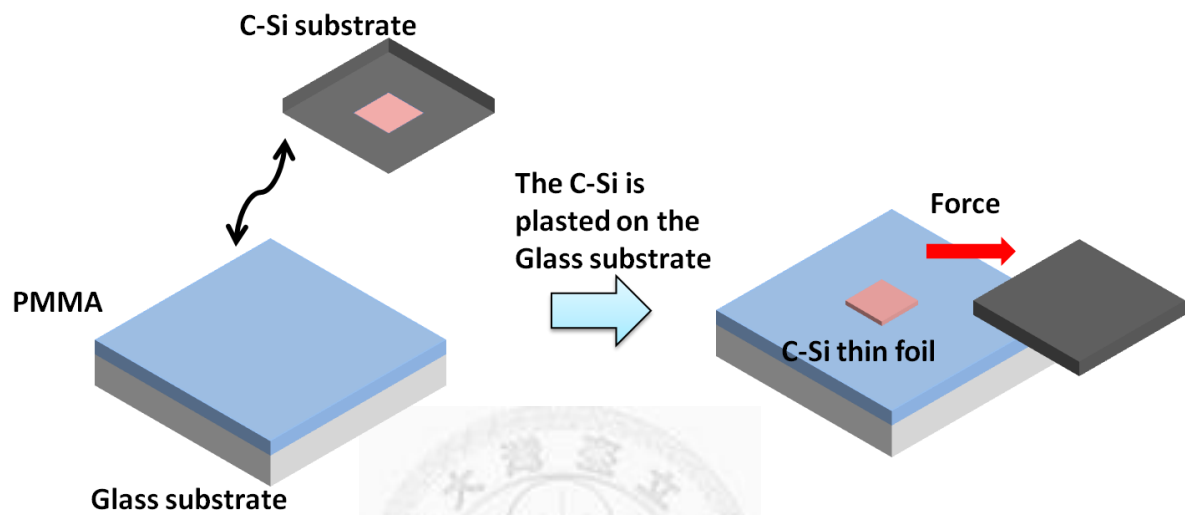


圖 5.4 轉移單晶矽薄膜方法之示意圖

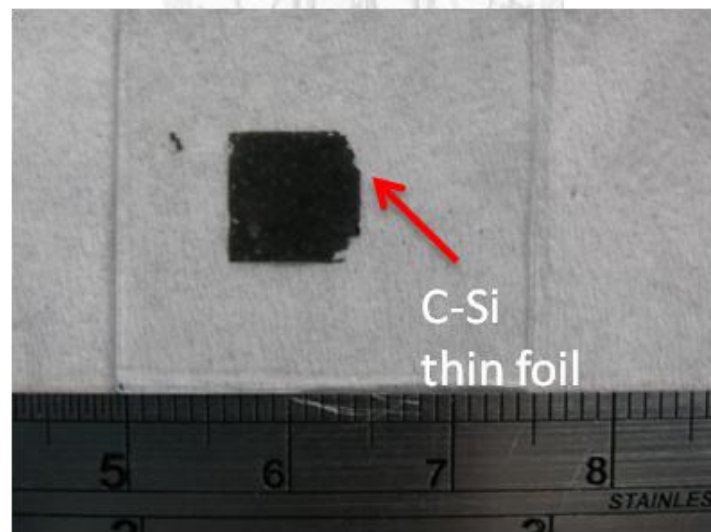


圖 5.5 利用 PMMA 把單晶矽薄膜轉移在玻璃基板上

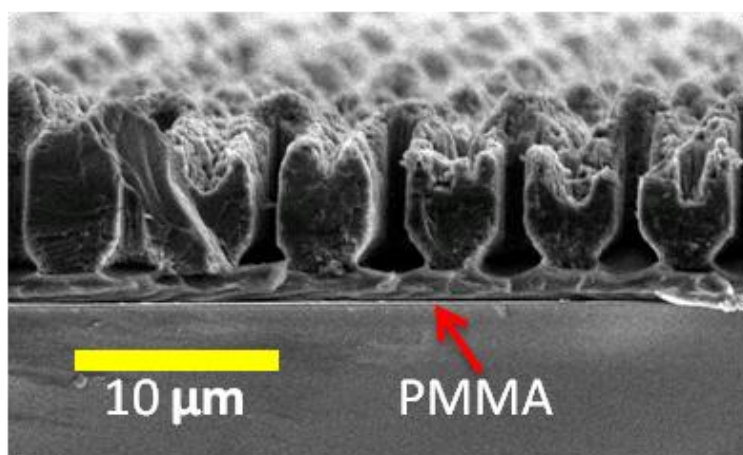


圖 5.6 利用 SEM 觀察 PMMA 與單晶矽薄膜之接觸

單晶矽薄膜轉移在玻璃基板後，再把玻璃基板放到利用氯仿中，PMMA 會被氯仿溶解，再利用過濾網把單晶矽薄膜撈起來，便可以得到完整的單晶矽薄膜。如圖 5.7 所示，圖中最左方為單晶矽基板，單晶矽基板的中間(圈起來的部份)為微米洞結構，圖中最右方為單晶矽薄膜

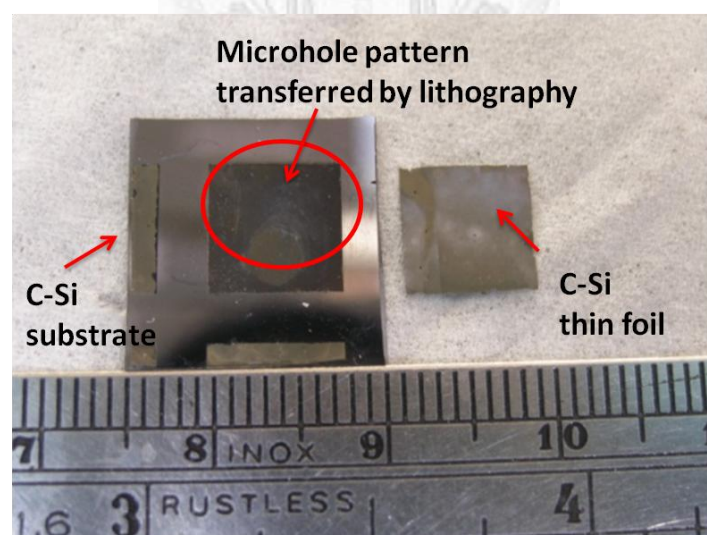


圖 5.7 單晶矽薄膜從基板上轉移下來，圖中最左方為單晶矽基板，單晶矽基板的中間(圈起來的部份)為微米洞結構，圖中最右方為單晶矽薄膜

### 5.2.5 元件製作流程

先用 BOE 把單晶矽薄膜的氧化層去除，然後利用丙酮，異丙醇把薄膜清洗，然後用氮氣槍把薄膜表面的異丙醇吹乾，然後用熱蒸鍍的方法於單晶矽薄膜的正面先鍍上厚度為 250nm 的鋁電極，利用 PMMA 把單晶矽薄膜轉移在玻璃基板後，接著利用塗佈機(spin coater)把玻璃基板吸住，利用吸管把 PEDOT:PSS 滴在 ITO 玻璃上，用旋塗佈機把 PEDOT:PSS 均勻塗佈在單晶矽薄膜的背面上，轉速為 4000，旋塗時間為 20 秒。然後把玻璃基板放在 Hot plate 以 140°C 加熱 10 分鐘，主要因為 PEDOT:PSS 溶於水中濃度約 1.3wt%，其餘 98.7% 皆為水，加熱除去 PEDOT:PSS 內多餘的水份可以高分子鏈期平面性，讓導電度增加。最後於 PEDOT:PSS 上面鍍上一層厚度為 100nm 的 ITO 電極。

### 5.2.6 元件電流電壓曲線分析

使用太陽光模擬器(solar simulator)和 Keithley 2400 source meter 對 單晶矽薄膜與 PEDOT:PSS 混成太陽能電池進行電流密度-電壓特性曲線(J-V curve)量測，元件的開路電壓( $V_{oc}$ )為 0.25V，短路電流( $J_{sc}$ )為 6.4mA，填充因子(FF)為 27.3%，轉換效率(PCE)為 0.4%，串聯電阻( $R_s$ )為  $23.8\Omega\text{-cm}^2$ ，並聯電阻( $R_{sh}$ )為  $50\Omega\text{-cm}^2$ 。其元件參數如表 5.2 所示，電流電壓曲線如圖 5.8 所示。

從元件的  $R_s$  比較高， $R_{sh}$  較低，高  $R_s$  代表可能元件的電極與元件接觸不好所造成的，可能是 PEDOT:PSS 旋塗不均勻所導致，而利用 SEM 觀察元件之剖面，如圖 5.9 所示，元件的厚度為  $23.8\mu\text{m}$ ，從剖面上觀察，ITO 沒有完全包覆在整個矽表面，導致接收電子的面積變小，然而從元件的正面觀察如圖 5.10，在圖 5.10b 中發現 ITO 電極在微米洞的表面斷斷續續，沒有連結在一起，導致電子在傳輸的過程中受阻。



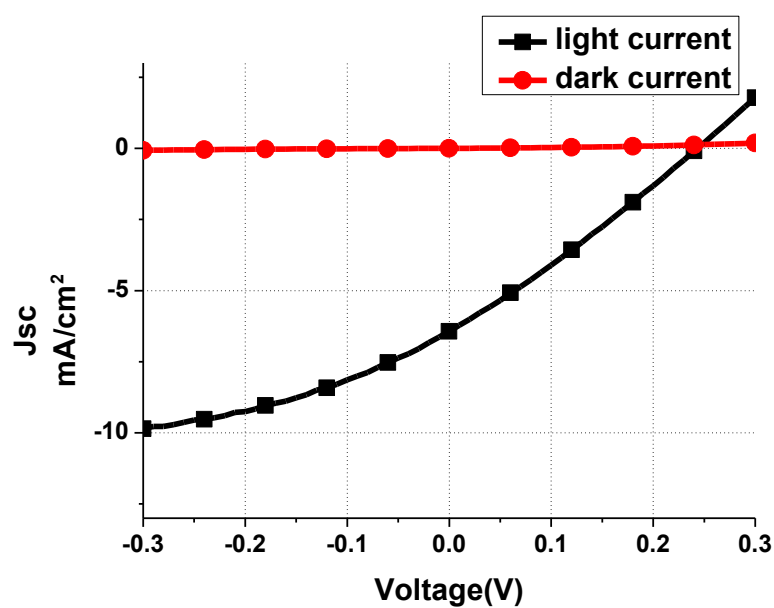


圖 5.8. 元件之電壓電流曲線圖，開路電壓為 0.25V，短路電流為 6.4mA，光電轉換效率為 0.4%，填充因子為 27.3%

Si thin foil/PEDOT:PSS	Voc (V)	Jsc (mA/cm <sup>2</sup> )	FF% (%)	PCE (%)	Rs (Ω-cm <sup>2</sup> )	Rsh (Ω-cm <sup>2</sup> )	轉速 r.p.m
Cell A	0.25	6.4	27.3	0.4	23.8	50	4000

表 5.2 元件的開路電壓(Voc)為 0.25V，短路電流(Jsc)為 6.4mA，填充因子(FF)為 27.3%，轉換效率(PCE)為 0.4%，串聯電阻(Rs)為 23.8Ω-cm<sup>2</sup>，並聯電阻(Rsh)為 50Ω-cm<sup>2</sup>

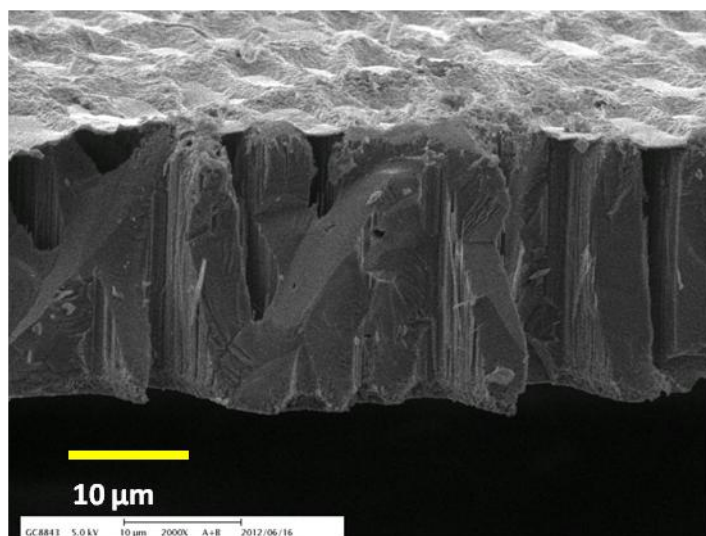


圖 5.9 元件之剖面圖，厚度為 23.8μm，單晶矽薄膜之表面為 ITO，ITO 為元件之電極厚度為 23.8μm.

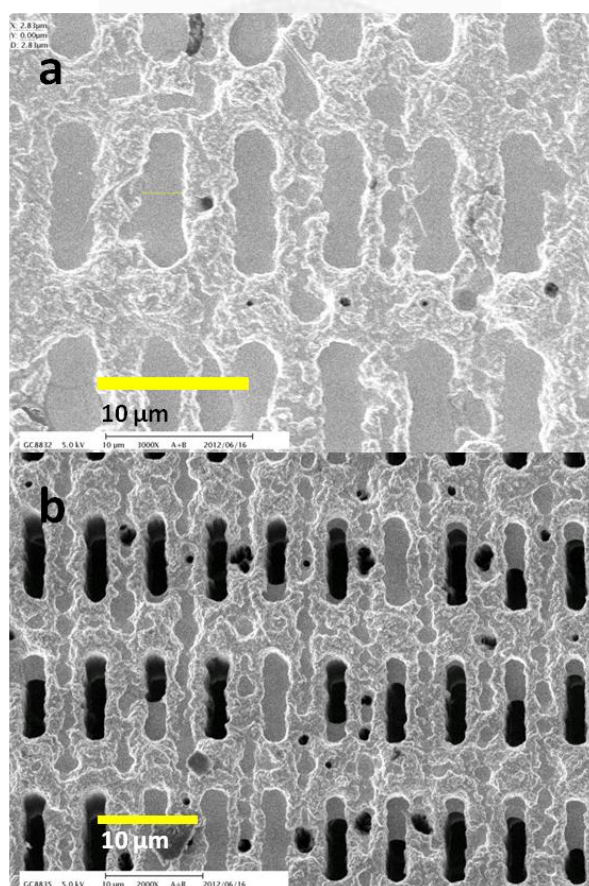


圖 5.10a ITO 與單晶薄膜之背面接觸，圖 5.10b ITO 電極在單晶矽薄膜表面沒有連接在一起，出現斷斷續續的況狀。

## 5.3 利用慢乾法製造單晶矽薄膜與 PEDOT:PSS 混成太陽能電池

### 5.3.1 實驗動機

為了增加 PEDOT:PSS 與單晶矽薄膜背面接觸的面積，所以先把 PEDOT 旋塗在 ITO 玻璃上，把單晶矽薄膜進行轉移後，把單晶矽薄膜之背面放在 PEDOT:PSS 之表面上，等 PEDOT:PSS 慢乾，以增加單晶矽薄膜與 PEDOT:PSS 之接觸時間，增加接觸面積增加，元件結構如圖 5.11 所示：

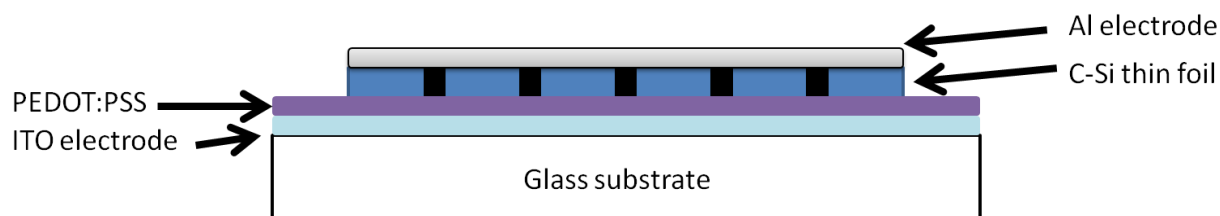


圖 5.11. 利用慢乾法製造單晶矽薄膜與 PEDOT:PSS 混成太陽能電池結構圖

### 5.3.2 元件製作流程

製作單晶矽薄膜與 PEDOT:PSS 混成太陽能電池的實驗步驟如下：

先清洗 ITO 玻璃，準備大小為 25mmX25mm 之 ITO 玻璃，放在丙酮中，以超音波震盪器震洗 10 分鐘，接著放在異丙酮中，再震洗 10 分鐘，利用氮氣槍把異丙酮吹乾後，放入 air plasma 中把 ITO 表面再清洗，薄膜轉移：

準備大小為 10mmX10mm 的玻璃基板，以及準備 PMMA，氯仿溶液，把 PMMA，氯仿溶液旋塗在玻璃基板後，拿到 hot plate 以 200°C 加熱 3 分鐘後，把玻璃基板從 hot plate 上拿走，然後單晶矽基板壓在 PMMA，氯仿上，等玻璃基板之溫度降回正常後，用力把單晶矽基板推開，把玻璃基板放在氯仿中把 PMMA 溶解後，便可以得到單晶矽薄膜。接著利用吸管把 PEDOT:PSS 滴在 ITO 玻璃上，用旋塗佈機把 PEDOT:PSS 均勻塗佈在 ITO 表面上，轉速為 4000，旋塗時間為 20 秒。把轉移

出來的單晶矽薄膜之粗糙面與 ITO 玻璃上的 PEDOT:PSS 接觸，等 PEDOT:PSS 慢乾 20 分鐘，然後把 ITO 玻璃放在 Hot plate 以 140°C 加熱 10 分鐘，利用膠帶摀擋單晶矽薄膜的邊界，避免鋁金屬直接與 PEDOT:PSS 接觸，造成短路，最後利用熱蒸鍍的方法把鋁電極鍍在單晶矽薄膜表面上，厚度為 250nm。

### 5.3.3 元件電流電壓曲線分析

使用太陽光模擬器(solar simulator)和 Keithley 2400 source meter 對 單晶矽薄膜與 PEDOT:PSS 混成太陽能電池進行電流密度-電壓特性曲線(J-V curve)量測，元件最高的開路電壓(Voc)為 0.37V，短路電流(Jsc)為 12.76mA，填充因子(FF)為 39%，轉換效率(PCE)為 1.87%，串聯電阻(Rs)為  $1.72\Omega\text{-cm}^2$ ，並聯電阻(Rsh)為  $85.5\Omega\text{-cm}^2$ ，旋塗 PEDOT:PSS 的轉速為 2500r.p.m(revolution per minute)。

另外，當把旋塗 PEDOT:PSS 的轉速提升至 4000r.p.m 的時候，元件之開路電壓(Voc)為 0.26V，短路電流(Jsc)為 1.9mA，填充因子(FF)為 28.3%，轉換效率(PCE)為 0.14%，串聯電阻(Rs)為  $1.4\Omega\text{-cm}^2$ ，並聯電阻(Rsh)為  $30.3\Omega\text{-cm}^2$ 。低旋塗速度的元件(以下稱為 Cell B)與高旋塗速度的元件(以下稱為 Cell A)比較下，Cell B 的開路電壓只有 0.26V，而短路電流比 Cell A 小了將近 7 倍，只有 1.9mA，Cell A 與 Cell B 的電壓電流曲線比較如圖 5.12 所示。

造成這樣的結果主要之原因是旋塗 PEDOT:PSS 的速度，轉速越快，PEDOT:PSS 之膜厚越薄，乾的時間越快，而轉速越慢，PEDOT:PSS 之膜厚則越厚，乾的時間越長，若旋塗 PEDOT:PSS 的轉速太快的時候，當單晶矽薄膜與 PEDOT:PSS 接觸後，因為 PEDOT:PSS 的膜厚太薄以及乾燥時間太短，造成 PEDOT:PSS 與單晶矽薄膜不能完全接觸，當元件照到太陽光的時候，電洞傳輸到 ITO 電極的數量會減少，而造成漏電流很大，因此 Jsc 大幅減少。

Cell A 與 Cell B 的特性參數整理於表 5.3

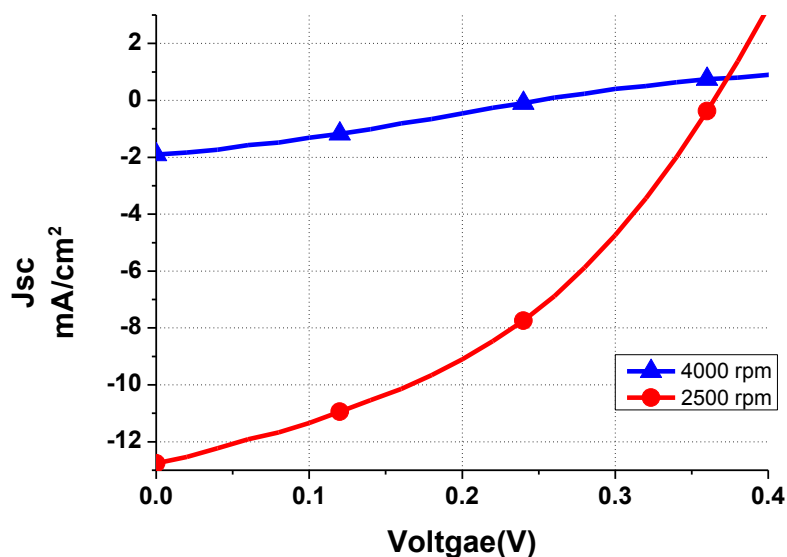


圖 5.12. Cell A 與 Cell B 之電壓電流曲線圖，Cell A 之開路電壓為 0.37V，短路電流為 12.76mA，Cell B 之開路電壓為 0.27V，短路電流為 1.9mA

Si thin foil/PEDOT:PSS	Voc (V)	Jsc (mA/cm <sup>2</sup> )	FF% (%)	PCE (%)	Rs (Ω-cm <sup>2</sup> )	Rsh (Ω-cm <sup>2</sup> )	轉速 r.p.m
Cell A	0.37	12.76	39	1.87	1.72	85.5	2500
Cell B	0.26	1.9	28.3	0.14	1.4	30.3	4000

表 5.3 高轉速旋塗 PEDOT:PSS 低轉速之比較

我們利用單晶矽薄膜與有機材料 PEDOT:PSS 混成太陽能電池，不必經過高溫退火或者利用離植佈等高溫度，高成本的等製程製作成太陽能電池，可以達到低成本製程的效果。元件之開路電壓(Voc)為 0.37V，短路電流(Jsc)為 12.76mA，填充因子(FF)為 39%，轉換效率(PCE)為 1.87%，串聯電阻(Rs)為 1.72Ω-cm<sup>2</sup>，並聯電阻(Rsh)為 85.5Ω-cm<sup>2</sup>，旋塗 PEDOT:PSS 的轉速為 2500r.p.m(revolution per minute)。

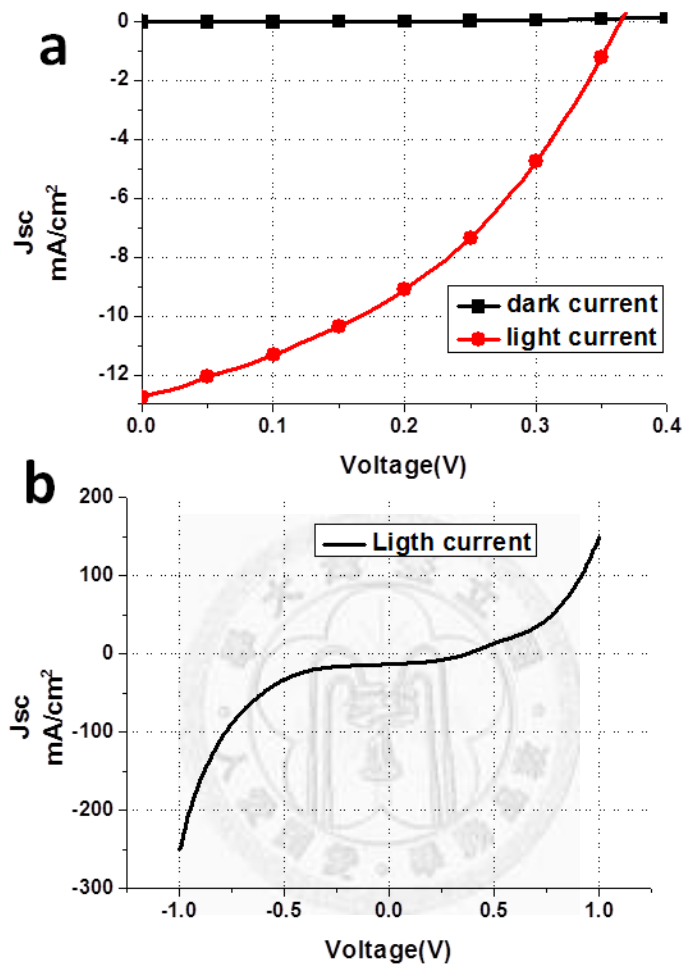


圖 5.13 Cell A 之 IV curve 圖 5.13a cellA 之暗電流與光電流圖 圖 5.13b cell A 之光電流圖，其漏電流問題嚴重

然而，從元件的電流電壓曲線圖中，元件之電流電壓曲線圖如圖 5.13 所示，電壓從-1 到-0.19 的範圍內，電流隨著電壓而上升，代表元件於電壓-1 到-0.19 的範圍中，出現了很嚴重的漏電流問題出現，透過 SEM 觀察元件之表面狀況，發現鋁金屬出現在單晶矽薄的孔洞中，代表在熱蒸鍍的過程中，鋁金屬擴散至微米孔洞中，與單晶矽薄膜底下的 PEDOT:PSS 接觸，導致有短路的情況發生。另一方面，因為蝕刻過程在單晶矽薄膜表面上留有一些缺憾，如圖 5.14 所示，這些缺憾會增加單晶

矽薄膜表面與鋁金屬之間的表面能態(surface-state)，這些表面能態會減少電子從單晶矽薄膜傳至鋁電極的數量，因此影響了元件的效率。

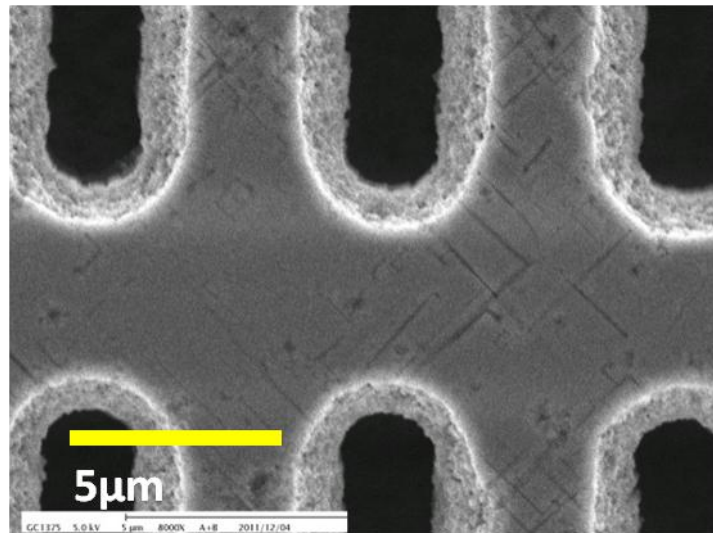


圖 5.14 在單晶矽表面的缺憾會增加單晶矽薄膜表面與鋁金屬之間的表面能態  
(surface-state)



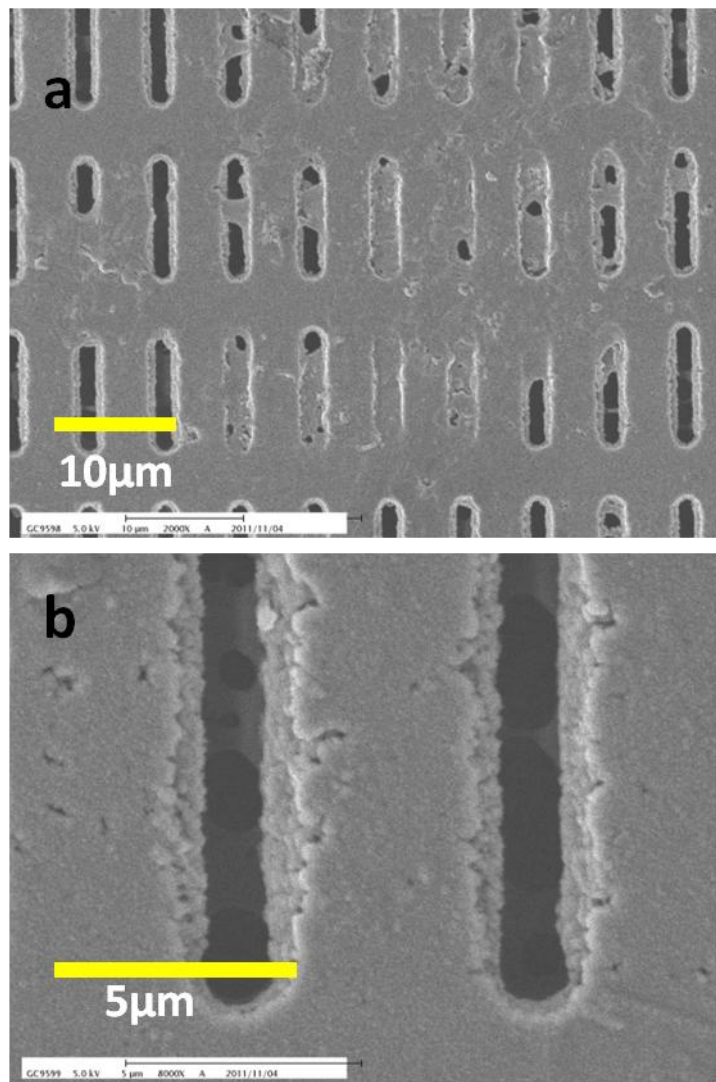


圖 5.15a. 在 SEM 觀察單晶矽薄膜與 PEDOT:PSS 元件之表面狀況，鋁金屬填補了微米洞，是導致元件漏電流的最大原因。圖 5.15b.在高倍率觀察下，可看到鋁電極在熱蒸鍍過程中鍍在微米洞中

為了避免在鋁金屬在電蒸鍍的時候擴散到微米孔洞中與 PEDOT:PSS 接觸，所以我們嘗試在把單晶矽薄膜轉移前，利用  $\text{SiO}_2$  填補微米洞，以避免鋁金屬與 PEDOT:PSS 接觸，實驗方法是先微米孔洞結構轉移在單晶矽 wafer 表面，再利用金屬輔助蝕刻法進行縱向及橫向蝕刻製造出單晶矽薄膜，再用丙酮去除單晶矽薄膜表面的光阻，我們利用 SOG(spin on glass)填補微米孔洞，薄膜還沒有轉移前，先利用旋塗佈機把單晶矽薄膜與基板吸住，用吸管把 SOG 滴在薄膜的表面，SOG



滴在薄膜的表面後，等待 30 秒讓 SOG 滲透在微米洞裏面，再啟動旋塗佈機以 4000rpm 的速度，旋塗 10 秒，把 SOG 均勻旋塗在單晶矽薄膜之表面，利用 SEM 觀察下，可以看到  $\text{SiO}_2$  成功填補在孔洞中，如圖 2.16b 所示，圖 2.16a 為旋塗 SOG 前，單晶矽薄膜之表面。

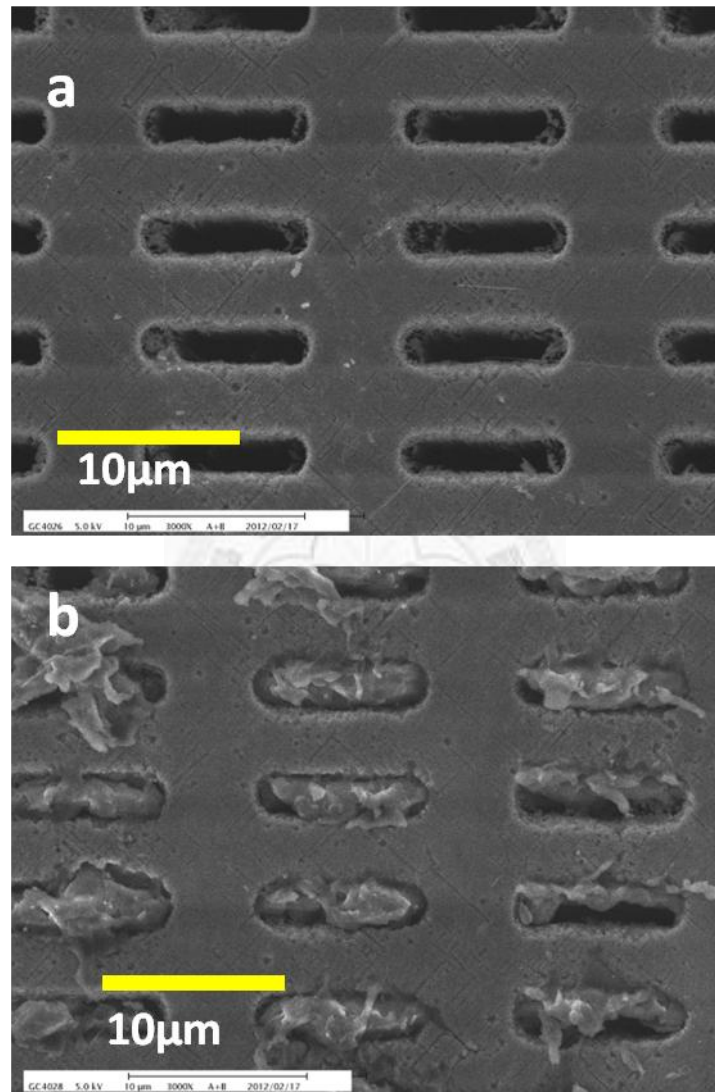


圖 5.16a 在旋塗 SOG 前單晶矽薄膜之表面狀況。圖 2.16b 旋塗 SOG 後， $\text{SiO}_2$  把微米洞填補

在旋塗 SOG 之後，接著利用反應性離子蝕刻法(reactive ion etching) 把殘留在單晶矽薄膜表面的  $\text{SiO}_2$  去除，然而，單晶矽薄膜經過 RIE 處理後，薄膜面表面留下了補離子撞擊後的痕跡，增加了單晶矽薄膜的表面缺陷。如圖 2.17b 所示，圖 2.17a 為沒有旋塗 SOG 前，單晶矽薄膜之表面。

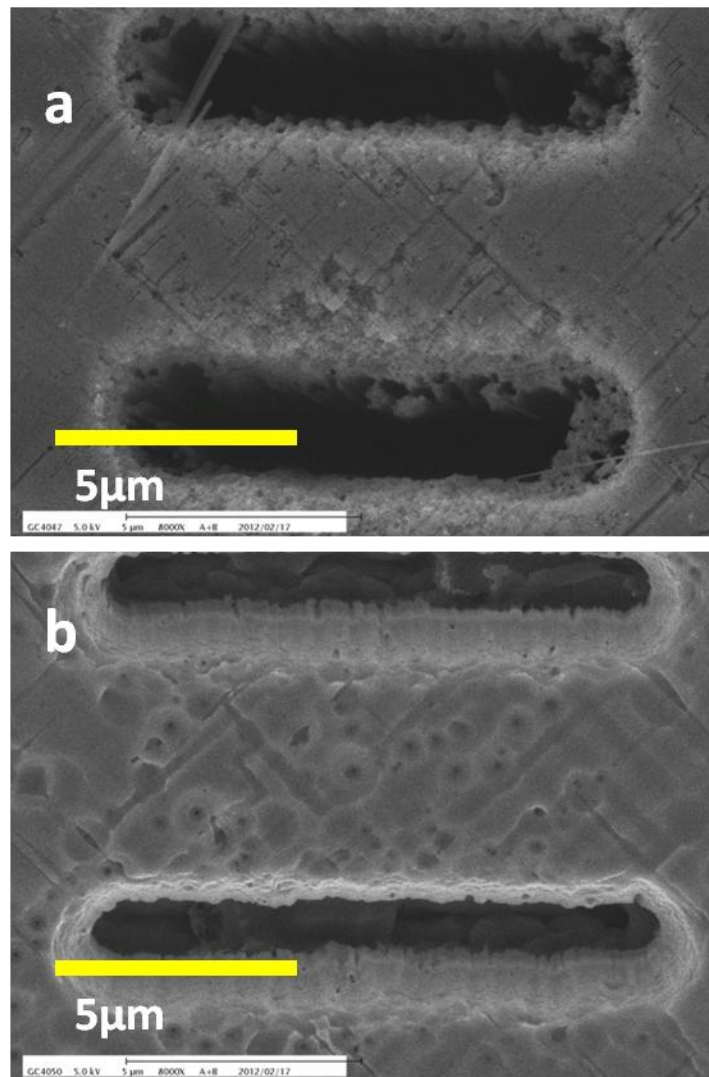


圖 2.17a 沒有旋塗 SOG 前單晶矽薄膜之表面。圖 2.17b 利用 RIE 把  $\text{SiO}_2$  蝕刻後，  
單晶矽表面變得粗糙

另一方面，在單晶矽薄膜旋塗  $\text{SiO}_2$  的過程中，部份的  $\text{SiO}_2$  會分佈在單晶矽薄膜之背面，如圖 2.18b 所示，圖 2.18a 為沒有旋塗 SOG 前，單晶矽薄膜之背面。

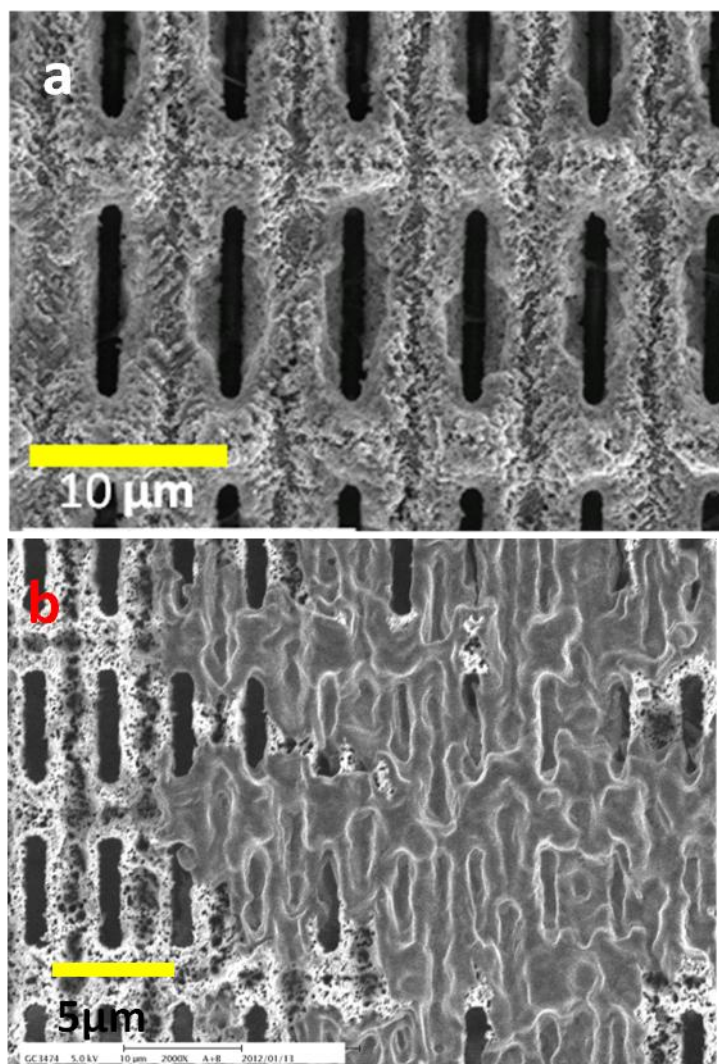


圖 5.18a 沒有旋塗 SOG 前單晶矽薄膜之背面。圖 5.18b 旋塗 SOG 後， $\text{SiO}_2$  從微米洞滲到薄膜之背面。

## 5.4 結論

單晶矽薄膜與 PEDOT:PSS 混成太陽能電池能夠節省製程上的成本，然而，單晶矽薄膜與 PEDOT:PSS 混成太陽電池之光電轉換效率仍然有待改善，其中主要原因是如下：

鋁金屬在熱蒸鍍的過程中擴散至微米洞中與 PEDOT:PSS 接觸，造成短路；在蝕刻過程中，於單晶矽薄膜之表面造成了一些奈米尺寸的缺憾，這些缺憾影響了單晶矽薄膜與金屬電極接觸，以及對 PEDOT:PSS 之接觸。透過旋塗  $\text{SiO}_2$  於單晶矽薄膜

的表面可以填補微米孔洞，然而，RIE 對單晶矽薄膜表面造成的缺憾以及 SiO<sub>2</sub> 滲透至單晶矽薄膜背面等問題仍然需要進一步克服；而另一方造成元件效率問題，由於蝕刻過程會於單晶矽薄膜的表面產生一些奈米尺寸的缺憾，而這些缺憾會增加矽的表面能階(surface state)。所以未來希望可以把矽的表面做表面鈍化的處理(surface passivation)，把矽表面的缺憾移除，以增加元件的效率。

## 5.5 參考資料

- [1]G.Horowitz,F.Garnier. Solar Energy Materials. 1986,13(1),47-55.
- [2]S.Glenis,G.Horowitz,G.Tourillon,F.Garnier. Solar Energy Materials. 1984,111(2),93-103.
- [3]J.J Chao,S.C.Shiu,S.C.Hung,C.F.Lin,Nanotechnology.2010,21(28).
- [4]J.S Hung,C.Y.Hsiao,S.J.Syu,J.J.Chao,C.F.Lin,Solar Energy Materials and Solar Cells, 2009,621-624.
- [5]X.J.Shen,B.Q.Sun,D.Liu,S.T.Lee,Journal of the American chemical society,2011,133,19408-19415.
- [6]Lining He,C.Y.Jiang,H.Wang,Donny Lai, Rusli, Applied materials and interfaces,2012,4,1704-1708.
- [7]S.Ito,S.M.Zakeeruddin,R.Humphry.Baker,P.Liska,R.Charvet,P.Comte,M.K.Nazeeruddin,P.Pechy,M.Takata,H.Miura,S.Uchida,M.Gratzel,Advanced Materials,2006,18(9),1202-1205.
- [8]C.Y.Kwong,W.C.H.Choy,A.B.Djurisic,P.C Chiu,K.W Cheng,W.K.Chan, Nanotechnology,2004,15(9).
- [9] K.Keis,E.Magnusson,H.Lindstrom,S.E.Lindquist,A.Hagfeldt,Solar Energy Materials and Solar Cells,2002,73(1),51-58.
- [10]F.Zhang,B.Q.Sun,T.Song,X.L.Zhu,S.T.Lee,Chemistry of

materials,2011,23,2084-2090.

[11] 林俞成 國立成功大學材料科學與工程學系碩士論文，”逆壓印製作導電高分子(PEDOT:PSS)電極圖案，二零一零年七月



## 第六章總結

### 6.1 總結

### 6.2 未來展望

### 6.1 總結

本論文旨在研究利用低成本的化學溶液蝕刻法「金屬輔助蝕刻法」來製造單晶矽薄膜，第一章先簡述全球面臨的能源問題，以及現今綠色能源發展的背景，接著介紹現今結晶矽太陽能電池製程的成本需求，探討結晶矽太陽能電池在各種製程的成本比率，導出減少結晶矽基板的成本能有效降低結晶矽太陽能電池的成本。在第二章介紹太陽能電池的運作原理以及各種量測微米結構儀器的運作原理。在第三章開始討論單晶矽薄膜的製作方法及實驗原理，實驗原理介紹利用金屬於矽表面進行電子電洞之傳輸，藉此於矽表面產生氧化還原反應，使矽氧化變成二氧化矽被氫氟酸蝕刻，而透過縱向及橫向蝕刻後，便可以製成單晶矽薄膜。除了實驗原理外，此章也著重討論實驗中的不同條件及結果，微影的時間，縱向及橫向蝕刻中溶液的濃度對薄膜結構的影響等等...第四章中會對單晶矽薄膜進行光學特性，載子生命週期，霍爾效應的量測，單晶矽薄膜在這些特性上面也有不錯的表現，吸收率為 84%，載子生命週期 28 $\mu$ s，載子傳輸距離為 321 $\mu$ m。第五章把單晶矽薄膜與有材料 PEDOT:PSS 混成有機無機太陽能電池，PEDOT:PSS 為電洞傳輸層，單晶矽薄膜與 PEDOT:PSS 混成太陽能電池能夠不需要高溫退火，可以節省製程上的成本以及時間，然而，單晶矽薄膜與 PEDOT:PSS 混成太陽電池之光電轉換效率為 1.87%，短路電流為 12.76mA，短路電壓為 0.37V，電件性能仍然有待改善，其中主要原因是如下：

1. 鋁金屬在熱蒸鍍的過程中擴散至微米洞中與 PEDOT:PSS 接觸，造成短路；在蝕

刻過程中，於單晶矽薄膜之表面造成了一些奈米尺寸的缺憾，這些缺憾影響了單晶矽薄膜與金屬電極接觸，以及對 PEDOT:PSS 之接觸。透過旋塗  $\text{SiO}_2$  於單晶矽薄膜的表面可以填補微米孔洞，然而，RIE 對單晶矽薄膜表面造成的缺憾以及  $\text{SiO}_2$  滲透至單晶矽薄膜背面等問題仍然需要進一步克服；2.而另一方造成元件效率問題，由於蝕刻過程會於單晶矽薄膜的表面產生一些奈米尺寸的缺憾，而這些缺憾會增加矽的表面能階(surface state)。所以未來希望可以把矽的表面做表面鈍化的處理(surface passivation)，把矽表面的缺憾移除，以增加元件的效率。

## 6.2 未來展望

單晶矽薄膜未來將可以利用微影技術於微米洞表面製成金屬電極，接著利用氧化層把金屬電極覆蓋，然後再利用第二道光罩進行微影，光阻把金屬電極保護，然後 BOE 把金屬電極以外的氧化層去除，利用 PECVD 於矽表面鍍上非晶矽與單晶矽形成 p-n 接面，最後於非晶矽表面鍍上電極。這種 HIT 結構具展望可以克服單晶矽與 PEDOT 混成太陽能電池漏電流的問題。

## 著作列表

會議論文：

1. Shu-Chia Shiu, Tzu-Ching Lin, Keng-Lam Pun, Hong-Jhang Syu, Shih-Che Hung, Jiun-Jie Chao, and Ching-Fuh Lin, "Recycling Si Wafers to Fabricate Multiple Si Nanohole Thin Films by Metal-Assisted Etching," IEEE nano 2011, Portland, Oregon, USA, August 15-18, 2011.
2. Shu-Chia Shiu, Tzu-Ching Lin, Keng-Lam Pun, Hong-Jhang Syu, Shih-Che Hung, and Ching-Fuh Lin, "Fabrication of Multiple Si Nanohole Thin Films from Bulk Wafer by Controlling Metal-Assisted Etching Direction," SPIE NanoScience + Engineering, paper number 8102-44, San Diego, California, USA, Aug 21-25, 2011.
3. Shu-Chia Shiu, Tzu-Ching Lin, Keng-Lam Pun and Ching-Fuh Lin, " Single-Crystalline Silicon/Conducting Polymer Thin Film Solar Cells" IPC2011 , paper number:PI-FR-34 , December ,8-10,2011, National Cheng Kung University, Taiwan Tainan, presentation time: December 9,10:15 am -1:00 pm (poster)