

國立臺灣大學電機資訊學院電機工程學系



碩士論文

Department of Electrical Engineering
College of Electrical Engineering and Computer Science

National Taiwan University

Master Thesis

使用主動式電感之振盪器動態系統分析及製程、電壓與溫度補
償設計

Dynamical Systems Analysis and PVT Compensated Design for
Oscillator Using Active Inductor

邱永全

Yung-Chuan Chiu

指導教授：鄭士康 博士

Advisor: Shyh-Kang Jeng, Ph.D.

中華民國 106 年 7 月

July 2017

國立臺灣大學碩士學位論文
口試委員會審定書

使用主動式電感之振盪器動態系統分析及製程、電壓與
溫度補償設計

Dynamical Systems Analysis and PVT Compensated
Design for Oscillator Using Active Inductor

本論文係邱永全君（學號 R00921047）在國立臺灣大學電機工程
學系完成之碩士學位論文，於民國 106 年 7 月 26 日承下列考試委員
審查通過及口試及格，特此證明。

口試委員：

鄭士康 (簽名)
(指導教授)

李錫康

陳怡然

系主任

劉志文 (簽名)

誌謝



首先非常感謝指導教授鄭士康老師在這些年中耐心地給予教導與幫助，在研究上激勵我們勇於創新及突破，在面對人生境遇上也給予關懷與鼓勵，有幸獲得教授如此幫助，感激不盡！感謝口試委員陳怡然教授給予寶貴的建議與提醒，並感謝口試委員李鑄鑲技術長所提出的關鍵問題與未來展望，使本論文能更趨完整。

感謝公司部門中的前輩同事們在類比電子領域方面不吝給予教導及協助。感謝 JEMG 電磁研究小組、JCMG 電腦音樂研究小組以及 JAMG 代理人程式與多媒體研究小組中的學長與同學們在研究討論上總是激盪出許多有趣的想法，並且在學業上相互扶持與幫助。

最後要感謝親愛的家人與摯友們在這段時間的包容、鼓勵與陪伴，在精神上給予我莫大的支持與力量。

再次感謝這一路上給予幫助的每個人，使我得以完成論文與學業，謝謝你們！

中文摘要



在討論主動式電感振盪器的文獻中，本篇論文首次採用電晶體大信號模型以及動態系統分析。相較以往常用的電晶體小信號模型與阻抗分析，能得到更接近主動式電感振盪器實際運作之波形與軌跡特徵。論文內採用 SMIC 0.11- μm 製程模型來模擬主動式電感振盪器，配合低壓差穩壓器 (LDO) 以及帶隙 (bandgap) 參考電壓實現電壓及溫度補償設計，使原本在 $-20\sim 100^{\circ}\text{C}$ 的溫度範圍中，振盪頻率隨溫度的變化率從 6.48% 降低至 1.60%。在 3.0~3.6 V 的供應電壓範圍內，振盪頻率的變化率也減低至 $\pm 0.57\%$ 。在製程偏移的部分，使用電容修整陣列，讓振盪頻率在不同製程角 (process corner) 的情況下皆能夠修整回 540 MHz，修整誤差 (trim error) 在 $\pm 0.21\%$ 以內。

關鍵字：主動式電感、振盪器、動態系統、製程、電壓與溫度補償、低壓差穩壓器。

ABSTRACT



In the research on the oscillators using active inductor, it is first time to propose dynamical systems analysis with large-signal model for the oscillators in this thesis. Comparing to impedance analysis with small-signal model, we can approach more practical waveform and characteristics of the trajectories of the oscillator by dynamical systems analysis with large-signal model. The oscillator presented in this thesis is simulated with SMIC 0.11- μm process model. For the voltage and temperature compensated design, we adopt an LDO and a bandgap reference circuit. Therefore, the oscillation frequency variation is reduced from 6.48% to 1.60% across temperature -20°C to 100°C , and the frequency variation in the supply voltage range from 3.0 V to 3.6 V is $\pm 0.57\%$. For the process variation, the oscillator using capacitor trimming array could achieve the desired frequency 540 MHz within trim error $\pm 0.21\%$ in any process corner.

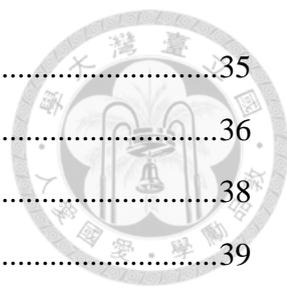
Keyword: active inductors, oscillators, dynamical systems, PVT compensation, low-dropout regulator.

目錄



口試委員會審定書	i
誌謝	ii
中文摘要	iii
ABSTRACT	iv
目錄	v
圖目錄	vii
表目錄	ix
第一章 緒論	1
1.1 研究動機與目的	1
1.2 章節概要	1
1.3 本論文貢獻	2
第二章 背景知識	3
2.1 Gyrator 電路原理	3
2.2 無損單端 Gyrator-C 主動式電感	4
2.3 有損單端 Gyrator-C 主動式電感	6
2.4 基本電晶體實現之 Gyrator-C 主動式電感	8
2.5 線性度與大信號分析	9
第三章 動態系統分析	12
3.1 穩定性分析	12
3.2 LC 諧振電路	13
3.3 無損 Gyrator-C 主動式電感連接一電容	15
3.4 電晶體小信號模型組成之主動式電感	17
3.5 電晶體大信號模型組成之主動式電感	23
第四章 定頻振盪器	29
4.1 基礎電路	29
4.2 低壓差穩壓器 (LDO)	32
4.2.1 低壓差穩壓器 (LDO) 過載電流 (Over-current)	34

4.2.2	傳輸電晶體 (Pass Transistor) 飽和區模式檢驗.....	35
4.2.3	低壓差穩壓器 (LDO) 之穩定度 (Stability)	36
4.2.4	電壓補償設計.....	38
4.3	溫度補償電路.....	39
4.3.1	負溫度係數電壓.....	39
4.3.2	正溫度係數電壓.....	40
4.3.3	帶隙 (bandgap) 參考電壓.....	41
4.3.4	溫度補償設計.....	41
4.4	電容修整陣列 (Trim Array)	44
第五章 結論.....		47
參考文獻.....		48



圖目錄



圖 2-1	Gyrator 原理示意圖[5]。	3
圖 2-2	無損單端 gyrator-C 主動式電感[3]。	4
圖 2-3	轉導器的基本架構[3]。	5
圖 2-4	有損單端 gyrator-C 主動式電感[3]。	6
圖 2-5	以兩個電晶體所實現之主動式電感[6]。	8
圖 2-6	轉導器信號分析[10]。	9
圖 2-7	(a)電晶體所實作之單端主動式電感[3]。(b)大信號模型之單端主動式電感。	11
圖 3-1	LC 並聯電路。	13
圖 3-2	(a)LC 並聯電路動態系統之相圖。(b)軌跡所對應之電壓電流隨時間變化圖。	15
圖 3-3	無損 gyrator-C 主動式電感連接一電容 C_2 。	16
圖 3-4	(a)無損 Gyrator-C 主動式電感與電容之動態系統相圖。(b)軌跡所對應之電壓隨時間變化圖。	17
圖 3-5	(a)電晶體所實作之單端主動式電感與電容。(b)電晶體小信號模型組成之主動式電感與電容。	18
圖 3-6	(a)電晶體小信號模型組成之主動式電感與電容之動態系統相圖。(b)軌跡所對應之電壓隨時間變化圖	19
圖 3-7	(a)由一轉導器實現之單端負阻電路[3]。(b)由電晶體小信號模型組成之主動式電感、電容以及單端負阻電路所組成之振盪電路。	20
圖 3-8	(a)由電晶體小信號模型組成之主動式電感、電容以及單端負阻電路所組成之振盪電路之動態系統相圖。(b)軌跡所對應之電壓隨時間變化圖..	22
圖 3-9	(a)電晶體所實作之單端主動式電感與電容。(b)電晶體大信號模型組成之主動式電感與電容。	23
圖 3-10	(a)電晶體大信號模型組成之主動式電感與電容之動態系統相圖。(b)軌跡所對應之電壓隨時間變化圖。	24
圖 3-11	由電晶體大信號模型組成之主動式電感、電容以及單端負阻電路所組成	

	之振盪電路。	25
圖 3-12	(a)由電晶體大信號模型組成之主動式電感、電容以及單端負阻電路所組成之振盪電路之動態系統相圖。(b)初始值為 $(v_{in}, v_{sgp}) = (0, -1)$ 之軌跡所對應之電壓隨時間變化圖。	26
圖 4-1	差動主動式電感振盪器[11]。	29
圖 4-2	(a)差動主動式電感之小信號等效電路。(b)主動式電感由小信號模型推導之等效電路[11]。	30
圖 4-3	低壓差穩壓器之基本電路。	32
圖 4-4	在 SS corner、供應電壓 3.6 V、溫度 -20°C 的條件下之傳輸電晶體電流，三條線各別代表傳輸電晶體之 multiplier 為 150、170 以及 190 的情況。	34
圖 4-5	在 SS corner、供應電壓 3.0 V 及負載電流 35 mA 的條件下，低壓差穩壓器之輸出電壓 V_{LDO} 及傳輸電晶體之汲源電壓 V_{DS} 與飽和電壓 V_{DSsat} 隨溫度的變化。	35
圖 4-6	穩定度交流分析之電路設置。	36
圖 4-7	低壓差穩壓器穩定度分析之波德圖 (Bode plot) 與相位圖。	37
圖 4-8	正比於絕對溫度 (PTAT) 之電壓差[12]。	40
圖 4-9	帶隙 (bandgap) 參考電壓[12]。	41
圖 4-10	主動式電感振盪器之振盪頻率隨溫度變化圖。	43
圖 4-11	低壓差穩壓器輸出電壓 V_{LDO} 隨溫度變化圖	43
圖 4-12	電容修整陣列電路。	44
圖 4-13	FF、TT 與 SS 三種製程角 (process corner) 中，振盪頻率隨修整位元組 (trim byte) 的變化。	45

表目錄



表 4-1	主動式電感振盪器之電路參數與數值	31
表 4-2	在三組溫度與負載電阻條件下之增益與相位邊限及單位增益頻率。 ..	38
表 4-3	三種供應電壓下，主動式電感振盪器之振盪頻率與低壓差穩壓器之輸出 電壓與輸出電流。	38
表 4-4	電容修整陣列中電容之電容值。	44
表 4-5	FF、TT 與 SS 三種製程角 (process corner) 條件下，使振盪頻率修整 至 540 MHz 的修整位元組 (trim byte)、修整誤差 (trim error) 與頻率 範圍。	46

第一章 緒論



1.1 研究動機與目的

時脈 (clock rate) 與供應電壓 (supply voltage) 為積體電路運作的兩大基石，電路中的時脈由振盪器提供，常見的振盪器有晶體振盪器、LC 振盪器與弛張 (relaxation) 振盪器等。晶體振盪器的頻率穩定度非常好，是最常見的線性振盪器，然而因無法製作於積體電路晶片上，需另外購買，且為了從外部與積體電路相連接，需要耗費一至兩根的接腳 (pin)，皆會增加量產時的成本負擔。採用傳統螺旋式電感的 LC 振盪器，因面積大、品質因子 (Q factor) 不突出，且製造完成後電感值不容易實現可調的功能，因此在使用上有其限制。非線性的弛張振盪器比線性振盪器容易設計，且容易製作於積體電路晶片上，然而跟線性振盪器相比，其相位雜訊 (phase noise) 較多，頻率穩定度也較差[1]。

最早於 1991 年[2]所提出的主動式電感，以 MOS 電晶體組合而成，與傳統螺旋式電感相比，其具有較大且可調控的電感值、占用的晶片面積小，並且可完全在數位導向的 CMOS 技術中實現[3]，因此相當適合作為壓控振盪器 (VCO) 使用。然而其相位雜訊、線性度以及動態範圍 (dynamic range) 尚有改善空間，且容易受製程、供應電壓以及溫度的變化所影響[4]，因此在本論文中將針對線性度進行分析，並且嘗試製程、電壓與溫度的補償設計，期望能在主動式電感振盪器的應用發展上奉獻一己之力。

1.2 章節概要

本篇論文共有五章。在 2 將會更詳細介紹主動式電感以及振盪器的運作原理，並且在最後一節針對線性度進行大信號分析。3 聚焦於 LC 以及主動式電感振盪器之動態系統分析，以觀察及比較其線性度與振盪特性。4 為實現主動式電感之定頻振盪器，將進行製程、電壓與溫度的補償設計。最後以 5 總結。

1.3 本論文貢獻

此研究之貢獻在於，針對線性度採用大信號模型與動態系統分析，以及定頻振盪器的製程、電壓與溫度補償設計。



第二章 背景知識



2.1 Gyrator 電路原理

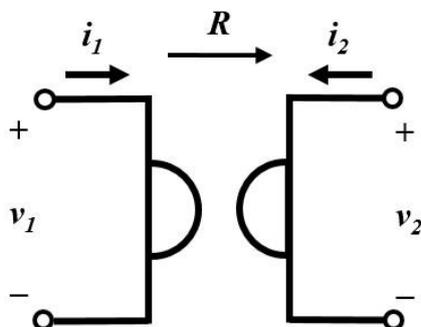


圖 2-1 Gyrator 原理示意圖[5]。

Gyrator 為一被動、線性、無損、雙埠電路元件，於 1948 年由 Bernard D. H. Tellegen 所提出[5]。一理想的 gyrator 可將一端電流與另一端之電壓耦合，瞬間電流與瞬間電壓之間的關係為

$$\begin{aligned} v_2 &= Ri_1 \\ v_1 &= -Ri_2 \end{aligned} \quad (2.1)$$

其中 R 為此 gyrator 之 gyration 電阻。由圖 2-1 可見 gyration 電阻在 gyrator 中具方向性。依照慣例，在箭號頭端的電壓 v_2 為箭號尾端的電流 i_1 與 gyration 電阻之乘積；在箭號尾端的電壓 v_1 為箭號頭端的電流 i_2 與 gyration 電阻之乘積，再加上一負號，如(2.1)所示。



2.2 無損單端 Gyrator-C 主動式電感

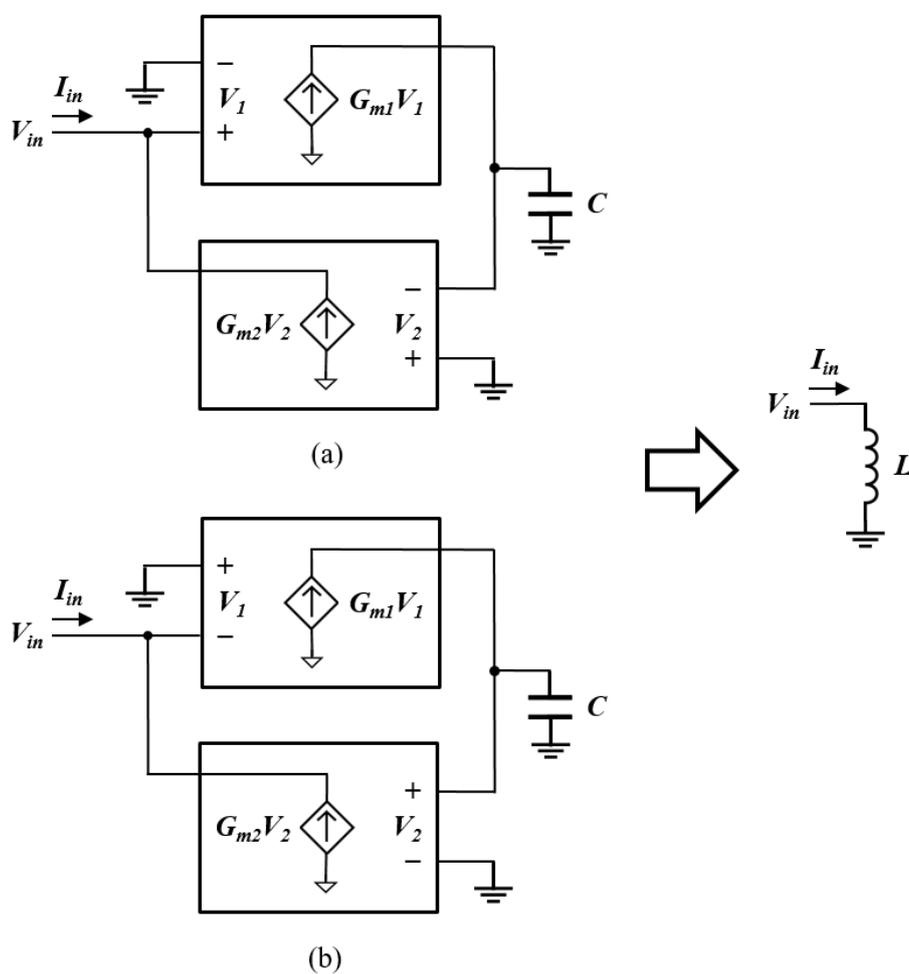


圖 2-2 無損單端 gyrator-C 主動式電感[3]。

一個 gyrator 可由兩個轉導器組合而成。當此 gyrator 之一埠與電容相連，如圖 2-2，則此電路稱為 gyrator-C。當 gyrator-C 電路中的轉導器其輸入與輸出阻抗皆為無限大，且其轉導值為常數，則此 gyrator-C 電路為無損。輸入電流與輸入電壓之間的關係為：

$$I_{in} = -G_{m2}V_2 = -G_{m2} \left(-\frac{G_{m1}V_1}{sC} \right) = \frac{G_{m1}G_{m2}V_{in}}{sC} \quad (2.2)$$

其中 s 為拉普拉斯轉換中之複數頻率 $s = \sigma + j\omega$ 。輸入阻抗為：

$$Z_{in} = \frac{V_{in}}{I_{in}} = \frac{sC}{G_{m1}G_{m2}} \quad (2.3)$$



(2.3)式顯示，此一 gyrator-C 從輸入端所見之電路行為表現如同一單端、無損之電感器，其電感值為：

$$L = \frac{C}{G_{m1}G_{m2}} \quad (2.4)$$

因此 gyrator-C 電路可使用於合成電感器，此電感器即稱為 gyrator-C 主動式電感。Gyrator-C 主動式電感之電感值直接與另一埠之電容值 C 成正比，而與兩個轉導器之轉導值之乘積成反比。此 gyrator-C 電路在所有頻率範圍中皆表現為電感性。另外，gyrator-C 也可以如圖 2-2(b)，先連接於轉導器輸入端的負端，於回授的部分再接上轉導器輸入端的正端。

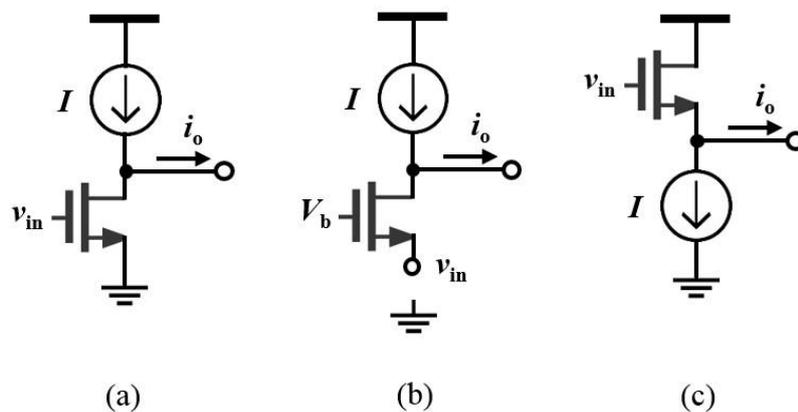


圖 2-3 轉導器的基本架構[3]。

雖然 gyrator-C 電路中的轉導器可以使用許多不同的方式進行配置，但由於此合成電感器需滿足大的頻率範圍、小的功率消耗，以及小的晶片面積，在這些要求下，使得 gyrator-C 中的轉導器需要盡可能簡潔地配置。圖 2-3 為 gyrator-C 主動式電感電路架構中所廣泛採用的基本轉導器架構。以圖 2-3(a)的共源極轉導器為例，當 v_{in} 增大， i_D 隨之增大，而 $i_o = I - i_D$ ，故 i_o 將減少。由 v_{in} 與 i_o 的關係，可知共源極轉導器之轉導值為負值，如同圖 2-2 中，連接於轉導器輸入端之負端。至於共閘極與共汲極轉導器的轉導值則為正值，如同連接於轉導器輸入端之正端。



2.3 有損單端 Gyrator-C 主動式電感

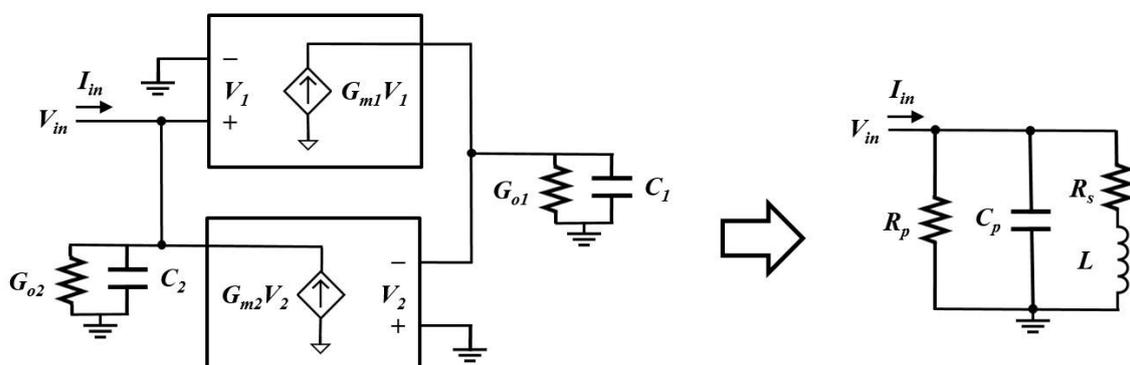


圖 2-4 有損單端 gyrator-C 主動式電感[3]。

當 gyrator-C 電路中的轉導器，其輸入或輸出阻抗大小為有限時，則此合成電感即不再是無損的。並且，此 gyrator-C 電路僅在特定的頻段內表現為電感性。

考慮圖 2-4 中的 gyrator-C 電路，其中 G_{o1} 與 G_{o2} 各別代表節點 1 以及節點 2 上的總電導。以 G_{o1} 為例，此總電導是來自於轉導器 1 的有限輸出阻抗以及轉導器 2 的有限輸入阻抗。為簡化分析，假設轉導器之轉導值為常數。節點 1 與 2 由克希荷夫電流定律可得

$$\begin{cases} (sC_1 + G_{o1})(-V_2) - G_{m1}V_1 = 0 \\ -I_{in} + (sC_2 + G_{o2})V_1 - G_{m2}V_2 = 0 \end{cases} \quad (2.5)$$

由節點 2 看入之輸入導納為

$$Y_{in} = \frac{I_{in}}{V_1} = sC_2 + G_{o2} + \frac{1}{s\left(\frac{C_1}{G_{m1}G_{m2}}\right) + \frac{G_{o1}}{G_{m1}G_{m2}}} \quad (2.6)$$

(2.6)可如圖 2-4 由 RLC 電路所表示，其各別的值為

$$\begin{aligned} R_p &= \frac{1}{G_{o2}}, \\ C_p &= C_2, \\ R_s &= \frac{G_{o1}}{G_{m1}G_{m2}}, \\ L &= \frac{C_1}{G_{m1}G_{m2}}. \end{aligned} \quad (2.7)$$

當考慮了轉導器之輸入及輸出電導，則 gyrator-C 電路表現如一有損電感器，其寄生並聯電阻為 R_p ，並聯電感為 C_p ，串聯電阻為 R_s 。為了使電感器之損耗降到最低， R_p 應盡可能大，而 R_s 應盡可能的小。另外，由(2.7)可發現，此主動式電感之電感值，不會受到轉導器之輸入及輸出阻抗所影響。 R_p 與 C_p 單單由 G_{o2} 與 C_2 所決定。而 G_{o1} 與 C_1 僅影響 R_s 與 L 。

由 RLC 電路可知，此主動式電感器之諧振頻率為

$$\omega_o = \frac{1}{\sqrt{LC_p}} = \sqrt{\frac{G_{m1}}{C_1} \frac{G_{m2}}{C_2}} = \sqrt{\omega_{t1}\omega_{t2}}, \quad (2.8)$$

其中

$$\omega_{t1,2} = \frac{G_{m1,2}}{C_{1,2}} \quad (2.9)$$

(2.9)為轉導器之截止頻率。 ω_o 為 gyrator-C 主動式電感之自諧頻率，也是此主動式電感的最高操作頻率。

一 Gyrator-C 主動式電感透過 RLC 等效電路可完全表現出其小信號行為特徵。然而 RLC 等效電路無法使用於量化其大信號之行為，例如電感值與轉導器之直流偏壓條件之相依性，以及振盪之最大幅度。



2.4 基本電晶體實現之 Gyrator-C 主動式電感

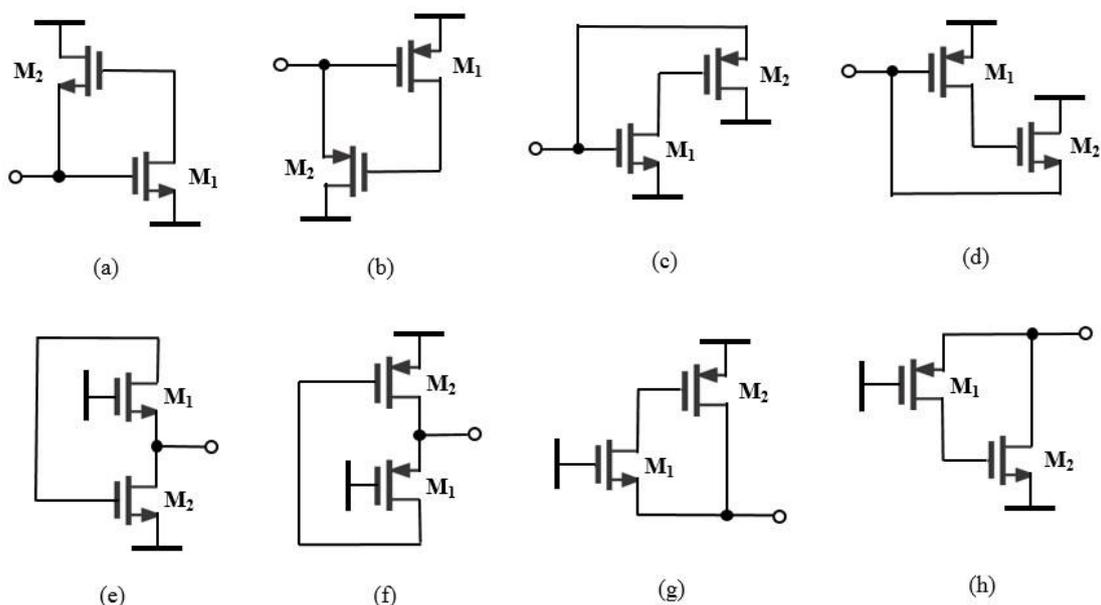


圖 2-5 以兩個電晶體所實現之主動式電感[6]。

如 2.2 所討論的，由於 gyrator-C 需要由一個轉導器提供正的轉導值，另一轉導器提供負的轉導值，可提供正轉導值之基本轉導器為共閘極與共汲極轉導器，而可提供正轉導值之基本轉導器為共源極轉導器，故 gyrator-C 可由共閘極與共源極轉導器組成，或由共汲極與共源極轉導器組成。另外電晶體的部分可選擇 PMOS 或 NMOS，因此組合方式如圖 2-5，總共有八種。圖 2-5(a)-(d)為共源極與共汲極轉導器的組合，圖 2-5(e)-(h)為共源極與共閘極轉導器的組合。

最早的主動式電感架構由 Ismail [2] 等人所提出，將兩個 NMOS 以共源極與共汲極的方式所構成，如圖 2-5(a)，而後由[7]的作者們所改良。可達到非常高的品質因子，且可在相當寬的頻寬中維持電感性。然而為維持適當的運作，此電路需要至少 $2V_t + V_{DSat}$ 的供應電壓，因此此架構不適合使用於低供應電壓的應用。另一方面，圖 2-5(c)-(d)的電路[8]雖然僅需 $V_t + 2V_{DSat}$ 的供應電壓，然而，為了使電晶體運作於飽和區，此電路需滿足 $V_{DSat2} < |V_{t1}| - |V_{t2}|$ 的條件。在現今的 CMOS 製程技術中，PMOS 與 NMOS 的臨界電壓大小差異並不大，這將迫使 M_2 運作於弱反轉區，導致電路無法使用於高頻應用。

圖 2-5(e)-(f)的電路由[9]所提出，僅需 $V_t + V_{DSat}$ 的供應電壓，且兩個電晶體僅

需共用同一個偏壓電流，因此此電路適合低功率以及低電壓的應用。但是此電路之品質因子相當小，必須配合負阻電路增強品質因子。然而加上負阻電路後，增加的寄生電容將會使自諧頻率降低，並且增加功率消耗。共閘極與共源極的主動式電感還可以由另一種方式組成，如圖 2-5(g)-(h)[6]。此電路需 $V_t + 2V_{DSat}$ 的供應電壓，因此也適合低電壓的應用。與圖 2-5(e)-(f)相比，圖 2-5(g)-(h)的每個電晶體皆可各別使用偏壓電流，獨立控制其直流偏壓條件，使得電感值的調整更有彈性。也因此，後續線性度、大信號模型以及動態系統分析便採用圖 2-5(g)的架構來進行討論。

2.5 線性度與大信號分析

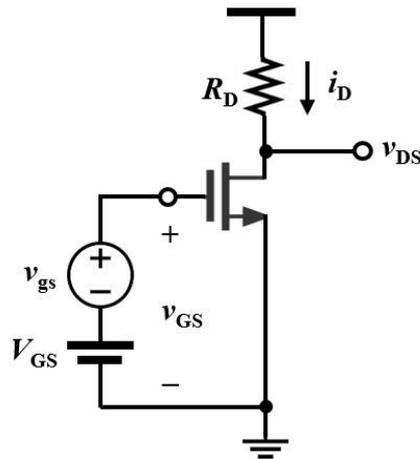


圖 2-6 轉導器信號分析[10]。

先前關於 gyrator-C 主動式電感的討論，皆假設轉導器之轉導值為線性。以圖 2-6 為例，閘極至源極之瞬時總跨壓為

$$v_{GS} = V_{GS} + v_{gs} \quad (2.10)$$

V_{GS} 為直流偏壓， v_{gs} 為輸入電壓信號。而瞬時汲極總電流 i_D 則為

$$\begin{aligned} i_D &= \frac{1}{2} k_n (V_{GS} + v_{gs} - V_t)^2 \\ &= \frac{1}{2} k_n (V_{GS} - V_t)^2 + k_n (V_{GS} - V_t) v_{gs} + \frac{1}{2} k_n v_{gs}^2 \end{aligned} \quad (2.11)$$

為了使轉導器保持線性運作，則需要將(2.11)中非線性的最後一項盡可能減到最小，因此輸入電壓信號需要滿足小信號的條件



$$\begin{aligned}\frac{1}{2}k_n v_{gs}^2 &\ll k_n (V_{GS} - V_t) v_{gs} \\ \Rightarrow v_{gs} &\ll 2(V_{GS} - V_t)\end{aligned}\quad (2.12)$$

在此條件下，即可忽略(2.11)中的最後一項，並將瞬時汲極總電流改寫為

$$\begin{aligned}i_D &\approx I_D + i_d \\ I_D &= \frac{1}{2}k_n (V_{GS} - V_t)^2 \\ i_d &= k_n (V_{GS} - V_t) v_{gs}\end{aligned}\quad (2.13)$$

此時，轉導值為

$$g_m \equiv \frac{i_d}{v_{gs}} = k_n (V_{GS} - V_t) \quad (2.14)$$

然而小信號的條件僅適用於轉導器之輸入電壓信號振幅小的情況。為使振盪器不容易受到雜訊影響，電壓振幅不可太小，但當電壓振幅大，轉導器將出現非線性的特徵，汲極電流信號將變回

$$i_d = k_n (V_{GS} - V_t) v_{gs} + \frac{1}{2}k_n v_{gs}^2 \quad (2.15)$$

為觀察電壓信號振幅大的時候，主動式電感的特性，故將電晶體以大信號模型進行分析。採用的架構為圖 2-5(g)共閘極與共源極的主動式電感，配合適當的直流偏壓電流 I_1 與 I_2 ，即圖 2-7(a)。將電晶體置換為大信號等效電路模型，如圖 2-7(b)。瞬時輸入總電壓包含直流偏壓與輸入電壓信號

$$v_{IN} = V_{IN} + v_{in} \quad (2.16)$$

為求簡化，NMOS 仍以小信號等效電路模型進行分析，運算不考慮直流偏壓與直流電流源的部分，只聚焦於電壓信號與電流信號。

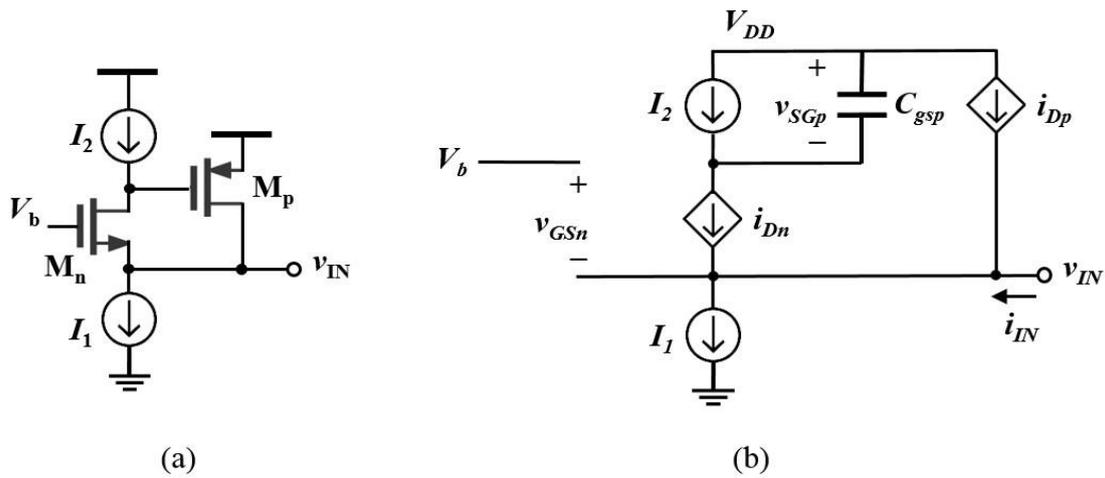


圖 2-7 (a)電晶體所實作之單端主動式電感[3]。(b)大信號模型之單端主動式電感。

$$\begin{aligned}
 v_{gsn} &= -v_{in} \\
 i_{dn} &= g_{mn} v_{gsn} \\
 v_{sgp} &= \frac{1}{C_{gsp}} \int_{-\infty}^t i_{dn}(\lambda) d\lambda \\
 i_{dp} &= g_{mp} v_{sgp} + \frac{k_p}{2} v_{sgp}^2 \\
 i_{in} &\approx -i_{dp}
 \end{aligned} \tag{2.17}$$

當輸入電壓信號為一正弦信號

$$v_{in} = |v_{in}| \sin(\omega t + \phi_v) \tag{2.18}$$

則輸入電流信號為

$$i_{in} = -\frac{g_{mp} g_{mn}}{C_{gsp}} \frac{|v_{in}|}{\omega} \cos(\omega t + \phi_v) - \frac{k_p}{4} \left(\frac{g_{mn} |v_{in}|}{C_{gsp} \omega} \right)^2 [\cos(2\omega t + 2\phi_v) + 1] \tag{2.19}$$

由此式可得知，若電壓信號不滿足小信號的條件，電流信號除了原本電感性的部分

$L_{eq} = \frac{C_{gsp}}{g_{mp} g_{mn}}$ ，將多出二倍頻以及直流的成分，此主動式電感將不再是線性，

且無法使用阻抗分析。職是之故，於下一章將採用動態系統分析以剖析此問題。

第三章 動態系統分析



當考慮大振幅的情形，採用大信號分析後，顯示主動式電感的電流信號含有二倍頻的成分，也因此在此情況下無法採用阻抗的分析。為能更完整分析大振幅時主動式電感運作的情形，在這一節將採用動態系統分析。

在數學中，任何描述系統狀態隨時間變化的方程式系統即稱為動態系統。例如鐘擺的擺動，或生態系中獵食者與其獵物，兩物種之間個數隨時間的變化，這些數學模型皆為動態系統。

任何規模的動態系統皆具有幾種特徵狀態。其狀態變數可能會達到靜態，例如當鐘擺靜止的時候。系統也可能處於週期性變化的狀態，如鐘擺規律擺動的時候。也可能有某些情況使得系統處於非週期性或混亂的狀態。動態系統理論即為尋找在何種條件下，將會決定系統朝向何種狀態變化的應用數學領域。

3.1 穩定性分析

為得知一平衡點為穩定或不穩定，可透過觀察平衡點之狀態變數受小干擾後的變化來了解。一般而言，二維動態系統的微分方程可寫為

$$\frac{dv}{dt} = f(v, i) \quad (3.1)$$

$$\frac{di}{dt} = g(v, i) \quad (3.2)$$

其中 $f(v, w)$ 與 $g(v, i)$ 為給定的非線性函數。

在一平衡點 (v_0, i_0) ，兩變數皆不隨時間變動，故(3.1)與(3.2)兩導數皆為 0， $f(v, w)$ 與 $g(v, i)$ 也為 0。在靠近平衡點的一點 $(v_0 + \Delta v, i_0 + \Delta i)$ ， $f(v, w)$ 的泰勒展開式為

$$f(v_0 + \Delta v, i_0 + \Delta i) \approx f(v_0, i_0) + \frac{\partial f}{\partial v} \Delta v + \frac{\partial f}{\partial i} \Delta i = \frac{\partial f}{\partial v} \Delta v + \frac{\partial f}{\partial i} \Delta i \quad (3.3)$$

其中 $\partial f / \partial v$ 與 $\partial f / \partial i$ 是在平衡點 (v_0, i_0) 上運算的。 $g(v, i)$ 也有其泰勒展開式，利用這兩個展開式可使原微分方程(3.1)與(3.2)得以線性化：



$$\frac{d\Delta v}{dt} \approx \frac{\partial f}{\partial v} \Delta v + \frac{\partial f}{\partial i} \Delta i \quad (3.4)$$

$$\frac{d\Delta i}{dt} \approx \frac{\partial g}{\partial v} \Delta v + \frac{\partial g}{\partial i} \Delta i \quad (3.5)$$

此兩式的一般解為

$$\Delta v = Ae^{\lambda_1 t} + Be^{\lambda_2 t} \quad (3.6)$$

$$\Delta i = Ce^{\lambda_1 t} + De^{\lambda_2 t} \quad (3.7)$$

其中 A 、 B 、 C 、 D 、 λ_1 與 λ_2 為常數。 λ_1 與 λ_2 為矩陣(3.8)的特徵值。

$$\begin{pmatrix} \frac{\partial f}{\partial v} & \frac{\partial f}{\partial i} \\ \frac{\partial g}{\partial v} & \frac{\partial g}{\partial i} \end{pmatrix} \quad (3.8)$$

此矩陣為(3.4)與(3.5)之雅可比 (Jacobian) 矩陣。兩個特徵值的實部決定其穩定性

$$\begin{aligned} \text{Re}(\lambda_1) < 0, \text{Re}(\lambda_2) < 0: & \text{穩定平衡點} \\ \text{Re}(\lambda_1) > 0, \text{Re}(\lambda_2) > 0: & \text{不穩定平衡點} \\ \text{Re}(\lambda_1) < 0, \text{Re}(\lambda_2) > 0: & \text{鞍點} \\ \text{Re}(\lambda_1) > 0, \text{Re}(\lambda_2) < 0: & \text{鞍點} \end{aligned} \quad (3.9)$$

實部的大小也決定了靠近或遠離平衡點的速度，而虛部決定了在圓軌跡上的速度。若其中一個或兩個特徵值之實部為 0，則為分歧 (bifurcation) 點，依分歧參數 (bifurcation parameter) 的變化，會轉變為穩定平衡點或不穩定平衡點。

3.2 LC 諧振電路

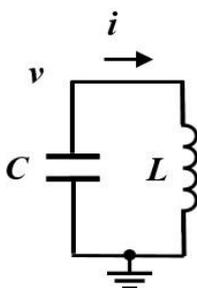


圖 3-1 LC 並聯電路。

首先對一理想的 LC 並聯諧振電路進行動態系統分析，其微分方程為



$$\begin{aligned}\frac{dv}{dt} &= f(i) = -\frac{i}{C} \\ \frac{di}{dt} &= g(v) = \frac{v}{L}\end{aligned}\quad (3.10)$$

平衡點 (v_0, i_0) 上兩導數為 0，由(3.10)兩等式，可知平衡點 (v_0, i_0) 為 $(0, 0)$ 。雅可比矩陣為

$$\begin{pmatrix} 0 & -\frac{1}{C} \\ \frac{1}{L} & 0 \end{pmatrix}\quad (3.11)$$

特徵值為

$$\begin{aligned}\lambda_1 &= j\frac{1}{\sqrt{LC}} \\ \lambda_2 &= -j\frac{1}{\sqrt{LC}}\end{aligned}\quad (3.12)$$

由於兩特徵值之實部皆為 0，可知在平衡點鄰近的位置上，接近或遠離平衡點的速度皆為 0。

設 L 為 10 nH， C 為 10 nF，可得圖 3-2(a) LC 諧振電路動態系統之相圖 (phase plane)。當 $\frac{dv}{dt} = -\frac{i}{C} = 0$ ，表示電壓 v 對時間 t 的變化率為 0，同時 $i = 0$ 。故當滿足 $i = 0$ 的條件，則電壓 v 對時間 t 的變化率為 0。由此可知，在相圖中 $i = 0$ 這條虛線上的每一點，其電壓 v 對時間 t 的變化率皆為 0。因此， $i = 0$ 這條虛線即為電壓 v 的零斜率線 (nullcline)。從圖上可觀察到，在 $i = 0$ 這條虛線上，標示對時間變化率的箭號，其方向皆為垂直，無水平分量，表示虛線上的每一點，僅有縱軸的電流 i 對時間的變化率，而無橫軸的電壓 v 對時間的變化率。同理可證， $\frac{di}{dt} = \frac{v}{L} = 0$ ，則相圖上 $v = 0$ 這條點線 (dotted line)，即為電流 i 的零斜率線 (nullcline)。而兩條零斜率線之交點代入(3.10)中，將使兩導數為 0，故零斜率線之交點即為平衡點 (v_0, i_0) 。

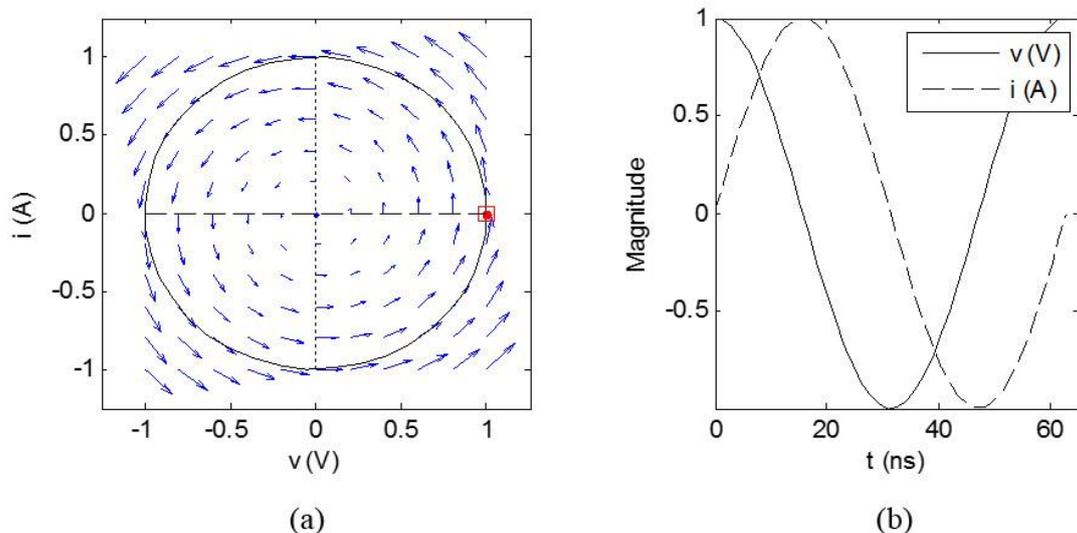


圖 3-2 (a)LC 並聯電路動態系統之相圖。(b)軌跡所對應之電壓電流隨時間變化圖。

於 $t=0$ 時，提供一初始值 $(v,i)=(1,0)$ ，在圖上以點號 (•) 標示此起始點。隨時間增加，它以逆時針方向繞行圓形軌跡，於一個週期後回到同一點，以方形圖案標示此點，而圓形軌跡之圓心即為平衡點 $(0,0)$ 。此軌跡所對應之電壓電流隨時間變化圖，則如圖 3-2(b)，週期為 62.83 ns。從起始點，不論經過多少時間皆未接近或收斂至平衡點上，也未遠離平衡點，而是固定在一圓形軌跡上週期性變化，吻合特徵值的判別，且此特性可滿足振盪器持續穩定振盪的需求。

3.3 無損 Gyrator-C 主動式電感連接一電容

將 LC 諧振電路中的電感替換成無損 gyrator-C，如圖 3-3，來觀察 gyrator-C 主動式電感連接一電容 C_2 的動態系統。其中， V_{in} 與 V_2 的微分方程為

$$\begin{aligned} \frac{dV_{in}}{dt} &= \frac{g_{m2}V_2}{C_2} = f(V_2) \\ \frac{dV_2}{dt} &= -\frac{g_{m1}V_{in}}{C_1} = -\frac{g_{m1}V_{in}}{C_1} = g(V_{in}) \end{aligned} \quad (3.13)$$

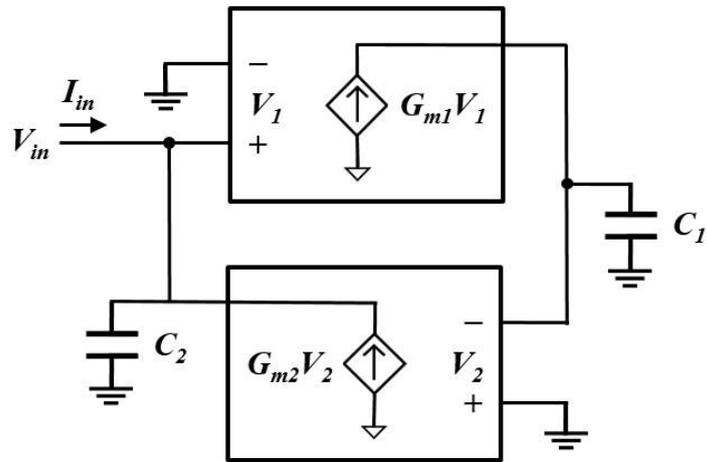


圖 3-3 無損 gyrator-C 主動式電感連接一電容 C_2 。

平衡點為 $(0,0)$ ，雅可比矩陣為

$$\begin{pmatrix} 0 & \frac{g_{m2}}{C_2} \\ -\frac{g_{m1}}{C_1} & 0 \end{pmatrix} \quad (3.14)$$

特徵值為

$$\begin{aligned} \lambda_1 &= j\sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \\ \lambda_2 &= -j\sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \end{aligned} \quad (3.15)$$

與 LC 諧振電路相同，兩特徵值之實部皆為 0，表示在平衡點鄰近的位置上，接近或遠離平衡點的速度皆為 0。

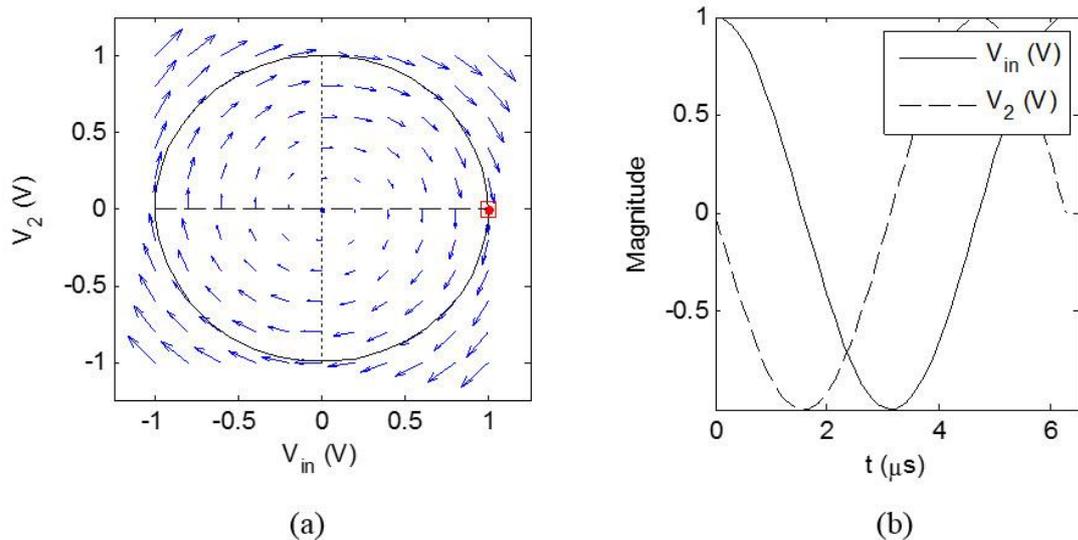


圖 3-4 (a)無損 Gyrator-C 主動式電感與電容之動態系統相圖。(b)軌跡所對應之電壓隨時間變化圖。

設 $C_1 = C_2 = 1 \text{ nF}$ ， $g_{m1} = g_{m2} = 1 \text{ mA/V}$ 可得圖 3-4(a) gyrator-C 主動式電感連接一電容 C_2 的動態系統之相圖 (phase plane)。 V_{in} 的零斜率線為虛線 $V_2 = 0$ ， V_2 的零斜率線為點線 $V_{in} = 0$ 。於 $t = 0$ 時，提供一初始值 $(V_{in}, V_2) = (1, 0)$ ，在圖上以點號 (•) 標示此起始點。隨時間增加，它以順時針方向繞行圓形軌跡，於一個週期後回到同一點，以方形圖案標示此點，而圓形軌跡之圓心即為平衡點 $(0, 0)$ 。此軌跡所對應之電壓隨時間變化圖，則如圖 3-4(b)，週期為 $6.283 \mu\text{s}$ 。如同 LC 諧振電路，將平衡點以外的鄰近任一點作為起始點，不論經過多少時間皆不會接近或收斂至平衡點上，也未遠離平衡點，而是固定在一圓軌跡上週期性變化，此特性可滿足振盪器持續穩定振盪的需求。

3.4 電晶體小信號模型組成之主動式電感

為了透過動態系統分析基本電晶體所實現之 gyrator-C 主動式電感，先在主動式電感的輸入端加上一電容，如圖 3-5(a)，並將電路中的電晶體以其小信號模型等效電路表示，如圖 3-5(b)。其中，電壓小信號 v_{in} 與 v_{sgp} 的微分方程為



$$\begin{aligned} \frac{dv_{in}}{dt} &= \frac{1}{C} (-g_{mn}v_{in} + g_{mp}v_{sgp}) = f(v_{in}, v_{sgp}) \\ \frac{dv_{sgp}}{dt} &= -\frac{g_{mn}v_{in}}{C_{gsp}} = g(v_{in}) \end{aligned} \quad (3.16)$$

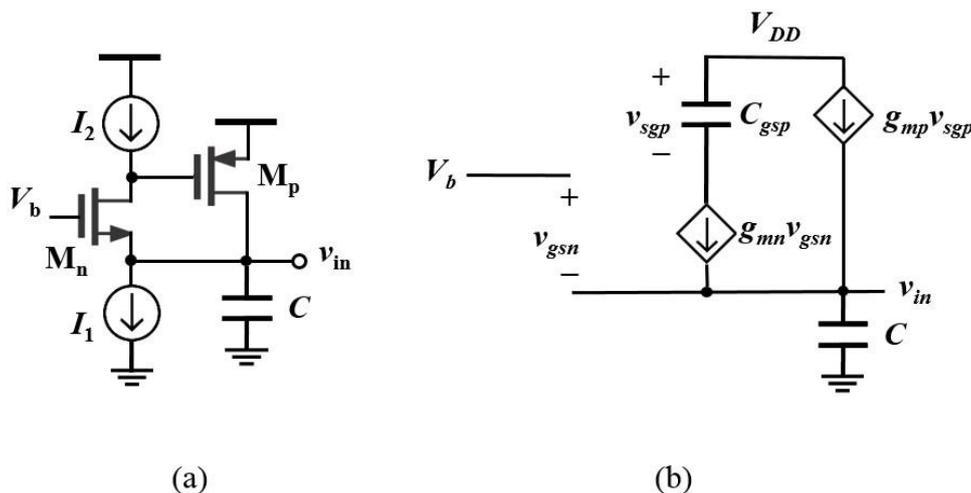


圖 3-5 (a)電晶體所實作之單端主動式電感與電容。(b)電晶體小信號模型組成之主動式電感與電容。

平衡點為(0,0)，雅可比矩陣為

$$\begin{pmatrix} -\frac{g_{mn}}{C} & \frac{g_{mp}}{C} \\ -\frac{g_{mn}}{C_{gsp}} & 0 \end{pmatrix} \quad (3.17)$$

特徵值為

$$\lambda = \frac{-\frac{g_{mn}}{C} \pm \sqrt{\left(\frac{g_{mn}}{C}\right)^2 - \frac{4g_{mp}g_{mn}}{CC_{gsp}}}}{2} \quad (3.18)$$

由於電晶體的閘極電容通常不會大於一般電容的電容值，故在此假設 $C_{gsp} \approx C$ ，並假設 $g_{mp} = g_{mn}$ ，則特徵值為

$$\begin{aligned} \lambda_1 &= -\frac{g_{mn}}{2C} + j\frac{\sqrt{3}g_{mn}}{2C} \\ \lambda_2 &= -\frac{g_{mn}}{2C} - j\frac{\sqrt{3}g_{mn}}{2C} \end{aligned} \quad (3.19)$$



兩特徵值之實部皆小於 0，故平衡點為穩定平衡點。

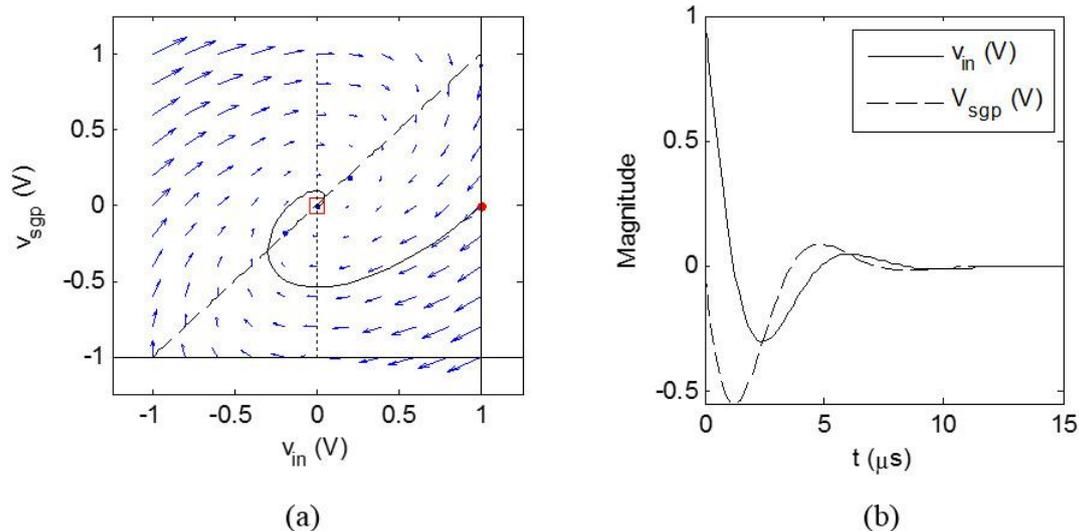


圖 3-6 (a)電晶體小信號模型組成之主動式電感與電容之動態系統相圖。(b)軌跡所對應之電壓隨時間變化圖

設 $C = C_{gsp} = 1 \text{ nF}$ ， $g_{mn} = g_{mp} = 1 \text{ mA/V}$ ，可得到圖 3-6(a)電晶體小信號模型組成之主動式電感與電容之動態系統相圖。虛線 $v_{in} = v_{sgp}$ 為 v_{in} 之零斜率線，點線 $v_{in} = 0$ 為 v_{sgp} 之零斜率線。

為使兩個電晶體的運作不進入截止區 (cutoff region)，故兩個電壓信號 v_{in} 與 v_{sgp} 不可使兩電晶體之閘極對源極跨壓小於臨界電壓

$$\begin{cases} V_b - (V_{IN} + v_{in}) > V_m \\ V_{SGp} + v_{sgp} > |V_{tp}| \end{cases} \quad (3.20)$$

$$\Rightarrow \begin{cases} v_{in} < V_b - V_{IN} - V_m \\ v_{sgp} > |V_{tp}| - V_{SGp} \end{cases} \quad (3.21)$$

其中， V_m 與 V_{tp} 為 NMOS 與 PMOS 的臨界電壓， V_b 、 V_{IN} 與 V_{SGp} 為直流偏壓。設 $V_b - V_{IN} - V_m = 1$ 與 $|V_{tp}| - V_{SGp} = -1$ ，則

$$\begin{cases} v_{in} < 1 \\ v_{sgp} > -1 \end{cases} \quad (3.22)$$

因此於圖 3-6(a)上標示 $v_{in} = 1$ 與 $v_{sgp} = -1$ 兩實線作為 v_{in} 的上限與 v_{sgp} 的下限。

於 $t = 0$ 時，設初始值為 $(v_{in}, v_{sgp}) = (1, 0)$ ，圖中以點號 (•) 標示此起始點，從軌跡可看見它在 $15 \mu\text{s}$ 的時間中不斷靠近平衡點 $(0, 0)$ ，圖中的方形標示 $t = 15 \mu\text{s}$ 時的座標，已經非常接近平衡點。此軌跡所對應之電壓隨時間變化圖，如圖 3-6(b)，可看見兩電壓信號的振幅不斷衰減，越來越接近 0。此收斂於穩定平衡點的特性，將使振幅不斷減弱到停止振盪，故無法達到振盪器持續穩定振盪的需求。

為解決此問題，需要加上負阻電路以補償此能量損耗，來達到持續的振盪。圖 3-7(a)為一轉導器所實現之單端負阻電路，圖 3-7(b)為圖 3-5(b)電晶體小信號模型組成之主動式電感與電容，再加上單端負阻電路後，所構成之振盪電路。此振盪電路中，電壓小信號 v_{in} 與 v_{sgp} 的微分方程為

$$\begin{aligned} \frac{dv_{in}}{dt} &= \frac{1}{C} (G_m v_{in} - g_{mn} v_{in} + g_{mp} v_{sgp}) = f(v_{in}, v_{sgp}) \\ \frac{dv_{sgp}}{dt} &= -\frac{g_{mn} v_{in}}{C_{gs}} = g(v_{in}) \end{aligned} \quad (3.23)$$

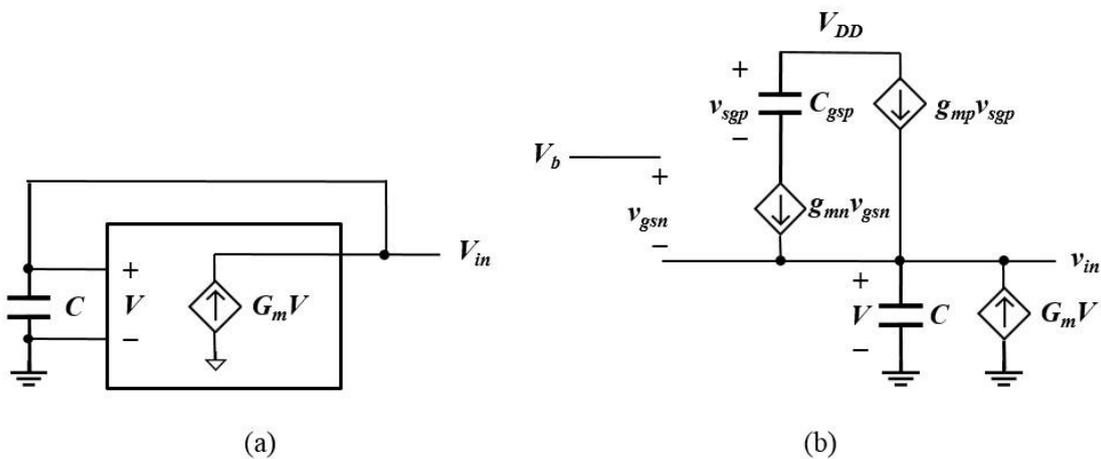


圖 3-7 (a)由一轉導器實現之單端負阻電路[3]。(b)由電晶體小信號模型組成之主動式電感、電容以及單端負阻電路所組成之振盪電路。

當單端負阻電路中的轉導器其轉導值特意設計為 $G_m = g_{mn}$ ，則電壓小信號 v_{in} 與 v_{sgp} 的微分方程為



$$\begin{aligned} \frac{dv_{in}}{dt} &= \frac{g_{mp} v_{sgp}}{C} = f(v_{sgp}) \\ \frac{dv_{sgp}}{dt} &= -\frac{g_{mn} v_{in}}{C_{gsp}} = g(v_{in}) \end{aligned} \quad (3.24)$$

平衡點為(0,0)，雅可比矩陣為

$$\begin{pmatrix} 0 & \frac{g_{mp}}{C} \\ -\frac{g_{mn}}{C_{gsp}} & 0 \end{pmatrix} \quad (3.25)$$

特徵值為

$$\begin{aligned} \lambda_1 &= j \sqrt{\frac{g_{mp} g_{mn}}{CC_{gsp}}} \\ \lambda_2 &= -j \sqrt{\frac{g_{mp} g_{mn}}{CC_{gsp}}} \end{aligned} \quad (3.26)$$

得到兩特徵值之實部皆為0，表示在平衡點鄰近的位置上，接近或遠離平衡點的速度皆為0。

設 $C = C_{gsp} = 1 \text{ nF}$ ， $g_{mp} = g_{mn} = 1 \text{ mA/V}$ ，由微分方程可得圖 3-8(a)振盪電路之動態系統相圖。 v_{in} 的零斜率線為虛線 $v_{sgp} = 0$ ， v_{sgp} 的零斜率線為點線 $v_{in} = 0$ 。為確保兩個電晶體不會運作於截止區 (cutoff region)，則需滿足

$$\begin{cases} v_{in} < V_b - V_{IN} - V_m \\ v_{sgp} > |V_{tp}| - V_{SGP} \end{cases} \quad (3.27)$$

設 $V_b - V_{IN} - V_m = 1$ 與 $|V_{tp}| - V_{SGP} = -1$ ，則圖 3-8 (a)上標示的 $v_{in} = 1$ 與 $v_{sgp} = -1$ 兩實線即為 v_{in} 的上限與 v_{sgp} 的下限。

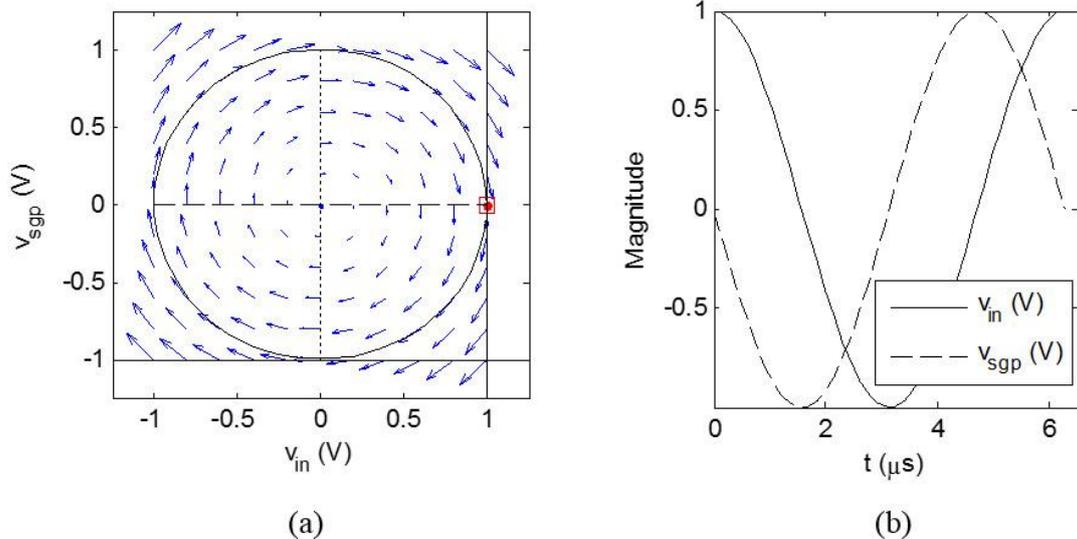


圖 3-8 (a)由電晶體小信號模型組成之主動式電感、電容以及單端負阻電路所組成之振盪電路之動態系統相圖。(b)軌跡所對應之電壓隨時間變化圖

於 $t=0$ 時，提供一初始值 $(v_{in}, v_{sgp}) = (1, 0)$ ，在圖上以點號 (•) 標示此起始點，變化軌跡為一圓形，其圓心為平衡點 $(0, 0)$ ，以順時針方向繞行圓形軌跡一個週期後回到同一點，以方形圖案標示之。而此軌跡所對應之電壓隨時間變化圖，如圖 3-8(b)，週期為 6.283 μs 。將平衡點以外的鄰近任一點作為起始點，不論經過多少時間皆不會接近或收斂至平衡點上，也未遠離平衡點，而是固定在一圓軌跡上週期性變化。由此可知，加上一單端負阻電路後，即可改善原先會衰減、收斂至穩定平衡點而無法持續穩定振盪的問題，使得電晶體小信號模型主動式電感與電容可實現振盪器之功能。

3.5 電晶體大信號模型組成之主動式電感

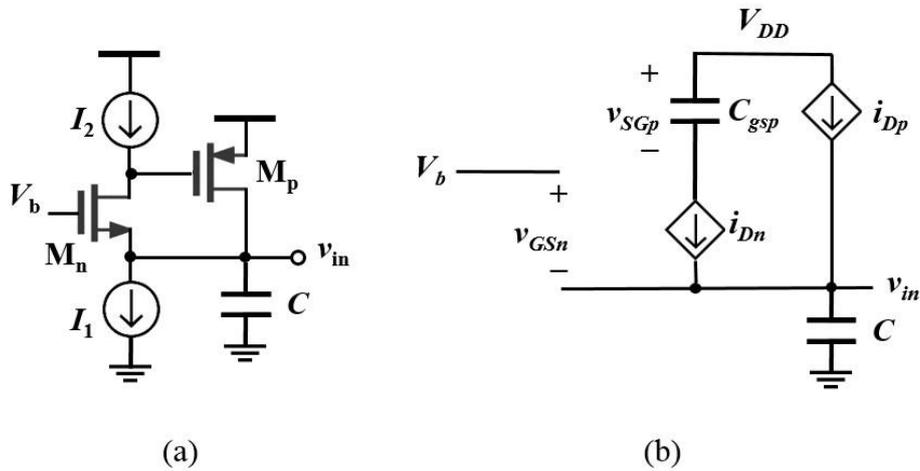
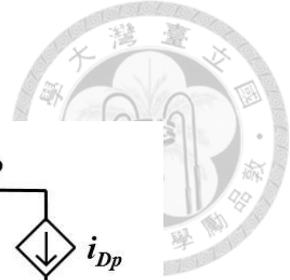


圖 3-9 (a)電晶體所實作之單端主動式電感與電容。(b)電晶體大信號模型組成之主動式電感與電容。

為了了解主動式電感所實現之振盪器，其振盪幅度大的時候的情形，因此採用電晶體的大信號模型等效電路來分析其所組成之主動式電感。為簡化分析，僅先考慮 M2 採用大信號模型的情形，M1 維持小信號模型。兩電晶體之汲極電流信號

$$\begin{aligned} i_{dn} &= g_{mn} v_{gsn} = -g_{mn} v_{in} \\ i_{dp} &= g_{mp} v_{sgp} + \frac{k_p}{2} v_{sgp}^2 \end{aligned} \quad (3.28)$$

由此得電壓信號 v_{in} 與 v_{sgp} 的微分方程

$$\begin{aligned} \frac{dv_{in}}{dt} &= \frac{1}{C} \left(-g_{mn} v_{in} + g_{mp} v_{sgp} + \frac{k_p}{2} v_{sgp}^2 \right) = f(v_{in}, v_{sgp}) \\ \frac{dv_{sgp}}{dt} &= -\frac{g_{mn} v_{in}}{C_{gsp}} = g(v_{in}) \end{aligned} \quad (3.29)$$

平衡點為 (0,0)，雅可比矩陣為

$$\left. \begin{pmatrix} -\frac{g_{mn}}{C} & \frac{g_{mp} + k_p v_{sgp}}{C} \\ -\frac{g_{mn}}{C_{gsp}} & 0 \end{pmatrix} \right|_{(v_{in}, v_{sgp})=(0,0)} = \begin{pmatrix} -\frac{g_{mn}}{C} & \frac{g_{mp}}{C} \\ -\frac{g_{mn}}{C_{gsp}} & 0 \end{pmatrix} \quad (3.30)$$



特徵值為

$$\lambda = -\frac{g_{mn}}{2C} \pm \frac{1}{2} \sqrt{\left(\frac{g_{mn}}{C}\right)^2 - 4\frac{g_{mn}g_{mp}}{CC_{gsp}}} \quad (3.31)$$

由於電晶體的閘極電容通常不會大於一般電容的電容值，故在此假設 $C_{gsp} \approx C$ ，並假設 $g_{mp} = g_{mn}$ ，則特徵值為

$$\begin{aligned} \lambda_1 &= -\frac{g_{mn}}{2C} + j\frac{\sqrt{3}g_{mn}}{2C} \\ \lambda_2 &= -\frac{g_{mn}}{2C} - j\frac{\sqrt{3}g_{mn}}{2C} \end{aligned} \quad (3.32)$$

由於兩特徵值之實部皆小於 0，故平衡點為穩定平衡點。

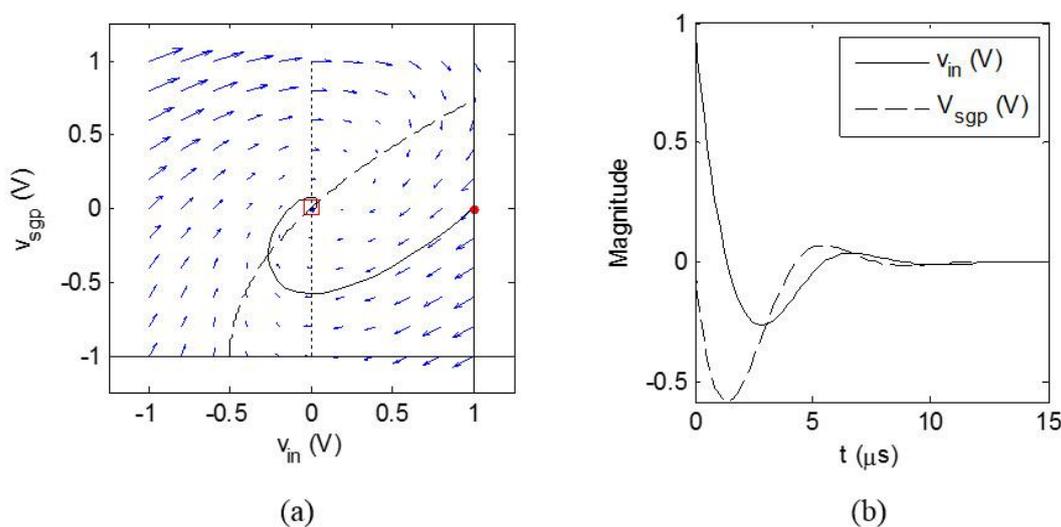


圖 3-10 (a)電晶體大信號模型組成之主動式電感與電容之動態系統相圖。(b)軌跡所對應之電壓隨時間變化圖。

設 $C = C_{gsp} = 1 \text{ nF}$ ， $g_{mn} = g_{mp} = 1 \text{ mA/V}$ ， $k_p = 1 \text{ mA/V}^2$ ，可得到圖 3-10(a)電晶體大信號模型組成之主動式電感與電容之動態系統相圖。其中，虛線 $v_{in} = \frac{1}{2}v_{sgp}^2 + v$ 為 v_{in} 之零斜率線，點線 $v_{in} = 0$ 為 v_{sgp} 之零斜率線。為確保兩個電晶體不會進入截止區 (cutoff region)，則需滿足

$$\begin{cases} v_{in} < V_b - V_{IN} - V_m \\ v_{sgp} > |V_{tp}| - V_{SGP} \end{cases} \quad (3.33)$$



設 $V_b - V_{IN} - V_m = 1$ 與 $|V_{tp}| - V_{SGP} = -1$ ，則相圖上標示的 $v_{in} = 1$ 與 $v_{sgp} = -1$ 兩實線即為 v_{in} 的上限與 v_{sgp} 的下限。

於 $t = 0$ 時，設初始值為 $(v_{in}, v_{sgp}) = (1, 0)$ ，圖中以點號 (•) 標示此起始點，從軌跡可看見它在 $15 \mu s$ 的時間中不斷靠近平衡點 $(0, 0)$ ，圖中的方形標示 $t = 15 \mu s$ 時的座標，已經非常接近平衡點。此軌跡所對應之電壓隨時間變化圖，如圖 3-10(b)，可看見兩電壓小信號的振幅不斷衰減，越來越接近 0。此收斂於穩定平衡點的特性，將使振幅不斷減弱到停止振盪，故無法達到振盪器穩定振盪的需求。

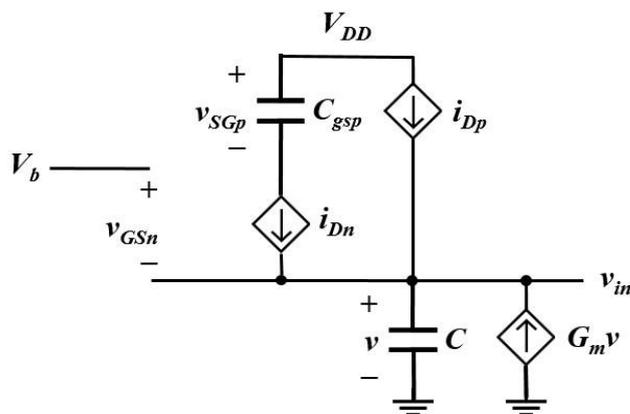


圖 3-11 由電晶體大信號模型組成之主動式電感、電容以及單端負阻電路所組成之振盪電路。

為了解決振盪衰減問題，在此同樣採用一單端負阻電路，則電壓信號 v_{in} 與 v_{sgp} 的微分方程為

$$\begin{aligned} \frac{dv_{in}}{dt} &= \frac{1}{C} \left(G_m v_{in} - g_{mn} v_{in} + g_{mp} v_{sgp} + \frac{k_p}{2} v_{sgp}^2 \right) = f(v_{in}, v_{sgp}) \\ \frac{dv_{sgp}}{dt} &= -\frac{g_{mn} v_{in}}{C_{gsp}} = g(v_{in}) \end{aligned} \quad (3.34)$$

設計負阻電路轉導器之轉導值 $G_m = g_{mn}$ ，則

$$\begin{aligned} \frac{dv_{in}}{dt} &= \frac{1}{C} \left(g_{mp} v_{sgp} + \frac{k_p}{2} v_{sgp}^2 \right) = f(v_{in}, v_{sgp}) \\ \frac{dv_{sgp}}{dt} &= -\frac{g_{mn} v_{in}}{C_{gsp}} = g(v_{in}) \end{aligned} \quad (3.35)$$



平衡點為(0,0)，雅可比矩陣為

$$\left(\begin{array}{cc} 0 & \frac{g_{mp} + k_p v_{sgp}}{C} \\ -\frac{g_{mn}}{C_{gsp}} & 0 \end{array} \right)_{(v_{in}, v_{sgp})=(0,0)} = \left(\begin{array}{cc} 0 & \frac{g_{mp}}{C} \\ -\frac{g_{mn}}{C_{gsp}} & 0 \end{array} \right) \quad (3.36)$$

特徵值為

$$\begin{aligned} \lambda_1 &= j \sqrt{\frac{g_{mp} g_{mn}}{C C_{gsp}}} \\ \lambda_2 &= -j \sqrt{\frac{g_{mp} g_{mn}}{C C_{gsp}}} \end{aligned} \quad (3.37)$$

得到兩特徵值之實部皆為0，表示在平衡點鄰近的位置上，接近或遠離平衡點的速度皆為0。

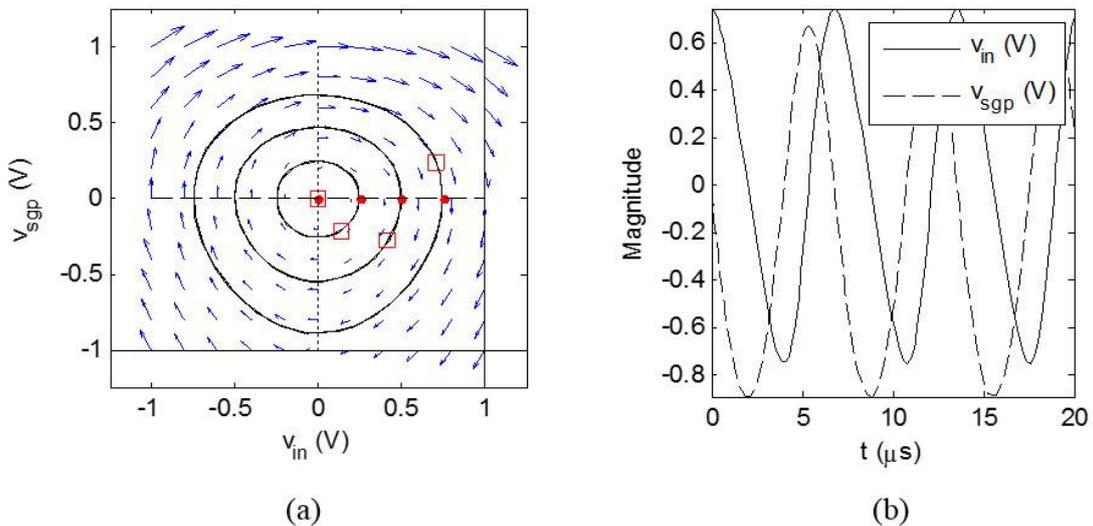


圖 3-12 (a)由電晶體大信號模型組成之主動式電感、電容以及單端負阻電路所組成之振盪電路之動態系統相圖。(b)初始值為 $(v_{in}, v_{sgp}) = (0, -1)$ 之軌跡所對應之電壓隨時間變化圖。

設 $C = C_{gsp} = 1 \text{ nF}$ ， $g_{mp} = g_{mn} = 1 \text{ mA/V}$ ， $k_p = 1 \text{ mA/V}^2$ ，可得到加上負阻電路後的振盪電路之動態系統相圖，即圖 3-12(a)。與未加負阻電路的圖 3-10(a)相比， v_{sgp} 的零斜率線 $v_{in} = 0$ 、 v_{in} 的上限 $v_{in} = 1$ 與 v_{sgp} 的下限 $v_{sgp} = -1$ 皆相同，不同的為 v_{in} 的零

斜率線變為虛線 $v_{sgp} = 0$ ，且各軌跡不會隨時間接近或收斂於平衡點導致電壓振幅減弱。

為觀察不同起始點的變化軌跡，因此在 $t=0$ 時，設了五組初始值，各別是 $(0.75,0)$ 、 $(0.5,0)$ 、 $(0.25,0)$ 與 $(0,0)$ ，圖中以點號 (·) 標示各起始點，以方形標示經過 $20\mu\text{s}$ 的時間後狀態所處的座標。從軌跡可看見狀態在 $20\mu\text{s}$ 的時間中並沒有朝平衡點靠近，也沒有遠離、發散。圖 3-12(b) 為初始值 $(0.75,0)$ 之軌跡所對應之電壓隨時間變化圖，可看見兩個電壓信號週期性的變化。但為了確認隨著時間增加，電壓狀態最終是否會維持穩定的週期性變化，將根據龐加萊—本迪克松定理 (Poincaré–Bendixson theorem) 檢驗此動態系統是否存在極限環 (limit cycle)，使得狀態不在平衡點上時，將會於平衡點外的環狀曲線繞著平衡點週期性變化。兩個電壓信號變化的軌跡可由(3.35)的微分方程推導

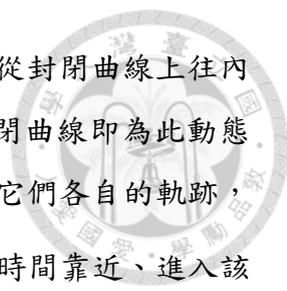
$$\begin{aligned} \frac{dv_{sgp}}{dv_{in}} &= \frac{dv_{sgp}/dt}{dv_{in}/dt} = \frac{-\frac{g_{mn}v_{in}}{C_{gsp}}}{\frac{1}{C}\left(g_{mp}v_{sgp} + \frac{k_p}{2}v_{sgp}^2\right)} \\ \Rightarrow \int \frac{1}{C}\left(g_{mp}v_{sgp} + \frac{k_p}{2}v_{sgp}^2\right) dv_{sgp} &= \int -\frac{g_{mn}v_{in}}{C_{gsp}} dv_{in} \\ \Rightarrow \frac{g_{mn}}{C_{gsp}}v_{in}^2 + \frac{g_{mp}}{C}v_{sgp}^2 + \frac{k_p}{3C}v_{sgp}^3 &= \text{Constant} \end{aligned} \quad (3.38)$$

為了確定此軌跡所形成之封閉曲線上的狀態將隨時間如何變化，設軌跡之曲線為

$$L(v_{in}, v_{sgp}) = \frac{g_{mn}}{C_{gsp}}v_{in}^2 + \frac{g_{mp}}{C}v_{sgp}^2 + \frac{k_p}{3C}v_{sgp}^3 \quad (3.39)$$

接著對時間微分，若微分後的值小於 0 則表示在曲線上的狀態將隨時間往曲線內部區域移動，若大於 0 則將隨時間往曲線外部區域移動

$$\begin{aligned} \frac{dL}{dt} &= \frac{\partial L}{\partial v_{in}} \frac{dv_{in}}{dt} + \frac{\partial L}{\partial v_{sgp}} \frac{dv_{sgp}}{dt} \\ &= 2\frac{g_{mn}}{C_{gsp}}v_{in} \frac{1}{C}\left(g_{mp}v_{sgp} + \frac{k_p}{2}v_{sgp}^2\right) + \left(2\frac{g_{mp}}{C}v_{sgp} + \frac{k_p}{C}v_{sgp}^2\right) \left(-\frac{g_{mn}v_{in}}{C_{gsp}}\right) \\ &= \frac{g_{mn}v_{in}}{CC_{gsp}}\left(2g_{mp}v_{sgp} + k_p v_{sgp}^2\right) - \frac{g_{mn}v_{in}}{CC_{gsp}}\left(2g_{mp}v_{sgp} + k_p v_{sgp}^2\right) \\ &= 0 \end{aligned} \quad (3.40)$$



因對時間微分後為 0，表示在此封閉曲線上之狀態將不會隨時間從封閉曲線上往內部或外部區域移動，而是將繼續維持在此封閉曲線上，則此封閉曲線即為此動態系統之極限環。如圖 3-12(a)，除了平衡點外，不同的起始點有它們各自的軌跡，即各自不同的 $L(v_{in}, v_{sgp})$ 的解。每個極限環鄰近的軌跡皆不會隨時間靠近、進入該極限環，也不會隨時間遠離該極限環，因為每個軌跡皆在其所屬的極限環上，因此這些極限環既不是穩定 (stable)、不穩定 (unstable)，也不是半穩定 (semi-stable) 極限環，而是隨遇穩定 (neutrally-stable) 極限環。由此可知，即使是電壓振幅大、電晶體採用大信號模型的例子，電壓信號原本會隨時間收斂於平衡點上停止振盪，在加上了負阻電路後，電壓信號將能夠持續繞行於極限環上週期性振盪。雖然信號振幅大時，主動式電感中的電晶體轉導器將顯現其非線性特性，無法如電感電容諧振電路保持線性、提供正弦波信號，但經適當設計後仍能具備週期性振盪的特性，確實能勝任振盪器之應用。

第四章 定頻振盪器



為了提供 USB 3.0、USB 2.0 以及影像傳輸應用各別所需的 30 MHz、12 MHz 與 27 MHz，因此此定頻振盪器之振盪頻率將會設計於三種頻率的最小公倍數 540 MHz，配合除頻器的使用即可得到這三個不同的頻率。

在電壓補償方面，將會使用低壓差穩壓器 (LDO) 在 3.0 至 3.6 V 的供應電壓範圍內，提供 2.7 V 的穩定電壓。並設計帶隙 (bandgap) 參考電壓電路，提供負溫度係數 (complementary to absolute temperature) 電壓以實現溫度補償功能。因主動式電感振盪器之振盪頻率會隨溫度上升而提高，也會隨供應電壓上升而提高，因此在此刻意將帶隙參考電壓與低壓差穩壓器的輸出電壓設計為隨溫度上升而下降，以抵消原本會隨溫度上升而提高的振盪頻率。製程偏移方面，採用電容修整 (trimming) 的方式，使振盪頻率在不同的製程角 (process corner) 皆能調整回 540 MHz。

4.1 基礎電路

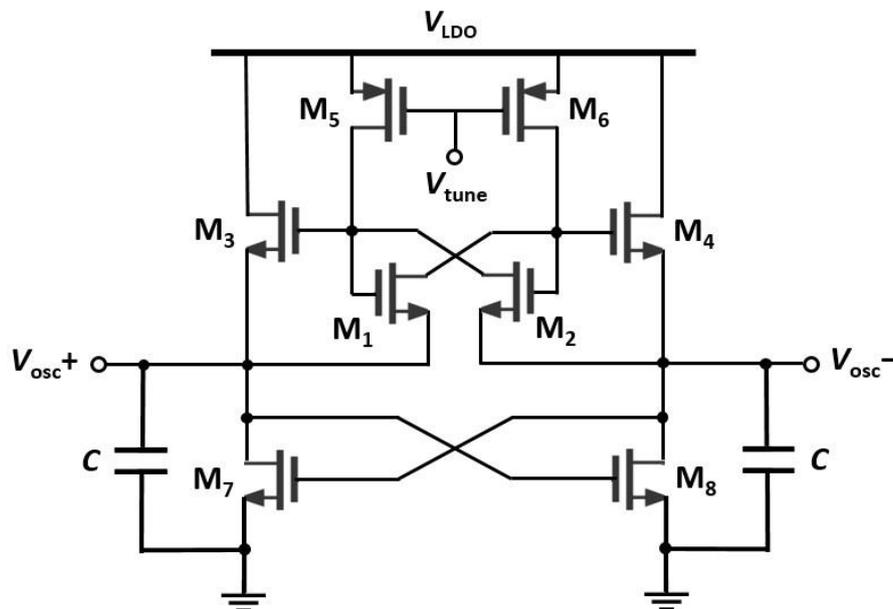


圖 4-1 差動主動式電感振盪器[11]。

圖 4-1 為本次設計所採用的差動主動式電感振盪器之電路架構，電晶體 M_1 - M_6



構成可調的主動式電感[11]， M_7 - M_8 組成交錯耦合對 (cross-coupled pair) 以提供負阻，電容 C 為稍後將使用修整方式校正製程偏移的電容。

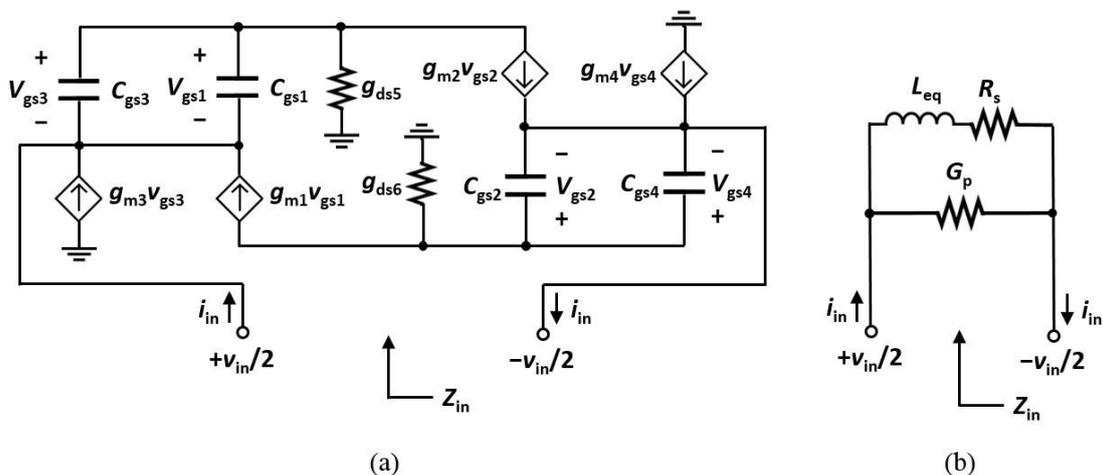


圖 4-2 (a)差動主動式電感之小信號等效電路。(b)主動式電感由小信號模型推導之等效電路[11]。

為了解 M_1 - M_6 所構成之差動主動式電感之電感值，將 M_1 - M_4 置換為小信號模型等效電路，而 M_5 與 M_6 在當中扮演可變電阻的角色，故以 g_{ds5} 及 g_{ds6} 表示，主動式電感的小信號等效電路如圖 4-2(a)，輸入阻抗為

$$Z_{in} \equiv \frac{v_{in}}{i_{in}} = \frac{2 \left[j\omega (C_{gs1} + C_{gs3}) - g_{m1} + g_{ds5} \right]}{g_{ds5} \left[g_{m1} + g_{m3} + j\omega (C_{gs1} + C_{gs3}) \right]} \quad (4.1)$$

在 $2g_{m1} + g_{m3} > g_{ds5}$ 的條件下，可由此輸入阻抗 Z_{in} 推得一由電感與電阻所組成之等效電路，如圖 4-2(b)，其等效的電感、電阻與電導值為

$$\begin{aligned} L_{eq} &= \frac{2(C_{gs1} + C_{gs3})}{g_{ds5}(2g_{m1} + g_{m3} - g_{ds5})} \\ R_s &= \frac{2(g_{ds5} - g_{m1})}{g_{ds5}(2g_{m1} + g_{m3} - g_{ds5})} \\ G_p &= \frac{g_{ds5}}{2} \end{aligned} \quad (4.2)$$

由此式可知，等效電感值 L_{eq} 與 C_{gs1} 、 C_{gs3} 、 g_{m1} 、 g_{m3} 及 g_{ds5} 相關，而其中最直接又有效率的調整電感值的方式，即直接調整 M_5 與 M_6 的閘極電壓，以改變其汲源

(drain-source) 電導 g_{ds5} ，便能改變電感值 L_{eq} 。因此，圖 4-1 中的 V_{tune} 即可用作調整可調主動式電感之控制電壓。當 V_{tune} 由低增高，則 M_5 與 M_6 的源閘電壓 V_{SG} 將減小，假設 M_5 與 M_6 在相同的汲源電壓 V_{DS} 下，且原本處於線性區模式，隨著源閘跨壓減少，飽和電壓 $|V_{DSsat}|$ 也將減低，當 $|V_{DSsat}| < |V_{DS}|$ ，則 M_5 與 M_6 進入飽和區，此時 $g_{ds} = \frac{\partial i_D}{\partial V_{DS}}$ 也將降低，而等效電感值 L_{eq} 即能提高。因此當要調高等效電感值時，即可透過增加控制電壓 V_{tune} 來達到。

為確保振盪器可順利起振，交錯耦合對 M_7 與 M_8 需要提供足夠大的負阻以補償主動式電感電路中的損耗，而此損耗最主要的來源即是主動式電感等效電路中的並聯電導 G_p 。根據振盪器設計的經驗法則，交錯耦合對提供的負電導需大於三倍的並聯電導 $g_{m7} > 3G_p = \frac{3g_{ds5}}{2}$ 。

表 4-1 主動式電感振盪器之電路參數與數值

Parameters	Values	Transistors	Width(μm)/Length(μm)
f_{osc}	533 MHz	M_1, M_2	4/0.35
Swing	731 mV	M_3, M_4	20/0.35
C	5 pF	M_5, M_6	4/0.3
V_{tune}	0.6 V	M_7, M_8	40/0.35
V_{DD}	2.6 V	Multiplier of Transistors	4

透過等效電路分析並以 HSPICE 模擬後，所得的電路參數與數值如表 4-1 所示。振盪頻率 f_{osc} 未直接調至 540 MHz，是由於後續處理製程偏移時，將採用電容修整，進而微調至 540 MHz。因計畫對電容進行修整，且為了減少振盪器受電路中寄生電容的影響，故預先採用較大的電容值 5 pF 進行設計。為了使用較小的電感值，故採用較小的控制電壓 V_{tune} 。為達到較大的振幅，可將電晶體寬度或 Multiplier 調大，但如此將消耗更多的電流以及晶片面積，因此在這些考量與權衡之下，採用目前表 4-1 中的數值。



4.2 低壓差穩壓器 (LDO)

由於供應電壓源可能無法提供穩定不變的電壓，然而供應電壓的變化將會影響主動式電感振盪器的振盪頻率，因此採用低壓差穩壓器 (low-dropout regulator) 以確保在一定的供應電壓變化範圍內，可提供穩定的電壓輸出。另外，比起其他線性直流穩壓器，低壓差穩壓器能在輸入電壓與輸出電壓差距更小的情況下運作，因此能提供與供應電壓相近的穩定輸出電壓，給予主動式電感振盪器電路使用。

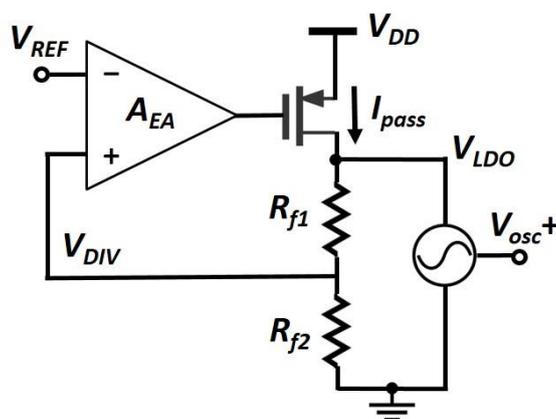


圖 4-3 低壓差穩壓器之基本電路。

圖 4-3 為低壓差穩壓器之基本電路，主要由一個誤差放大器 (error amplifier)、一個傳輸電晶體 (pass transistor) 以及兩個電阻所構成。誤差放大器輸入端的負端通常由帶隙 (bandgap) 參考電壓電路，提供不受溫度與供應電源影響的參考電壓 V_{REF} 。在本次設計中採用 PMOS 作為傳輸電晶體，圖中以交流電壓源的符號代表主動式電感振盪器。低壓差穩壓器的使用方式，即是提供電壓 V_{LDO} 作為振盪器所使用的供應電壓。

當低壓差穩壓器處於穩定狀態時，假設誤差放大器為一理想運算放大器 (ideal operational amplifier) $A_{EA} \approx \infty$ ，則



$$\begin{aligned}
 A_{EA}(V_{DIV} - V_{REF}) &= V_G \\
 \Rightarrow V_{DIV} - V_{REF} &= \frac{V_G}{A_{EA}} \approx 0 \\
 \Rightarrow V_{LDO} &= \frac{R_{f1} + R_{f2}}{R_{f2}} V_{DIV} \approx \left(1 + \frac{R_{f1}}{R_{f2}}\right) V_{REF}
 \end{aligned} \tag{4.3}$$

即可得到 V_{LDO} 與參考電壓 V_{REF} 的關係式，其中 V_G 為傳輸電晶體之閘極電壓。

低壓差穩壓器可視為一負回授系統，當供應電壓 V_{DD} 變大時，增加了傳輸電晶體的源閘跨壓 V_{SG} ，使得輸出電流 I_{pass} 增大，則 V_{LDO} 與分壓 V_{DIV} 將提高，誤差放大器輸出給傳輸電晶體的閘極電壓會因此增加，如此恰可減少傳輸電晶體的源閘跨壓 V_{SG} ，回復 V_{LDO} 電壓。若是穩壓器負載端的電阻，也就是振盪器的等效電阻 R_L 變大，使得 V_{LDO} 提高時，也將循同樣的負回授路徑使其恢復。

當供應電壓 V_{DD} 變小，雖然同樣會依負回授機制回復 V_{LDO} ，但若供應電壓 V_{DD} 太小，將壓迫到傳輸電晶體的源汲跨壓 $V_{SD} = V_{DD} - V_{OUT}$ ，使其從飽和區進入線性區，將不利穩壓器之運作。而當負載電阻 R_L 太小，其負載電流的需求將增加以回復相同的 V_{LDO} ，然而這將迫使傳輸電晶體的源閘跨壓 V_{SG} 加大，當飽和電壓大於源汲跨壓 $|V_{DSsat}| = V_{SG} - |V_{tp}| > V_{SD}$ ，也會使電晶體從飽和區進入線性區。因此低壓差穩壓器有其供應電壓 V_{DD} 與負載電阻 R_L 的下限，負載電阻 R_L 的下限也可視為負載電流的上限 $I_L = \frac{V_{LDO}}{R_L}$ 。

考量一 3.3 V 的供應電源其變動範圍為 3.0~3.6 V，為保留傳輸電晶體 0.3 V 的源汲跨壓 V_{SD} ，因此將輸出電壓設計於 $3.0 - 0.3 = 2.7$ V。而主動式電感振盪器所需之負載電流約為 15 mA，實務上會將傳輸電晶體在最大飽和電壓 $|V_{DSsat}| \leq 0.3$ V 之輸出電流設計在負載所需電流的兩倍以上，在此設計為 35 mA。

為確保低壓差穩壓器在應用範圍內均能良好運作，接下來將針對低壓差穩壓器的幾項特性的進行檢驗。

4.2.1 低壓差穩壓器 (LDO) 過載電流 (Over-current)

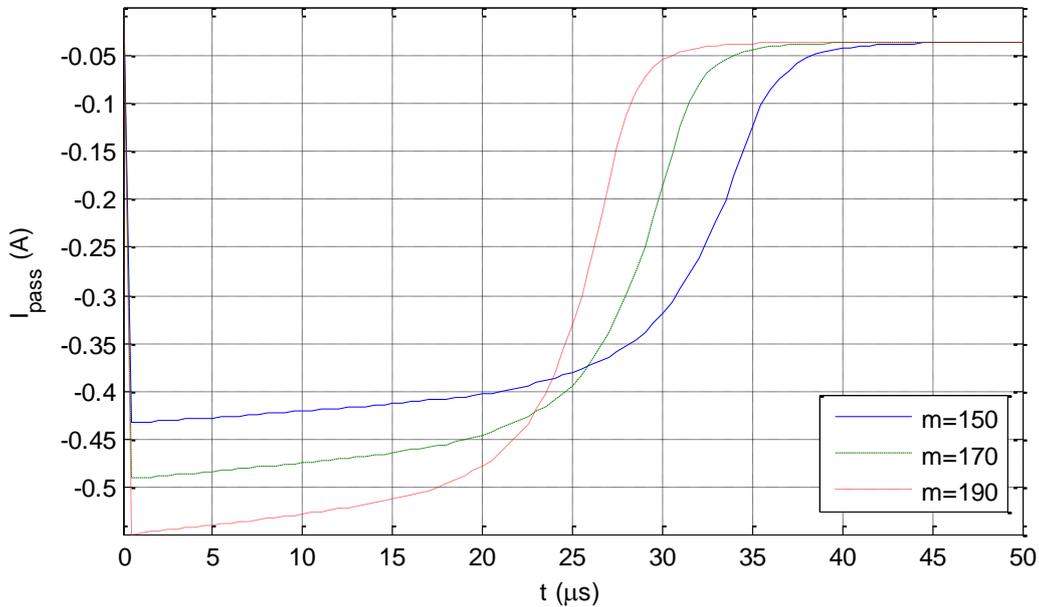
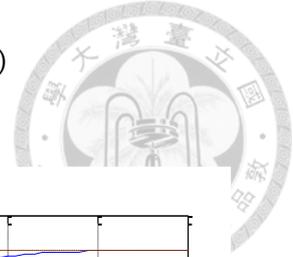


圖 4-4 在 SS corner、供應電壓 3.6 V、溫度 -20°C 的條件下之傳輸電晶體電流，三條線各別代表傳輸電晶體之 multiplier 為 150、170 以及 190 的情況。

低壓差穩壓器在提供輸出電壓予負載電路時，通常會配合大電容使用，以提供更好的穩壓效果，在此設計中採用 $4.7\ \mu\text{F}$ 的電容。然而也因此，在低壓差穩壓器開啟的時候，將對一個大電容負載進行充電，在初始狀態大電容的電壓還很低的時候，相當於短路負載，會使得傳輸電晶體輸出的電流非常大，可能會造成電路的燒燬，此時的電流即所謂過載電流 (over-current)。因此在設計中需要注意此電流是否在安全範圍內，在此以 500 mA 作為電流上限。其最壞情況 (worst case) 在 SS corner、供應電壓 3.6 V、溫度 -20°C ，傳輸電晶體採用的是 SMIC $0.11\text{-}\mu\text{m}$ 製程中 3.3 V 的 PMOS，寬度 $32\ \mu\text{m}$ ，長度 $0.35\ \mu\text{m}$ ，負載除了 $4.7\ \mu\text{F}$ 的電容外，再加上 $74\ \Omega (= 2.6\ \text{V} / 35\ \text{mA})$ 的電阻代表負載電路。為了確保過載電流不會超過 500 mA 的安全上限，因此透過模擬來觀察傳輸電晶體 PMOS 的 multiplier 在多少數值內可確保過載電流於 500 mA 內。圖 4-4 的三條線代表的分別是傳輸電晶體之 multiplier 為 150、170 以及 190 的情況。在此的電流值為負值，是由於 PMOS 從源極至汲極的電流方向被定義為負，在 multiplier 為 190 時，電流會超過 500 mA，

multiplier 為 170 時能恰好維持在 500 mA 內。雖然 multiplier 為 150 時，過載電流更低，但也會減少低壓差穩壓器能提供的電流輸出，因此 multiplier 採用 170。



4.2.2 傳輸電晶體 (Pass Transistor) 飽和區模式檢驗

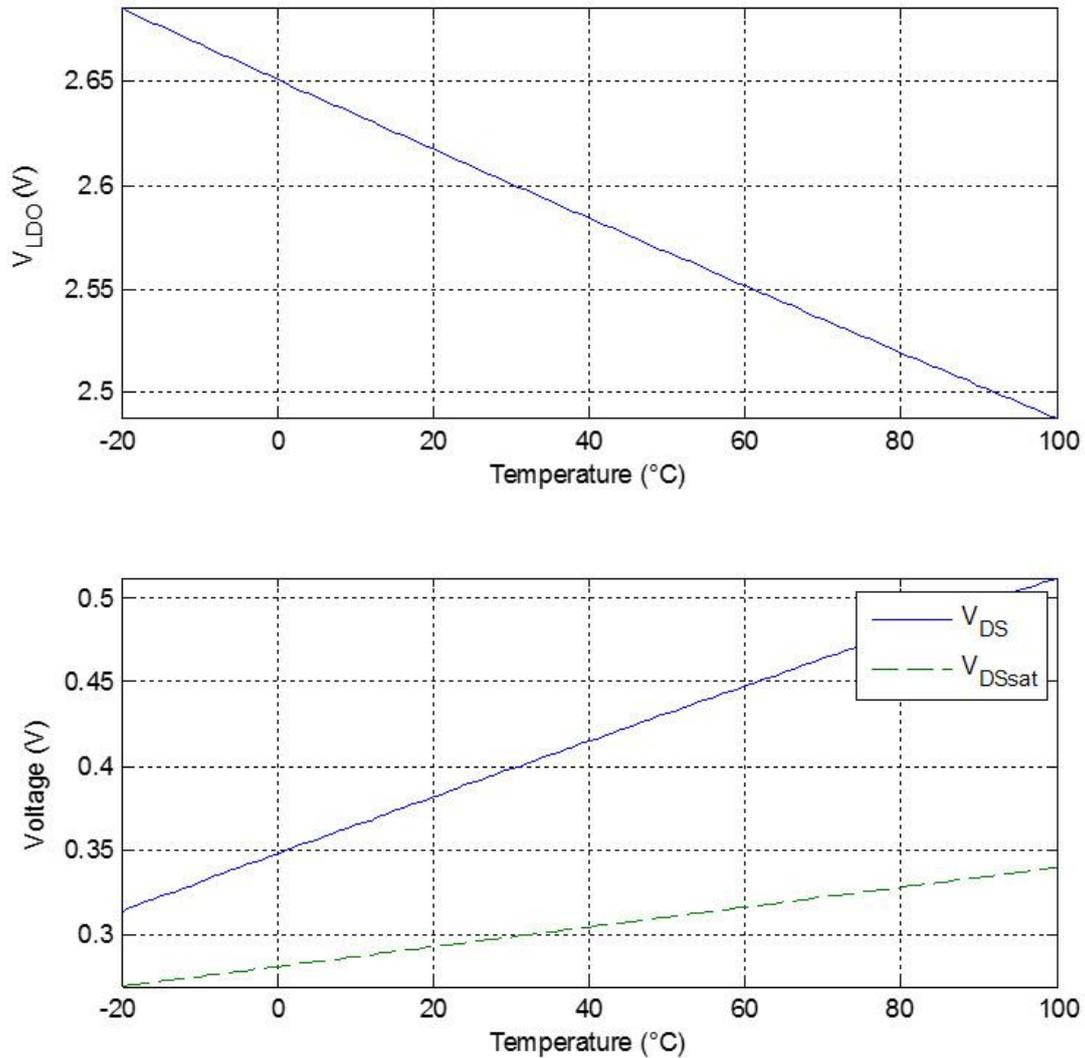


圖 4-5 在 SS corner、供應電壓 3.0 V 及負載電流 35 mA 的條件下，低壓差穩壓器之輸出電壓 V_{LDO} 及傳輸電晶體之汲源電壓 V_{DS} 與飽和電壓 V_{DSsat} 隨溫度的變化。

如本節前述所提過，傳輸電晶體在所有溫度以及製程偏移等條件中，都需要確保維持在飽和區運作。供應電壓與製程部分採用其最壞情況 (worst case)，3.0 V 與 SS corner，負載電流採用最大供應電流 35 mA，則低壓差穩壓器之輸出電壓 V_{LDO} 及傳輸電晶體之汲源電壓 V_{DS} 與飽和電壓 V_{DSsat} 隨溫度的變化如圖 4-5。在 -20~100

°C 溫度範圍中， V_{LDO} 從 2.69 減少至 2.49。在整個溫度範圍內，傳輸電晶體之汲源電壓 V_{DS} 皆大於飽和電壓 V_{DSsat} ，因此可保證傳輸電晶體能維持在飽和區內運作。一般而言，低壓差穩壓器的最壞情況是發生在 100°C，如圖中的飽和電壓 V_{DSsat} 隨溫度上升而提高，但加上溫度補償設計後，100°C 時的輸出電壓 V_{LDO} 降低了，因此增加了傳輸電晶體的汲源電壓 V_{DS} ，更加確保傳輸電晶體能在飽和區內運作。

4.2.3 低壓差穩壓器 (LDO) 之穩定度 (Stability)

由於低壓差穩壓器是一個回授系統，為確保其運作的穩定性，需檢查其相位邊限 (phase margin) 與增益邊限 (gain margin)，讓它在操作頻率範圍內不會產生回授振盪而能保持穩定運作。

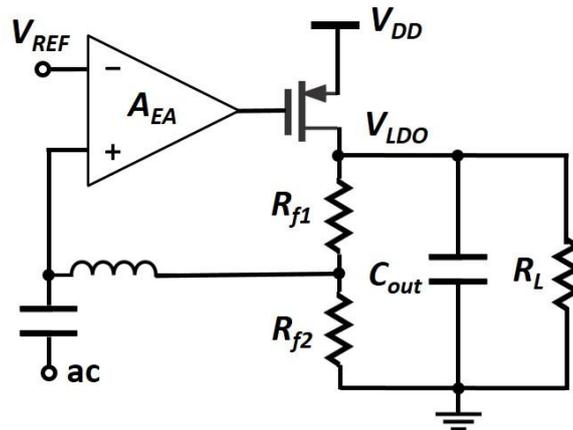


圖 4-6 穩定度交流分析之電路設置。

為了透過交流分析來觀察相位邊限與增益邊限，因此採用圖 4-6 的電路配置。使用 1 GF 的巨大電容與 1 GH 的巨大電感，讓穩態的直流電壓依然能通過巨大電感維持回授的狀態，並讓交流 (ac) 電壓信號由巨大電容進入，但透過巨大電感將其回授路徑斷開，以得到其相位與增益邊限。

經過交流分析模擬，可得到低壓差穩壓器之波德圖 (Bode plot) 與相位圖，如圖 4-7。模擬採用 TT corner、供應電壓 3.3 V。三條曲線分別為三組不同的負載電阻與溫度條件，如表 4-2 所示。第一條曲線為溫度於 40°C，輸出電壓 2.6 V、最大負載電流 35 mA 的情況，以負載電阻 74 Ω 表示。而第二與第三條曲線之負載電

阻，則為主動式電感振盪器在 -20 與 100°C 時的等效電阻。三組的增益與相位邊限，以及單位增益頻率如表中所示。在此相位邊限為 0 dB 時的相位與 0 度相位之差，是由於此低壓差穩壓器回授路徑是連接誤差放大器輸入端之正端，不同於一般討論回授電路時，回授路徑會連接於負端，因此相差一個負號。於是，一般相位邊限是看 0 dB 時的相位與 -180 度相位之差，在此則是要看 0 dB 與 0 度的相位差。同理，在此的增益邊限為 0 dB 與相位 0 度時的增益差。實務上相位邊限需大於 60 度，在此皆在 80 度以上，符合需求。而增益邊限也在 80 dB 以上，足以確保低壓差穩壓器之穩定度。

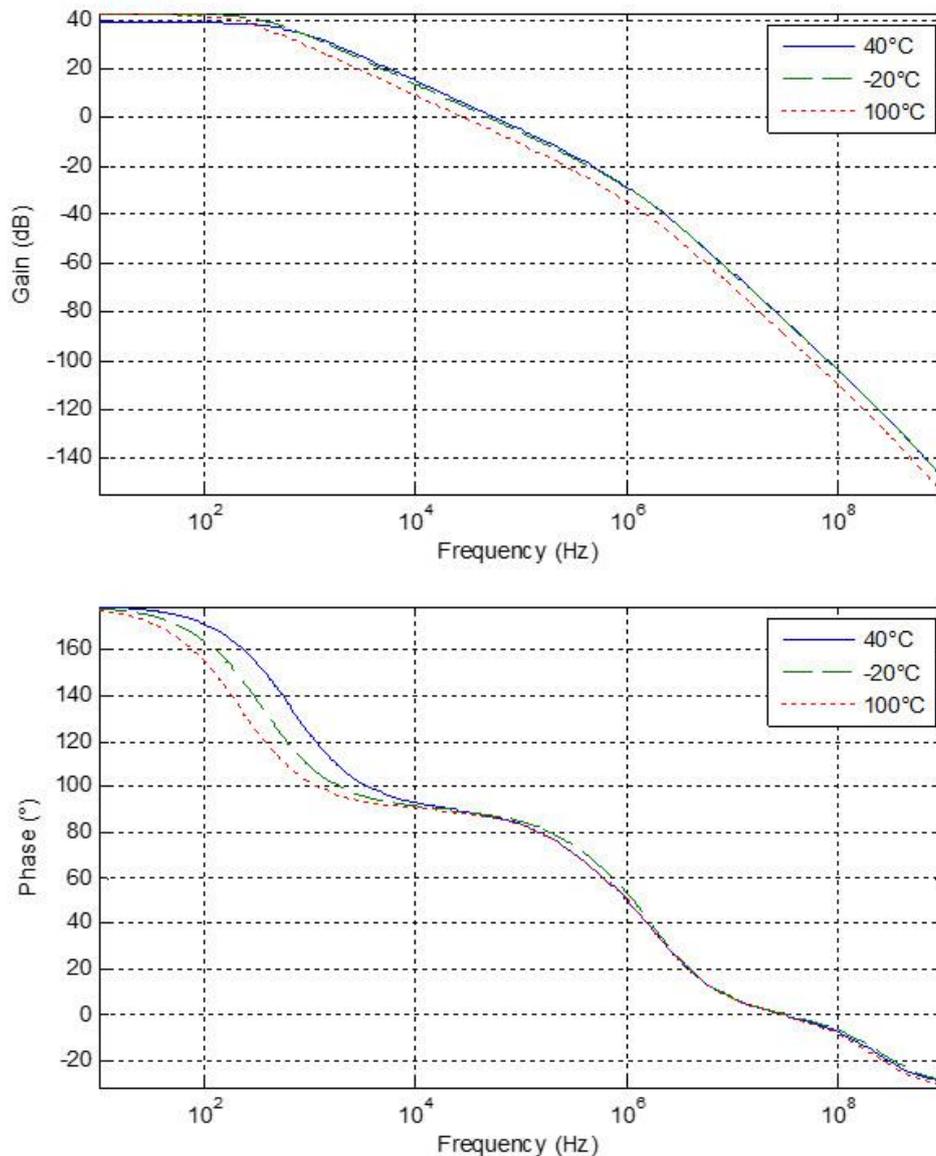


圖 4-7 低壓差穩壓器穩定度分析之波德圖 (Bode plot) 與相位圖。



表 4-2 在三組溫度與負載電阻條件下之增益與相位邊限及單位增益頻率。

Temperature (°C)	R_L (Ω)	Gain Margin (dB)	Phase Margin (°)	Unity-gain Frequency (kHz)
40	74	83.40	86.71	55.96
-20	153	84.94	87.73	48.30
100	215	88.40	88.43	28.33

4.2.4 電壓補償設計

在低壓差穩壓器進行完前三項的檢驗後，最後將觀察在 3.0~3.6 V 的供應電壓範圍中，主動式電感振盪器之振盪頻率隨電壓變動的幅度。此模擬之製程模型為 TT corner，溫度 40°C。振盪頻率與穩壓器之輸出電壓與電流如表 4-3 所示。由此結果可得知，供應電壓在±9.09%的變化率下，振盪頻率的變化率僅±0.57%，透過低壓差穩壓器所得到的電壓補償效果，讓原本容易受供應電壓所影響之主動式電感振盪器得到了大幅的改善。

表 4-3 三種供應電壓下，主動式電感振盪器之振盪頻率與低壓差穩壓器之輸出電壓與輸出電流。

Parameters	V_{DD} (V)	f_{osc} (MHz)	V_{LDO} (V)	I_{pass} (mA)
Values	3.0	532.4	2.609	14.22
	3.3	535.2	2.623	14.18
	3.6	538.5	2.634	14.54
Variation	±9.09%	±0.57%	±0.48%	±1.27%



4.3 溫度補償電路

當溫度上升時，主動式電感振盪器之振盪頻率將隨之上升，為了使振盪頻率不隨溫度變動，因此考慮調整低壓差穩壓器輸出電壓的溫度係數。當供應電壓降低，將使得 M_5 與 M_6 的源閘跨壓 V_{SG} 減少，汲源電導 g_{ds} 降低，等效電感值 L_{eq} 升高，則振盪頻率降低。因此需設計一負溫度係數之電壓，來抵消原本振盪頻率會隨溫度上升的趨勢，使振盪頻率盡可能不受溫度影響。

4.3.1 負溫度係數電壓

藉由將雙極性 (bipolar) 電晶體之基極 (base) 與集極 (collector) 相接，使其維持在順向主動區 (forward-active)，則其基射 (base-emitter) 電壓 V_{BE} 將表現出負溫度係數之特性，基射電壓 V_{BE} 對絕對溫度 T 偏微分[12]為

$$\frac{\partial V_{BE}}{\partial T} = \frac{V_{BE} - (4+m)V_T - E_g/q}{T} \quad (4.4)$$

其中 $m \approx -3/2$ ，熱電壓 (thermal voltage) $V_T = kT/q$ ， k 為波茲曼常數 (Boltzmann's constant)， q 代表電子的基本電荷量，以及矽的帶隙能量 (bandgap energy) $E_g \approx 1.12 \text{ eV}$ 。當 $T = 300 \text{ K}$ ， $V_{BE} \approx 800 \text{ mV}$ ， $\partial V_{BE}/\partial T \approx -1.5 \text{ mV/K}$ ，即可提供負溫度係數電壓。



4.3.2 正溫度係數電壓

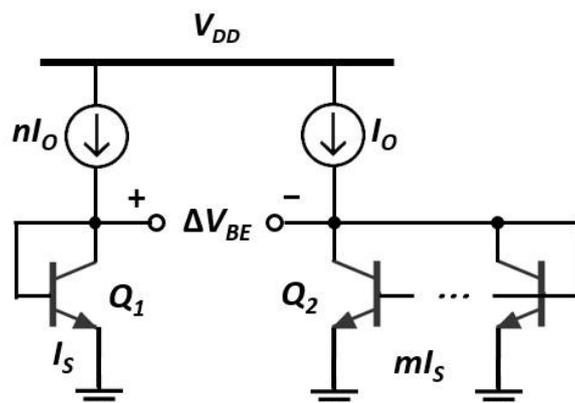


圖 4-8 正比於絕對溫度 (PTAT) 之電壓差[12]。

當兩個雙極性電晶體操作於不同的電流密度時，兩者基射電壓差 ΔV_{BE} 將直接正比於絕對溫度[13]，如圖 4-8，基射電壓差為

$$\begin{aligned} \Delta V_{BE} &= V_T \ln \frac{nI_0}{I_S} - V_T \ln \frac{I_0}{mI_S} \\ &= V_T \ln(nm) \\ &= \frac{kT}{q} \ln(nm) \end{aligned} \quad (4.5)$$

其正溫度係數即為 $kT/q \ln(nm)$ 。基射電壓 $V_{BE} = V_T \ln(I_C/I_S)$ ， I_C 為集極 (collector) 電流。 I_S 為反向飽和電流，會隨溫度變化，因此透過電壓差的方式，巧妙消除受溫度影響的反向飽和電流 I_S ，即可得一正比於絕對溫度之電壓。



4.3.3 帶隙 (bandgap) 參考電壓

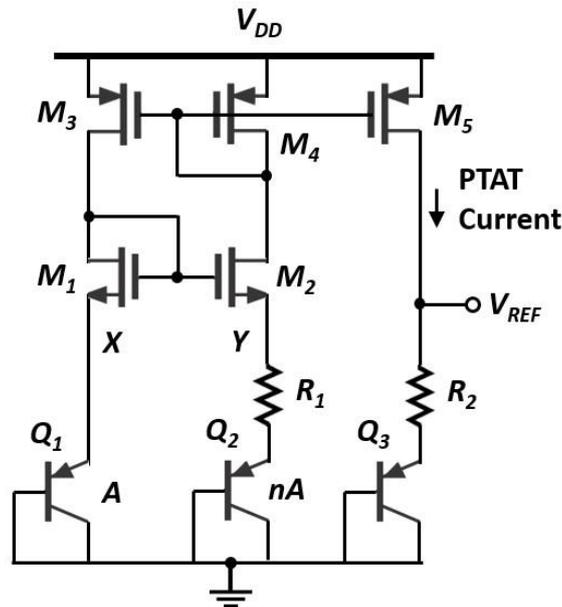


圖 4-9 帶隙 (bandgap) 參考電壓[12]。

由於基射電壓 V_{BE} 的負溫度係數不一定能恰好補償主動式電感振盪器之頻率對溫度的變化，因此需要配合正溫度係數之電路來調整。圖 4-9 中， Q_3 提供負溫度係數之基射電壓 $|V_{BE3}|$ ， Q_1 與 Q_2 提供正溫度係數之基射電壓差， M_1 - M_4 為與供應電壓無關 (supply-independent) 之電流架構。當 M_1 - M_2 設置完全相同， M_3 - M_5 也設置為完全相同，則 $I_{D1} = I_{D2}$ ，且 $V_X = V_Y$ 。因此

$$\begin{aligned}
 I_{D2} R_1 &= |V_{BE1}| - |V_{BE2}| = V_T \ln(n) \\
 \Rightarrow I_{D5} &= I_{D2} = \frac{V_T}{R_1} \ln(n) \\
 \Rightarrow V_{REF} &= |V_{BE3}| + \frac{R_2}{R_1} V_T \ln(n)
 \end{aligned} \tag{4.6}$$

即可由負溫度係數的 $|V_{BE3}|$ 與正溫度係數的 $\frac{R_2}{R_1} V_T \ln(n)$ 調整 V_{REF} 的溫度係數，以符合主動式電感振盪器溫度補償的需求。

4.3.4 溫度補償設計



將(4.6)代入(4.3)，可得到低壓差穩壓器輸出電壓 V_{LDO} 與負溫度係數的 $|V_{BE3}|$ 及正溫度係數的 I_{D5} 關係為

$$V_{LDO} = \left(1 + \frac{R_{f1}}{R_{f2}}\right) V_{REF} = \left(1 + \frac{R_{f1}}{R_{f2}}\right) (|V_{BE3}| + I_{D5} R_2) \quad (4.7)$$

本次設計需要涵蓋 $-20 \sim 100^\circ\text{C}$ 的溫度範圍。 -20°C 時振盪頻率較低，需配合較高的穩壓器輸出電壓 V_{LDO} 來提升頻率，因此將此溫度之穩壓 V_{LDO} 設定於上限 2.7V ，此時振盪頻率為 522MHz 。接著找出 100°C 時，當 $V_{LDO} = 2.51\text{V}$ ，振盪頻率為 521MHz ，相當接近 522MHz ，因此將穩壓器於 100°C 的輸出電壓設計目標定於 2.51V ，以補償溫度的影響。透過設計與模擬先得到 -20°C 與 100°C 時的 $|V_{BE3}|$ 與 I_{D5} ，將之代入(4.7)得

$$\begin{cases} 2.7 = \left(1 + \frac{R_{f1}}{R_{f2}}\right) (0.7855 + 9.696 \cdot 10^{-6} \cdot R_2) \\ 2.51 = \left(1 + \frac{R_{f1}}{R_{f2}}\right) (0.5824 + 14.48 \cdot 10^{-6} \cdot R_2) \end{cases} \quad (4.8)$$

由此求得 $R_2 = 27.04\text{ k}\Omega$ 與 $R_{f1}/R_{f2} = 1.5771$ 。

經過模擬與微調之後，得到 $R_2 = 27.09\text{ k}\Omega$ ， $R_{f1}/R_{f2} = 1.574$ ，可讓 100°C 與 -20°C 的振盪頻率相當接近，各別是 527.6 與 527.3MHz ，如圖 4-10。此時最大頻率 535.9MHz 在 40°C ，因此在 $-20 \sim 100^\circ\text{C}$ 的溫度範圍，頻率的變化率為

$$\frac{535.9 - 527.3}{535.9} = 1.60\% \quad (4.9)$$

而在進行溫度補償前，當給予主動式電感振盪器 2.6V 的定電壓，其在 -20°C 、 40°C 與 100°C 時的頻率各別是 505.1 、 529.3 及 539.4MHz ，頻率的變化率為

$$\frac{539.4 - 505.1}{529.3} = 6.48\% \quad (4.10)$$

可見在進行溫度補償後，振盪頻率對溫度的穩定性大幅提升。由圖 4-11，可觀察到低壓差穩壓器輸出電壓 V_{LDO} 隨溫度的變化接近線性，但從圖 4-10可知，在進行溫度補償前，振盪頻率隨溫度的變化即非線性，使得溫度補償後的頻率，對溫度的變化仍呈現非線性的曲線。但即使進行溫度補償後，振盪頻率隨溫度表現出非線性的特性，仍然不減溫度補償的效果。只是若要再更進一步改善，則應該需要

採用非線性的補償方式才能達到效果。

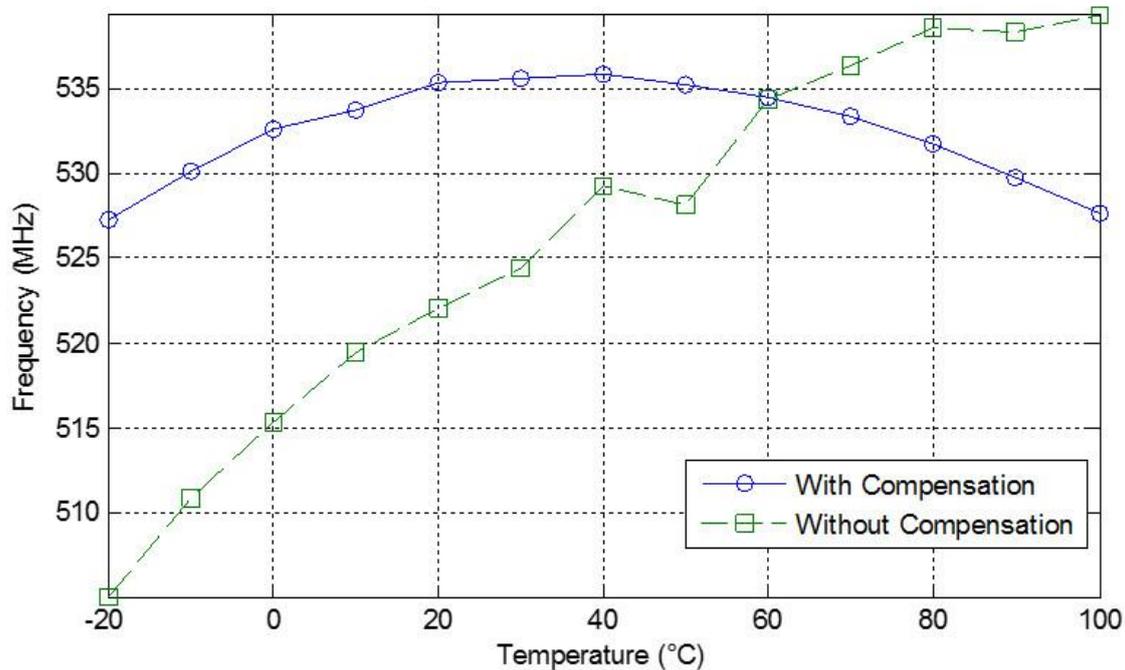
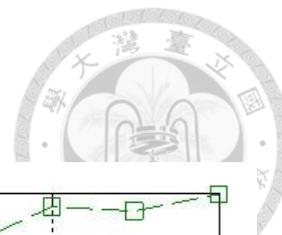


圖 4-10 主動式電感振盪器之振盪頻率隨溫度變化圖。

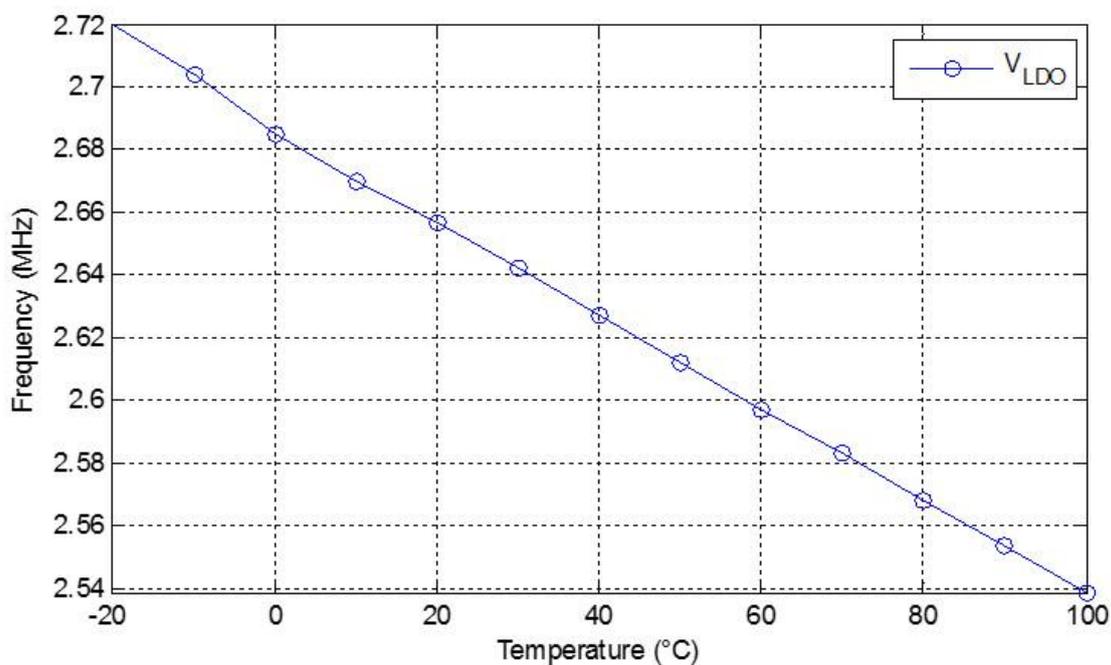


圖 4-11 低壓差穩壓器輸出電壓 V_{LDO} 隨溫度變化圖

主動式電感振盪器消耗的電流量於 -20°C 時最大，為 17.73 mA，於 100°C

時最小，為 11.80 mA。圖 4-11 可看到在 -20°C 時， V_{LDO} 有略為超過上限 2.7 V，但此時的負載電流，也就是主動式電感振盪器所消耗的電流量為 17.73 mA，僅低壓差穩壓器最大輸出電流 35 mA 的一半，因此不影響低壓差穩壓器的正常運作。

電壓振盪幅度方面，於 -20°C 時最大，振幅為 856 mV， 100°C 時最小，振幅 667 mV。在進行溫度補償前， 100°C 時的振幅為 689 mV，此時主動式電感振盪器的供應電壓為 2.6 V，但在溫度補償後，振盪器從穩壓器接受的電壓降低為 2.54 V，造成振幅略為減低，是此溫度補償設計下所犧牲的部分。

在可搜尋到的其他主動式電感振盪器相關文獻中，僅[14]有進行溫度補償設計，其於交錯耦合對的負阻電路下，加上一個 NMOS 電流源，並透過具溫度補償效果的偏壓電路提供 NMOS 閘極電壓，來調整電流。經溫度補償後，在 $-55\sim 125^{\circ}\text{C}$ 的範圍中，頻率隨溫度的變化率為 10%，即 555.56 ppm/ $^{\circ}\text{C}$ 。而本篇論文的溫度範圍 $-20\sim 100^{\circ}\text{C}$ ，頻率隨溫度變化率為 1.60%，以 133.33 ppm/ $^{\circ}\text{C}$ 與之相比，為[14]的 0.24 倍，溫度補償效果勝出許多。

4.4 電容修整陣列 (Trim Array)

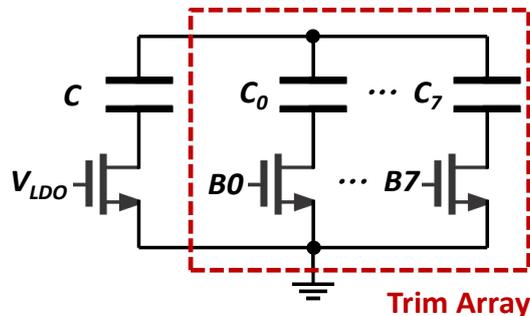


圖 4-12 電容修整陣列電路。

表 4-4 電容修整陣列中電容之電容值。

Capacitor	C	C_n ($n = 0\sim 7$)
Capacitance	1.75 pF	55×2^n fF

在電壓以及溫度補償設計完成後，製程補償設計方面採用電容修整陣列 (trim

array) 來實現，電路如圖 4-12。電容修整陣列配置在差動主動式電感振盪器的兩個輸出電壓端與接地 (ground) 之間，兩處皆配置一組相同的修整陣列，如圖 4-1 中電容 C 的位置。在製程偏移方面，對振盪頻率具關鍵性影響的為振盪器電路中的 MOS 電晶體以及 MOM (Metal-Oxide-Metal) 電容。當電晶體與電容之製程角 (process corner) 同時為 FF corner 時振盪頻率最高，而在兩者之製程角同時為 SS corner 時振盪頻率最低，因此電容修整陣列的設計目標，即在於讓這兩個製程角下的振盪頻率透過電容修整的方式都能回到 540 MHz。如此一來，在任何製程角下，由於振盪頻率不會高於 FF corner 也不會低於 SS corner 時的振盪頻率，因此便能保證無論在任何製程角下，皆能將振盪頻率修整回 540 MHz。經過設計與模擬後，可得到各電容之電容值如表 4-4。 C_0 至 C_7 每一個電容的電容值皆為前一個電容的兩倍，由修整位元組 (Trim Byte) B_0 至 B_7 八個電壓信號控制各電容下方的 NMOS 開關，可組合出 256 種電容值。另外，控制 C 的 NMOS 開極接於 V_{LDO} ，代表隨時處於導通的狀態，是所有修整電容 C_0 至 C_7 關閉時，僅剩的電容。至於為什麼要在 C 也加上 NMOS 開關，是為了與 C_0 至 C_7 達到元件匹配 (element matching)，較能保持總電容值及振盪頻率隨修整位元組變化的單調性 (monotonic)。

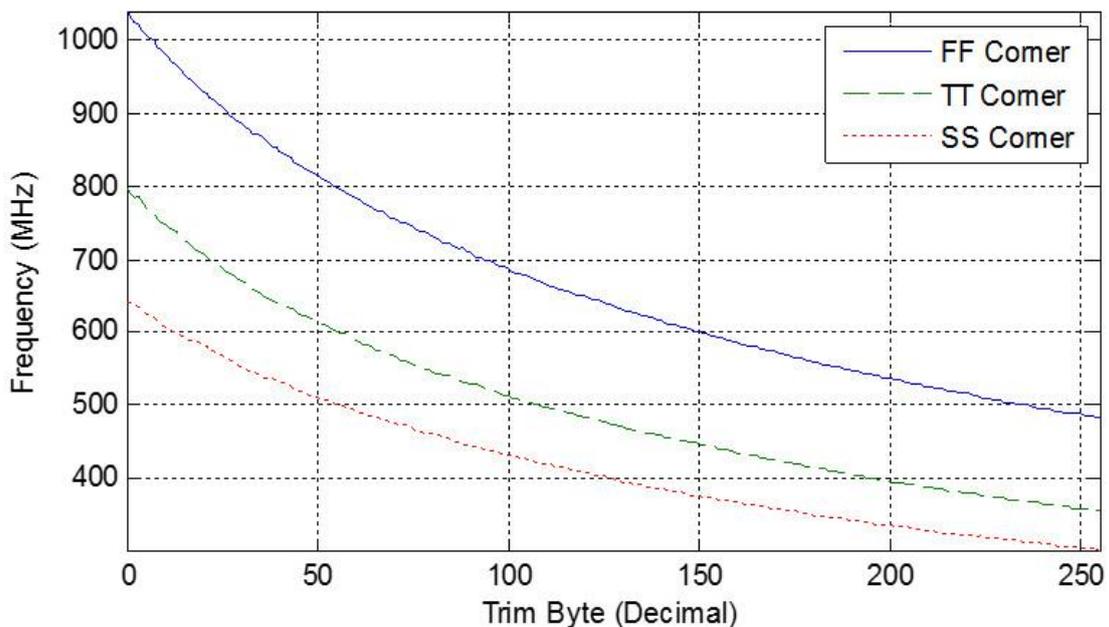


圖 4-13 FF、TT 與 SS 三種製程角 (process corner) 中，振盪頻率隨修整位元組 (trim byte) 的變化。



從圖 4-13 展示了 FF、TT 與 SS 三種製程角的模擬條件下，振盪頻率隨著修整位元組(trim byte)的變化。當修整位元組為 0 時，即 B_0 至 B_7 全為低電位，NMOS 關閉，電容不導通，總電容值最小，此時的振盪頻率最高。而當修整位元組為 255 時， B_0 至 B_7 全為高電位，NMOS 開啟，電容導通，此時總電容值最大，振盪頻率最小。因此可以透過修整位元組來調整在不同製程偏移下的振盪頻率。由於振盪頻率的目標是操作於 540 MHz，所以修整的頻率範圍便需要在不同製程角下皆涵蓋 540 MHz，從圖 4-13 或表 4-5 可確認在三種製程角下修整的頻率範圍皆有包含 540 MHz。表 4-5 也列出了各製程角下，將振盪頻率修整至 540 MHz 所對應的修整位元組。由於在 FF corner，振盪頻率會升高，因此需要開啟較多的電容將振盪頻率降回 540 MHz，所以修整位元組的值也較大，而 SS corner 則相反，需要減少電容，提升振盪頻率至 540 MHz，因此修整位元組的值較小。修整誤差(trim error)為整個修整的頻率範圍中，最接近 540 MHz 的兩個頻率的差，除以 540 MHz 後的百分比。以 SS corner 為例，其透過修整後最接近 540 MHz 的頻率為 540.6 與 538.3 MHz，兩者之間相差 2.29 MHz，除以 540 MHz 後為 0.42%，同表中的 $\pm 0.21\%$ 。此代表通過修整後，所達到的振盪頻率不一定為完全精準的 540 MHz，但誤差可保證在 $\pm 0.21\%$ 以內。雖然 SS corner 修整的頻率範圍最小，但從圖 4-13 上可以看到 SS corner 在 540 MHz 一帶，振盪頻率對修整位元組變化幅度較大，也因此修整誤差較大。而 FF corner 雖然修整頻率範圍較大，但在 540 MHz 附近，其振盪頻率對修整位元組的變化小，因此修整誤差小。而在任一製程角狀況下，至少可確保修整誤差不會超過 SS corner 的 $\pm 0.21\%$ ，製程補償設計也可宣告完成。

表 4-5 FF、TT 與 SS 三種製程角 (process corner) 條件下，使振盪頻率修整至 540 MHz 的修整位元組 (trim byte)、修整誤差 (trim error) 與頻率範圍。

Corner	540 MHz Trim Byte	Trim Error	Frequency Range (MHz)
FF	$197_{10} = 1100\ 0101_2$	$\pm 0.14\%$	483~1040
TT	$83_{10} = 0101\ 0011_2$	$\pm 0.18\%$	354~798
SS	$35_{10} = 0010\ 0011_2$	$\pm 0.21\%$	300~642

第五章 結論

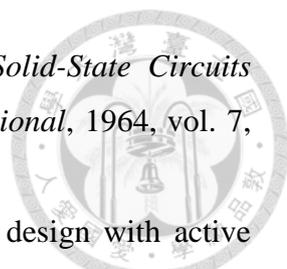


在主動式電感的使用上，原本存在著線性度以及容易受製程、供應電壓與溫度變化所影響[4]的問題。在本篇論文中首次採用大信號分析以及動態系統分析，獲得更接近主動式電感振盪器運作之軌跡，為一隨遇穩定（neutrally-stable）的極限環。雖不同於其他線性振盪器之極限環為一正圓，但仍能肯定主動式電感振盪器具備週期性穩定振盪的特徵。在供應電壓為 3.3 ± 0.3 V 的範圍中，供應電壓本身的變化率為 $\pm 9.09\%$ ，而使用低壓差穩壓器後，其提供主動式電感振盪器之電壓 V_{LDO} 變化率僅 $\pm 0.48\%$ ，使得振盪頻率變化率為 $\pm 0.57\%$ ，讓原本容易受供應電壓影響的主動式電感振盪器穩定許多。在 $-20 \sim 100^\circ\text{C}$ 的溫度範圍中，原本振盪頻率的變化為 6.48% ，配合帶隙參考電壓的溫度補償設計後，減少至 1.60% ，效果顯著。而且與[14]的頻率隨溫度飄移 $555.56 \text{ ppm}/^\circ\text{C}$ 相比，本次溫度補償設計僅 $133.33 \text{ ppm}/^\circ\text{C}$ ，能明顯看見改善幅度的差異。在製程偏移上，透過電容修整陣列，在不同製程角條件下，皆能將振盪頻率修整回 540 MHz ，修整誤差在 $\pm 0.21\%$ 以下。因此，在線性度之大信號模型與動態系統分析，以及製程、電壓及溫度的補償設計上，可算圓滿達成。

參考文獻



- [1] A. A.Abidi and R. G.Meyer, “Noise in relaxation oscillators,” *IEEE J. Solid-State Circuits*, vol. 18, no. 6, pp. 794–802, 1983.
- [2] M.Ismail, R.Wassenaar, and W.Morrison, “A high-speed continuous-time bandpass VHF filter in MOS technology,” in *Circuits and Systems, 1991., IEEE International Symposium on*, 1991, pp. 1761–1764.
- [3] F.Yuan, *CMOS active inductors and transformers: principle, implementation, and applications*. Springer Science & Business Media, 2008.
- [4] U. L.Rohde and A. K.Poddar, “Active inductor oscillator noise dynamics,” in *Frequency Control Symposium (FCS), 2010 IEEE International*, 2010, pp. 201–207.
- [5] B. D. H.Tellegen, “The gyrator, a new electric network element,” *Philips Res. Rep.*, vol. 3, no. 2, pp. 81–101, 1948.
- [6] A.Thanachayanont, “CMOS transistor-only active inductor for IF/RF applications,” in *Industrial Technology, 2002. IEEE ICIT’02. 2002 IEEE International Conference on*, 2002, vol. 2, pp. 1209–1212.
- [7] A.Thanachayanont and A.Payne, “VHF CMOS integrated active inductor,” *Electron. Lett.*, vol. 32, no. 11, pp. 999–1000, 1996.
- [8] T. Y. K.Lin and A. J.Payne, “Design of a low-voltage, low-power, wide-tuning integrated oscillator,” in *Circuits and Systems, 2000. Proceedings. ISCAS 2000 Geneva. The 2000 IEEE International Symposium on*, 2000, vol. 5, pp. 629–632.
- [9] Y.Wu, M.Ismail, and H.Olsson, “A novel CMOS fully differential inductorless RF bandpass filter,” in *Circuits and Systems, 2000. Proceedings. ISCAS 2000 Geneva. The 2000 IEEE International Symposium on*, 2000, vol. 4, pp. 149–152.
- [10] A. S.Sedra and K. C.Smith, *Microelectronic circuits*, vol. 1. New York: Oxford University Press, 1998.
- [11] L.-H.Lu, H.-H.Hsieh, and Y.-T.Liao, “A wide tuning-range CMOS VCO with a differential tunable active inductor,” *IEEE Trans. Microw. Theory Tech.*, vol. 54, no. 9, pp. 3462–3468, 2006.
- [12] B.Razavi and 罗扎, *Design of analog CMOS integrated circuits*. 清华大学出版社有限公司, 2001.

- 
- [13] D.Hilbiber, "A new semiconductor voltage standard," in *Solid-State Circuits Conference. Digest of Technical Papers. 1964 IEEE International*, 1964, vol. 7, pp. 32–33.
- [14] Y.-T.Liao and C.-J. R.Shi, "A 6--11GHz multi-phase VCO design with active inductors," in *Circuits and Systems, 2008. ISCAS 2008. IEEE International Symposium on*, 2008, pp. 988–991.