

國立臺灣大學電機資訊學院光電工程學研究所

碩士論文

Graduate Institute of Photonics and Optoelectronics
College of Electrical Engineering and Computer Science

National Taiwan University

Master Thesis

水平配向邊緣場效驅動液晶顯示器

在三維結構之模擬研究

Parallel-Aligned Fringe Field Switching Liquid Crystal

Display with 3D Electrode Design

邱園竣

Yuan-Chun Chiu

指導教授：蔡永傑 博士

Advisor: Wing-Kit Choi, Ph.D.

中華民國 111 年 7 月

July 2022



誌謝



在就讀台大讀研究所的這兩年，很開心可以順利完成這篇論文，期間受到許多人的幫忙與照顧，不只是學業上，在生活中大大小小的事也被幫助許多。

首先我要感謝我的指導教授蔡永傑教授，教授在這兩年的期間給予我很大的幫助。課業上遇到問題，教授一定不吝嗇地教導我們，並且細心地跟講解與解答我們所疑問的地方。在實驗的部分，教授也都很放心的讓我們去發揮，讓自己能夠去完整思考整個實驗步驟流程，最後再從實驗結果找出可以改進與加強的地方，強化我們自身思考的能力。當然在想法或做法上有偏差的時候，教授會適時的引導我回到最基礎的方式再去做實驗。此外在疫情嚴峻的現在，教授也常常關心我們這群學生的學習狀況以及生活，在這兩年的期間我真的非常感謝教授。

再來要感謝上一屆的學長，顏景德、朱威豪以及蘇展，感謝學長們在交接的時候用心的指導，當我遇到問題時都能夠完整解答我的疑惑。再來感謝相處兩年的實驗室同學楊承祐、廖宜慶以及吳承叡，感謝同學們在遇到問題時會互相討論，實驗上遇到困難也相互幫助。更加感謝楊承祐同學，碰到實驗上的問題，他都能完整且解答我很多疑惑。在撰寫論文上，非常感謝有這些人的幫助，使得我不足的地方能夠完善，這兩年來真的是非常感謝大家。

最後要感謝我的家人，讓我在台大讀研究所的這兩年能夠衣食無缺的完成學業，給予我精神上的支持，讓我能夠無後顧之憂地完成學業，非常感謝家人對於我的支持，希望能夠與你們一起分享喜悅。

摘要

本文主要接續研究蔡永傑博士與陳世睿學長的正型液晶結構設計，探討的顯示器類型為正型液晶 PA-FFS 水平配向邊緣場效驅動顯示器，透過改變結構上電極寬度與電極彼此間距，探討穿透率以及快速響應的特性。

透過利用特殊的幹枝結構設計，在電極寬度上設計不同的大小，使得部分的液晶分子受到外加電場時偏轉，產生虛擬牆，加速整體液晶分子的響應時間。

從一開始的對於液晶受到電場影響下，液晶分子如何做旋轉曲討論。發現分子在轉軸上面的差異，為是否能使光穿透的主要原因，也是虛擬牆產生在哪裡的一大主因。針對旋轉軸上面去做液晶結構內部的深層探討。論文中對於結構的部分，探討不同電極寬度、不同電極間距以及不同主幹寬度的大小，了解到各尺寸上的匹配與調整對於整體的穿透率以及響應時間有很大的關係。

討論結構的部分，在本論文中發現，不論是改變電極寬度的比例、電極彼此間寬度的比例、主幹的寬度以及同樣面積上的比例匹配改變，對於整體的穿透率以及響應時間都有明顯的變化。追求高穿透率，選擇上以大寬度電極或者電極間彼此的寬度增加，都可大幅增加穿透率，操作電壓也會大幅下降。因此設計上偏向使用大寬度的電極或加大電極之間的間距。但假如是追求快速響應，則應當選擇電極為小寬度或電極彼此間距為小間距，這樣下降時間可以縮短。對於主幹上的匹配差異討論，發現主幹越大，穿透率略微減少，下降時間則是略微縮短。

最後以相同面積下，做不同電極與電極間距上尺寸的匹配，發現電極與電極間距彼此存在一個最佳匹配，可以達到最佳的下降時間，並且同時在操作電壓與穿透率上都是達到最佳的效果。

關鍵字：正型液晶、水平配向邊緣場效驅動、虛擬牆、快速響應

ABSTRACT



In this thesis, we will continue to study the structure and design of PA-FFS liquid crystal display. The liquid crystal used has positive dielectric anisotropy. By changing the electrode width and the distance between the electrodes on the structure, the light transmittance and response time are discussed.

By using the special trunk-branch structure design, some of the liquid crystal molecules are deflected by an external electric field. By this way, it can create virtual walls that can help speed up the overall response time.

First, we discuss how liquid crystal molecules rotate under the electric field, and we discover the main factor how the liquid crystal molecules rotate in the rotation axis, which causes whether the light can pass through. Then we will see how the liquid crystal molecules rotate on the rotation axis. In this thesis, by changing the width of the electrode, distance between electrodes, width of the trunk, etc, we can understand that size matching has an important effect on light transmittance and response time.

Second, it is found that no matter changing the width of electrode, the width of electrodes, the width of the trunk, etc, there are obvious changes to the overall light transmittance and response time. In pursuit of high light transmittance, we must choose to use large electrode width or increase the distance between electrodes, which can greatly increase the light transmittance and reduce the operating voltage. However, to pursue a fast response, we should select to have a small electrode width or small distance between electrodes, so that the fall time can be shortened. For the trunk, it is found that the larger the trunk, the light transmittance and the fall time are both slightly reduced and shortened.

Finally, under the same pixel area, we change the size matching between different width of electrode and different distance between electrodes. We found that

there is a best match to achieve the best fall time and also to achieve the best results in both operating voltage and light transmittance.



Keyword : liquid crystal, positive dielectric anisotropy, parallel-aligned fringe field switching , virtual wall, fast response

目錄



誌謝.....	ii
摘要.....	iii
ABSTRACT.....	iv
目錄.....	iv
圖目錄.....	x
表目錄.....	xv
Chapter1 液晶的基本介紹.....	1
1.1 液晶的介紹.....	1
1.2 液晶的類型.....	2
1.2.1 向列型液晶 (Nematic) [4].....	3
1.2.2 層列型液晶 (Smectic) [5].....	3
1.2.3 膽固醇型液晶 (Cholesteric) [6].....	4
1.3 液晶的物理性質.....	5
1.3.1 介電係數.....	5
1.3.2 雙折射特性[7].....	6
1.3.3 方向秩序參數.....	8



1.3.4 連續彈性理論(Elastic Continuum Theory)[8]	9
1.3.5 黏滯性	10
1.4 液晶顯示器的介紹	12
1.4.1 液晶顯示器的構造	12
1.4.2 液晶顯示器的技術	13
1.5 液晶顯示器的水平驅動模式	13
1.5.1 平面驅動顯示技術	13
1.5.2 邊緣場效驅動顯示技術[9] [10]	14
Chapter2 研究的動機與文獻回顧	16
2.1 垂直排列的邊緣場效驅動	16
2.2 水平排列的邊緣場效驅動	17
2.3 論文研究動機	19
Chapter3 實驗參數以及模擬實驗的架構	21
3.1 模擬軟體簡介	21
3.2 實驗設計流程介紹	21
3.2.1 材料參數(Material Data Base)	21
3.2.2 電極結構設計(Structure Design)	22
3.2.3 計算網格生成(Mesh Generation)	24
3.2.4 液晶分析(Liquid Crystal Analysis)	26



i. 電壓訊號(Voltage Signal).....	26
ii. 液晶條件(Condition).....	27
iii. 訊號資料庫(Signal Data Base).....	28
3.2.5 光學分析.....	28
3.3 本論文中的各項材料參數介紹.....	29
3.3.1 液晶材料參數介紹.....	29
3.3.2 絕緣層材料參數.....	29
3.3.3 電極材料參數.....	30
3.3.4 偏振片材料參數.....	30
Chapter4 模擬的結果以及討論.....	31
4.1 模擬的結構設計概念.....	31
4.1.1 原理與結構的設計發想.....	31
4.1.2 正型液晶的結構設計.....	32
4.2 正型液晶在不同電極寬度(W)與間距(L)和主幹寬度(T)的影響.....	38
4.2.1 正型液晶在不同電極寬度(W)之光電曲線及響應時間.....	38
4.2.2 正型液晶在不同電極間距(L)其光電曲線及響應時間.....	51
4.2.3 正型液晶在不同主幹電極寬度(T)其光電曲線及響應時間.....	63
4.2.4 正型液晶不同電極結構結論.....	68
4.3 在相同面積下之不同的匹配條件對於正型液晶其影響與討論.....	70

4.3.1 正型液晶在不同比例匹配條件下的影響	70
i 固定主幹電極寬度為 1 μm	71
ii 固定主幹電極寬度為 2 μm	72
iii 固定主幹電極寬度為 3 μm	74
4.3.2 在相同面積下之不同的主幹電極寬度(T)對於正型液晶之討論	76
4.3.3 在相同面積下之不同的匹配條件對於正型液晶之結論	79
Chapter5 模擬的結論以及未來目標	80
參考文獻資料	82



圖目錄



圖 1.1 液晶物質之相轉換示意圖.....	2
圖 1.2 棒狀型液晶其各種排列示意圖.....	3
圖 1.3 層列型液晶其排列示意圖.....	4
圖 1.4 各種類膽固醇型液晶示意圖.....	5
圖 1.5 不同介電系數下的液晶反應圖.....	6
圖 1.6 Fresnel 折射率橢球.....	7
圖 1.7 液晶排列方向示意圖.....	8
圖 1.8 溫度對方向秩序參數的關係圖.....	9
圖 1.9 液晶分子其延展(Splay) 、扭轉(Twist) 、彎曲(Bend)示意圖.....	10
圖 1.10 黏滯性定義示意圖.....	11
圖 1.11 各類型的黏滯性受力示意圖.....	11
圖 1.12 液晶顯示器基本結構圖.....	12
圖 1.13 平面驅動(IPS)顯示技術結構圖.....	14
圖 1.14 邊緣場效驅動(FFS)示意圖.....	15
圖 2.1 VA-FFS 電極結構.....	16
圖 2.2 (a)為 PA-FFS 的剖面 and 配向角定義的俯視圖 (b)為傳統 PA-FFS($\alpha \neq 0^\circ$) (c) 為液晶平行於畫素電極($\alpha = 0^\circ$) (d)交錯傾斜 $\pm\beta$ 的畫素電極[18].....	18
圖 2.3 不同結構其電壓對穿透率曲線圖[18].....	19



圖 2.4 不同結構其時間對歸一化曲線圖[18].....	19
圖 3.1 各項材料參數設定介面.....	22
圖 3.2 二維平面邊緣場效(FFS)結構設計圖	23
圖 3.3 三維結構生成介面.....	24
圖 3.4 生成液晶盒結構圖.....	24
圖 3.5 網格計算生成介面.....	25
圖 3.6 電壓訊號設計介面.....	26
圖 3.7 液晶分子初始條件設定介面.....	27
圖 3.8 (a)液晶分子傾角 (b)液晶分子方位角 示意圖	28
圖 3.9 設定電壓訊號介面圖.....	28
圖 3.10 光學分析操作介面.....	29
圖 4.1 正型液晶改變畫素電極邊緣配向示意圖.....	32
圖 4.2 電極結構示意圖.....	32
圖 4.3 電極上正型液晶排列方向示意圖.....	33
圖 4.4 D 切面方向上的模擬結果剖面圖.....	33
圖 4.5 A 處傾角以及方位角圖.....	34
圖 4.6 B 處傾角以及方位角圖.....	34
圖 4.7 C 處傾角以及方位角圖.....	35
圖 4.8 在高度 1.2 μm 處，液晶分子的垂直位置變化對傾角與方位角關係.....	36

圖 4.9 在 D 處切面，位置對穿透率曲線圖.....	37
圖 4.10 在高度 1 μm 處，液晶初始加壓後的水平截面圖.....	37
圖 4.11 不同的電極寬度(W)其操作電壓對穿透率曲線圖.....	40
圖 4.12 不同電極寬度(W)的灰階府式圖.....	41
圖 4.13 正型液晶在不同電極寬度(W)的電場作用深度示意圖.....	41
圖 4.14 固定(T) = 1 μm 下，改變(W)在不同(L)下其操作電壓對穿透率曲線圖....	42
圖 4.15 固定(T) = 2 μm 下，改變(W)在不同(L)下其操作電壓對穿透率曲線圖....	43
圖 4.16 固定(T) = 3 μm 下，改變(W)在不同(L)下其操作電壓對穿透率曲線圖....	44
圖 4.17 不同的電極寬度(W)其時間對穿透率曲線圖.....	46
圖 4.18 在(T) = 1 μm 下，改變(W)在不同(L)下其時間對穿透率曲線圖.....	47
圖 4.19 在(T) = 2 μm 下，改變(W)在不同(L)下其時間對穿透率曲線圖.....	48
圖 4.20 在(T) = 3 μm 下，改變(W)在不同(L)下其時間對穿透率曲線圖.....	49
圖 4.21 在(T) = 1 μm 下，不同(W)在所有匹配結構下其對應的響應時間長條圖.	50
圖 4.22 分支畫素電極寬度(W)對響應時間的折線圖.....	51
圖 4.23 不同的電極間距(L)其操作電壓對穿透率曲線圖.....	52
圖 4.24 不同電極間距(L)的俯視灰階圖.....	53
圖 4.25 正型液晶在不同電極間距(L)的電場作用深度示意圖.....	53
圖 4.26 固定(T) = 1 μm 下，改變(L)在不同(W)下其操作電壓對穿透率曲線圖....	54
圖 4.27 固定(T) = 2 μm 下，改變(L)在不同(W)下其操作電壓對穿透率曲線圖....	55

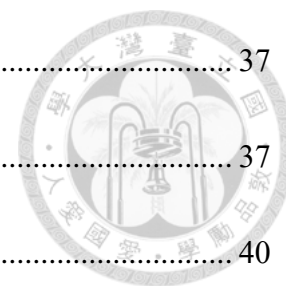


圖 4.28 固定(T) = 3 μm下，改變(L)在不同(W)下其操作電壓對穿透率曲線圖	56
圖 4.29 不同的電極間距(L)其時間對穿透率曲線圖	57
圖 4.30 在(T) = 1 μm下，改變(L)在不同(W)下其時間對穿透率曲線圖	59
圖 4.31 在(T) = 2 μm下，改變(L)在不同(W)下其時間對穿透率曲線圖	60
圖 4.32 在(T) = 3 μm下，改變(L)在不同(W)下其時間對穿透率曲線圖	61
圖 4.33 在(T) = 1 μm下，不同(L)在所有匹配結構下其對應的響應時間長條圖...	62
圖 4.34 分支畫素電極間距(L)對響應時間的折線圖	63
圖 4.35 電極上正型液晶排列方向示意圖.....	64
圖 4.36 為 E 切面上，液晶分子隨著垂直位置變化對傾角與方位角關係	64
圖 4.37 結構[1_3_T]下，不同的(T)其操作電壓對穿透率曲線圖	65
圖 4.38 結構[5_7_T]下，不同的(T)其操作電壓對穿透率曲線圖	66
圖 4.39 結構[1_3_T]下，不同的(T)其時間對穿透率曲線圖	66
圖 4.40 結構[5_7_T]下，不同的(T)其時間對穿透率曲線圖	67
圖 4.41 匹配條件占比示意圖.....	70
圖 4.42 改變匹配比例其各自的電壓對穿透率曲線圖.....	71
圖 4.43 改變匹配比例其時間對穿透率曲線圖.....	72
圖 4.44 改變匹配比例其各自的電壓對穿透率曲線圖.....	73
圖 4.45 改變匹配比例其時間對穿透率曲線圖.....	74
圖 4.46 改變匹配比例其各自的電壓對穿透率曲線圖.....	75

圖 4.47 改變匹配比例其時間對穿透率曲線圖.....	76
圖 4.48 不同的主幹電極寬度(T)其操作電壓對穿透率曲線圖	77
圖 4.49 改變主幹電極寬度(T)其時間對穿透率曲線圖	78



表目錄



表 3.1 p-LC 液晶各項參數.....	29
表 3.2 絕緣層以及玻璃基板材料參數.....	30
表 3.3 電極的材料參數.....	30
表 3.4 偏振片的材料參數.....	30
表 4.1 不同的電極寬度(W)其操作電壓對穿透率表.....	39
表 4.2 不同的電極寬度(W)與其對應的響應時間表.....	45
表 4.3 不同的電極間距(L)其操作電壓對穿透率表.....	52
表 4.4 不同的電極間距(L)的響應時間表.....	57
表 4.5 結構[1_3_T]下，不同的(T)其操作電壓對穿透率表.....	65
表 4.6 結構[5_7_T]下，不同的(T)其操作電壓對穿透率表.....	65
表 4.7 結構[1_3_T]下，不同的(T)其時間對穿透率表.....	66
表 4.8 結構[5_7_T]下，不同的(T)其時間對穿透率表.....	67
表 4.9 改變匹配比例其各自的操作電壓對穿透率表.....	71
表 4.10 改變匹配比例其時間對穿透率表.....	72
表 4.11 改變匹配比例其各自的操作電壓對穿透率表.....	73
表 4.12 改變匹配比例其時間對穿透率表.....	74
表 4.13 改變匹配比例其各自的操作電壓對穿透率表.....	75
表 4.14 改變匹配比例其時間對穿透率表.....	76

表 4.15 改變主幹電極寬度(T)其操作電壓對穿透率表 77

表 4.16 改變主幹電極寬度(T)其時間對穿透率表 77



Chapter1 液晶的基本介紹



1888 年，Friedrich Reinitzer 和 Otto Lehmann 發現並探討了液晶的晶體、光學特性。然而在科技日新月異的時代，液晶顯示器已經與我們的生活密不可分。市場上為了競爭，液晶顯示器漸漸發展出更好的對比度(Contrast time)、更快的響應時間(Response time)、更加輕薄以及更廣的可視角(Viewing angle)，讓液晶顯示器能夠在市場上成為主流。

1.1 液晶的介紹

一般而言，物質狀態大致上可以分成固態、液態、氣態，其不同狀態間的差異在於分子間的距離以及分子的排列方式不同所導致。固態是分子有固定的晶格排列方式，液態則是分子具有流動性但沒有固定的排列方式。然而液晶就是介於這兩種狀態下的物質，如下頁圖 1.1 所示，液晶相需要具有特殊形狀分子組合，且在特殊溫度下才會產生，當液晶相溫度大都介於 T_m (Melting point) 以及 T_c (Clear point) 之間，液晶相就帶有著晶體的光學特性以及液體的流動特性，加上液晶可以透過外加電場驅動使液晶分子旋轉，決定光線是否通過，所以能夠廣泛的應用在許多顯示器以及光電元件中。

在西元 1888 年，奧地利的植物學家 Friedrich Reinitzer 在觀察植物膽固醇的實驗中[1]，意外發現透過加熱安息香酸膽固醇，物質會呈現兩種不同的熔點。把安息香酸膽固醇加熱至 145.5°C 會產生帶有光彩的混濁物，再將其加熱至 178.5°C 時，安息香酸膽固醇呈現透明狀態等向性 (Isotropic) 液體，此時將其冷卻，冷卻的過程中又呈現白色混濁狀態，介於這兩個溫度之間物質具有雙折射特性 (Birefringence)。後來德國的物理學家 Otto Lehmann[2] 使用具有加熱功能的偏光顯微鏡，證實介於特定溫度之間的安息香酸膽固醇同時具有液態的流動特性以及固態的光學特性，稱之為液晶(Liquid Crystal) 奠定了之後液晶廣泛用於顯示器的基礎。

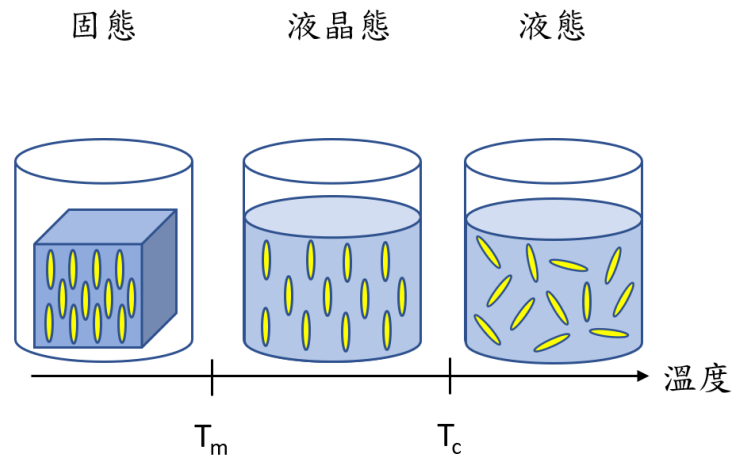


圖 1.1 液晶物質之相轉換示意圖

1.2 液晶的類型

液晶分子依據相變的原因可以分成熱致型液晶 (Thermotropic)、溶致型液晶 (Lyotropic) 以及聚合型液晶 (Polymeric)。熱致型液晶依據其形狀更能細分為棒狀 (Rod-shaped) 以及碟狀 (Disc-shaped)，透過改變溫度來達成相變，目前最常被廣泛應用在顯示器。溶致型液晶能夠透過特定的溶劑以及在特定的溫度範圍才會產生的液晶相，自然界中的液晶多為此類型，由於在生物組織中很常見，所以常應用在生物領域中。聚合型液晶因為其分子較大，有著堅硬的特性常應用在重複擦寫的顯示器上。

1992 年法國的科學家 Georges Friedel[3]發現，依據液晶的排列方式能夠將棒狀型液晶再更細分成向列型液晶 (Nematic)、層列型液晶 (Smectic) 以及膽固醇型液晶 (Cholesteric) 示意圖如下頁圖 1.2 所示，下一節會更加深入說明此三種液晶的物理特性。

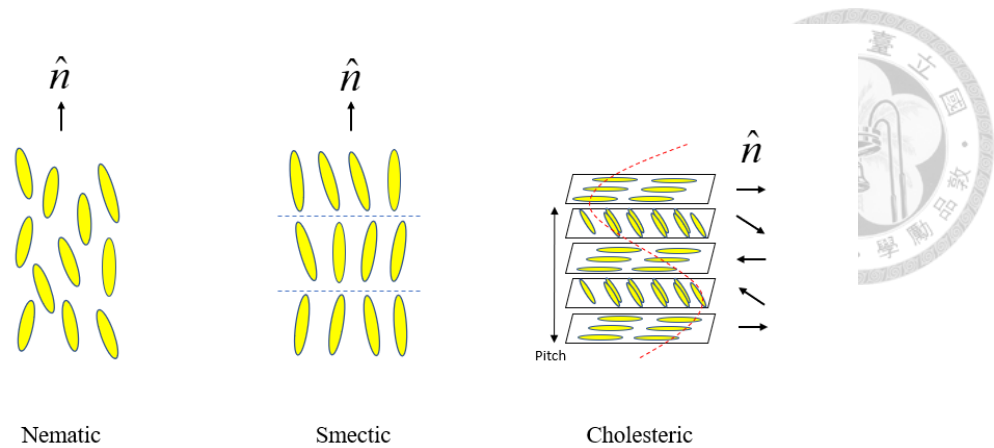


圖 1.2 棒狀型液晶其各種排列示意圖

1.2.1 向列型液晶 (Nematic) [4]

依據上圖 1.2 所示，向列型液晶具有高度方向性，但分子中心無次序性。故其 X-ray 繞射圖型無繞射峰，當分子整體排列傾向特定方向時，此方向大致上會向著向列型液晶分子長軸的方向，而將各方向加總起來，我們可以得到一個平均的方向稱之為導軸 (Director axis)，一般我們會用 \hat{n} 來表示。而向列型液晶其導軸與光軸平行，為一種單光軸 (Uniaxial) 的介質，具有很明顯的雙折射 (Birefringence) 的現象。

1.2.2 層列型液晶 (Smectic) [5]

層列型液晶跟向列型液晶相比，有更明顯的分層結構，層與層之間間距相同，透過 X-ray 繞射可以得出其間距。層列型液晶比起向列型液晶有更佳的方向性，但是層列型液晶比向列型液晶存在的溫度範圍來得低，因為層與層之間分子間作用力相較微弱，易造成滑動。而層列型液晶內部的分子鍵結較強不易被打斷，就單層來看，有著較高的黏度。如下頁圖 1.3 所示，層列型液晶通常分為二種，Smectic A (SmA) 與 Smectic C (SmC)，Smectic A 之間的每一層的平面法向量與 Smectic A 的液晶導軸 \hat{n} 平行，Smectic C 則是因為其液晶的導軸 \hat{n} 會與各層平面的平面法向量有一個夾角不平行。

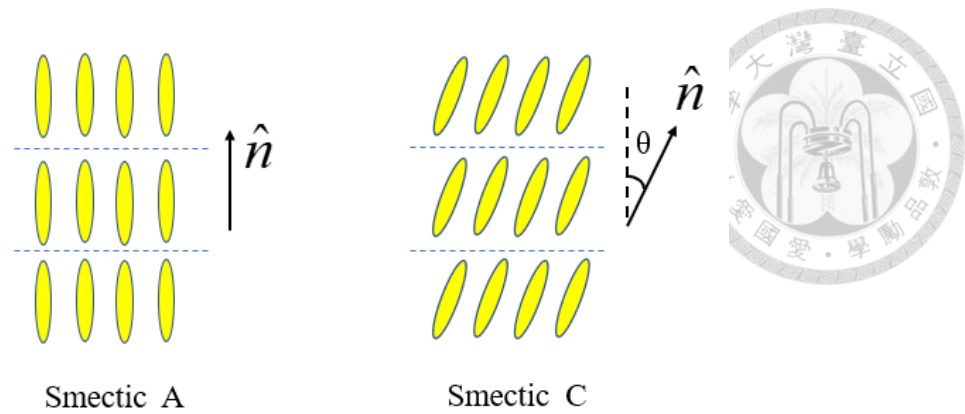


圖 1.3 層列型液晶其排列示意圖

1.2.3 膽固醇型液晶 (Cholesteric) [6]

膽固醇型液晶，其排列方式為一種螺旋狀排列。將少量的手性 (Chiral) 分子加入向列型液晶中，如下頁圖 1.4 所示。將會發現原來的向列型液晶因為手性分子的加入產生螺旋排列，此時的液晶結構比較像是單一層的向列型液晶，其液晶方向平行於導軸方向，但每一層的導軸方向各不同，液晶分子無明顯的分層。這與前面提過的層列型液晶的概念不同，最後的結果類似向列型液晶連續旋轉的結構，膽固醇型液晶也稱之為手性向列型 (Chiral Nematic) 液晶。並且定義我們的導軸方向旋轉 360° 的 (及第一層分子軸方向的距離到最後一層分子軸向的距離)，我們定義這個距離為螺距 (Pitch) 通常以 P 表示。

膽固醇型液晶擁有平面態 (Planar State) 以及焦點圓錐態 (Focal Conic State) 為一種雙穩態 (Bistable) 的材料。平面態的膽固醇型液晶排列整齊，其旋轉軸均為同一個方向，並且與表面互相垂直且可反射特定波段的光，屬於亮態。焦點圓錐態的膽固醇型液晶排列雜亂，入射進來的光，容易產生散射的現象，而產生混濁狀態，屬於暗態。另外，若是外加一個強電場，使螺旋狀液晶從螺旋排列轉變為與平面垂直的排列，能夠使入射光穿透液晶層，此為垂直排列態 (Homeotropic State)。然而雙穩態能夠減少設備消耗的電力，並且不須偏振片就能達到更好的亮度以及更廣的可視角，較常應用在生活中的溫度感測器及電子紙上。

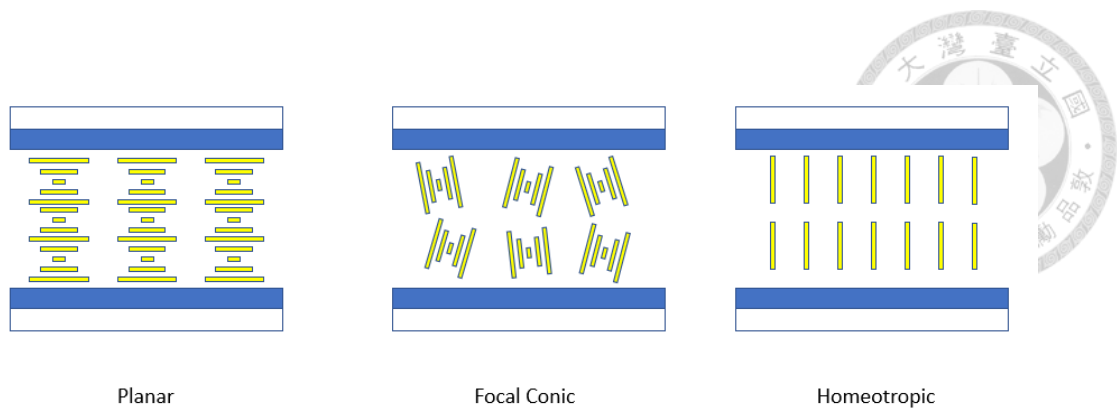


圖 1.4 各種類膽固醇型液晶示意圖

1.3 液晶的物理性質

液晶分子由於其形狀為棒狀或是盤狀，所以具有高度的幾何相異性。也因為液晶分子具有液態的流動性、固態的光學特性、液晶分子的黏滯性，以及液晶分子有長軸與短軸之分，所以不同方向的測量會有所差異，研究上必須考慮各向異性的不同而去探討各向異性的介質參數，上述特性皆為液晶顯示器研究的重點。

1.3.1 介電係數

一般而言，介電係數越高代表物質越容易受到電場極化，不同物質有著不同的極化強度，而用來描述液晶分子的極化強度，此為介電係數各向異性(Dielectric Anisotropy, $\Delta\epsilon$)。我們將液晶分子視為一個橢圓狀的單軸晶體， ϵ_{\parallel} 為平行於液晶導軸的介電係數， ϵ_{\perp} 為垂直於液晶導軸的介電係數，有了 ϵ_{\parallel} 以及 ϵ_{\perp} 我們可以定義介電係數各向異性 $\Delta\epsilon = \epsilon_{\parallel} - \epsilon_{\perp}$ 。根據 $\Delta\epsilon$ 的正負，我們可以將液晶簡單分成正型液晶以及負型液晶。當 $\Delta\epsilon > 0$ 為正型液晶，反之 $\Delta\epsilon < 0$ 為負型液晶。透過施加一個外加電壓，正型液晶的長軸會平行於電場方向，而負型液晶的長軸則會垂直於電場方向，如下頁圖 1.5 所示。

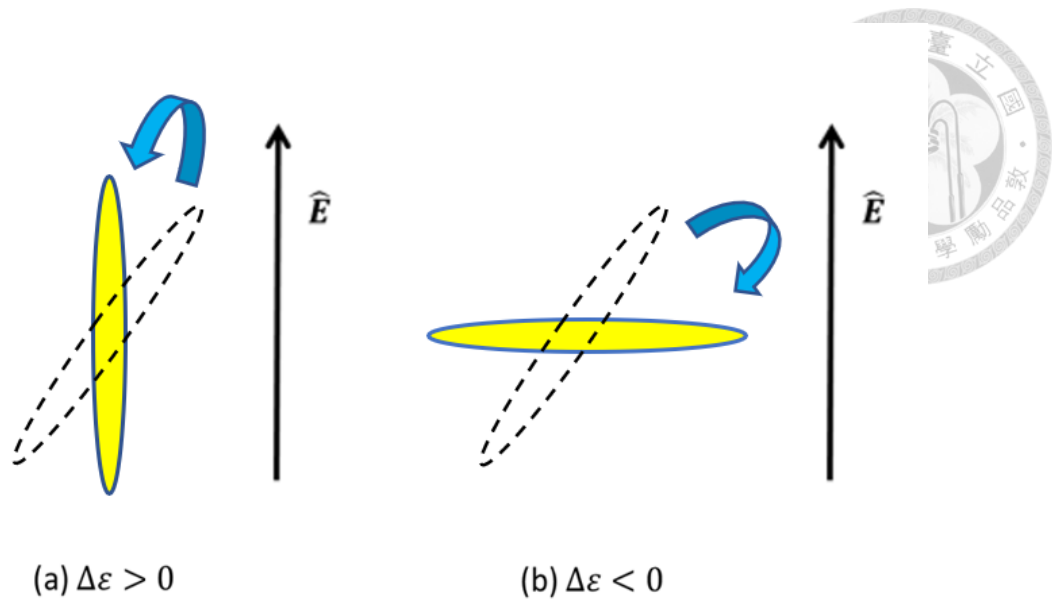


圖 1.5 不同介電係數下的液晶反應圖

1.3.2 雙折射特性[7]

因為液晶分子的外型為一個橢圓狀單軸晶體，其長軸和短軸上的介電係數各不相同，且折射率與介電係數之間的關係式為 $n_e = \sqrt{\epsilon_{\parallel}}$ 、 $n_o = \sqrt{\epsilon_{\perp}}$ ， n_e 為非尋常光折射率(Extraordinary Refractive Index)， n_o 為尋常光折射率(Ordinary Refractive Index)。液晶中的雙折射的特性會依據入射光中波的傳遞方向或是偏振方向而會產生不同的折射率，若是入射光中波的傳遞方向與光軸平行，此時光波的電場震動方向與光軸互相垂直，只會受到 n_o 折射率影響；若是入射光波傳遞方向與光軸垂直，此時光波的電場震動方向與光軸相互平行，只會受到 n_e 折射率影響。我們可以透過 Fresnel 折射率橢球來描述，如下頁圖 1.6 所示。

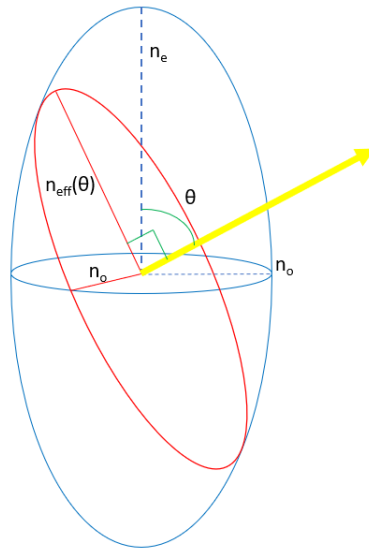


圖 1.6 Fresnel 折射率橢球

由 Fresnel 折射率橢球我們可以清楚了解，當外加一道與光軸夾角 θ 之光波，入射光會受到等效折射率 $n_{eff}(\theta)$ 以及 n_o 影響，而 $n_{eff}(\theta)$ 與 n_e 、 n_o 的關係式如下式 1-1 表示：

$$n_{eff}(\theta) = \frac{1}{\sqrt{\frac{\cos^2\theta}{n_o^2} + \frac{\sin^2\theta}{n_e^2}}}$$

(式 1-1)

$n_{eff}(\theta)$ 的值由上式 1-1 可知其值一定落在 n_e 和 n_o 之間

若入射光平行於光軸入射，也就 θ 為 0 度或是 180 度，由上式 1-1 可知此時 $n_{eff}(\theta)$ 為 n_o ，入射光只會受到 n_o 影響；若入射光垂直於光軸入射，也就 θ 為 90 度或是 270 度，此時 $n_{eff}(\theta)$ 為 n_e ，入射光會受到 n_e 以及 n_o 影響。

定義 $\Delta n = n_e - n_o$ 為折射率差值， d 為液晶盒的厚度 (Cell Gap)， λ 為入射光之波長。因為入射光通過液晶層時有方向以及角度，且雙折射的特性會有相位延遲量 Γ (Phase Retardation)，公式如下頁式 1-2

$$\Gamma = \frac{2\pi d \Delta n}{\lambda}$$

(式 1-2)

透過改變電壓的方式能夠改變我們液晶顯示器上的相位延遲量，不同的相位延遲量會造成入射的偏振光通過液晶盒時的偏振狀態不同，所以能夠透過此方式控制入射光能否通過顯示器上的正交偏振片，使得我們能夠決定光能不能通過。

1.3.3 方向秩序參數

因為前面提過，液晶分子具有液態的流動性，所以並沒有像固態晶體一樣有規律且一致的排列。各個液晶分子會受到外界擾動而有不同方向的移動與不同角度的轉動，如下圖 1.7 所示。此時為了能夠計算整體液晶排列整齊的程度，定義一個方向秩序參數 S ，公式如下式 1-3。

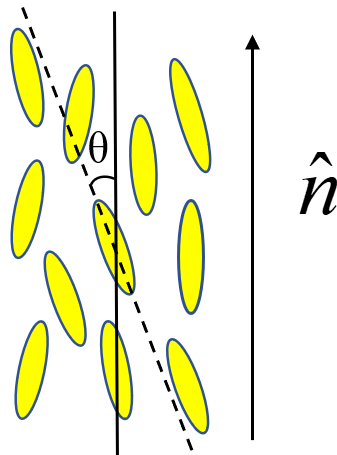


圖 1.7 液晶排列方向示意圖

$$S = \frac{1}{2} \langle 3\cos^2\theta - 1 \rangle$$

(式 1-3)

上式 1-3 的 θ 為各個液晶分子與導軸 (\hat{n}) 之夾角，而 $\langle \rangle$ 為全部液晶分子排列之平均值。若 θ 為 0，由上頁式 1-3 可得 $S=1$ 此為液晶分子與導軸有相同的

排列，秩序性高，例如晶體。而若 $S=0$ 此液晶分子排列雜亂無章，秩序性低，例如液體。一般而言，常溫下向列型液晶分子 S 值大約介於 0.3 至 0.8。如果當液晶材料的溫度達到清晰點 (Clearing Point) $T > T_{NI}$ 時，秩序參數會馬上降為零，如下圖 1.8 所示。

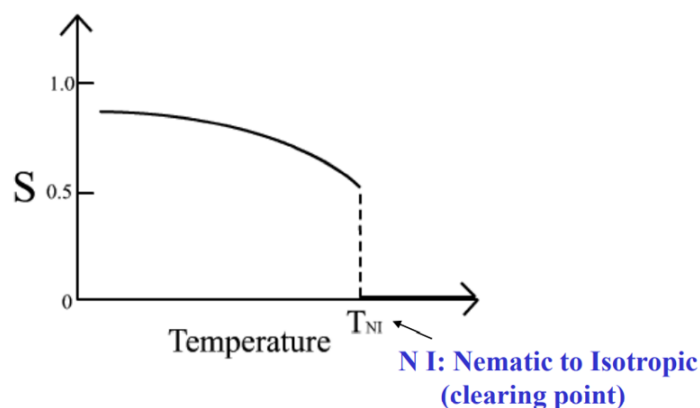


圖 1.8 溫度對方向秩序參數的關係圖

1.3.4 連續彈性理論(Elastic Continuum Theory)[8]

由 Carl Wilhelm Oseen 和 Fredrick Charles Frank 提出液晶受到外加電場以及磁場會產生形變，這些形變的部分可以視為液晶分子受力的彈性連續體。一般而言可分為三種獨立的彈性型變，分成延展 (Splay)、扭轉 (Twist) 以及彎曲 (Bend) 三種型態，如下頁圖 1.9 所表示，而分別對應的彈性係數為 K_{11} 、 K_{22} 、 K_{33} ，通常其比例為 K_{11} 、 K_{22} 、 $K_{33} = 2:1:3$ 。

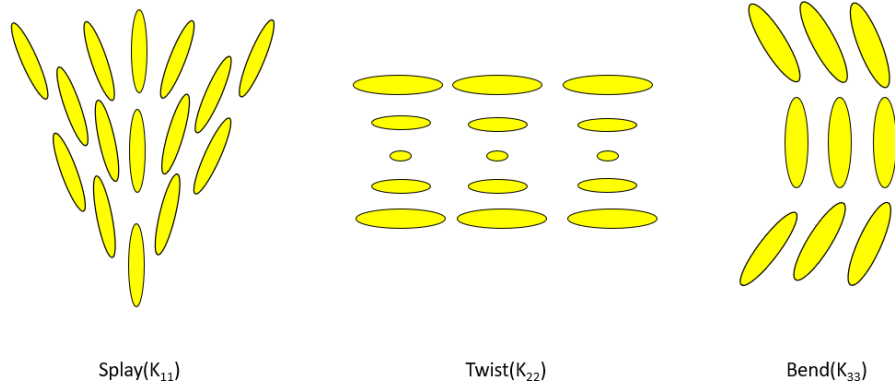


圖 1.9 液晶分子其延展(Splay) 、扭轉(Twist) 、彎曲(Bend)示意圖

而液晶之彈性自由能密度為下式 1-4 所表示

$$F_d = \frac{1}{2}K_{11}(\nabla \cdot n)^2 + \frac{1}{2}K_{22}(n \cdot \nabla \times n)^2 + \frac{1}{2}K_{33}|n \times \nabla \times n|^2 \quad (\text{式 1-4})$$

液晶分子的總自由能為彈性自由能、邊界條件的介面自由能 F_s 以及外加電場產生的自由能 F_e ， F_e 如下式 1-5 所表示

$$F_e = -\frac{1}{2}\epsilon_0\Delta\epsilon(n \cdot E)^2 \quad (\text{式 1-5})$$

上式 1-5 中， F_e 為負值因為液晶受到電場旋轉而平衡，所以會有極小值。最後我們總自由能可以由下式 1-6 所表示

$$F = F_d + F_s + F_e \quad (\text{式 1-6})$$

1.3.5 黏滯性

透過外加電場使液晶分子會轉動，且液晶分子具有液態的流動性。液晶分子排列到某排列狀態時所需要的反應時間，會因為其材料不同而有所不同，黏滯性 (Viscosity) 就是一項很重要的參數。若黏滯係數越高，則液晶分子其轉動速度

會較為緩慢，液晶分子的反應時間也會變長。定義黏滯係數為 η ， F 為受力方向， A 為表面積， v 為液體流動速度， y 為單位距離，如下圖 1.10 所表示，而黏滯係數的關係式由下式 1-7 所表示。

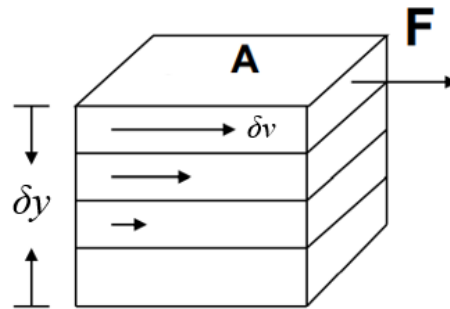


圖 1.10 黏滯性定義示意圖

$$\eta = \frac{F}{A} = \frac{\text{剪力}}{\frac{\delta v}{\delta y} \text{ 速度梯度}}$$

(式 1-7)

黏滯係數主要分成液晶平移的黏滯係數以及液晶旋轉的黏滯係數兩面向，而平移的黏滯係數主要分成 η_1 、 η_2 、 η_3 三種，旋轉的黏滯係數為 γ_1 ，其黏滯係數與反應時間有關，如下圖 1.11 所表示。液晶顯示器中最重要黏滯係數為旋轉黏滯係數， γ_1 以及液晶盒厚度的平方與反應時間 τ 成正比 ($\tau \propto \gamma_1 \cdot d^2$)。

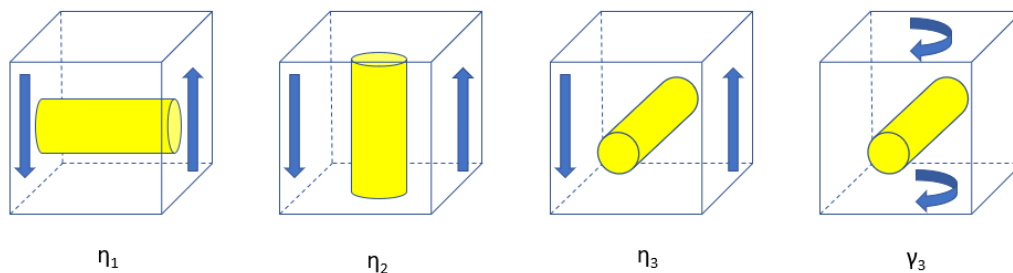


圖 1.11 各類型的黏滯性受力示意圖



1.4 液晶顯示器的介紹

1.4.1 液晶顯示器的構造

液晶顯示器在市面上已經發展得相當成熟，由上至下液晶顯示器結構包含了上偏振片 (Analyzer)、上玻璃基板 (Top Glass Substrate)、濾光片 (Color Filter)、液晶層 (Liquid Crystal Layer)、畫素電極 (Pixel Electrode)、共用電極 (Common Electrode)、配向層 (Alignment)、間隙物 (Spacer)、薄膜電晶體陣列 (TFT Array)、下玻璃基板 (Bottom Glass Substrate)、偏振片 (Polarizer)、背光源 (Back Light) 等結構，下圖 1.12 液晶顯示器基本結構圖所示。

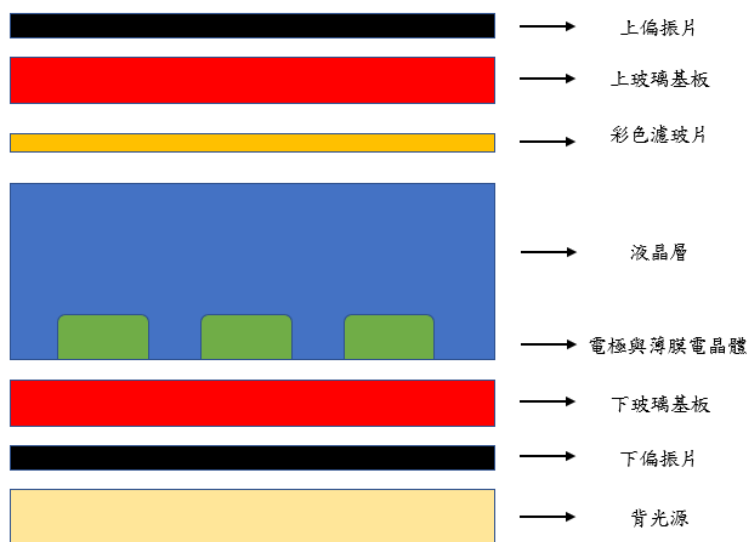


圖 1.12 液晶顯示器基本結構圖

液晶顯示器的基本原理為，先由背光源發光，光穿透過偏振片變為線性偏振光，而因為液晶顯示器上下偏振片的設計，當光線進入液晶後的偏振方向與偏振片方向會影響光線的強弱以及能不能穿透過我們液晶顯示器。所以當我們的液晶沒有受到外加電場轉動時，此時線性偏振光通過液晶並不會產生相位延遲，若光線完全無法通過上方偏振片，此為暗態。若液晶受到外加電場產生轉動時，此時線性偏振光通過液晶會產生相位延遲，改變原本光線的偏振方向，若可以完全通

過上方偏振片，此為亮態。而介於亮態與暗態之間光的強弱，可以透過灰階 (Gray Level) 的改變來比較，透過電場的強弱造成液晶的相位延遲差異，產生不同的灰階再透過濾光片達成液晶顯示器不同顏色亮暗的效果。



1.4.2 液晶顯示器的技術

現今市面上最常見的液晶顯示器技術有 TN (Twist Nematic) 技術、PA (Parallel-Aligned) 技術、VA (Vertical-Aligned) 技術、IPS (In-Plane Switching) 技術以及 FFS (Fringe Field Switching) 技術等，分別有其優缺點以及應用。TN 的結構較為簡單以及組裝成本較便宜，但反應時間較慢以及液晶排列方式為旋轉排列，所以在不同的角度下成象的結果也不同；PA 有著只需要較小的液晶盒厚度則可以達到所需的相位延遲，有著較好的反應速度，但是對比度以及可視角較差；VA 則因為配向為垂直方向的緣故，所以其可視角的廣度較差，未施加電壓前，光線透過正交偏振片，能夠阻礙大多數的光較少漏光，有較好的暗態以及較好的對比度；IPS 的液晶結構為水平排列，所以有著比較寬廣的可視角，但是電極排列交錯的因素所以會有漏光的產生；邊緣場效驅動 FFS 技術則是為了改善 IPS 而延伸出來的技術。

1.5 液晶顯示器的水平驅動模式

1.5.1 平面驅動顯示技術

1996 年日本的 Hitachi 公司開發出平面驅動顯示技術 (In-Plane Switching) 利用增廣視角來解決當時平面顯示器可視角狹窄的問題，此技術有著廣視角、較快的反應時間以及較佳的色彩表現等優勢，所以廣泛的應用在我們日常可見的液晶電視、平板電腦以及智慧型手機的面板上。

平面驅動顯示技術結構圖如下頁圖 1.13 所表示，利用畫素電極 (Pixel) 以及共用電極 (Common) 設置在下基板交錯排列，當外加電壓時，會產生水平方向的電場，造成液晶分子水平方向旋轉，達成廣視角的效果。但在電極的中心正

上方位置的液晶不會受到電場影響旋轉，此為失效區（Deadzone），此區的穿透率較低。

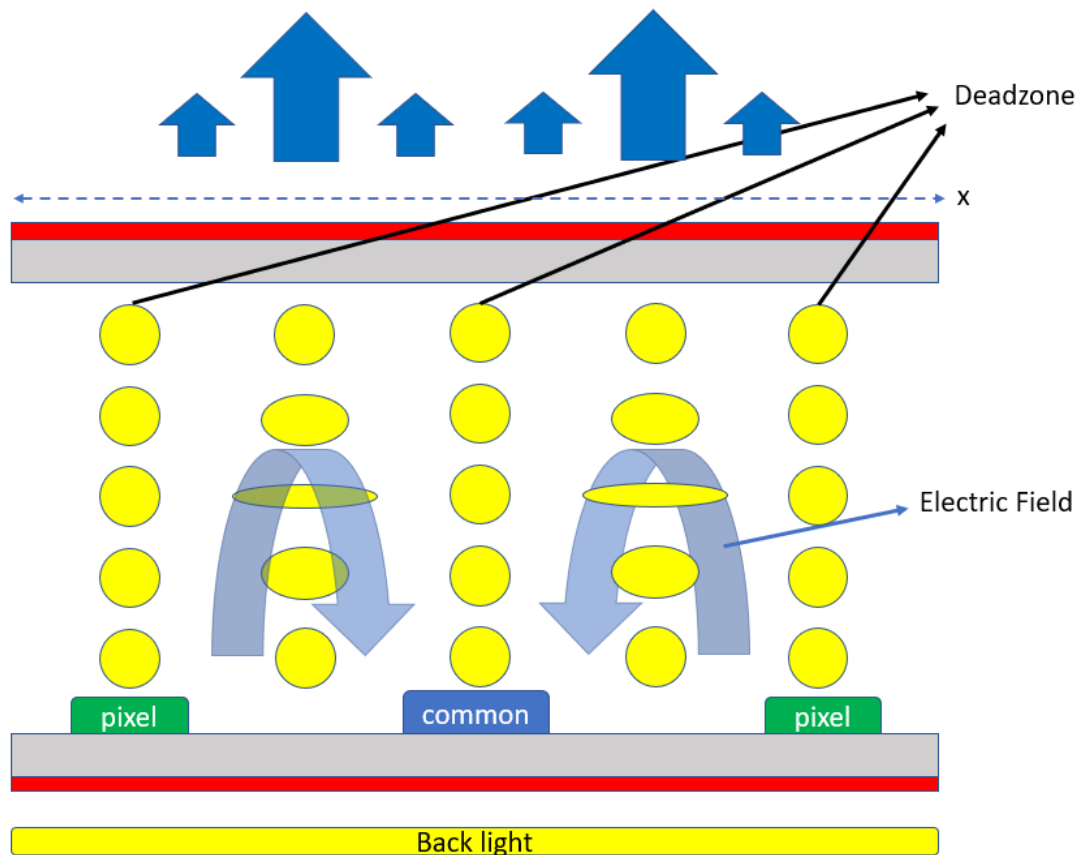


圖 1.13 平面驅動(IPS)顯示技術結構圖

1.5.2 邊緣場效驅動顯示技術[9] [10]

因為 IPS 平面驅動顯示技術的設計，如上圖 1.13 可以發現電極正中心上方位置的液晶不會受到水平電場影響旋轉，光線穿透液晶時無相位延遲，產生了失效區，所以其穿透率較為低下。

IPS 面板除了上述的失效區之外，若是為了減少失效區的產生，而增加電極與電極的間距，讓失效區的週期變大，以增加顯示器的穿透率。此作法因為畫素電極與共用電極的間距增加，為了達成最佳穿透率，電極必須施加一個更大的電場，對於保持良好的穿透率又要降低操作電壓的 IPS 面板是非常困難的。為了改

善上述的缺點，則提出邊緣場效驅動 FFS (Fringe Field Switching) 顯示技術，來解決 IPS 的缺點。

邊緣場效驅動 FFS (Fringe Field Switching) 顯示技術的設計，如下頁圖 1.14 所表示。設計的原理為將原本在下基板交錯排列的畫素電極 (Pixel) 以及共用電極 (Common) 分開，將共用電極鋪於下基板的玻璃基板上，在共用電極以及畫素電極之間加一層絕緣層 (Insulating Layer)，而上方的畫素電極則是交錯排列。

邊緣場效驅動顯示技術，透過外加電壓，電極邊緣的電場變強，畫素電極水平間距不長，只需要外加不大的電壓即可產生足夠的水平電場，使其電極上方的液晶分子也能夠受到水平方向的電場而產生轉動，有相位延遲，也能提高穿透率。FFS 與 IPS 相比，FFS 也有著廣視角的優點，又能夠解決 IPS 失效區的低穿透率問題。

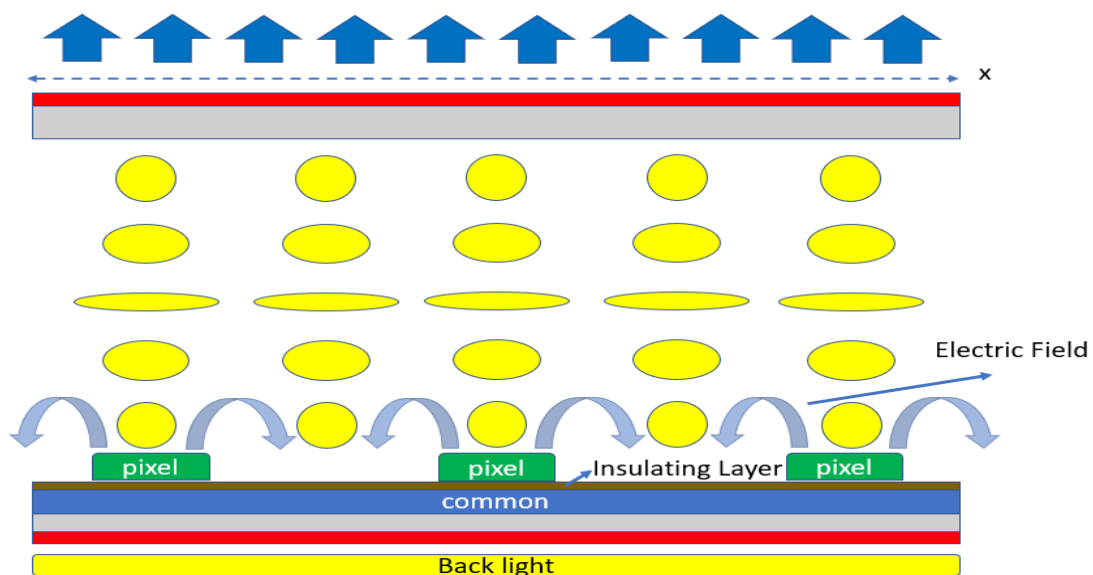


圖 1.14 邊緣場效驅動(FFS)示意圖

Chapter2 研究的動機與文獻回顧



2.1 垂直排列的邊緣場效驅動

整體液晶分子的響應時間[11]，通常與材料的旋轉黏滯係數(γ_1)以及彈力係數(K)有關，或者是液晶層厚度(d)有關。而 2007 年蔡永傑博士以及吳思聰博士發表專利提出垂直排列邊緣場效驅動(Vertically aligned fringe field switching, VA-FFS)的電極結構[12]，利用此結構可以讓整體結構的液晶分子達到快速響應的特性，不必使用較薄的液晶層或是藉由過度驅動(Overdrive)的方式來達到快速響應。

如下圖 2.1 所表示[16]，VA-FFS 為一種 FFS 結構利用垂直配向的方式，使液晶分子呈現垂直分佈配向，當外加電壓時，畫素電極的邊緣處會產生電場，使得邊緣處的液晶分子受電場而旋轉，而有相位延遲的產生。而在畫素電極中間的部分，因為電場主要集中於畫素電極邊緣，中間處電場的液晶分子受到的電場強度相對較弱，則畫素電極中間上方的液晶分子不足以旋轉，保持原本的垂直配向，導致無相位延遲產生。

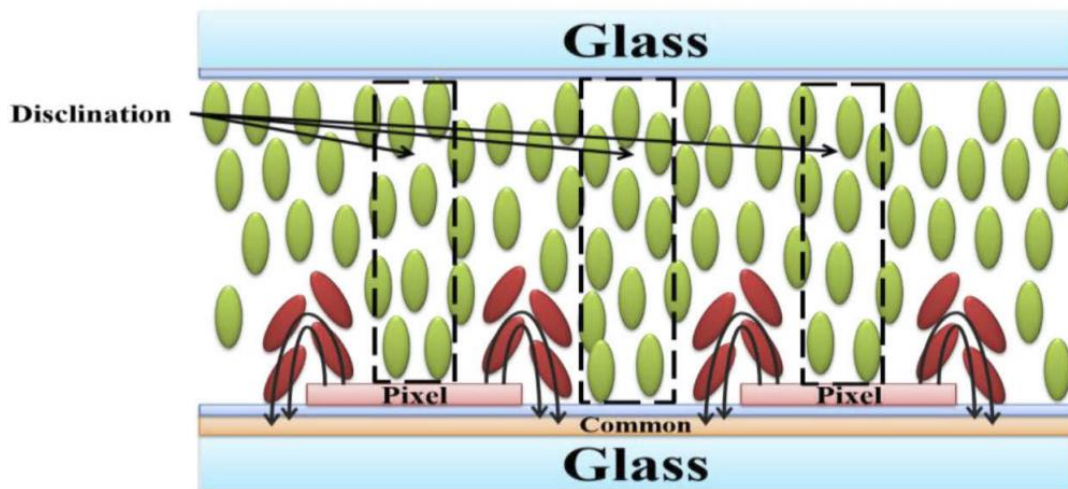


圖 2.1 VA-FFS 電極結構

上頁圖 2.1 中有標示出虛線區域，因為上頁提到過液晶分子未受到外加電場的影響而產生旋轉進而產生相位延遲，導致液晶分子維持原本的垂直配向，此區域為缺陷線(Disclinations)，而這個缺陷線的結果，我們可以視為數道虛擬牆(Virtual Wall)[14][15]。這數道的虛擬牆可以幫助位於虛擬牆附近的液晶分子轉動，有著較強的恢復力(Restoring Force)，在將外加電壓去除時，透過虛擬牆的幫助，液晶分子能夠以更快的速度回到原先的排列，使得整體液晶分子的響應時間變的更短。

一般而言液晶顯示器的液晶層厚度在設計上要越小才能夠有較短的響應時間，但透過 VA-FFS 的結構，在畫素電極邊緣處液晶分子受到電壓才會旋轉，畫素電極中央的液晶分子不受電場影響產生數道虛擬牆，轉動的液晶分子透過未旋轉的液晶分子給予的恢復力，回到原始的排列。不用再藉著基板表面的邊界條件來回復，就算將液晶層的厚度增加，也不大幅度影響響應時間，幫助在液晶製程上能夠不用選擇製作過度薄的液晶層，並有夠快的響應時間特性。

2.2 水平排列的邊緣場效驅動

水平排列邊緣場效驅動(Parallel-Aligned Fringe Field Switching, PA-FFS)其液晶分子初始排列會與畫素電極夾一個非零的配向角(Rubbing Angle)，當外加一個電壓時，液晶分子會轉向同個方向，而此結構液晶分子會受到基板表面的錨定力(Surface Anchoring)約束，整體的液晶分子其響應時間較慢。

2006 年由韓國釜山大學 Tae-Hoon Yoon 教授與其研究團隊提出配向角為零和交錯傾斜畫素電極的水平排列邊緣場效驅動結構[18]，如下頁圖 2.2 所表示。

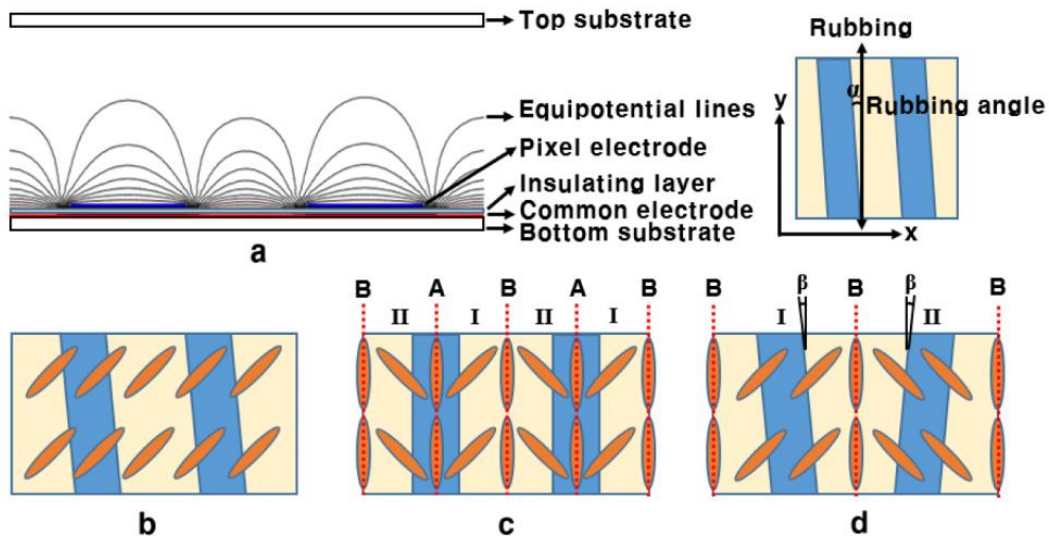


圖 2.2 (a)為 PA-FFS 的剖面 and 配向角定義的俯視圖 (b)為傳統 PA-FFS($\alpha \neq 0^\circ$) (c)為液晶平行於畫素電極($\alpha = 0^\circ$) (d)交錯傾斜 $\pm\beta$ 的畫素電極[18]

上圖 2.2(b)可以發現, PA-FFS 的液晶分子其配向角度與畫素電極夾一個非零的角度 α , 當外加電場時, 液晶分子會受電場影響轉向同一個方向。而上圖 2.2(c)可以發現將 α 設定為 0° , 外加電壓後區域I的液晶分子會向右轉動, 而區域II的液晶分子會向左轉動, 產生兩種不同的轉向, 而在畫素電極中間 A 位置以及電極與電極的間距中間 B 位置的液晶分子平行電極不。上圖 2.2(d)則為畫素電極各自朝左右傾斜一個角度 β , 因為電極交錯排列使得施加給液晶分子的電場傾斜, 因為液晶分子不需要外加預傾角而各自轉動不同的方向, 此結構虛擬牆的週期是上圖 2.2(c)結構的兩倍寬, 亮度雖然較高但是液晶分子的響應時間則較長。

下頁圖 2.3 可以觀察出, 當相同的電極寬度, 改變不同的電極間距, 則最大穿透率會有所差異, 其中虛擬牆為影響穿透率的重要因素。

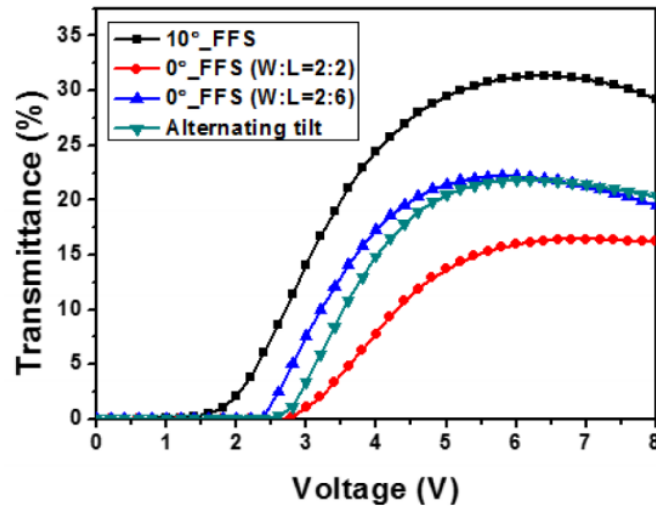


圖 2.3 不同結構其電壓對穿透率曲線圖[18]

而下圖 2.4 可知，虛擬牆對於液晶分子的去有助於其響應時間變短，當虛擬牆的結構越多，則有較短的響應時間，虛擬牆的結構較少，則其響應時間較長。與傳統的將液晶分子設計成全部轉向同一方向的邊緣場效驅動相比其響應時間相對較短，不同的電極結構設計與液晶分子的穿透率與響應時間有關。

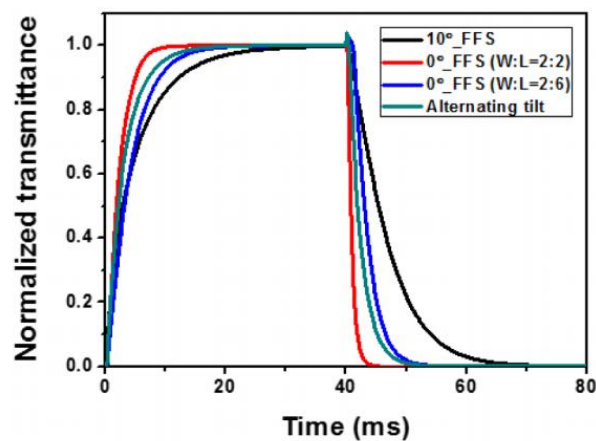
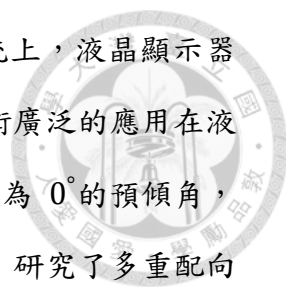


圖 2.4 不同結構其時間對歸一化曲線圖[18]

2.3 論文研究動機

因為液晶其優點，壽命長、低功耗、高解析度以及重量輕，所以液晶顯示器已經廣泛的應用在日常生活中，而液晶最大的缺點為響應時間太長。應用在比較



新穎的虛擬實境(VR)或是擴增實境(AR)這些需要低延遲的系統上，液晶顯示器就面臨極大的挑戰。前面 2.2 節論文回顧可以得知光配向的技術廣泛的應用在液晶顯示器上，使得液晶具有均勻排列、高對比度以及有一個接近為 0° 的預傾角，而有一個廣視角的優點[19]。蔡永傑博士與陳世睿學長在 2020 研究了多重配向角度的方式使用在快速響應水平配向邊緣場效驅動顯示器[20]，論文中使用了正型液晶，並在多重配向角度下能夠產生虛擬牆，使得液晶分子的響應時間能夠縮短。接著 2021 年，蔡永傑博士與顏景德學長利用負型液晶在同樣結構上重新再研究[21]有何差異。但我想嘗試著不同的方法來產生虛擬牆，原本實驗室在 VA-FFS 上有研究 3D 的結構，加上先前學長研究的 2D PA-FFS 結構，引用[22]，讓我們往 3D PA-FSS 的研究方向上前進，利用加入主幹畫素電極來建立虛擬牆的位置，這樣製程上面就可以去除很多繁複的光罩步驟，並且可以使反應時間更快，改善其反應時間，又能夠保有高穿透率的特性。

Chapter3 實驗參數以及模擬實驗的架構



3.1 模擬軟體簡介

本論文採用韓國公司 Sanayi System 的分析軟體 TechWiz LCD 來進行液晶的模擬分析，此分析軟體在各大面板公司都有在使用。而我們所使用的是校園版的 TechWiz LCD，其差異在為校園版本的 TechWiz LCD 模擬點數有一個五萬點的上限，而公司在用的版本模擬點數多在百萬點以上。所以我們在在模擬上盡量使用最小單位區域，縮小模擬區域增加整體模擬的精確度，所以設定上只選擇少數幾片電極間的液晶表現進行模擬，而不是完整的電極結構。而 TechWiz LCD 採用有限差分法來計算電位能以及液晶的分佈與轉向，本論文透過將整體液晶顯示器結構用 TechWiz LCD 軟體分析結束後，再將所得資料整理並觀察特性。

3.2 實驗設計流程介紹

在進行模擬實驗前，需將下列各項參數設定到模擬軟體上，包含材料參數 (Material Data Base)、電極結構設計 (Structure)、計算網格生成 (Mesh Generation)、液晶分析 (LC Analysis) 以及光學分析 (Optical Analysis)，接下來將會詳細介紹整個流程。

3.2.1 材料參數 (Material Data Base)

下頁圖 3.1 為材料參數的操作介面，模擬實驗最開始的流程需要精確的定義各向光學元件以及液晶材料的細部參數，包含了液晶 (Liquid Crystal)、絕緣層 (Insulator)、金屬 (Metal)、偏振片 (Polarizer)、相位延遲片 (Retarder) 以及彩色濾光片 (Color Filter) 等材料，而資料庫裡沒有的材料也可以透過設定自行新增材料到資料庫中。

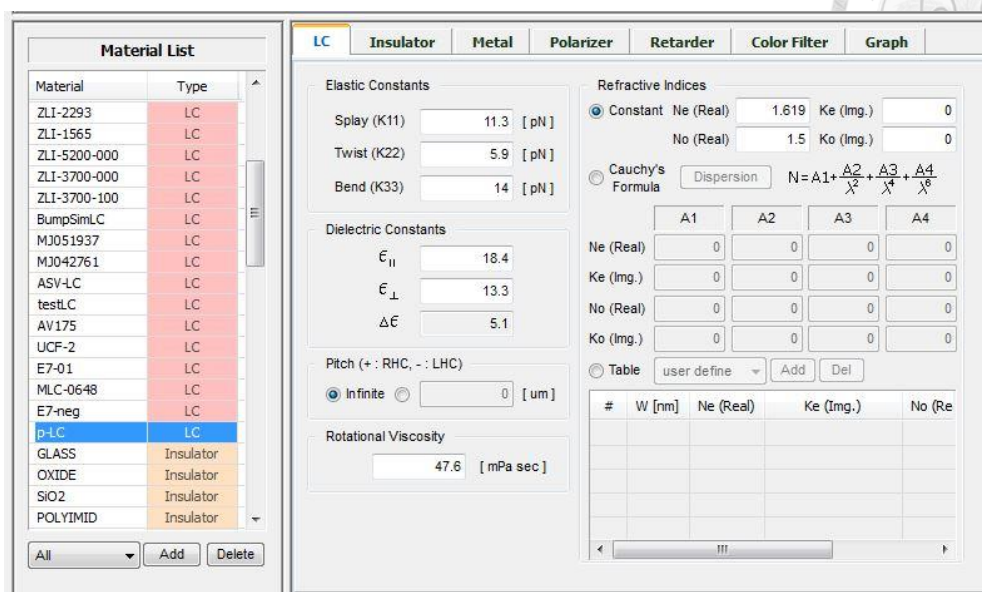
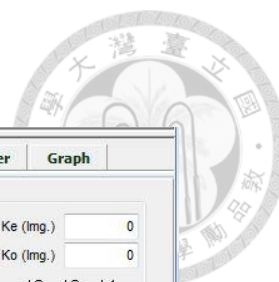


圖 3.1 各項材料參數設定介面

3.2.2 電極結構設計(Structure Design)

在電極設計方面，利用 TechWiz Layout 軟體進行結構設計，可以透過此軟體進行描繪二維結構光罩區域的形狀，如下頁圖 3.2 所表示。在 x-y 平面上畫出各光學元件大小、位置、形狀，並且在此頁面上設定配向層以及模擬層，而在圖上其實也可以發現 x-y 平面可以視為整個結構的俯視圖，將整體結構繪製並設定好後，將選定的模擬層把將模擬的區域包覆住，接著就是將此結構生成為三維結構。

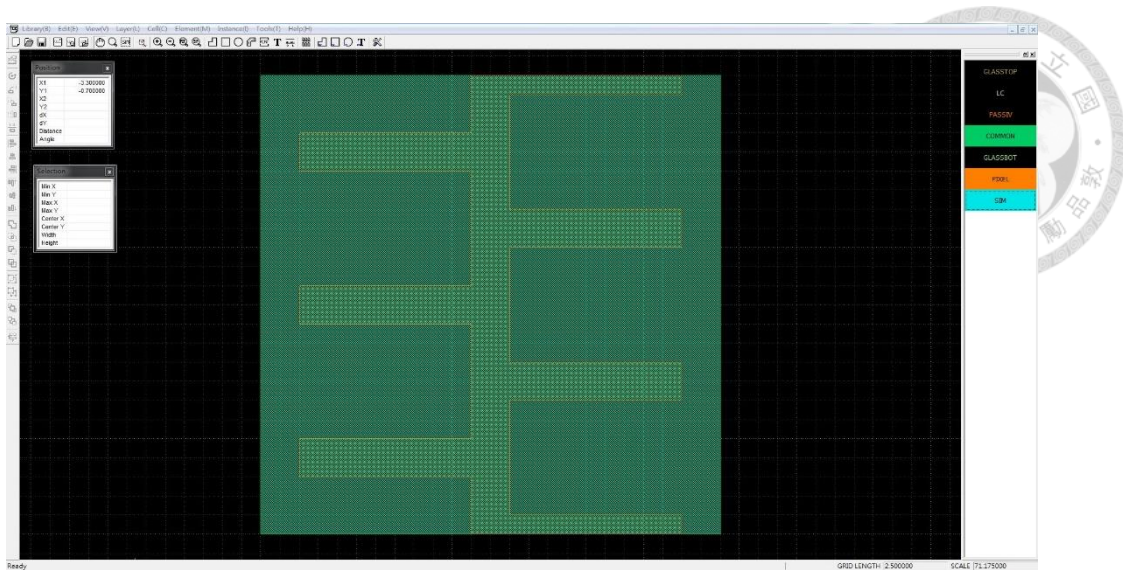


圖 3.2 二維平面邊緣場效(FFS)結構設計圖

繪製完 x-y 維平面的結構圖後，為了生成三維液晶整層完整的結構，依序在 z 方向上設定上玻璃基板、液晶層、畫素電極、絕緣層、共用電極、下玻璃基板，如下頁圖 3.3 所表示。很重要的一個的重點，在設定建構元件數據時必須依照 z 軸上的順序依序設定，TechWiz 的軟體才能夠依序完整的定義整個液晶盒內部元件的實際位置。而在 Layout 沒有設定到的參數，像是材料(Material)、厚度(Thickness)、光罩(Mask)、類型(Type)等都是在此介面設定，而在此的玻璃基板以及絕緣層不在先前的 Layout 設定的原因在於，玻璃基板以及絕緣層在設計上唯一一層平面沒有較複雜的立體結構或是特定的形狀，所以不需要在 Layout 介面設定，只需要在設定 z 軸時將結構以及參數輸入設定介面。而在 1.3.1 節提到的液晶層厚度也為此設定的液晶盒厚度 d(Cell Gap)，設定完成後，即可生成立體結構檔，如下頁圖 3.4 為生成的立體結構圖。

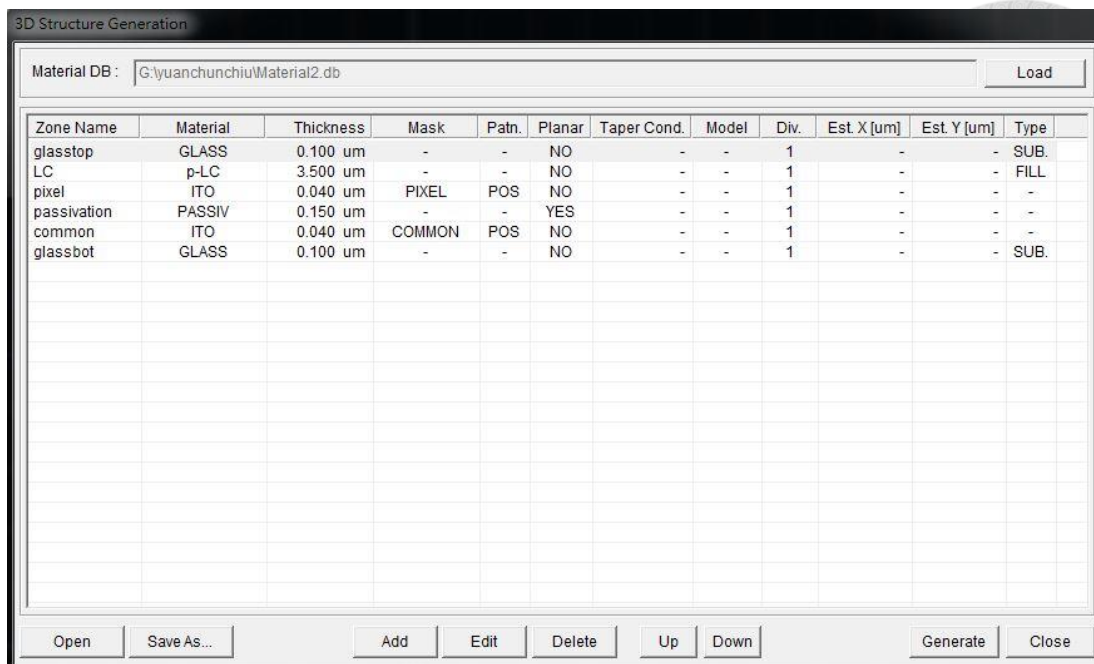


圖 3.3 三維結構生成介面

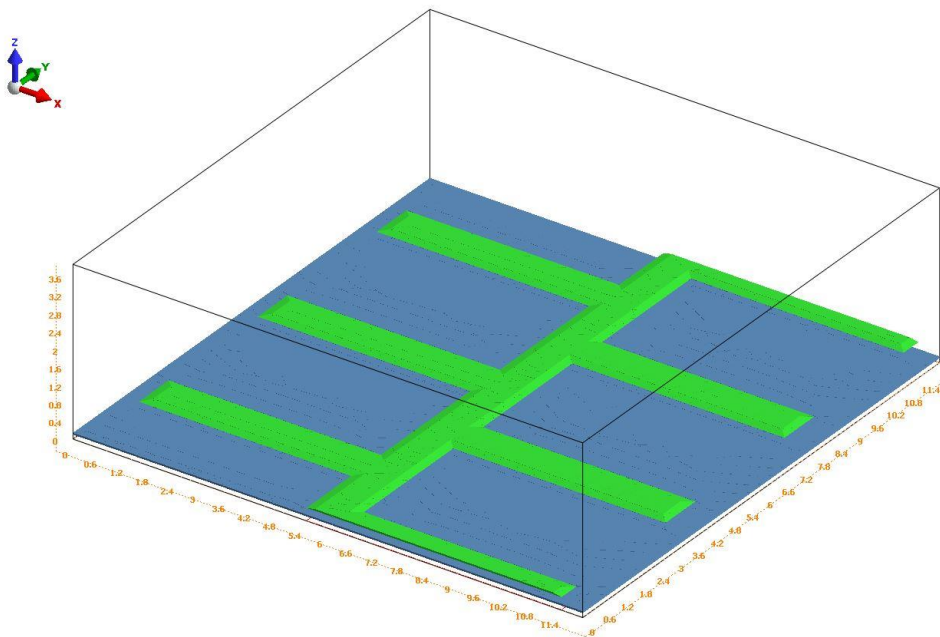


圖 3.4 生成液晶盒結構圖

3.2.3 計算網格生成(Mesh Generation)

在此階段的步驟，將前階段生成的液晶盒結構檔匯入，因為生成的結構檔案為二維光罩堆疊成的三維結構，若要進行模擬分析，則需要設定計算網格的大小

以及網格數量，來透過切割的方式進行模擬分析。

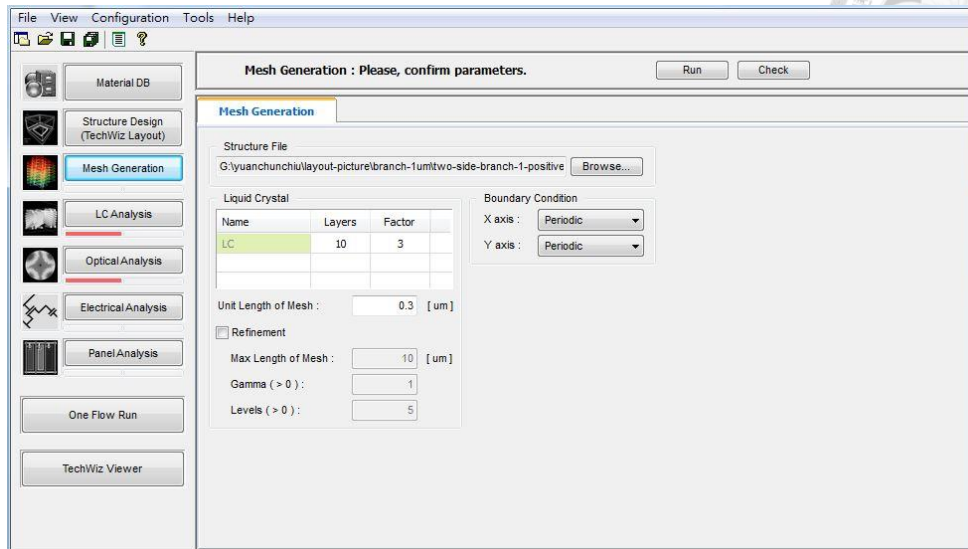


圖 3.5 網格計算生成介面

在上圖 3.5 的設定上，層數(Layers)代表將液晶層切割層數，若是將層數設定越多代表切個層數越多，後面模擬研究分析時就會越精細，越趨近於現實的情況。

除了可以設定層數(Layers)之外還能夠設定因子(Factor)，因子代表著靠近基板的網格緊密程度。其中 Factor 的值最大為 3，最小為 1，值越大越注重於靠近基板表面的光學表現。而本篇論文研究邊緣場效驅動顯示器，因為液晶分子受到表面影響最為劇烈，所以在設定上我們將 Factor 設定為 3。

因為 TechWiz 模擬軟體在校園版上有五萬點的限制，在限制下為了趨近現實，我們盡量將點數貼近五萬點，所以透過調整網格單位長度(Unit Length of Mesh)，將其值調整越小越好，以達成貼近五萬點的準確結果。而在邊界條件(Boundary Condition)上，在 x 軸以及 y 軸上設定上有三種選擇，週期性(Periodic)、鏡面性(Mirror)以及連續性(Continuous)。而前節有提過，我們在設定上採取最小的重複單位進行模擬，所以基本上選擇週期性的邊界條件。



3.2.4 液晶分析(Liquid Crystal Analysis)

此部分主要分為電壓訊號(Voltage Signal)、液晶的初始條件(Condition)以及訊號資料庫(Signal Data Base)三種，下面會進一步的詳細介紹。

i. 電壓訊號(Voltage Signal)

下圖 3.6 為電壓訊號的設定，在設定上可以觀察到圖 3.6 右方有起始時間(Initial Time)以及終止時間(Final Time)。一般而言初始時間預設為 0，而終止時間為當我們給予液晶分子一個外加電壓，其液晶分子受到電壓後還要一定的時間響應來達成液晶分子轉動。因此終止時間的設定必須要足夠讓液晶分子完成響應。時間步階(Time Step)則與模擬軟體資料運算的筆數有關，代表在起始時間到終止時間，每間格多少的時間計算一筆數據，數值越低，計算的數據越精細。在下面的資料擷取步階(Data Output Step)代表著模擬軟體計算多少筆資料輸出一筆數據，如下圖 3.6 中的 1 代表每 1 筆時間步階，才會輸出一筆資料，在本論文中。若是遇到模擬量測不同電壓時，因為基本上每一筆電壓數值只對應一筆穿透率的數值，所以可以將資料擷取步階設定一個電壓對應一筆資料降低資料輸出量節省模擬時間，而若是在固定電壓測量不同時間的液晶分子轉動變化，則需要將數值設定小一點，以精確理解液晶分子隨時間的轉動情形，以提高模擬的精確度。

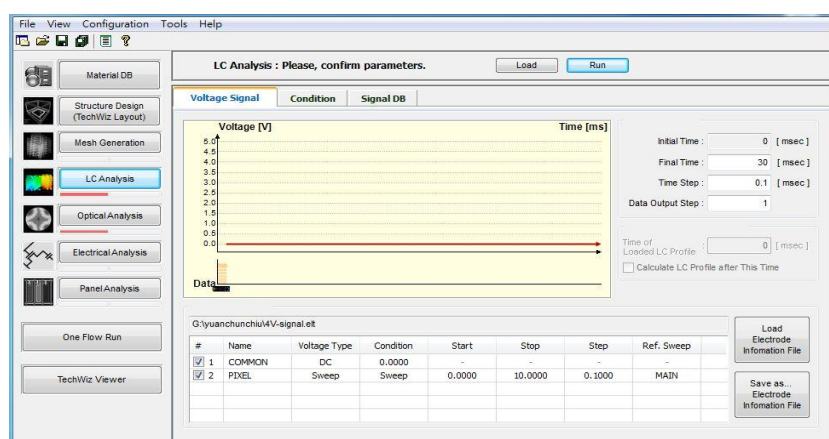


圖 3.6 電壓訊號設計介面

上圖 3.6 的下方介面為將我們整體設計的結構的金屬材料上設定對應的電壓類型以及電壓大小。若是想得到電壓對穿透率曲線圖，則可以在上圖 3.6 的畫素電極(pixel)旁的電壓類型(Voltage Type)中選擇掃描(Sweep)，並且設定 Star(初始電壓)以及 Stop(終止電壓) 以及電壓步階(Step)，而共用電極部分則在電壓類型中選擇直流電壓(DC)，預設為 0 接地。若是想要得到時間對穿透率曲線圖，則在電壓類型中選擇訊號(Sign)，這部分會在後面 iii 節中詳細介紹。

ii. 液晶條件(Condition)

在設定液晶的配向分佈時，需要從液晶的兩種角度設定，下圖 3.7 為液晶初始條件設定介面，途中可以發現液晶分子有兩種角度，分成傾角(Pretilt Angle)以及方位角(Azimuthal Angle)，如下圖 3.8(a)所示，傾角為液晶分子在 x-z 平面中與 x 軸的夾角，而下圖 3.8(b)所示，方位角為液晶分子在 x-y 平面上旋轉的角度。

Name	Top Surface		Bottom Surface		Interpolation	Amplitude
	Pretilt	Azimuthal	Pretilt	Azimuthal		
LC	0	0	0	0	Linear	-

圖 3.7 液晶分子初始條件設定介面

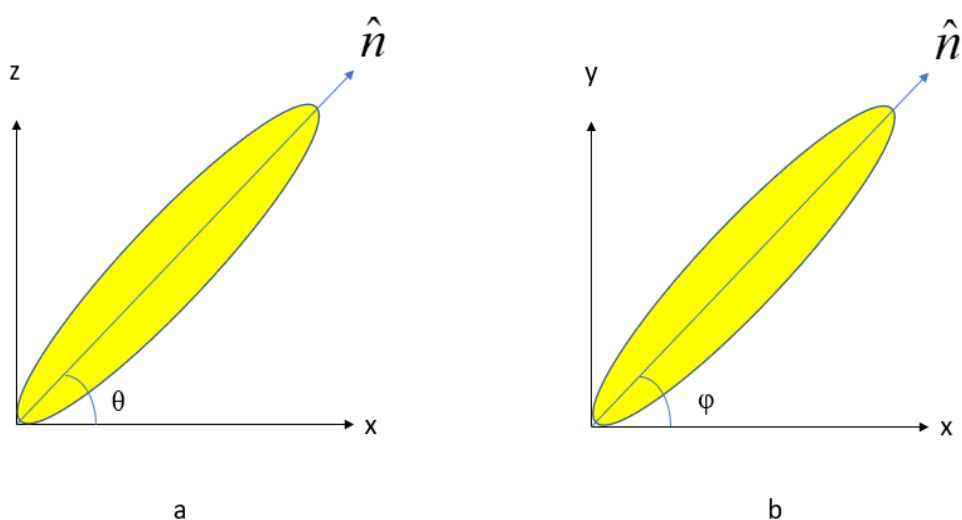


圖 3.8 (a)液晶分子傾角 (b)液晶分子方位角 示意圖



iii. 訊號資料庫(Signal Data Base)

前面提過若是想要透過模擬軟體得知時間對穿透率的關係則可以在訊號資料庫中自行定義電壓訊號，如下圖 3.9 所表示，在 To Time 可以設定秒數，並且旁邊可以對應設定電壓值 Voltage，下圖 3.9 為一個 10V 的電壓訊號。

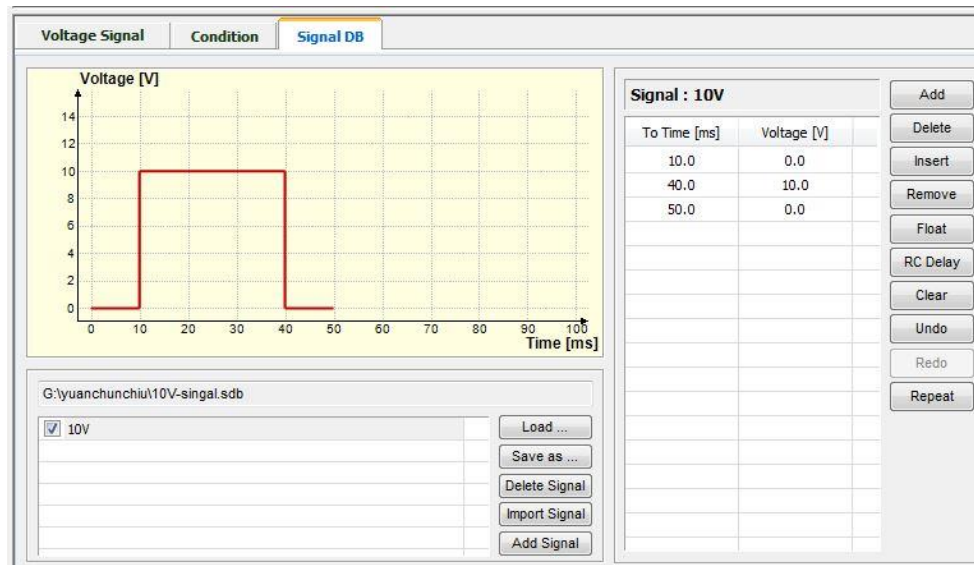


圖 3.9 設定電壓訊號介面圖

3.2.5 光學分析

此階段為的設定主要為設定模擬結構的光學元件，比較常見的是設定偏振片(Polarizer)以及相位延遲片(Retarder)，如下頁圖 3.10 所表示，設定上依照光路徑分別設定下偏振片以及上偏振片而此介面亦可設定使用的光源總類與可視角(Viewing Angle)。

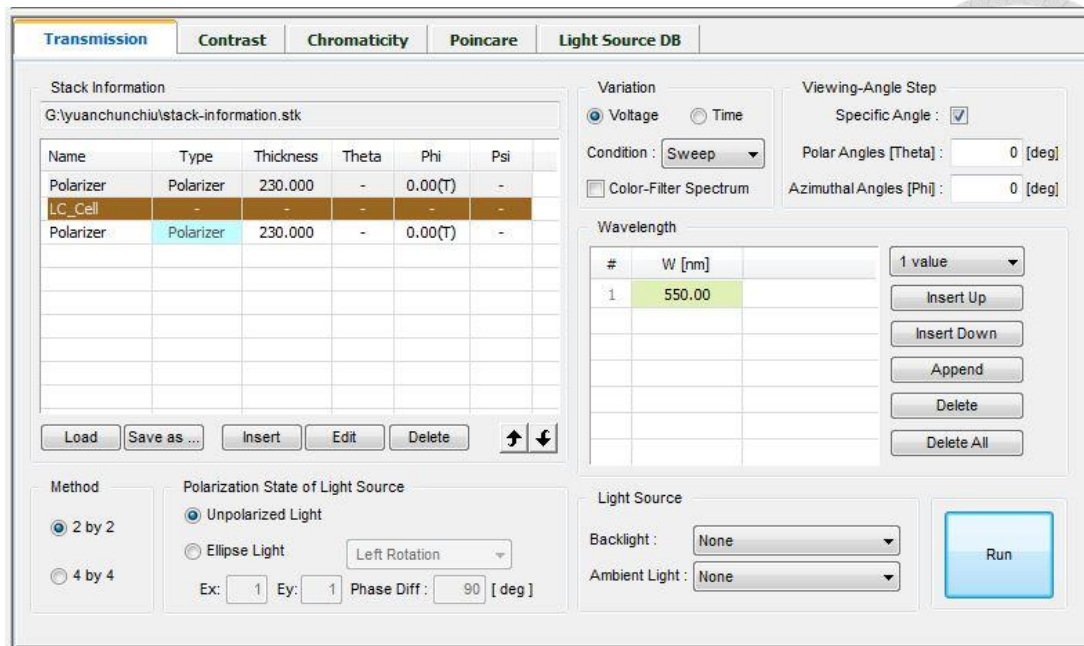


圖 3.10 光學分析操作介面

3.3 本論文中的各項材料參數介紹

3.3.1 液晶材料參數介紹

本篇論文主要探討正型液晶在水平配向邊緣場效驅動(PA-FFS)顯示器，液晶選擇上使用 p-LC，非尋常折射率(n_e)為 1.619，尋常折射率(n_o) 1.5，介電係數 $\epsilon_{\parallel} = 18.4$ 、 $\epsilon_{\perp} = 13.3$ ，下表 3.1 為其他各項參數表。

表 3.1 p-LC 液晶各項參數

Material	K_{11} (pN)	K_{22} (pN)	K_{33} (pN)	Δn	$\Delta \epsilon$	γ (mPa s)
p-LC	11.3	5.9	14	0.119	5.1	47.6

3.3.2 絕緣層材料參數

因為結構設計上畫素電極與共用電極不能相連，需要用絕緣層隔開，本論文中使用到的上下玻璃基板以及絕緣層的材料參數如下頁表 3.2 所表示。

表 3.2 絕緣層以及玻璃基板材料參數

Material	Refractive index n	Dielectric constant ϵ_f
Glass	1.5	4.5
Passivation	1.5	6.5

3.3.3 電極材料參數

電極材料參數選用市面上多數使用的氧化銦錫(ITO)，其為透明電極的材料參數如下表 3.3 所表示。

表 3.3 電極的材料參數

Material	Resistivity (Ωm)	Refractive index
ITO	2.7×10^{-6}	1.5

3.3.4 偏振片材料參數

本論文使用的偏振片材料參數如下表 3.4， n_e 為非尋常折射率， n_o 為尋常折射率， k_e 為非尋常光虛數折射率， k_o 為尋常光虛數折射率。

表 3.4 偏振片的材料參數

Material	n_e	k_e	n_o	k_o
Polarizer	1.5	1.5×10^{-3}	1.5	2.23×10^{-5}

Chapter4 模擬的結果以及討論



4.1 模擬的結構設計概念

4.1.1 原理與結構的設計發想

結構的設計發想為先前蔡永傑博士與陳世睿學長和顏景德學長，對於多重配向角度應用在快速響應之水平配向邊緣場效驅動顯示器之研究。概念為設計一個畫素電極與其他液晶分子導軸平行，利用光配向的技術，設計畫素電極與共用電極上液晶分子初始排列。一般而言，正型液晶有著隨著電場轉動的特性，但蔡永傑博士與陳世睿學長的设计，在畫素電極的正中心，以及畫素電極週期排列的中心，其光配向角度，特意設計為 90° ，其餘位置的配向角度則設計成與電極夾 $\pm 1^\circ$ 。利用這 90° 的設計，來讓此位置上的液晶產生虛擬牆，不會因為電場的增減而使液晶轉向，而附近的液晶透過虛擬牆的作用，進而增快我們液晶分子的響應時間，其結構示意圖如下頁圖 4.1。

但此方法雖然是利用液晶配向來讓虛擬牆能固定產生在特定位置，但在實際工業上製成可能需要一定的成熟技術與繁複的光罩程序。所以我們進而設計與研究一個結構，能夠不使用液晶配向的方法，也能穩定讓虛擬牆產生在特定位置的結構。此方法為在三維方向做結構上的改變，中間加入一條畫素電極，我們稱之為主幹畫素電極(Trunk)，然後主幹兩側則是以交錯排列的二維水平配向場效邊緣的結構，其結構示意圖如下頁圖 4.2。由於主幹畫素電極我們可以視為代替配向層的功能，然後兩側的分支畫素電極與先前學長設計的二維水平配向場效邊緣的結構相同，利用加入的主幹畫素電極，使得不需再用液晶配向角度來建構虛擬牆，讓實際製程上的困難化簡，也同時可以達到相同的效果。利用虛擬牆的產生，來讓正型液晶分子的響應時間加快，並且進而研究正型液晶在此結構上的優點與缺點。

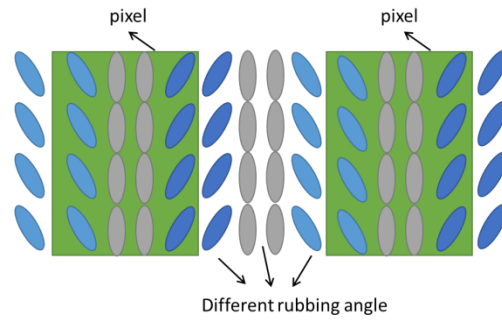


圖 4.1 正型液晶改變畫素電極邊緣配向示意圖

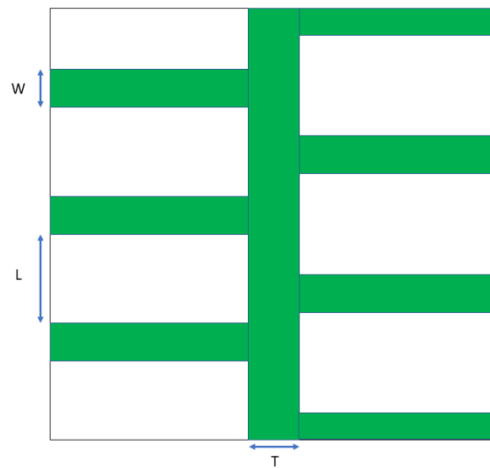


圖 4.2 電極結構示意圖

4.1.2 正型液晶的結構設計

因為正型液晶的特性會隨著電場方向轉動，在三維空間液晶分子會大致沿著電場，為了理解正型液晶在快速響應之水平配向邊緣場效驅動顯示器上的特性，首先設計一個分支畫素電極寬度(W)為 $1 \mu\text{m}$ 、分支畫素電極間間格的寬度(L)為 $3 \mu\text{m}$ 以及主幹畫素電極(T)為 $1 \mu\text{m}$ 的結構，如上圖 4.2 所示。將所有的液晶分子的預傾角設定為 0° ，其他位置處的水平方向配向角也設定為 0° ，與分支電極方向呈水平，綠色部分為畫素電極，如下頁圖 4.3 所表示。而在 D 切面方向上的模擬結果 (y-z 平面方向剖面圖) 如下頁圖 4.4 所表示。

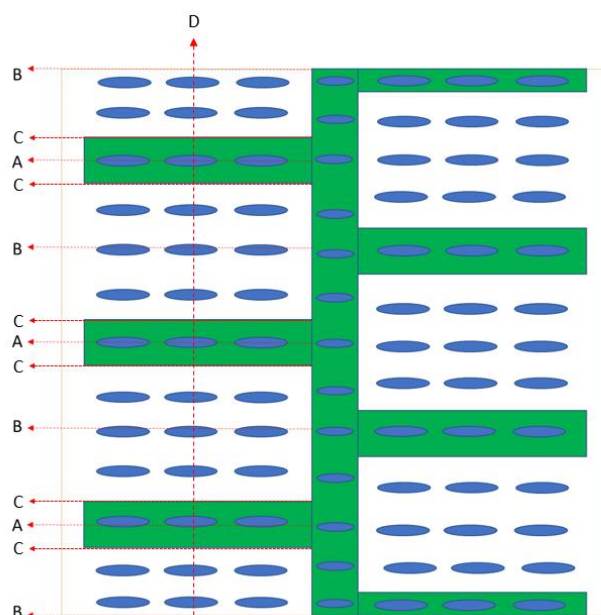


圖 4.3 電極上正型液晶排列方向示意圖

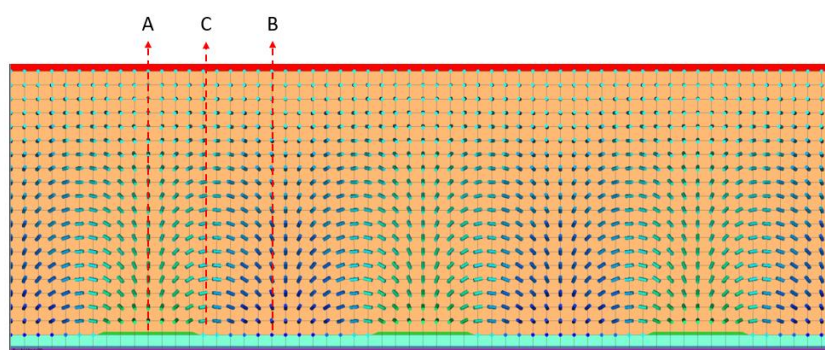


圖 4.4 D 切面方向上的模擬結果剖面圖

再來分析當正型液晶在此結構中施予一個固定的操作電壓，觀察在電極中央上方 A 處、B 處以及 C 處的液晶分子轉動情況。而下頁圖 4.5 可以觀察出在電極中央上方 A 處的液晶分子其方位角 θ 隨著深度而有所變化，也就是液晶分子會在 x-z 平面上轉動，以及下頁圖 4.6 則可以觀察出在電極間距中央上方 B 處的液晶分子其方位角 θ 隨著深度也有所變化，液晶分子也是會在 x-z 平面上轉動，也就是液晶分子會受到電壓的影響而轉動，但是這方向的轉動並不會讓光產生穿透，

因此形成暗態部分。所以液晶在 x-z 平面上轉動後的現象可以視為好幾道虛擬牆，
虛擬牆可以幫助液晶顯示器縮短響應時間。而下頁圖 4.7 可以觀察出在電極邊緣
上方 C 處的液晶分子其方位角 φ 隨著深度而有所變化，也就是液晶分子會在 x-y
平面上轉動，此液晶受電場的轉動方式可以讓光穿透，產生亮態部分。

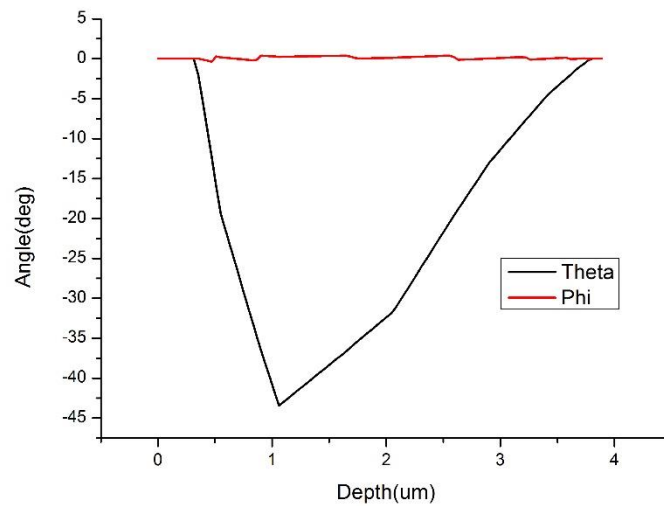


圖 4.5 A 處傾角以及方位角圖

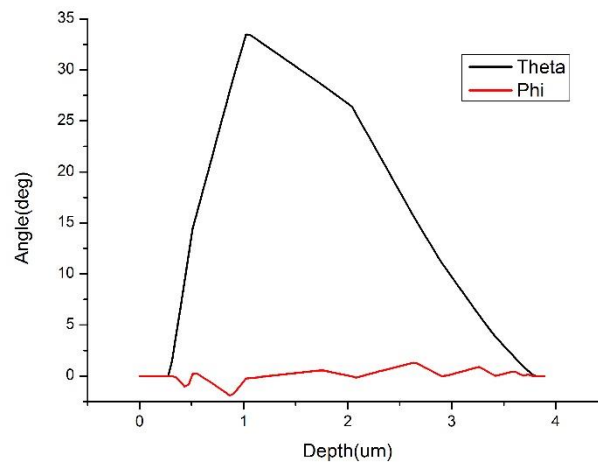


圖 4.6 B 處傾角以及方位角圖

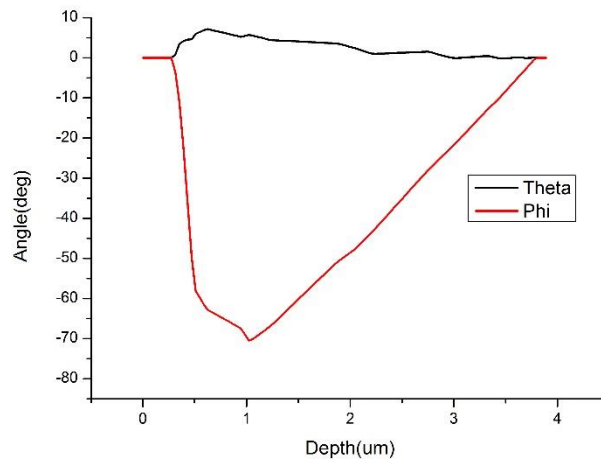


圖 4.7 C 處傾角以及方位角圖

如下頁圖 4.8 所表示，在電極處上方 $1.2 \mu\text{m}$ 位置的地方可以觀察到液晶分子其方位角及轉動方式。由 θ 的角度來看，液晶分子受到外加電場在 x-z 方向轉動，然而 θ 角度變化最大的地方都是在分支畫素電極中央正上方，以及分支畫素電極彼此之間的中央處，進而產生多道虛擬牆，此虛擬牆可以幫助液晶分子在去除外加電壓後，更快地回復原始狀態，使顯示器縮短響應時間。再由 φ 觀點切入，液晶分子受到外加電場在 x-y 方向轉動，而角度變化最大的地方，剛好是分支畫素電極與共用電極的交接處。由上述兩點，我們知道液晶分子會因為電場加壓的關係產生轉動，但其轉動的方向則是辨別虛擬牆產生的位置。

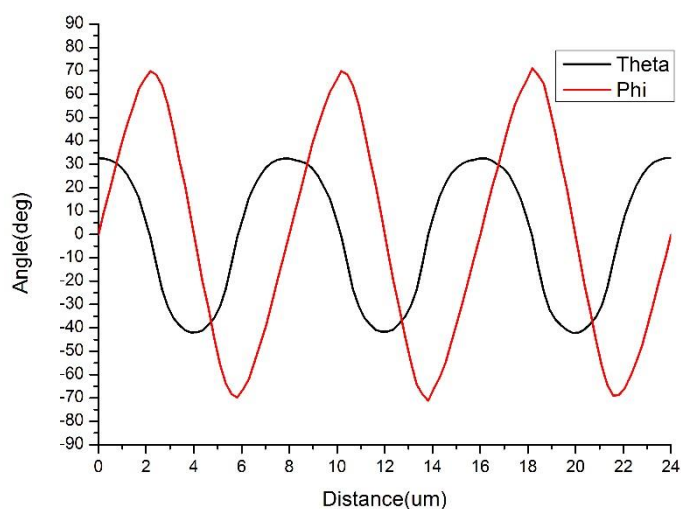


圖 4.8 在高度 $1.2 \mu\text{m}$ 處，液晶分子的垂直位置變化對傾角與方位角關係

因此我們發現液晶分子受到電場的影響發生轉動，但其分子轉動的方向是在 $x-z$ 的平面上的話，也就是我們所知道的 θ 方向，則讓光不會因為液晶分子的轉動而使其穿透，進而產生虛擬牆，讓虛擬牆可以固定產生在 A 處以及 B 處。反之液晶分子受到電場影響，使其分子在 $x-y$ 的平面方向轉動，也是我們所熟知的 φ 方向的旋轉，此轉動方向能夠讓轉動的液晶分子提供相位延遲，讓光穿透在 C 處產生亮態部分。如下頁圖 4.9 所示，整體在 D 處切面時，位置對於穿透率作圖，其所示結果與我們推斷相同，需確立液晶轉軸方向，方可得知光是否會穿透，來找出虛擬牆的位置。

利用加入主幹結構的方式，能夠不用光配向的方法或電極傾斜的方式，並且在特定位置上能夠產生虛擬牆，得到相同產生虛擬牆的效果，所以後續的模擬研究則以此結構來對於正型液晶進行模擬。

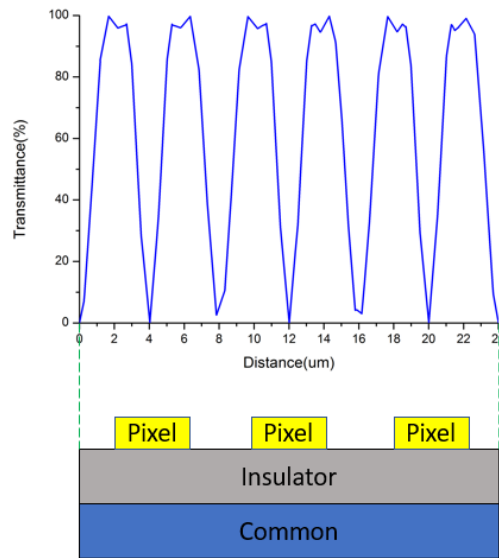


圖 4.9 在 D 處切面，位置對穿透率曲線圖

接著我們要細部討論此結構與先前設計上有什麼特別的地方，以及機制上的不同。在此我們了解到正型液晶受到電壓會沿著電場方向轉動。如下圖 4.10 所示，當液晶分子受到電壓後會開始轉動，我們觀察畫素電極直角周圍的液晶分子，可以發現下圖藍色圓圈的地方為剛開始加壓後，液晶分子在畫素電極直角的地方，其電場合力會產生斜向方向，所以部分液晶先產生偏轉，使得與先前的配向角度設計產生相同的效果，加快整體結構的響應時間。

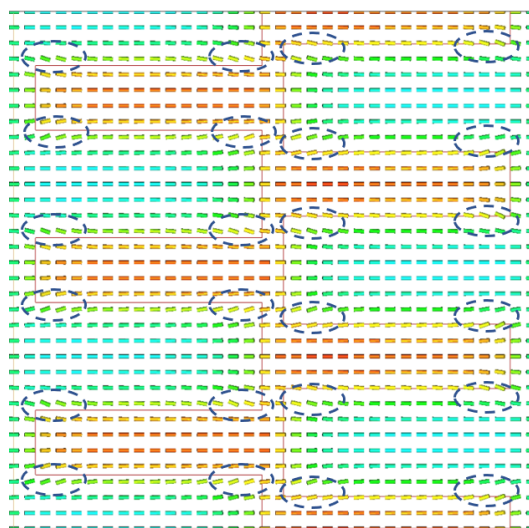


圖 4.10 在高度 1 μm 處，液晶初始加壓後的水平截面圖

4.2 正型液晶在不同電極寬度(W)與間距(L)和主幹寬度(T)的影響

我們選作的液晶材料為正型液晶 p-LC，液晶層厚度設定 3.5 μm ，畫素電極和共用電極的厚度均設定 0.04 μm ，玻璃基板厚度設定 0.1 μm ，絕緣層材料厚度設定為 0.15 μm ，預傾角固定為 0° ，液晶分子的方位角則與 x 軸夾 0° 。

而接著下來透過變更不同的分支畫素電極寬度(W)、分支畫素電極間距(L)以及主幹畫素電極寬度(T)來進行模擬研究，探討在不同的操作變因下，哪一種結構能夠讓正型液晶 p-LC 有著較好的穿透率以及較好反應時間，為了方便結構表示，我們定義以[電極寬度(W)_電極間距(L)_主幹寬度(T)] μm 來表示。

4.2.1 正型液晶在不同電極寬度(W)之光電曲線及響應時間

為了研究正型液晶在此結構中的特性，我們把操作變因分成三大類，分別為分支畫素電極寬度(W)從 1 μm 到 5 μm 、分支畫素電極間距寬度(L)從 3 μm 到 7 μm ，以及主幹畫素電極寬度(T)從 1 μm 到 3 μm 。依序對每一項不同的結構尺寸進行模擬實驗。

先從不同電極寬度的方面來探討，將正型液晶其他變因固定，電極間距固定為 3 μm ，將電極寬度從 1 μm 至 5 μm ，間隔為 1 μm 。而 Techwiz 模擬出來的穿透度其單位為軟體內建亮度(a.u.)。我們還須將其資料經過一個標準化的步驟，將穿透亮度轉變成穿透率百分比(%)這個較為直覺的單位，而標準化則是將個別

$$\text{穿透率(\%)} = \frac{\text{個別穿透亮度(a.u.)}}{\text{原始穿透亮度(a.u.)}} \times 100\%$$

(式 4-1)

上式 4-1 的原始穿透度為調整液晶結構上下層的偏振片，將原本的正交排列

改為水平排列，無須外加一個微弱電壓，讓液晶分子不至於轉動，光通過液晶層不會有相位延遲。而由 Techwiz 模擬軟體可測得穿透亮度，此時得到的數據即為原始穿透亮度，也就是光通過各個元件後的最大穿透亮度。

固定分支畫素電極間隔寬度(L)以及主幹畫素電極寬度(T)，能夠將不同分支畫素電極寬度(W)的電壓對穿透率作圖，然後依次從 3 μm 到 7 μm 做分支畫素電極間距(L)的調整，最後整理成如下頁圖 4.10 所表示，從下頁表 4.1 以及下頁圖 4.10 可以觀察到，整體的液晶穿透率會隨著分支畫素電極寬度(W)增加而增加。而正型液晶在受到電場轉動時，在提高到最大穿透度之前，其液晶分子會緩慢增加非常微小的穿透度，在電壓對穿透率的圖型上會趨於平緩，所以測量上選擇趨於平緩的最高點電壓如下圖 4.10 所示。

表 4.1 不同的電極寬度(W)其操作電壓對穿透率表

W(μm)	Voltage(V)	Transmittance(%)
1	9.4	30.02
2	8.9	40.32
3	8	45.16
4	7.7	48.28
5	7.7	49.83

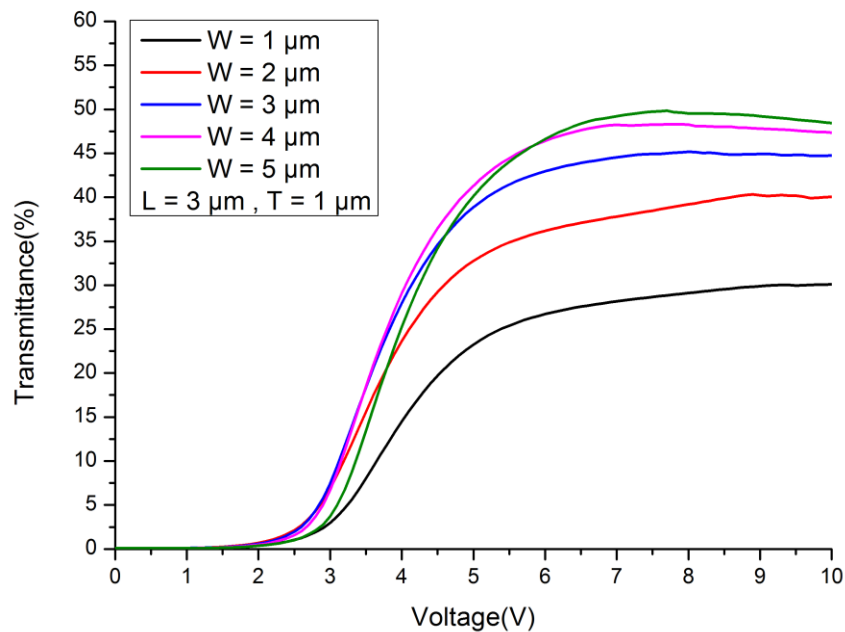


圖 4.11 不同的電極寬度(W)其操作電壓對穿透率曲線圖

透過上表 4.1 以及上圖 4.11 可以觀察的到當分支畫素電極寬度(W)從 $1 \mu\text{m}$ 至 $5 \mu\text{m}$ ，在同樣電壓下，電極寬度越大，會發現其穿透率會上升。而穿透度上升可以從下頁圖 4.12 觀察得到，下頁圖 4.12 黑色部分為虛擬牆的位置(A 位置與 B 位置)，虛擬牆代表著液晶分子只有在 θ 方向做旋轉，此位置上的液晶分子無相位延遲，也就導致該處的穿透率幾乎為 0。而分支畫素電極寬度(W)增加，也就代表著虛擬牆的間距增加，虛擬牆之間的白色部分為光線可以穿透的區間，區間越大代表穿透率則越高，也代表同單位面積下虛擬牆密度較為稀疏，穿透率則較高。在下頁圖 4.13 電場作用深度示意圖可以觀察到，當分支畫素電極寬度(W)增加，電場作用的深度也能更深，能夠使更深層的液晶在 ϕ 方向做轉動，產生相位延遲，進而使光穿透液晶層。白色亮帶的部分，在分支畫素電極寬度較寬比起分支畫素電極寬度較窄的結構下，有較高的穿透度。

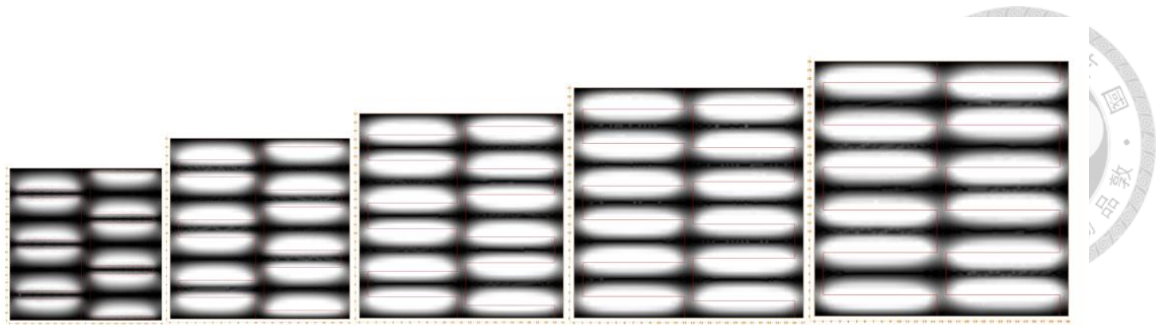


圖 4.12 不同電極寬度(W)的灰階府式圖

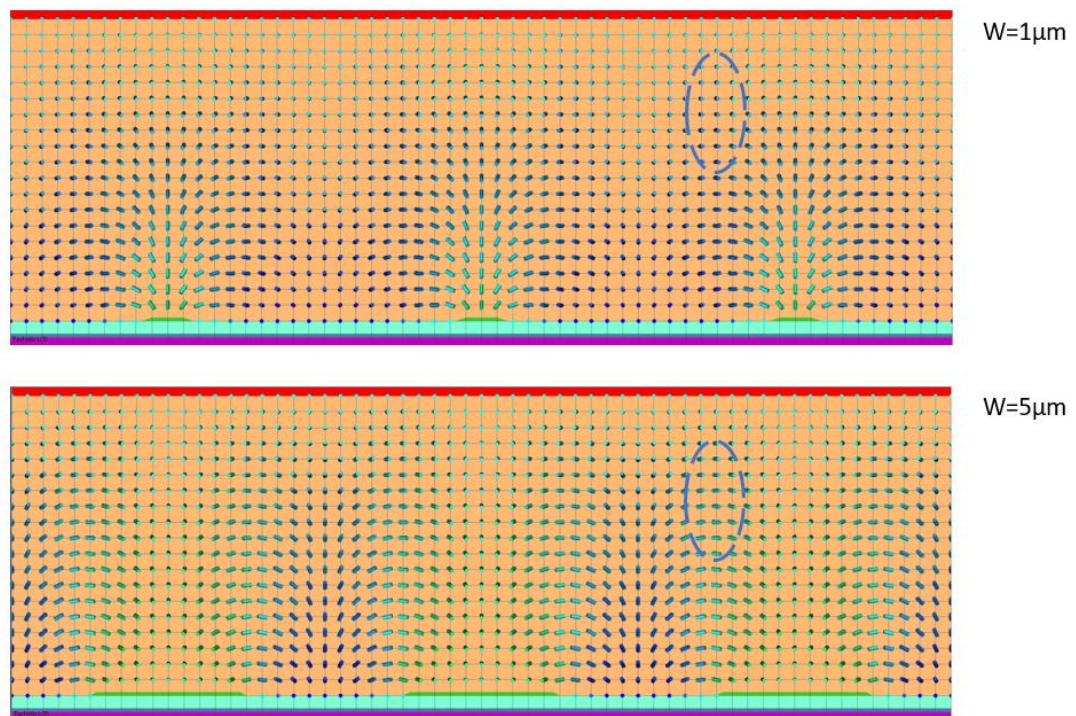


圖 4.13 正型液晶在不同電極寬度(W)的電場作用深度示意圖

接下來將分支畫素電極間距寬度(L)以及主幹畫素電極寬度(T)做調整，在各種尺寸情況下去做模擬，觀察是否將得到一致的結果。來確立改變分支畫素電極寬度(W)，會使整體結構會有較好的穿透度以及發現其操作電壓也有下降的趨勢。

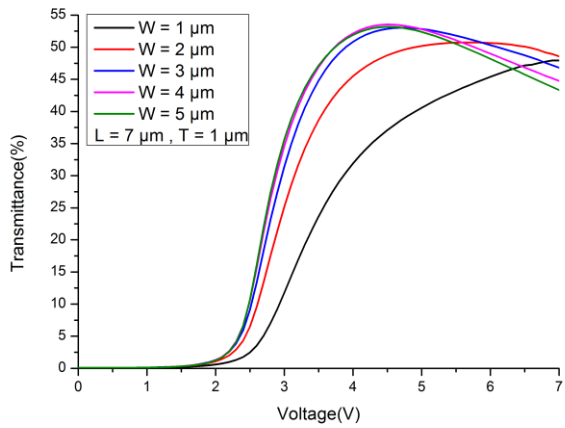
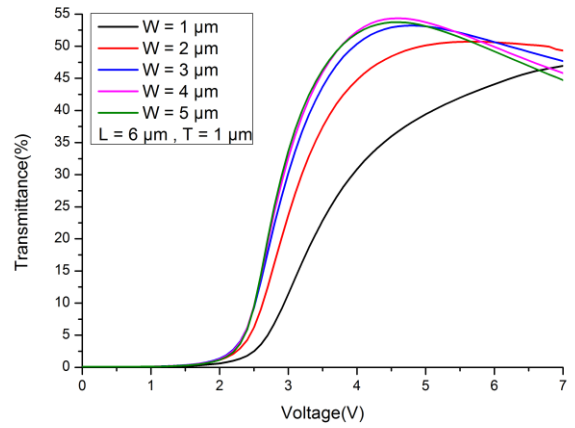
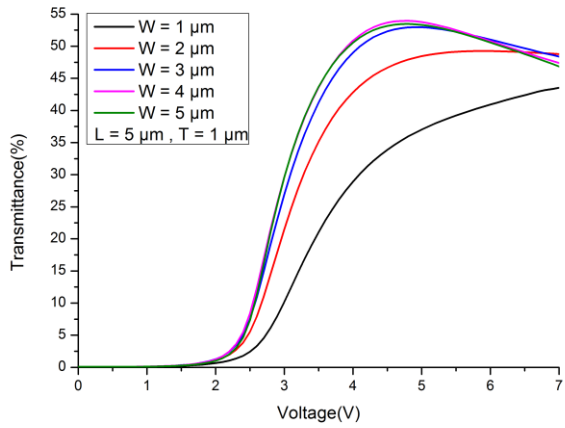
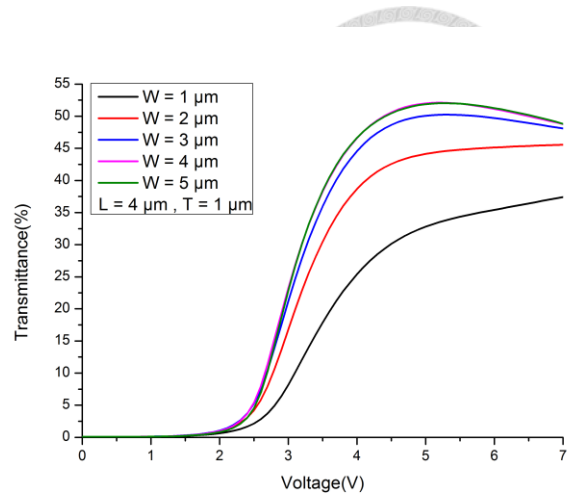
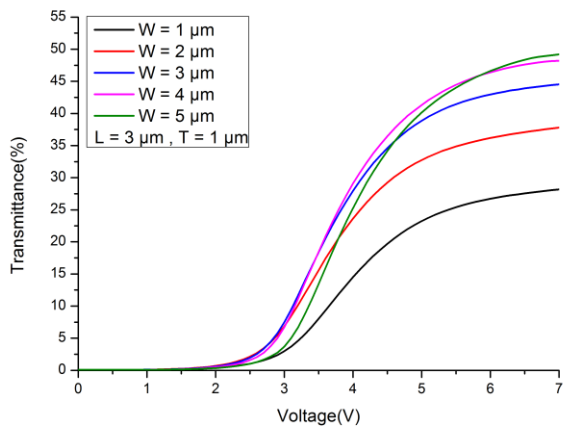


圖 4.14 固定(T) = 1 μm下，改變(W)在不同(L)下其操作電壓對穿透率曲線圖

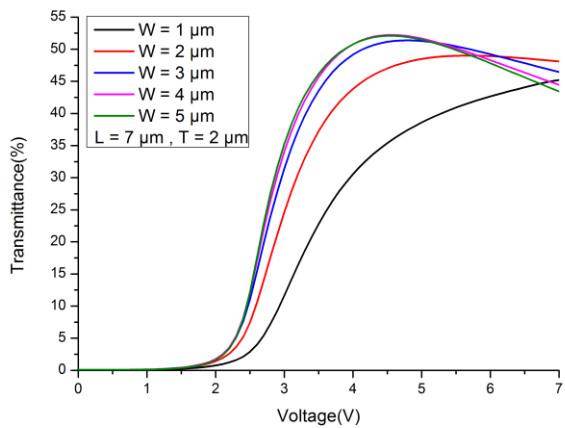
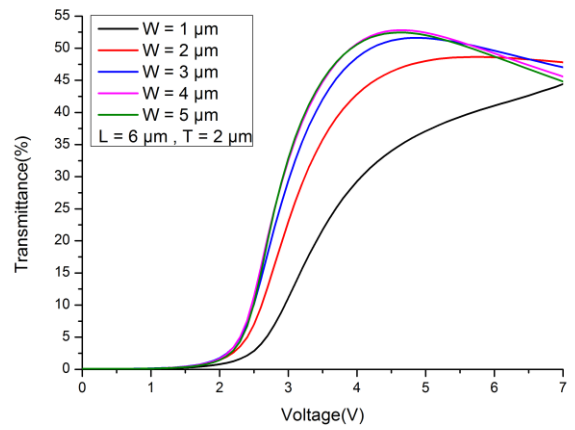
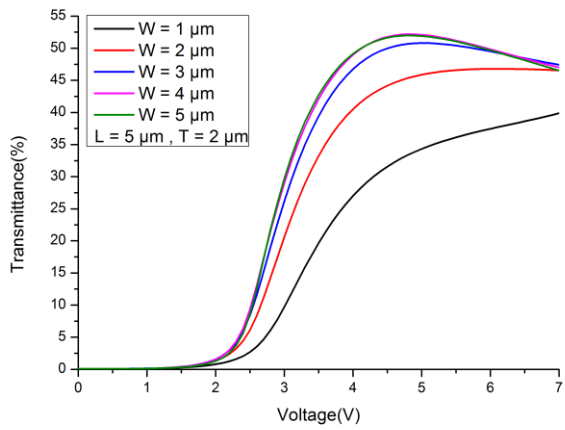
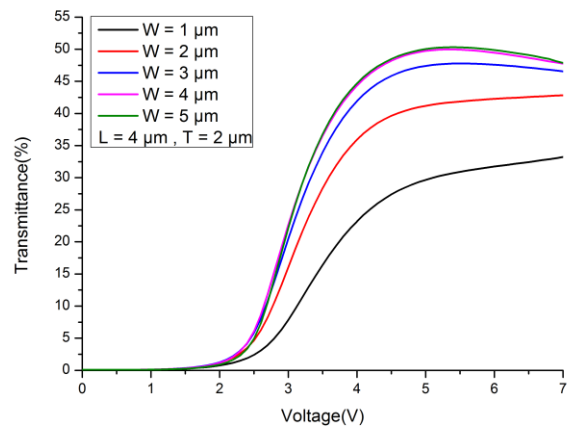
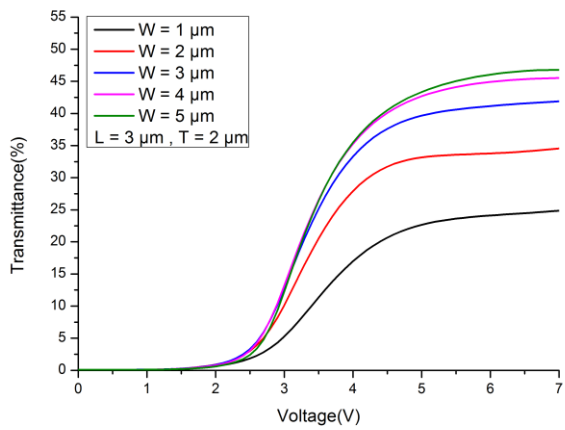


圖 4.15 固定(T) = 2 μm 下，改變(W)在不同(L)下其操作電壓對穿透率曲線圖

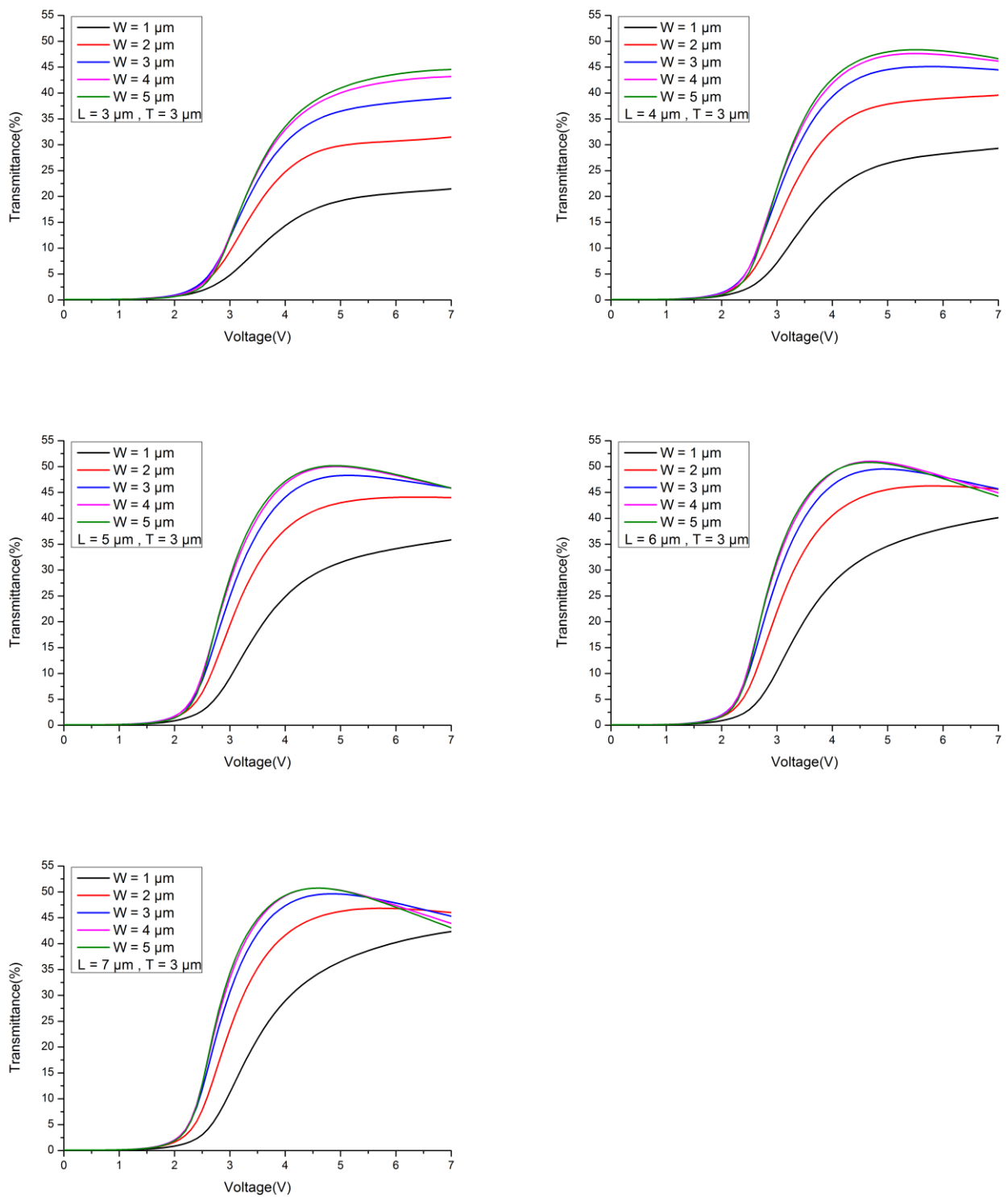


圖 4.16 固定(T) = 3 μm下，改變(W)在不同(L)下其操作電壓對穿透率曲線圖

由上述圖 14、圖 15 以及圖 16 可以歸類出，固定分支畫素電極間距(L)與主幹畫素電極寬度(T)，調整分支畫素電極寬度(W)的大小，明顯觀察出當分支畫素電極(W)增加時，穿透率隨之大幅度上升，最大穿透率下的操作電壓也有下降的趨勢。整體趨勢是一致的，並不會因為在分支畫素電極間距(L)或主幹畫素電極寬度(T)的不同下，而趨勢不一樣。

將前表 4.1 的各個不同分支畫素電極寬度(W)的結構給予其最大穿透率對應的電壓，分析各個結構對應的響應時間，設計上這個電壓為一種類似脈衝電壓的型式，在 0msec 到 10msec 設定 0 V，10msec 到 40msec 施加設定電壓值，40msec 到 50msec 則將電壓調降為 0 V。我們將外加電壓後保持在趨緩平穩的穿透率，此定義為最大亮度。上升時間(Rise time)則定義為外加電壓開始，使得液晶提升至最大亮度的 90%所需的時間為上升時間，而下降時間(Fall time)則定義為將外加電壓去除後，下降至最大亮度的 10%所需花費的時間為下降時間。透過上升時間以及下降時間，能夠了解不同液晶匹配結構的響應時間快慢。

表 4.2 不同的電極寬度(W)與其對應的響應時間表

W(um)	rise time	fall time
1	3.72	2.55
2	4.81	3.65
3	4.46	5.01
4	5.29	5.79
5	5.87	6.76

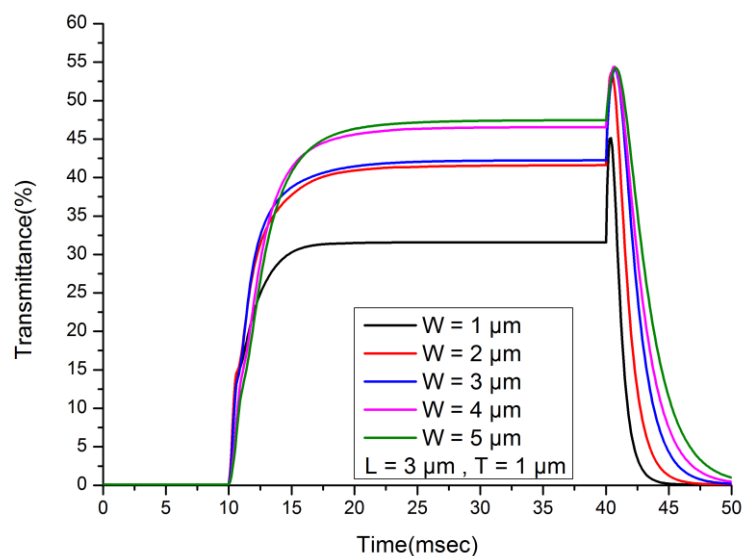


圖 4.17 不同的電極寬度(W)其時間對穿透率曲線圖

由上頁表 4.2 以及上圖 4.17 可以觀察出，當我們的結構中的分支畫素電極寬度(W)增加時，所給予外加電壓，其上升時間以及下降時間，會隨著結構中的分支畫素電極寬度(W)增加而有所增加。若結構中的分支畫素電極寬度(W)減少時，給予外加電壓，其上升時間以及下降時間，隨著分支畫素電極寬度(W)減少而減少。因為結構設計上將虛擬牆固定在分支畫素電極中央上方以及分支畫素電極間距的正中央，當分支畫素電極寬度(W)減少代表虛擬牆之間的距離更短，其虛擬牆之間的液晶分子能夠幫助周遭的液晶分子，利用液晶的連續性，更快地使液晶回復原始排列。

接下來將分支畫素電極間距(L)以及主幹畫素電極寬度(T)做調整，在各種尺寸情況下去做模擬，觀察是否將得到一致的結果。因而確立改變畫素電極的寬度(W)，會使整體結構有同樣的趨勢。

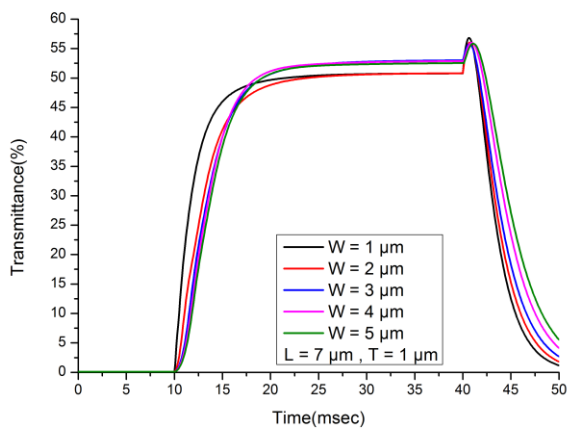
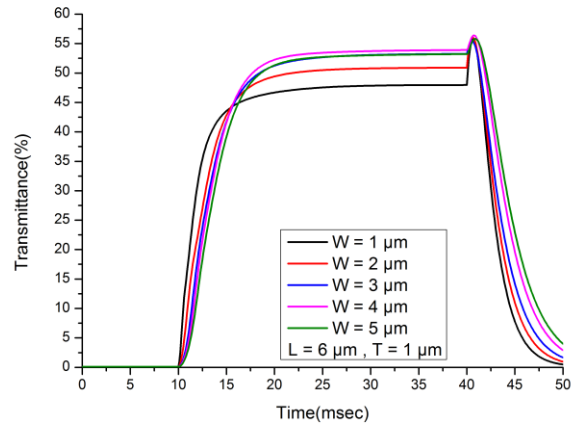
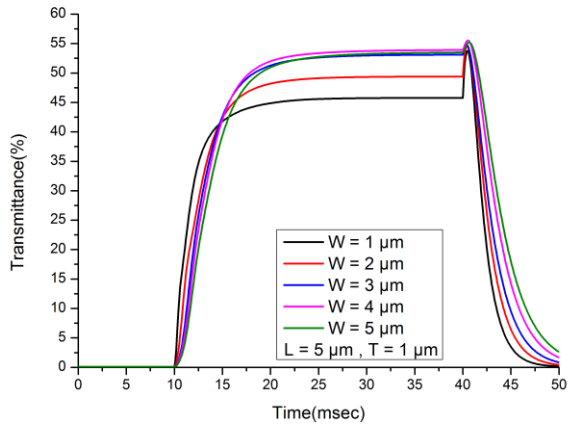
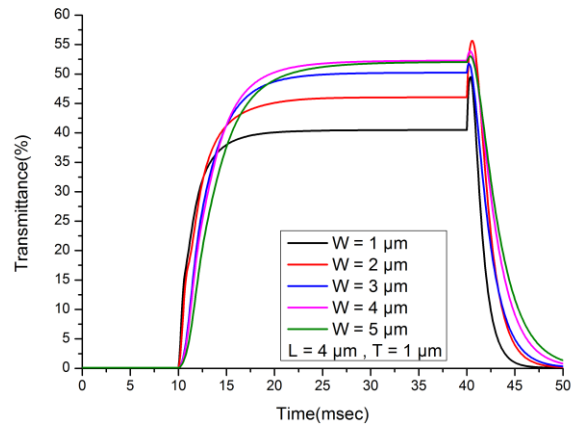
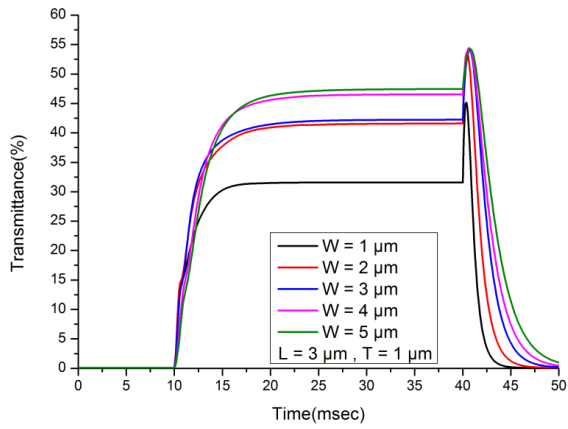


圖 4.18 在(T) = 1 μm 下，改變(W)在不同(L)下其時間對穿透率曲線圖

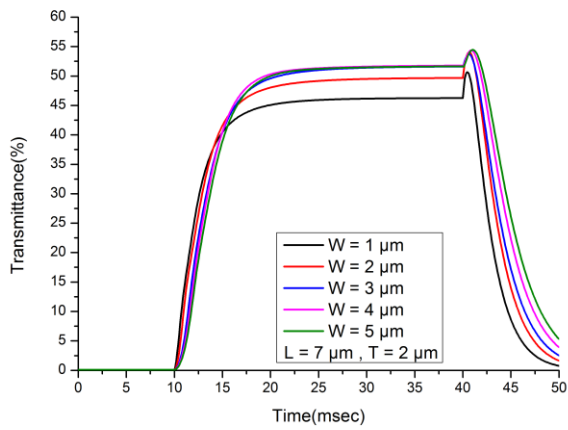
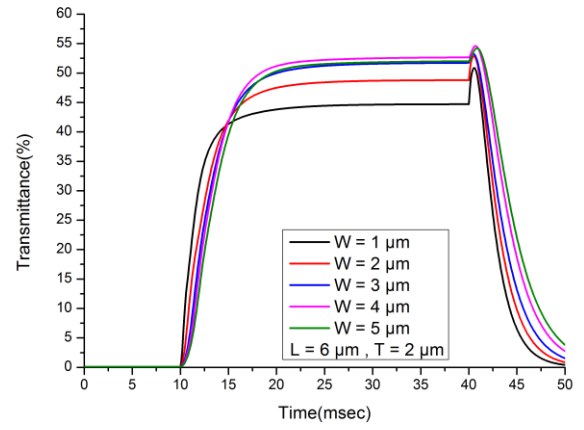
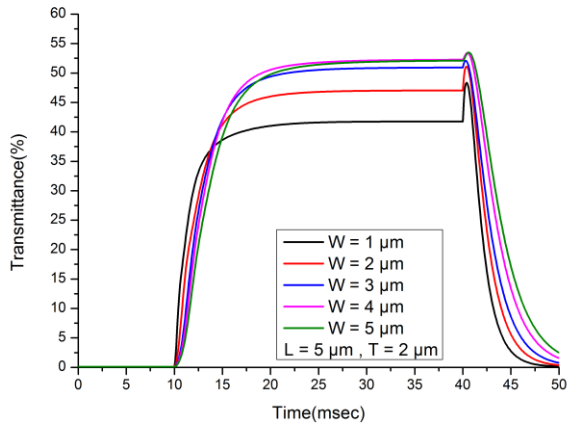
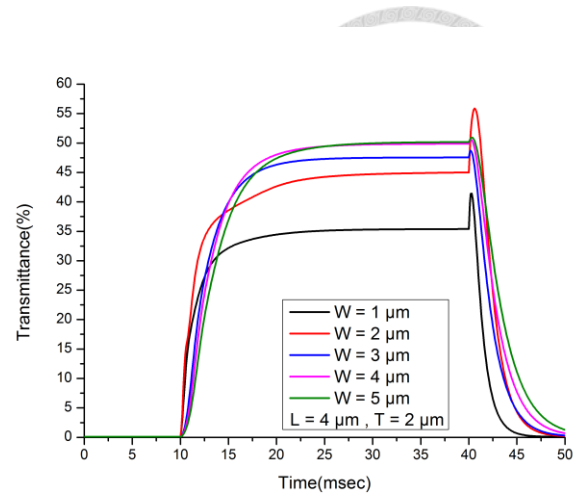
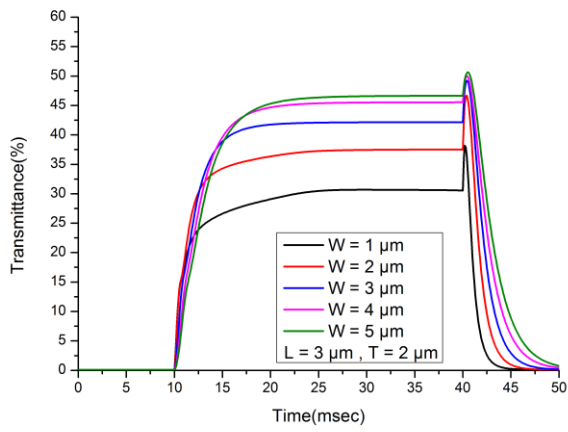


圖 4.19 在(T) = 2 μm下，改變(W)在不同(L)下其時間對穿透率曲線圖

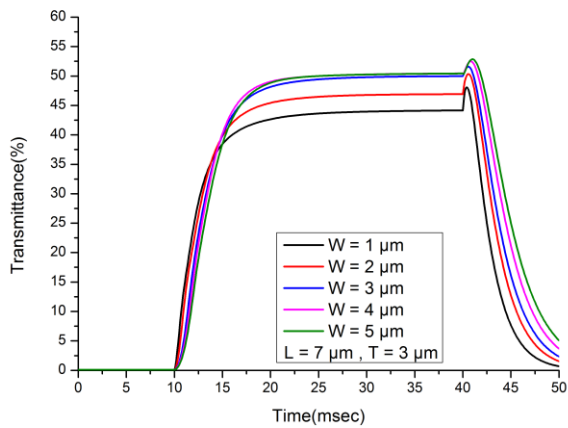
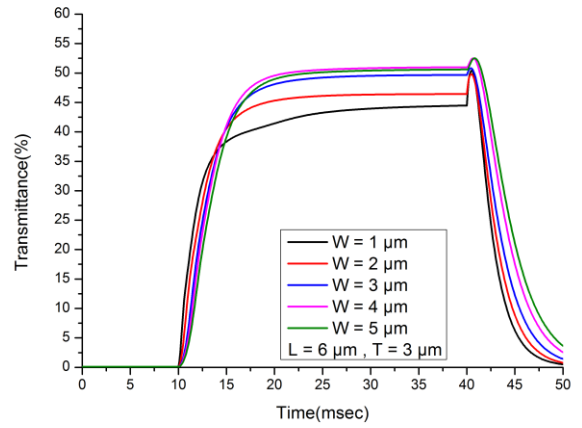
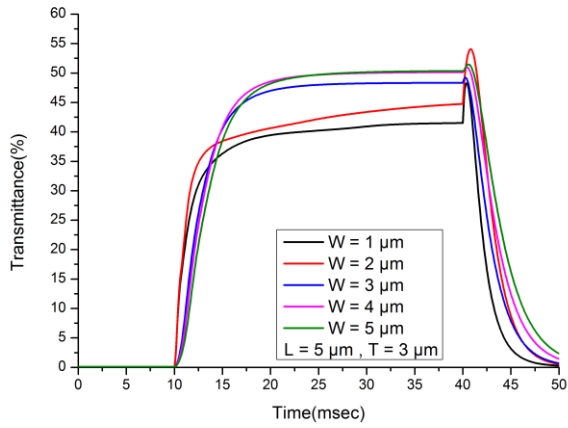
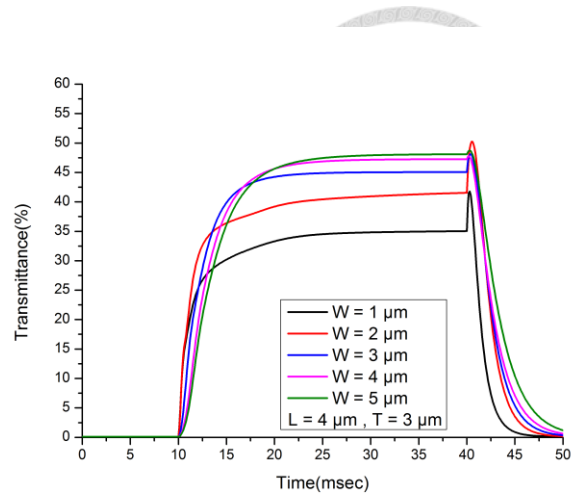
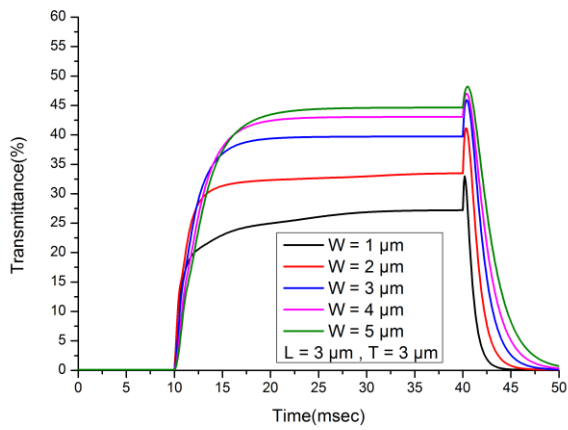


圖 4.20 在(T) = 3 μm下，改變(W)在不同(L)下其時間對穿透率曲線圖

為了方便看出整體趨勢，我們利用長條圖來分析時間對穿透率的作圖。由下圖 4.21 所示，我們可以清楚觀察到，在固定主幹電極寬度 $1\ \mu\text{m}$ 下，分支畫素電極的寬度(W)減少，會使上升時間以及下降時間減少，原因在於分支畫素電極寬度(W)減少的同時，其也代表著虛擬牆之間的間距也跟著縮短，意味著液晶分子能夠更快地回復原始排列，藉由虛擬牆的幫助，縮短響應時間。

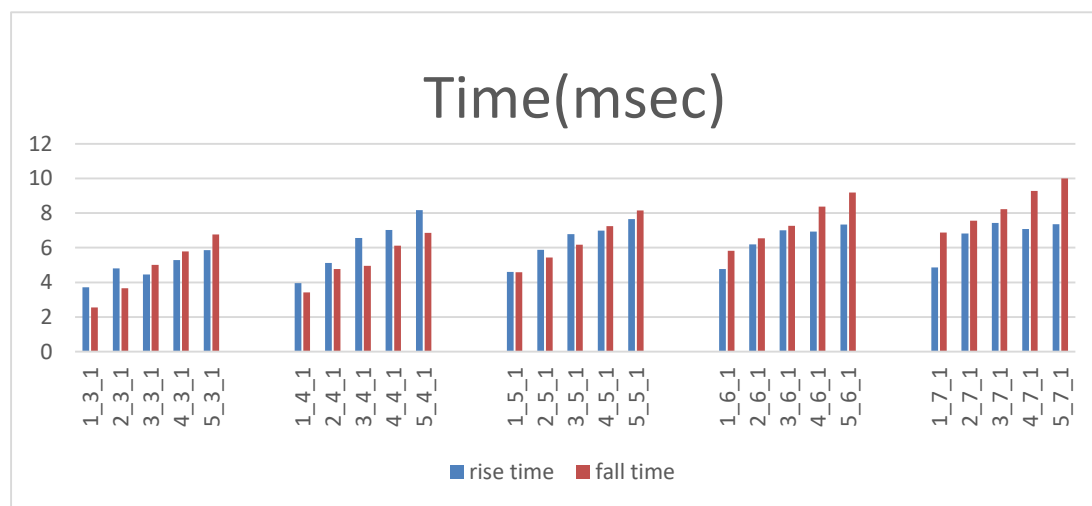


圖 4.21 在(T) = $1\ \mu\text{m}$ 下，不同(W)在所有匹配結構下其對應的響應時間長條圖

我們在挑選上述圖 4.21 其中一組數據，做成分支畫素電極寬度(W)對響應時間的折線圖，如下頁圖 4.22 所示，我們可以明顯觀察到，當分支畫素電極寬度(W)增加的同時，上升時間以及下降時間也會隨之上升。相反地，當分支畫素電極寬度(W)減少的同時，上升時間以及下降時間也會隨之下降。以折線趨勢圖可以讓我們更清楚瞭解到，原來分支畫素電極寬度(W)與響應時間，呈現正相關的趨勢。因此我們要設計出能夠快速響應的結構，結構選擇上就需要寬度較小的分支畫素電極，來達成快速響應的效果。

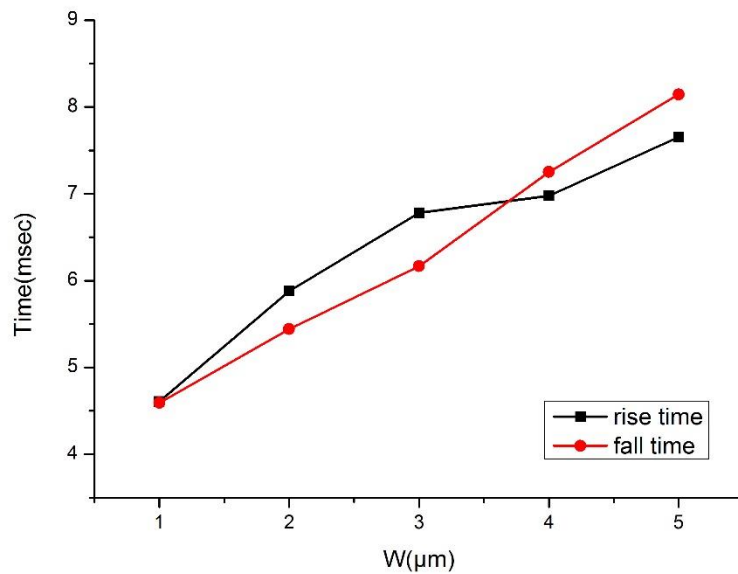


圖 4.22 分支畫素電極寬度(W)對響應時間的折線圖

4.2.2 正型液晶在不同電極間距(L)其光電曲線及響應時間

本節設定為先固定分支畫素電極寬度(W)以及主幹畫素電極寬度(T)，探討改變分支畫素電極間距(L)，研究討論分支畫素電極間距(L)對整體結構的穿透率以及響應時間會帶來何種變化。而改變分支畫素電極間距(L)的範圍從 3 μm 開始測量，每次增加 1 μm ，測量至 7 μm 。而正型液晶在受到電場轉動時，在提高到最大穿透度之前，其液晶分子會緩慢增加非常微小的穿透度，同樣地在電壓對穿透率的曲線圖上會趨於平緩，所以測量上選擇趨於平緩的最高點電壓。下頁表 4.3 為改變電極間距其操作電壓對穿透率之數據，下頁圖 4.23 為改變電極間距其操作電壓對穿透率曲線圖。

透過下頁表 4.3 以及下頁圖 4.23 可以觀察到當分支畫素電極間距寬度(L)從 3 μm 至 7 μm ，在同樣操作電壓下，電極間距寬度(L)越大，會發現其整體穿透率會隨之上升。在相同穿透率下，電極間距寬度(L)越大，其操作電壓也會隨之下降。

表 4.3 不同的電極間距(L)其操作電壓對穿透率表

L(μm)	Voltage(V)	Transmittance(%)
3	9.3	30.04
4	10	41.04
5	10	45.5
6	9	48.24
7	9.3	48.94

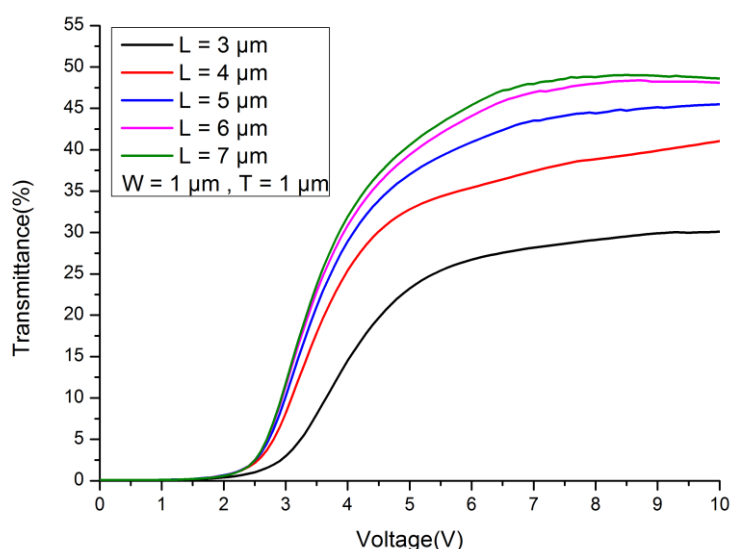


圖 4.23 不同的電極間距(L)其操作電壓對穿透率曲線圖

下頁圖 4.24 為改變分支畫素電極間距(L)其各自的俯視灰階圖，圖中可以觀察到，當我們加大電極與電極之間的間距，因為虛擬牆會固定產生在分支畫素電極正中央以及電極與電極間距正中央。所以隨著分支畫素電極間距(L)增加，虛擬牆彼此之間的距離就會變大，在單位面積下，分支畫素電極間距(L)較寬的能夠有較高的穿透率。白色亮帶的部分，在分支畫素電極間距較寬比起分支畫素電極間距較窄的結構下，有較高的穿透度。在下頁圖 4.25 電場作用深度示意圖可以觀察到，當分支畫素電極間距(L)增加，電場作用的深度也能更深，能夠使更深層的液晶在 ϕ 方向做轉動，產生相位延遲進而使光穿透。

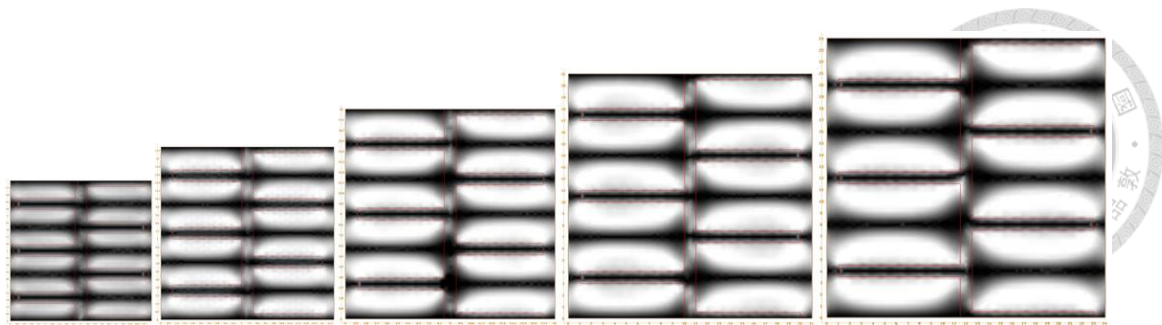


圖 4.24 不同電極間距(L)的俯視灰階圖

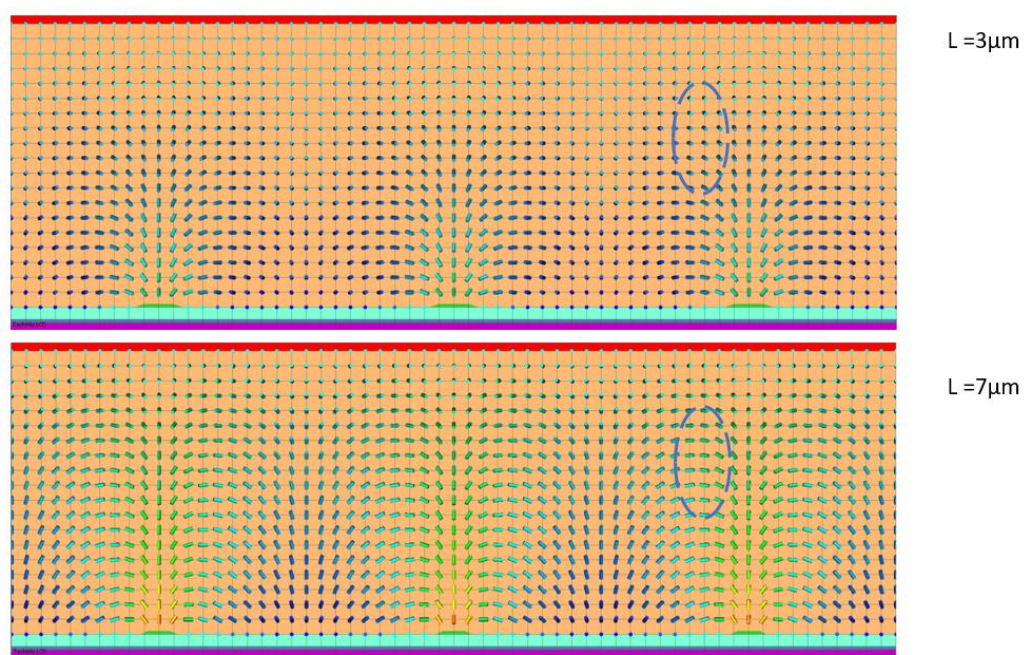


圖 4.25 正型液晶在不同電極間距(L)的電場作用深度示意圖

接下來同理將分支畫素電極寬度(W)以及主幹畫素電極寬度(T)上做調整，在各種尺寸情況下，觀察是否將得到一致的結果。確立改變分支畫素電極間距(L)，會使整體結構有同樣的趨勢。

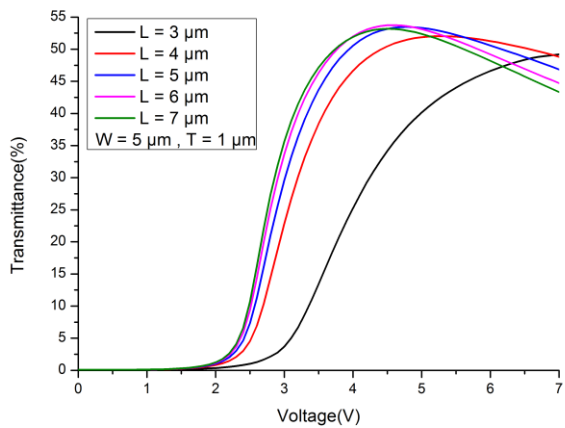
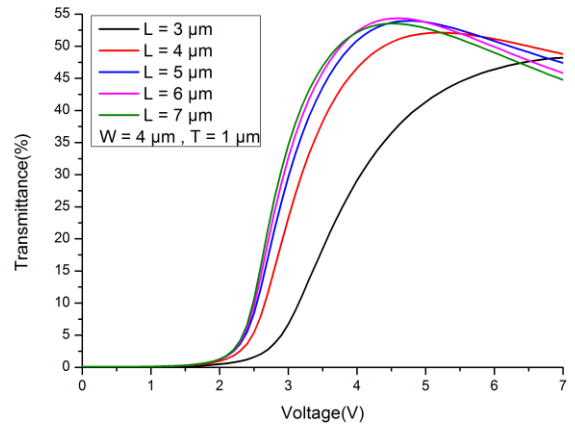
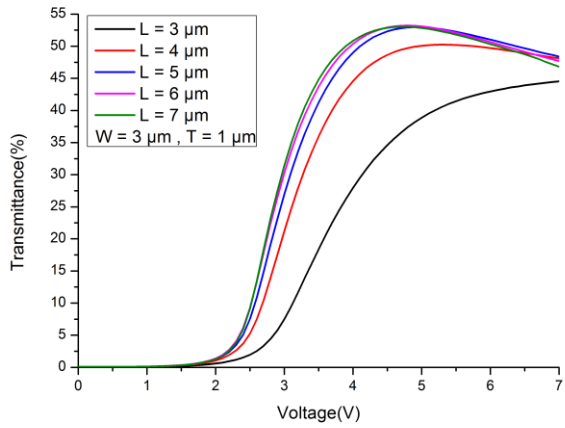
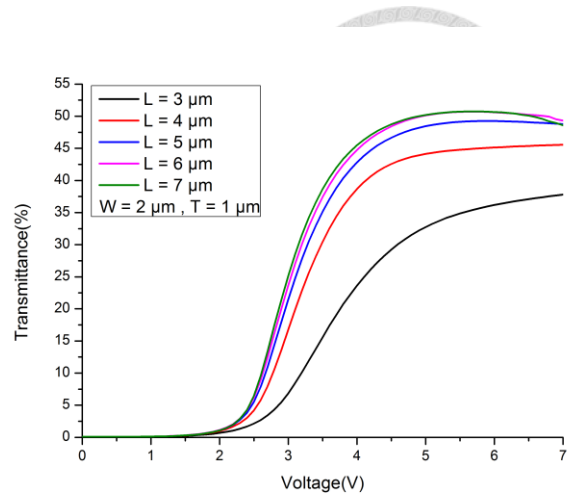
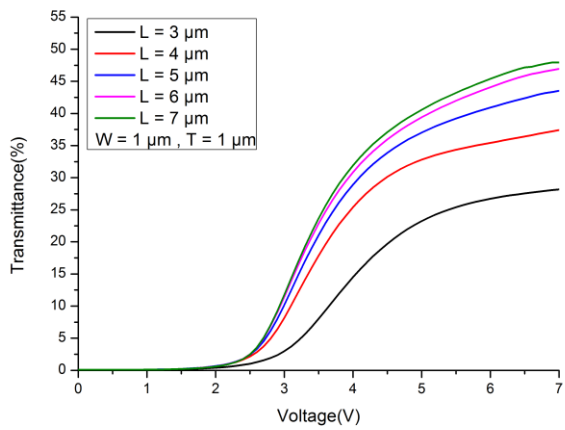


圖 4.26 固定(T) = 1 μm 下，改變(L)在不同(W)下其操作電壓對穿透率曲線圖

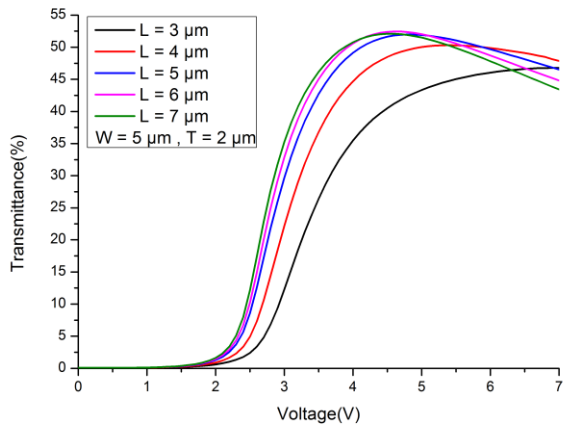
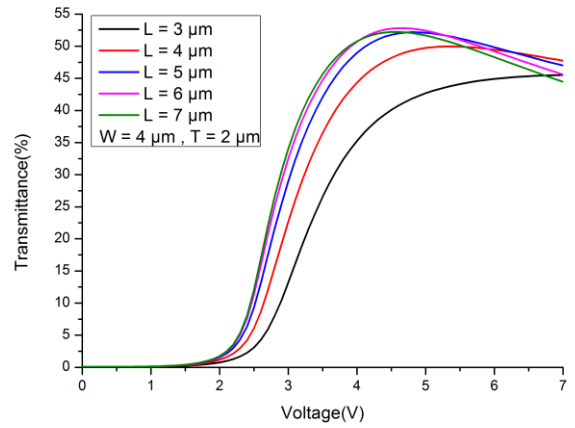
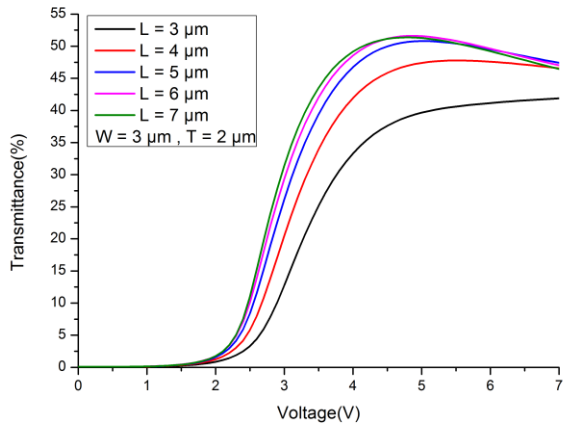
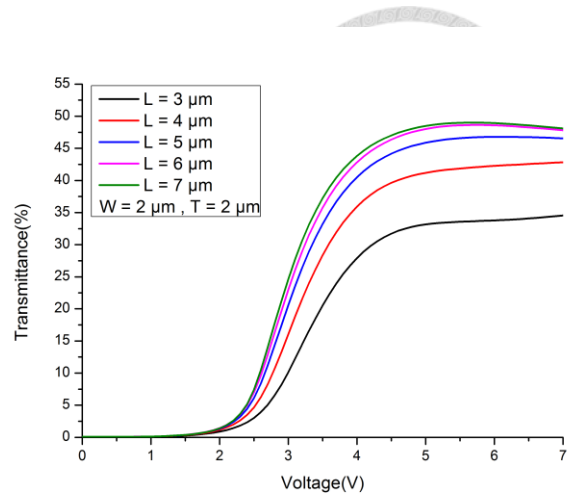
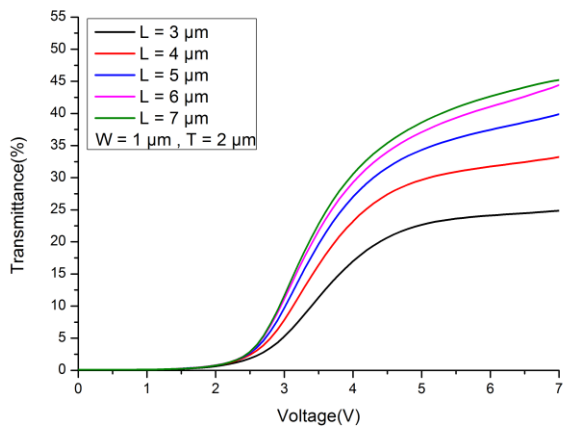


圖 4.27 固定(T) = 2 μm下，改變(L)在不同(W)下其操作電壓對穿透率曲線圖

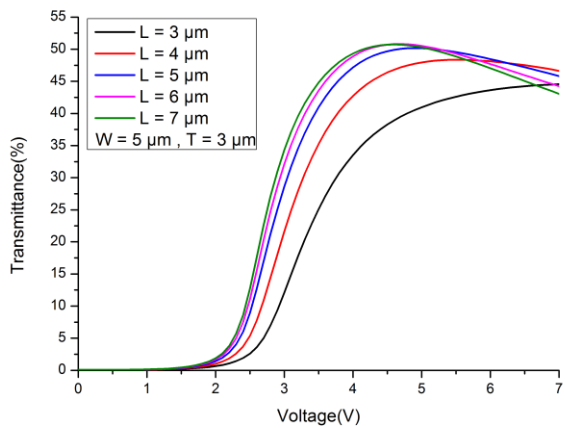
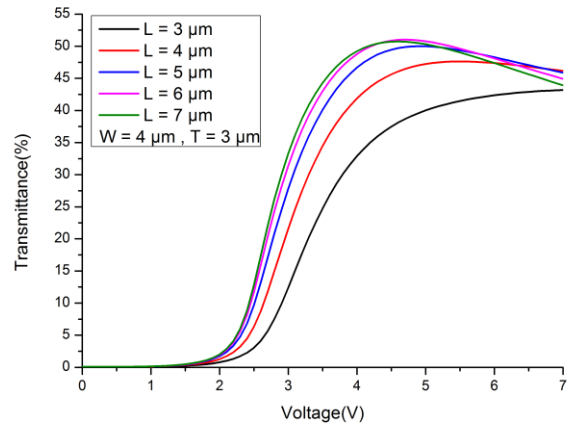
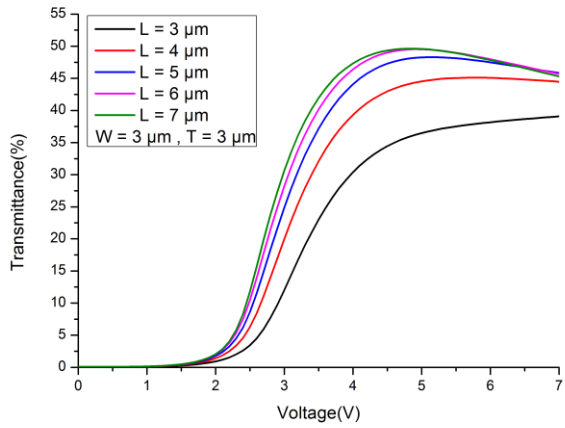
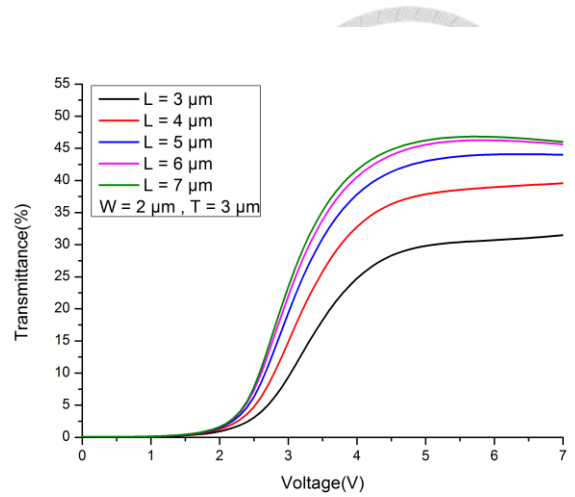
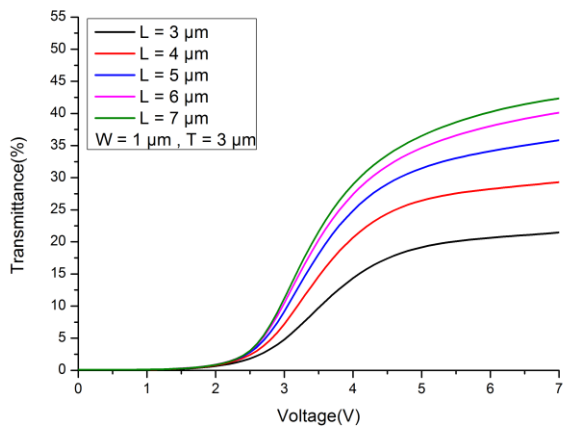


圖 4.28 固定(T) = 3 μm下，改變(L)在不同(W)下其操作電壓對穿透率曲線圖

由上述圖 4.26、圖 4.27 以及圖 4.28 中，可以明顯觀察出，在固定分支畫素電極寬度(W)以及主幹畫素電極寬度(T)下，在同樣操作電壓下，增加分支畫素電極間距(L)，其穿透率會隨之上升，然而在相同穿透率下，分支畫素電極間距(L)越大，其最佳操作電壓也跟著下降，無須加壓至較高的電壓才能達到最佳的穿透率。並且整體趨勢是一致的，且不會因為在分支畫素電極寬度(W)或主幹畫素電極寬度(T)的不同下，而趨勢不一樣。

接著改變分支畫素電極間距(L)，並將個別的結構加上自身最佳的操作電壓，觀察液晶分子的上升時間以及下降時間，並將結果做成下表 4.4 以及下圖 4.28 所表示。

表 4.4 不同的電極間距(L)的響應時間表

L(um)	rise time	fall time
3	3.72	2.55
4	3.95	3.42
5	4.61	4.59
6	4.76	5.82
7	4.86	6.88

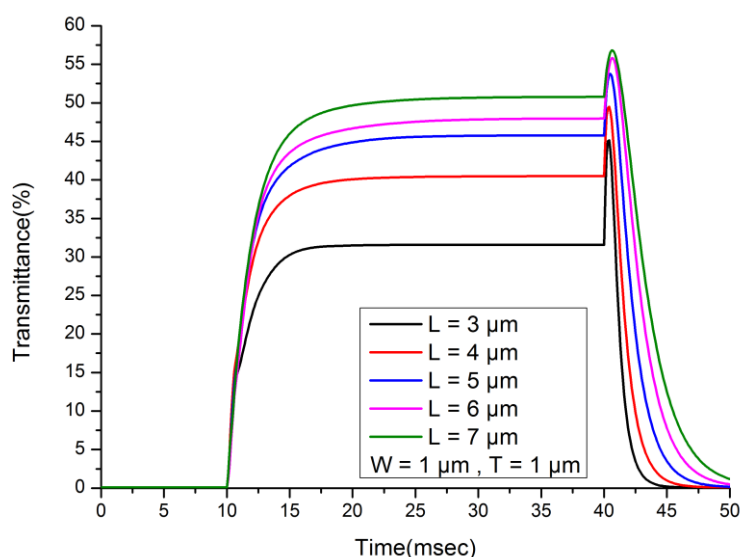


圖 4.29 不同的電極間距(L)其時間對穿透率曲線圖

由上頁表 4.4 以及上頁圖 4.29 可以發現到，若分支畫素電極間距(L)越小，其上升時間與下降時間都比較小，響應時間越短；若分支畫素電極間距(L)越大，其上升時間與下降時間就會越大，響應時間越長。因為其分支畫素電極間距(L)越小，相對地結構上虛擬牆之間的距離也越小，也代表著單位長度內虛擬牆密度增加，讓更多的液晶分子可以透過虛擬牆更快的回復原始位置，響應時間較電極與電極間距較大者來的短。

同理將分支畫素電極寬度(W)以及主幹畫素電極寬度(T)做調整，在各種尺寸匹配情況下，觀察是否將得到一致的結果。確立改變分支畫素電極間距(L)，響應時間跟分支畫素電極間距(L)呈正相關。

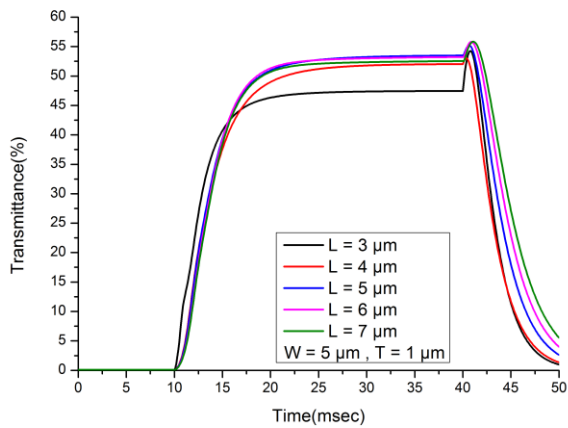
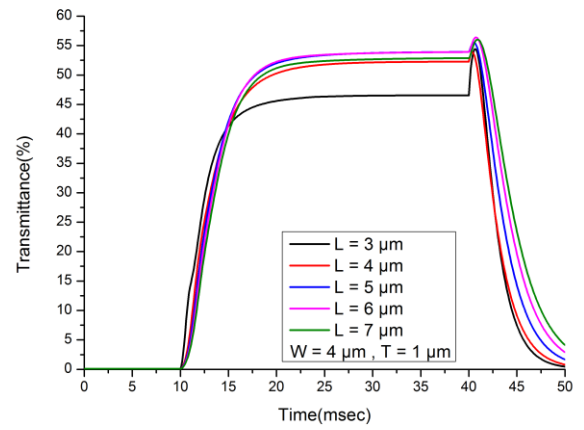
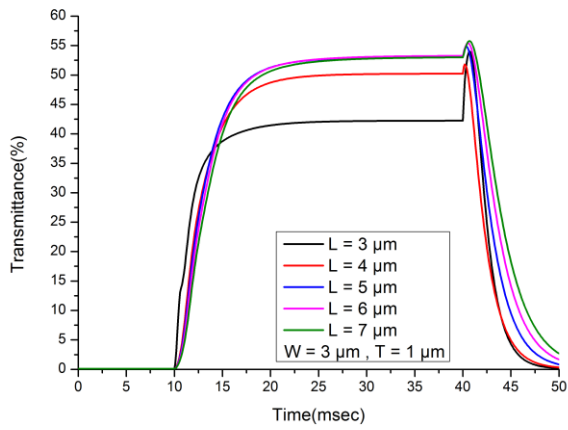
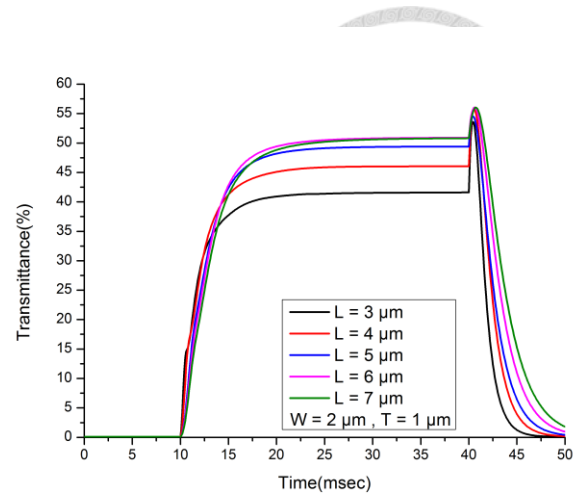
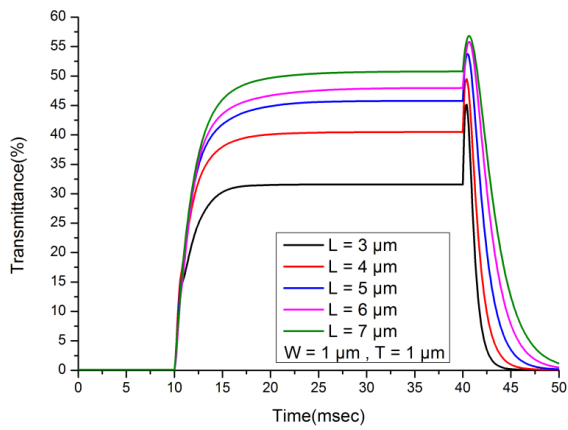


圖 4.30 在(T) = 1 μm下，改變(L)在不同(W)下其時間對穿透率曲線圖

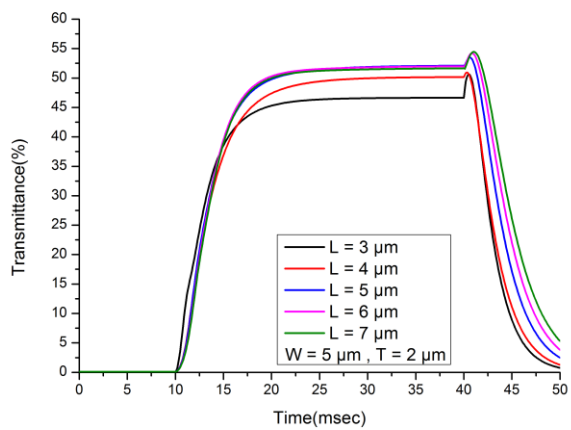
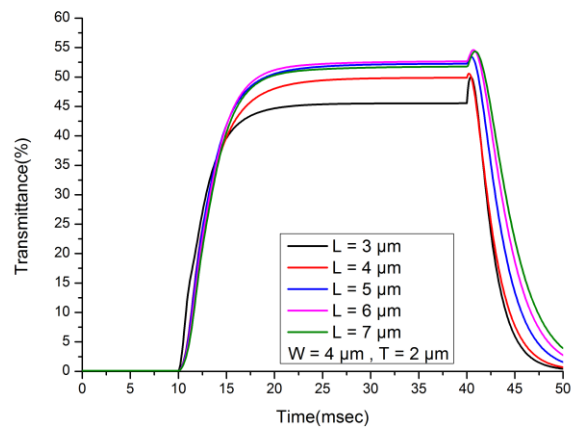
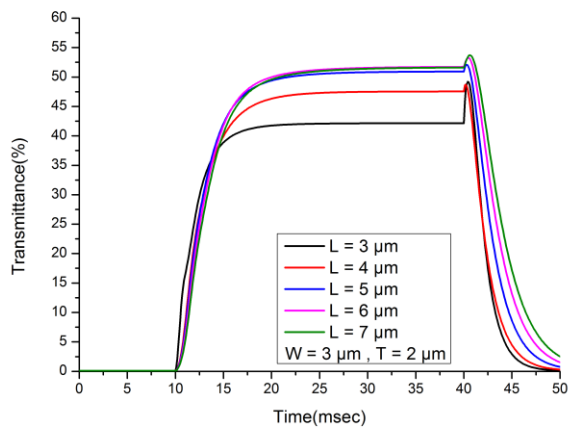
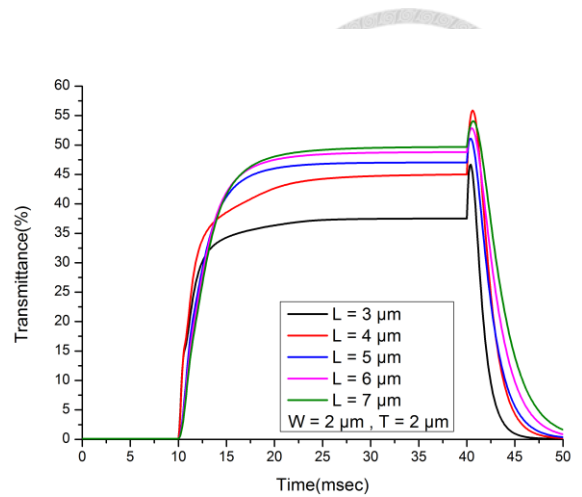
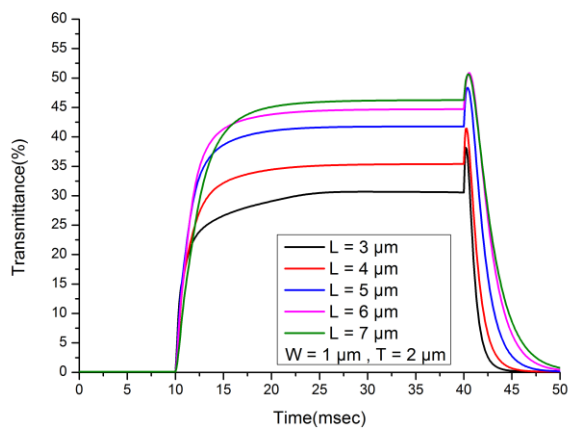


圖 4.31 在(T) = 2 μm 下，改變(L)在不同(W)下其時間對穿透率曲線圖

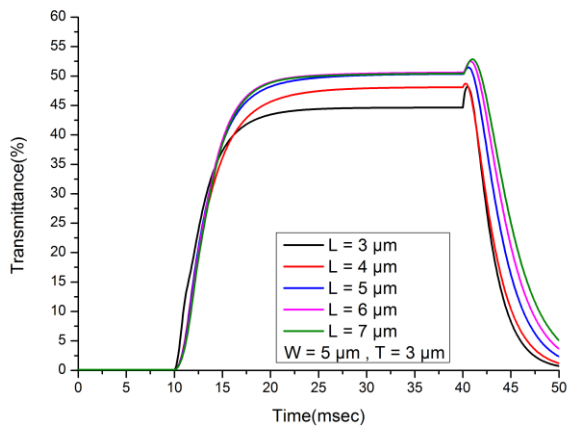
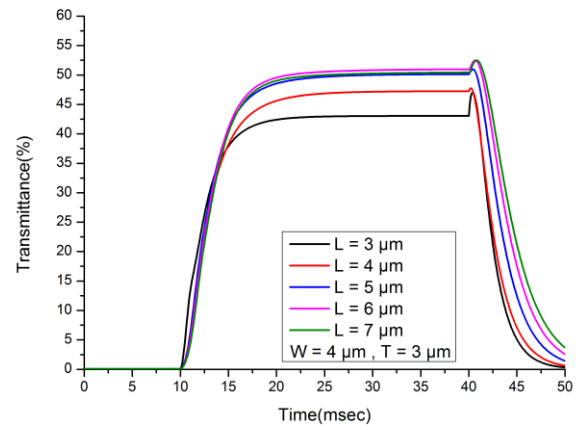
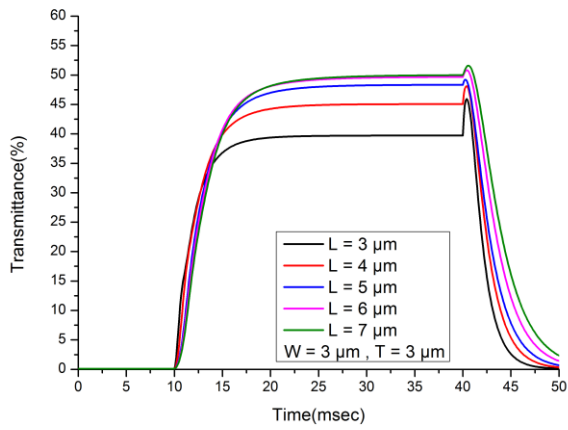
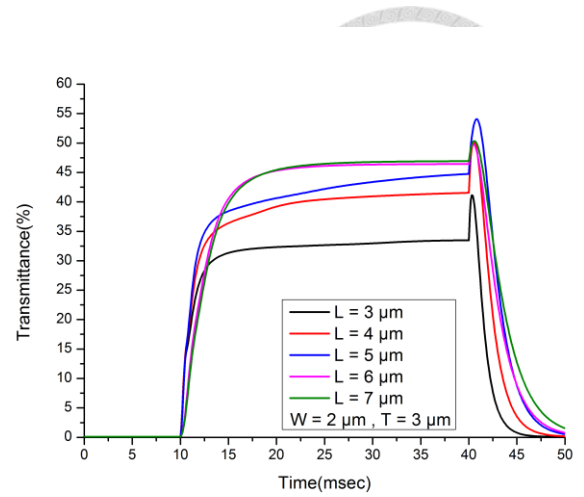
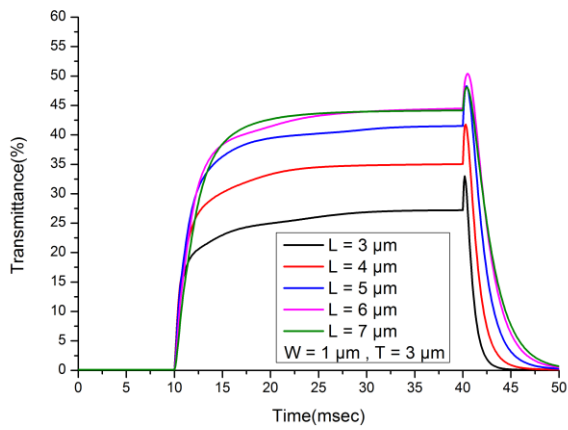


圖 4.32 在(T) = 3 μm下，改變(L)在不同(W)下其時間對穿透率曲線圖

為了方便看出整體趨勢，我們利用長條圖來分析時間對穿透率的作圖。由下圖 4.33 所示，我們可以清楚觀察到，在固定主幹畫素電極寬度(T) $1\ \mu\text{m}$ 下，分支畫素電極間距(L)增加，會使上升時間以及下降時間拉長，原因在於分支畫素電極間距(L)增加的同時，其也代表著虛擬牆之間的間距也跟著增長，意味著液晶分子無法更快地回復原始排列，縮短響應時間。

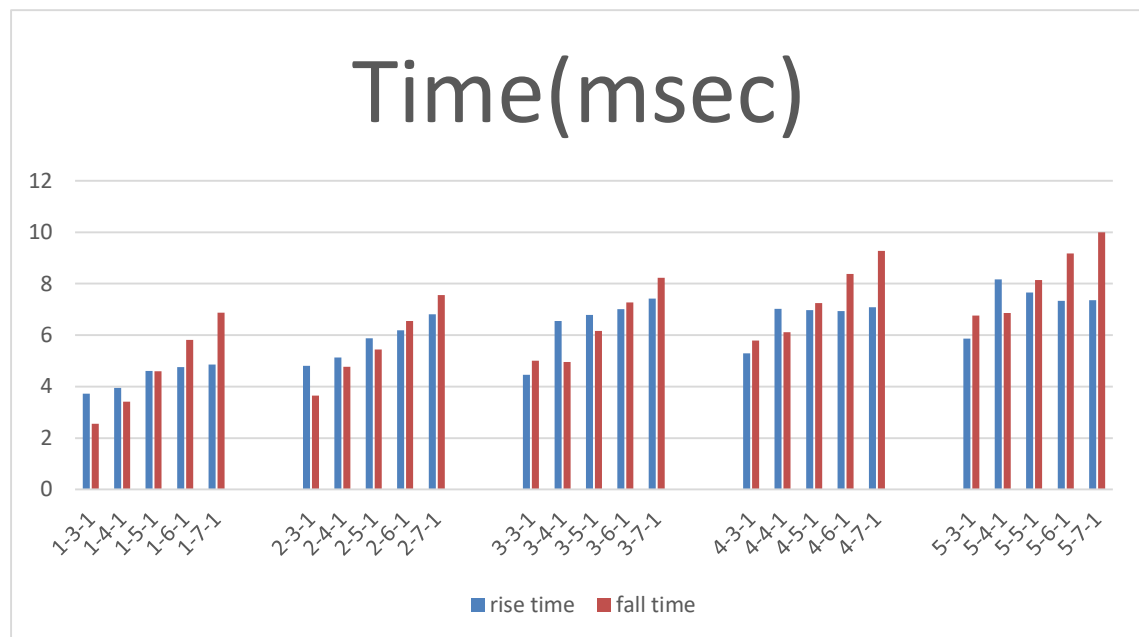


圖 4.33 在(T) $=1\ \mu\text{m}$ 下，不同(L)在所有匹配結構下其對應的響應時間長條圖

我們在挑選上述其中一組數據，做成分支畫素電極間距(L)對響應時間的折線趨勢圖，如下頁圖 4.34 所示，我們可以明顯觀察到，當分支畫素電極間距(L)增加的同時，上升時間以及下降時間會拉長；相反地，當分支畫素電極間距(L)減少的同時，上升時間以及下降時間也會隨之下降。以折線趨勢圖可以讓我們更清楚瞭解到，原來分支畫素電極間距(L)與響應時間，呈現正相關的趨勢。因此我們要設計出能夠快速響應的結構，結構應選擇上就需要寬度較小的分支畫素電極間距(L)，來達成快速響應的效果。

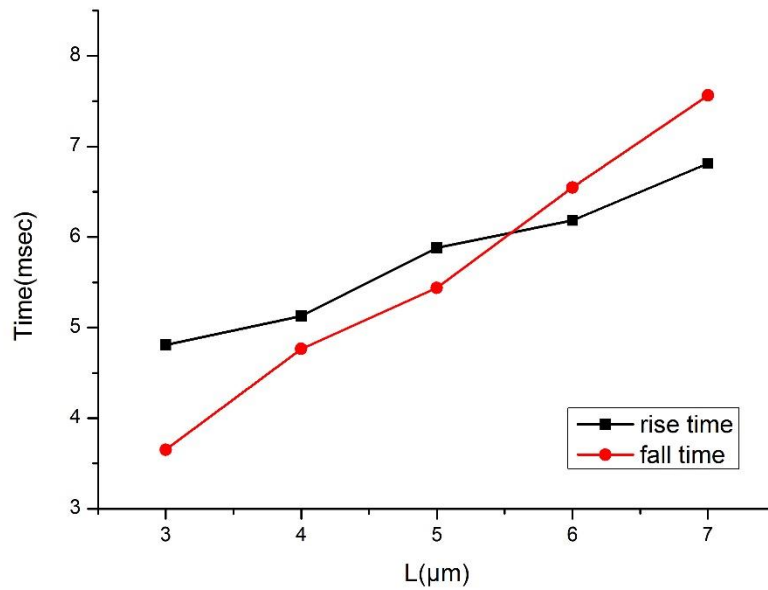


圖 4.34 分支畫素電極間距(L)對響應時間的折線圖

4.2.3 正型液晶在不同主幹電極寬度(T)其光電曲線及響應時間

前面章節研究可以發現，改變分支畫素電極寬度(W)以及分支畫素電極間距(L)，都會對整體的液晶結構的穿透率以及響應時間有所關係。當分支畫素電極寬度(W)或分支畫素電極間距(L)增加時，會使整體的液晶結構穿透率提升，響應時間則是會變長，其中虛擬牆更是影響兩者的重要因素。再來我們要探討的是，調整主幹畫素電極寬度(T)對於整體穿透率的影響和響應時間上會有何變化。

因為我們模擬結構的設計，由下頁圖 4.35 在 E 平面上做切面，端看主幹畫素電極上方液晶的旋轉，由下頁圖 4.36 可以發現，大部分液晶的旋轉角度都不超過 10° ，由於旋轉角度過小，液晶所產生的相位延遲影響不大，使光無法通過液晶層，所以在主幹上的液晶幾乎不會透光，那勢必可預測到主幹畫素電極寬度(T)越大對於穿透率也應該會隨之下降，接著我們來探討主幹畫素電極寬度(T)對於穿透率的影響結果如何。

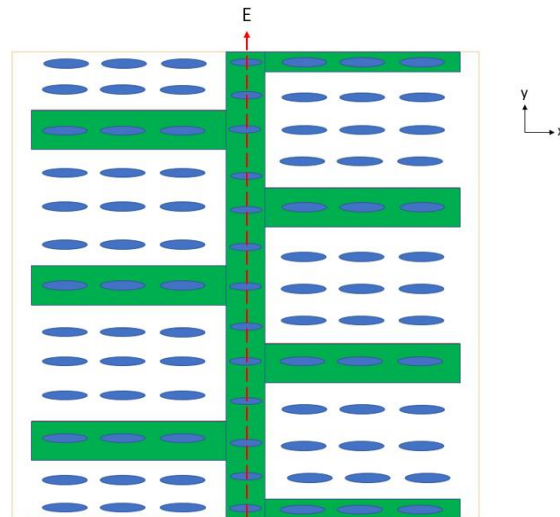


圖 4.35 電極上正型液晶排列方向示意圖

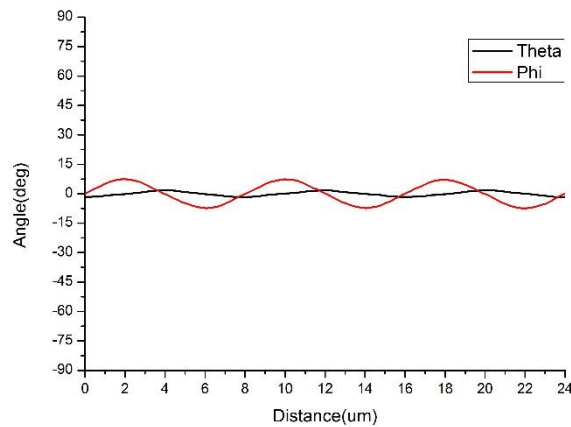


圖 4.36 為 E 切面上，液晶分子隨著垂直位置變化對傾角與方位角關係

由於可以組合的條件很多，為了方便看出其主幹寬度對於穿透率有何影響，我們選取其中兩組資料來當作說明的範例，為此我們選擇匹配條件下寬度皆為極值的結構，分別是分支畫素電極寬度(W)為 $1\ \mu\text{m}$ ，分支畫素電極間距(L)為 $3\ \mu\text{m}$ ，以及分支畫素電極寬度(W)為 $5\ \mu\text{m}$ ，分支畫素電極間距(L)為 $7\ \mu\text{m}$ ，來討論主幹畫素電極寬度(T)對其穿透率的影響。由下頁表 4.5 以及下頁圖 4.37 可知，主幹畫素電極寬度(T)越大，同樣電壓下，整體結構的穿透率會有些下降，但其改變的幅度並沒有太大。以結果來說，主幹畫素電極寬度(T)對於整體結構的影響，

並非像改變分支畫素電極寬度(W)或者分支畫素電極間距(L)那麼大，對於穿透率相較起來影響比較不大。



表 4.5 結構[1_3_T]下，不同的(T)其操作電壓對穿透率表

[W_L_T](um)	Voltage(V)	Transmittance(%)
1_3_1	7.0	28.17
1_3_2	7.0	24.88
1_3_3	7.0	21.45

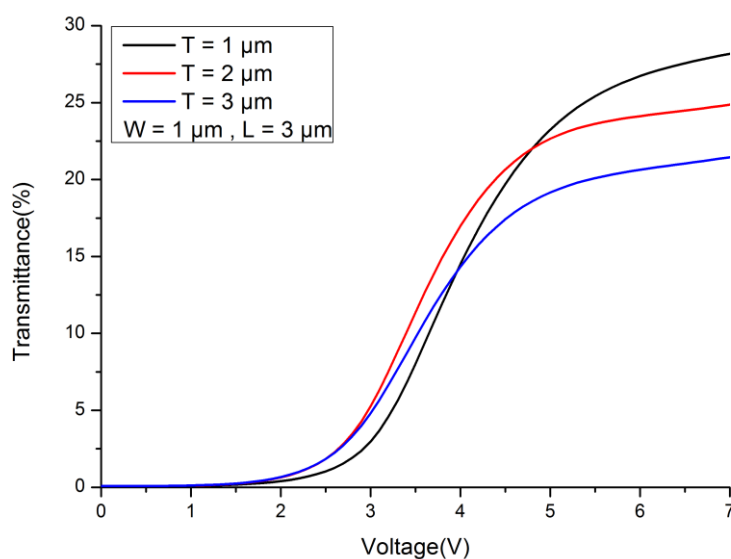


圖 4.37 結構[1_3_T]下，不同的(T)其操作電壓對穿透率曲線圖

表 4.6 結構[5_7_T]下，不同的(T)其操作電壓對穿透率表

[W_L_T](um)	Voltage(V)	Transmittance(%)
5_7_1	4.5	53.18
5_7_2	4.6	52.10
5_7_3	4.6	50.74

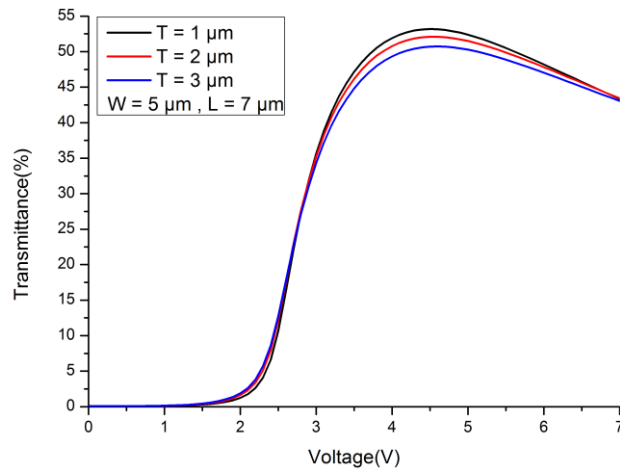


圖 4.38 結構[5_7_T]下，不同的(T)其操作電壓對穿透率曲線圖

接著改變主幹畫素電極寬度(T)，並將上述結構加上頁表 4.5 和上頁表 4.6 以及上頁圖 4.37 和上圖 4.38 的操作電壓，觀察液晶分子的上升以及下降時間，並將結果做成下表 4.7 和下圖 4.39 以及下頁表 4.8 和下頁圖 4.40 所示。

表 4.7 結構[1_3_T]下，不同的(T)其時間對穿透率表

[W_L_T](um)	rise time	fall time
1_3_1	3.72	2.55
1_3_2	6.45	2.35
1_3_3	8.10	2.21

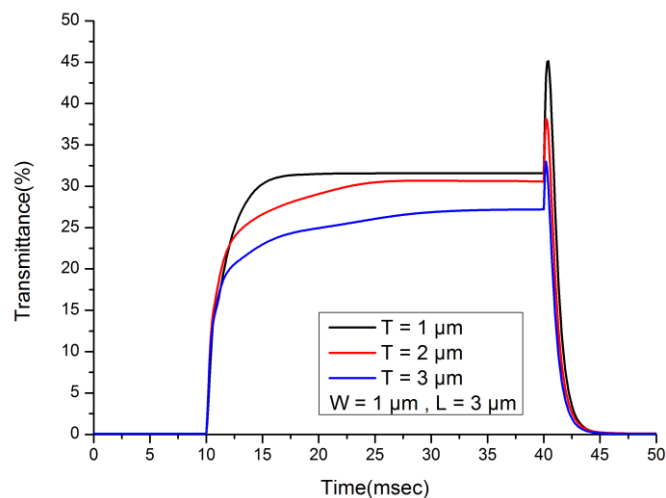


圖 4.39 結構[1_3_T]下，不同的(T)其時間對穿透率曲線圖

表 4.8 結構[5_7_T]下，不同的(T)其時間對穿透率表

[W_L_T](μm)	rise time	fall time
5_7_1	7.36	10.00
5_7_2	7.13	10.00
5_7_3	7.03	9.98

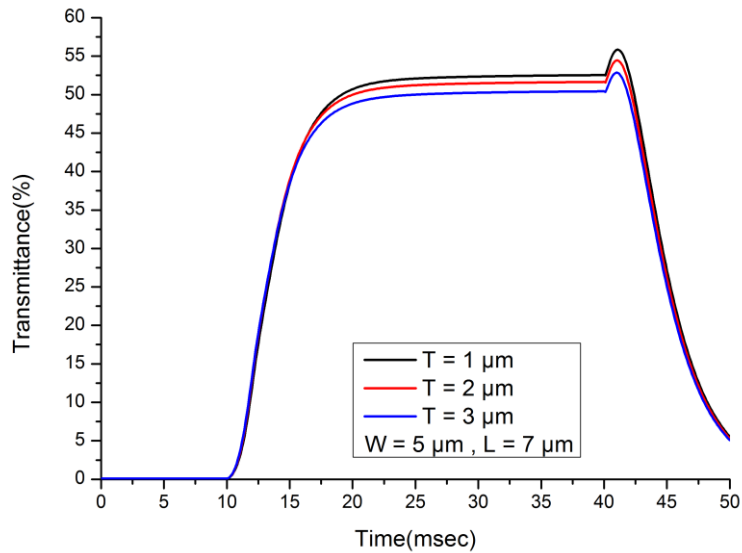


圖 4.40 結構[5_7_T]下，不同的(T)其時間對穿透率曲線圖

由上頁表 4.7 和上頁圖 4.39 以及上表 4.8 和上圖 4.40 可以發現，主幹畫素電極寬度(T)越大，其下降時間也跟著減少，響應時間越短；若主幹畫素電極寬度(T)越小，其下降時間也跟著增加，響應時間越長。因為主幹畫素電極我們可以視為一整條虛擬牆，當虛擬牆越厚，其液晶分子更能夠透過虛擬牆的幫助，更快地回原始位置，下降時間也較主幹電極寬度較小者來的短。但是數據上，主幹畫素電極寬度(T)的增加或減少，其對於下降時間影響結果整體來說並不大。



4.2.4 正型液晶不同電極結構結論

綜上所述,4.2 節討論的方向為正型液晶在三維結構邊緣場效驅動顯示器中,改變電極結構來比較不同的分支畫素電極寬度(W)或是改變不同的分支畫素電極間距(L)以及改變主幹畫素電極寬度(T),在不同的結構下,對於我們整體的液晶分子其穿透率或是響應時間的上升時間以及下降時間有何關係。4.1 節發現,因為液晶旋轉軸方向的不同,得知液晶分子在 θ 方向產生轉動,無產生相位延遲,使光無法穿透形成暗態,我們稱此處為虛擬牆。虛擬牆固定在分支畫素電極正中央位置以及分支畫素電極間距的正中間位置。然而在畫素電極與共用電極的交界處,液晶分子因受到電場的影響,分子沿著 φ 方向做轉動,進而產生相位延遲,所以此處的光能夠穿透液晶層,產生亮態部分。由此發現液晶分子的轉軸方向是決定光能否穿透的重要因素。

接著 4.2.1 節討論到,當分支畫素電極寬度(W)增加,由於虛擬牆是固定產生在分支畫素電極正中央位置以及分支畫素電極間距的正中央位置,虛擬牆出現的位置彼此間間隔距離也增加,在單位面積下虛擬牆密度減少,使得較多數的液晶分子能夠受到外加電壓產生 φ 方向的轉動,產生相位延遲,提供較高穿透率。且當分支畫素電極寬度(W)增加,電場作用的深度也能更深,能夠使更深層的液晶分子在 φ 方向做轉動,提供相位延遲量進而增加穿透率。

而 4.2.2 節討論到,當操作變因改為分支畫素電極間距(L)增加時,可以發現整體結構的穿透率也會隨之提升。因為分支畫素電極間距(L)增加時,虛擬牆是固定產生在分支畫素電極正中央位置以及分支畫素電極間距的正中央位置,所以其影響的結果會使得虛擬牆彼此之間的距離增加,單位面積下的虛擬牆密度下降,讓更多的液晶分子受到電場的影響,進而在 φ 方向做轉動,使整體的穿透率隨之上升。

接著在 4.2.3 節探討,當主幹畫素電極寬度(T)增加時,可以發現對於穿透率會有些微下降的趨勢,原因在於主幹畫素電極上方的液晶,受到電場而產生轉動,

但其轉動的幅度不大，皆小於 10° ，使光無法穿透。所以我們一律視為虛擬牆，在主幹畫素電極寬度(T)加大的同時，也代表著虛擬牆厚度增加，讓整體穿透率產生下降，但其影響相對於改變分支畫素電極寬度(W)以及分支畫素電極間距(L)來說並不大。

響應時間的部分，由 4.2.1 節以及 4.2.2 節的結果可以發現，不論是將分支畫素電極寬度(W)增加，或是將分支畫素電極間距(L)增加，都會造成液晶分子的上升時間以及下降時間的增加，響應時間增長，但從 4.2.3 節來看，操作變因為主幹畫素電極寬度(T)的話，反而是增加主幹畫素電極寬度(T)，響應時間略微縮短，但影響並不大。

假如想要有一個穿透率較高的液晶顯示器，則應該選擇較大的分支畫素電極寬度(W)、較大的分支畫素電極間距(L)以及較小的主幹畫素電極寬度(T)；反之如果想要有一個響應時間較短的快速響應液晶顯示器，選擇上則是較小分支畫素電極寬度(W)、較小的分支畫素電極間距(L)以及較大的主幹畫素電極寬度(T)。所以我們未來在穿透率與響應時間彼此之間，視情況需求，在兩者之間可以做一個較佳的匹配。

4.3 在相同面積下之不同的匹配條件對於正型液晶其影響與討論

前節研究的方向為改變分支畫素電極寬度(W)以及分支畫素電極間距(L)以及主幹畫素電極寬度(T)，主要是整個結構方面的改變。而此節要探討的是，為在相同面積下，各項尺寸上的改變，探討改變匹配條件下會對整體液晶顯示器帶來何種影響。而本論文在匹配條件上的設計，由於固定了面積，所以分支畫素電極寬度(W)與分支畫素電極間距(L)也會受到固定，能夠產生的操作變因只有主幹畫素電極寬度(T)，所以我們以主幹畫素電極寬度(T)分為三大類。來探討對於整體的結構設計有甚麼影響。

此節的模擬結構跟前節相同，選用正型液晶 p-LC 為材料，玻璃基板厚度為 0.1 μm ，液晶層厚度為 3.5 μm ，絕緣材料厚度設計 0.15 μm ，分支畫素電極和共用電極厚度都為 0.04 μm ，預傾角固定 0° ，液晶分子方位角跟分支畫素電極排列的水平方向皆夾 0° 。

4.3.1 正型液晶在不同比例匹配條件下的影響

因為在結構設計上，我們選擇面積為 24 $\mu\text{m} \times 24 \mu\text{m}$ 的結構，其分支畫素電極寬度(W)與分支畫素電極間距(L)的關係，我們可以由下圖 4.41 所表示，其關係式為: $24 \mu\text{m} = W \times 3 + L \times 2 + 1/2 L \times 2 = 3(W+L)$ 。

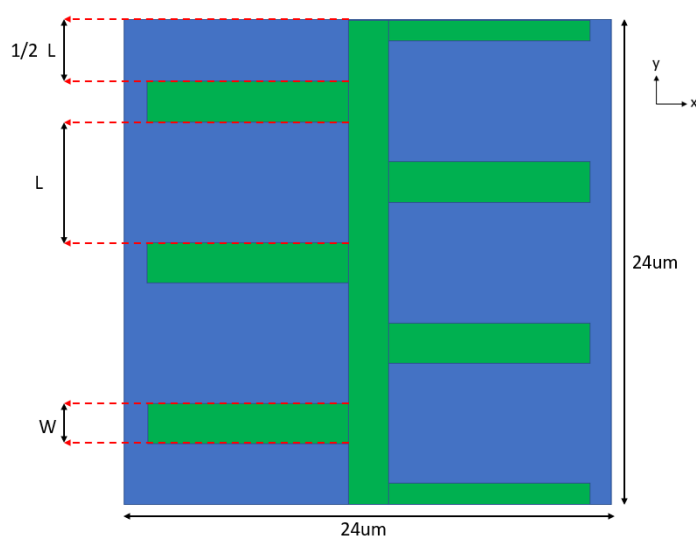


圖 4.41 匹配條件占比示意圖



i 固定主幹電極寬度為 1 μm

匹配條件的設計從 1:7 到 5:3，分支畫素電極寬度(W)依序遞增 1 μm ，分支畫素電極間距(L)依序遞減 1 μm ，總共有 5 種不同的匹配比例去觀察不同的匹配條件對於我們結構會造成什麼影響。將模擬所得的數據標準化後做成下表 4.9 以及下圖 4.42 所表示。

如下圖 4.42 所示，可以發現改變不同的匹配比例，對於整體結構的穿透率在[3_5_1]的結構下，其操作電壓可以在最小值達到最佳的穿透率。由此結果我們可以得知，在相同面積下，我們可以找出一個最佳匹配的結構[3_5_1]。讓其操作電壓可以越小，而且同時穿透率可以達到最大值。

表 4.9 改變匹配比例其各自的操作電壓對穿透率表

[W_L_T](μm)	Voltage(V)	Transmittance(%)
1_7_1	7.0	47.95
2_6_1	5.7	50.72
3_5_1	4.9	52.97
4_4_1	5.2	52.12
5_3_1	7.0	49.21

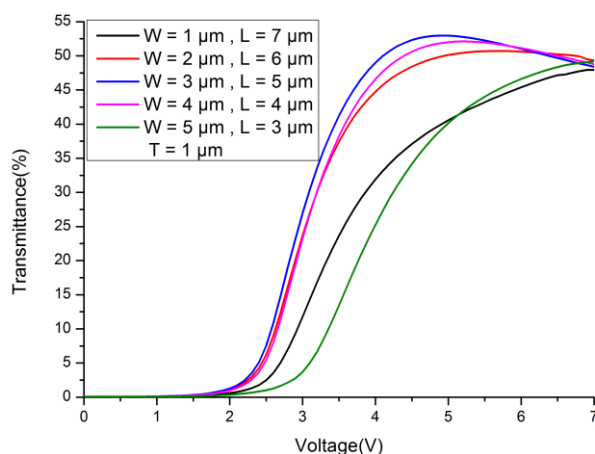


圖 4.42 改變匹配比例其各自的電壓對穿透率曲線圖

下頁表 4.10 以及下頁圖 4.43 也可觀察出，5 種不同的匹配比例其各自的時

間對穿透率，發現下降時間大部分都落在 6msec 左右，其下降時間並無太多顯著的變化，代表著匹配比例對於整體結構在時間響應的表現上並無明顯的影響。



表 4.10 改變匹配比例其時間對穿透率表

[W_L_T](μm)	rise time	fall time
1_7_1	4.86	6.88
2_6_1	6.18	6.55
3_5_1	6.78	6.17
4_4_1	7.02	6.11
5_3_1	5.87	6.76

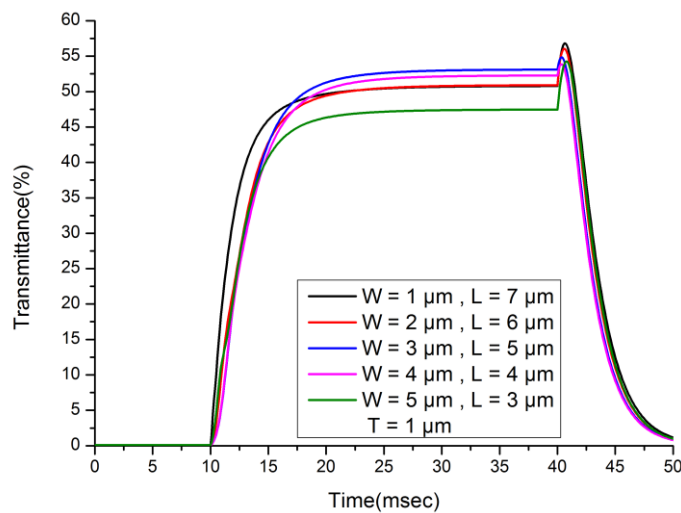


圖 4.43 改變匹配比例其時間對穿透率曲線圖

ii 固定主幹電極寬度為 2 μm

接著將主幹畫素電極寬度(T)改為 2 μm ，依設計匹配比例跟上述實驗方法一樣，分支畫素電極寬度(W)從 1 μm 依序增加至 5 μm ，間隔為 1 μm ，而分支畫素電極間距(L)則從 7 μm 遞減至 3 μm ，間隔為 1 μm ，觀察在主幹電極寬度(T)上做出調整後會有什麼改變，並且將模擬所得的數據標準化後做成下頁表 4.11

以及下圖 4.44 所表示。



表 4.11 改變匹配比例其各自的操作電壓對穿透率表

[W_L T](um)	Voltage(V)	Transmittance(%)
1_7_2	7.0	45.21
2_6_2	5.7	48.65
3_5_2	5.0	50.81
4_4_2	5.4	49.97
5_3_2	7.0	46.80

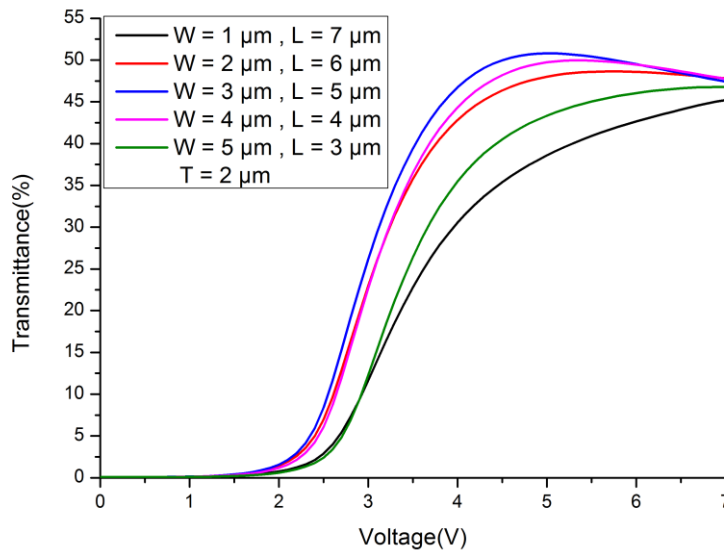


圖 4.44 改變匹配比例其各自的電壓對穿透率曲線圖

從上圖 4.44 可以發現，大部分的結構其穿透率都坐落在 45%至 50%之間，在[3_5_2]的結構中，其操作電壓更是為最小值 5V，結構整體表現為最佳，可以讓操作電壓控制在最小且達到最高的穿透率。

下頁表 4.12 以及下頁圖 4.45 也可觀察出，5 種不同的匹配比例其各自的時間對穿透率，發現下降時間大部分都落在 6msec 左右，其下降時間並無太多顯著的變化，代表著匹配比例對於整體結構在時間響應的表現上並無明顯的影響。

表 4.12 改變匹配比例其時間對穿透率表

[W_L_T](μm)	rise time	fall time
1_7_2	5.62	6.24
2_6_2	5.86	6.39
3_5_2	6.41	6.04
4_4_2	6.95	5.86
5_3_2	6.45	6.28

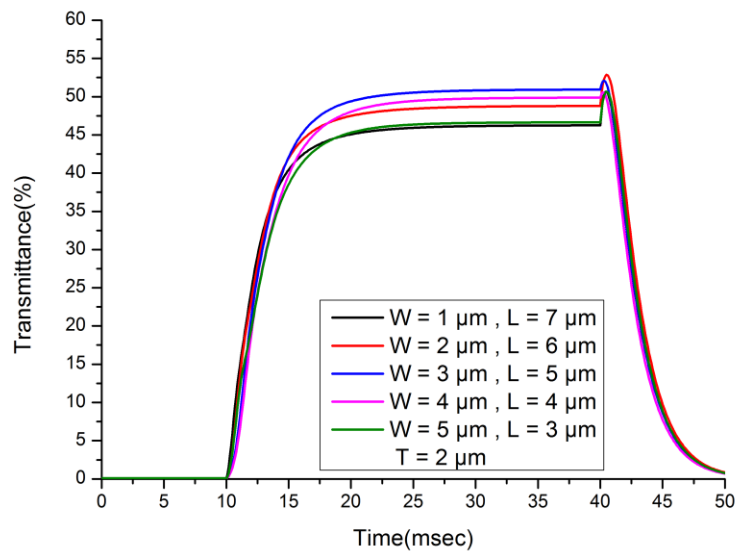


圖 4.45 改變匹配比例其時間對穿透率曲線圖

iii 固定主幹電極寬度為 3 μm

接著將主幹畫素電極寬度(T)改為 3 μm ，同樣地設計匹配比例跟上述實驗方法一樣，分支畫素電極從 1 μm 依序增加至 5 μm ，間隔為 1 μm ，而電極與電極間距則從 7 μm 遞減至 3 μm ，間隔為 1 μm ，觀察在主幹電極寬度(T)上做出調整後會有什麼改變，將模擬所得的數據標準化後做成下頁表 4.13 以及下頁圖 4.46 所表示。

表 4.13 改變匹配比例其各自的操作電壓對穿透率表

[W_L_T](um)	Voltage(V)	Transmittance(%)
1_7_3	7.0	42.33
2_6_3	5.8	46.27
3_5_3	5.1	48.31
4_4_3	5.5	47.63
5_3_3	7.0	44.55

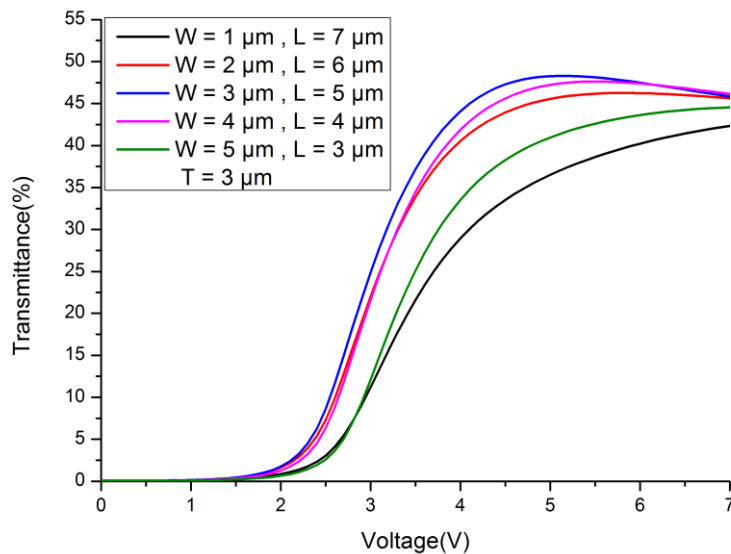


圖 4.46 改變匹配比例其各自的電壓對穿透率曲線圖

從上圖 4.46 可以發現，大部分的結構其穿透率都坐落在 42%至 48%之間，在[3_5_3]的結構中，其操作電壓更是為最小值 5.1V，結構整體表現為最佳，可以讓操作電壓控制在最小且達到最高的穿透率。

下頁表 4.14 以及下頁圖 4.47 也可觀察出，不同的匹配比例在其各自的時間對穿透率，發現下降時間大部分都落在 6msec 左右，下降時間並沒有太多顯著的變化，代表著匹配比例對於整體結構在時間響應的表現上並無明顯的影響。

表 4.14 改變匹配比例其時間對穿透率表

[W_L_T](μm)	rise time	fall time
1_7_3	5.82	6.09
2_6_3	5.60	6.28
3_5_3	6.22	5.96
4_4_3	6.76	5.79
5_3_3	6.29	6.21

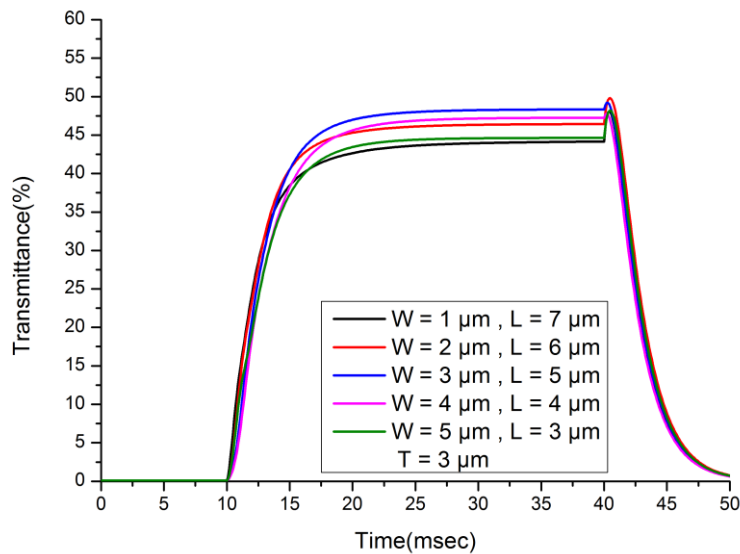


圖 4.47 改變匹配比例其時間對穿透率曲線圖

4.3.2 在相同面積下之不同的主幹電極寬度(T)對於正型液晶之討論

為了方便看出其主幹寬度對於穿透率有何影響，我們選取其中一組資料來當作說明的範例，為此我們選擇匹配條件下寬度皆為中間值的結構，分支畫素電極寬度(W)為 $3 \mu\text{m}$ ，分支畫素電極間距(L)為 $5 \mu\text{m}$ ，來討論主幹畫素電極寬度(T)對其穿透率的影響。由下頁表 4.15 以及下頁圖 4.48 可知，主幹畫素電極寬度(T)越大，同樣電壓下，整體結構的穿透率會些微下降，但其改變的幅度並沒有太大，操作電壓也隨著主幹畫素電極寬度(T)的增加而增加，但大致都維持大概在 5V 下。以結果來說，主幹畫素電極寬度(T)對於整體結構的影響，並非像改變分支畫素

電極寬度(W)或者分支畫素電極間距(L)那麼大，對於穿透率只有些微影響。



表 4.15 改變主幹電極寬度(T)其操作電壓對穿透率表

T(um)	Voltage(V)	Transmittance(%)
1	5	52.97
2	5	50.81
3	5	48.27

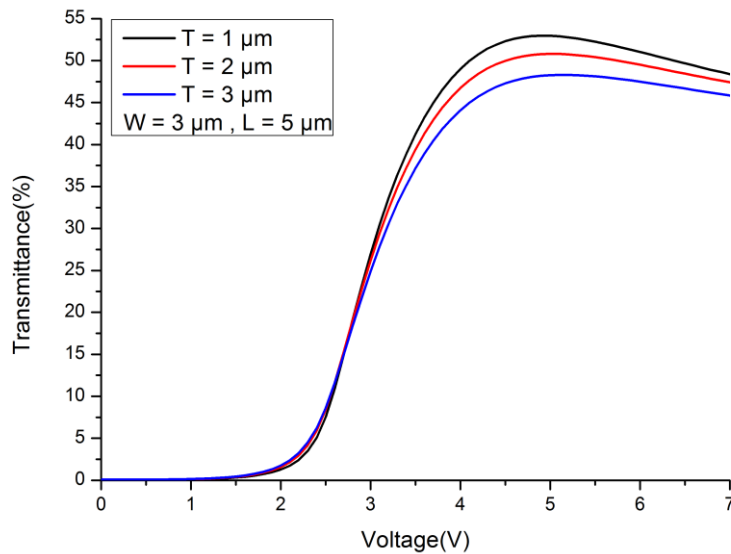


圖 4.48 不同的主幹電極寬度(T)其操作電壓對穿透率曲線圖

接著改變主幹畫素電極寬度(T)，並將上述結構加上表 4.15 以及上圖 4.48 的操作電壓，觀察液晶分子的上升以及下降時間，並將結果做成下表 4.16 以及下頁圖 4.49 所示。

表 4.16 改變主幹電極寬度(T)其時間對穿透率表

T(um)	rise time	fall time
1	6.78	6.17
2	6.41	6.04
3	6.22	5.96

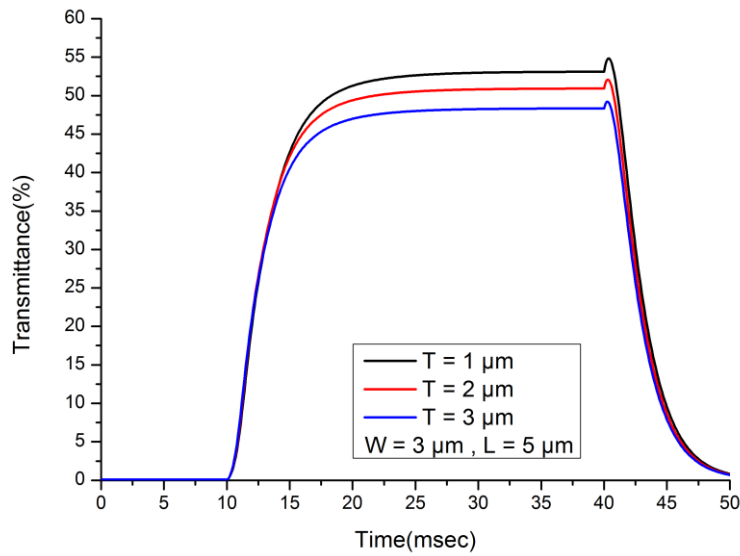


圖 4.49 改變主幹電極寬度(T)其時間對穿透率曲線圖

由上頁表 4.16 以及上圖 4.49 可以發現，主幹畫素電極寬度(T)越大，其上升時間和下降時間也跟著減少，響應時間越短；若主幹電畫素極寬度(T)越小，其上升時間和下降時間也跟著增加，響應時間越長。因為其主幹畫素電極我們可以視為一整條虛擬牆，當虛擬牆越厚，其液晶分子更能夠透過虛擬牆的幫助，更快地回原始位置，響應時間也較主幹電極寬度較大者來的短。但是數據上，主幹畫素電極寬度(T)的增加或減少，其影響結果對於整體來說並不大。

4.3.3 在相同面積下之不同的匹配條件對於正型液晶之結論

綜上所述，4.3 節討論的方向為正型液晶在三維結構邊緣場效驅動顯示器中，在固定面積下，各種匹配比例上的不同對其結構的影響。加上我們先以固定主幹畫素電極寬度(T)，分為三組做討論，方便觀察只有匹配比例上的不同，其影響的程度為何。發現三組中在[3_5_T]的結構匹配中，其操作電壓可以在最小值達到最佳的穿透度。對於響應時間上的表現，大部分都落在 6msec 左右，其不同的匹配條件在響應時間上並無太大的改變。

接著我們再以這一[3_5_T]匹配條件去做主幹畫素電極寬度(T)的不同，對其結構會有什麼影響。也發現說，當主幹畫素電極寬度(T)增加，操作電壓會上升，穿透率也會下降。相反地，主幹畫素電極寬度(T)減少，操作電壓會下降，穿透率會隨之上升。

這與我們在先前 4.2.3 節上，討論到主幹畫素電極寬度(T)對其穿透率的影響可以相呼應，同樣是加大主幹畫素電極寬度(T)，在施加電壓後，主幹畫素電極可以視為一條虛擬牆，所以在相同面積下，不透光區域也會上升，讓整體穿透率隨之下降。因此在選擇上我們要選其結構為主幹畫素電極寬度(T)較小，可以達到最佳反應時間，並且在先前的操作電壓與穿透率上也是達到最佳的效果。

Chapter5 模擬的結論以及未來目標



本論文說明研究動機，由我們實驗室先前相關研究的設計，為利用多重配相角度來固定虛擬牆產生的位置，由於此設計在實務上可能會有複雜且多道的光罩程序，所以我們設計一個加入主幹畫素電極的方式，取代先前結構設計液晶配向層的功能，兩側一樣保有液晶水平排列邊緣場效驅動結構，推廣至三維的結構設計。

對於新結構上，我們必須了解液晶在各個位置上受到電場如何旋轉，使光可以穿透或者建立起虛擬牆。從各個切面上去探討液晶轉軸的方向，發現液晶受到電場影響在只有 θ 平面上做旋轉，則會產生虛擬牆，形成暗態部分。假如液晶受到電場影響，發生 φ 平面上的旋轉，則會使光穿透，產生亮態部分。因此我們可以更加了解到，並非像前篇論文設計上只有不轉動的液晶才會形成暗態部分。讓我們更深層了解到液晶在結構內部的轉動方式，探討其轉動的方式對於整體模擬結果上會有什麼影響。

從一開始的改變分支畫素電極寬度(W)、改變分支畫素電極間距(L)以及改變主幹畫素電極寬度(T)，將模擬的結果，觀察出分支畫素電極寬度(W)的增加或者分支畫素電極間距(L)的增加，對於整體結構的穿透率會有大幅度的上升，反之亦然。在響應時間上，反而是增加分支畫素電極寬度(W)或分支畫素電極間距(L)，其響應時間會拉長。而主幹畫素電極寬度(T)對於穿透率以及響應時間上的影響並不大。

接著討論固定整體面積改變匹配條件的影響，發現在相同面積下，我們可以找到一個最佳匹配的結構，使其操作電壓可以越小，而且穿透率同時也可以達到最大值。但在對於響應時間的方面上，其改變匹配比例的結果並不會造成響應時間上有劇烈的變化。

最後我們在從上述反應最佳的結構[3_5_T]中，特別針對這次主要新增設計的主幹結構，在其主幹畫素電極寬度(T)上做討論，發現主幹畫素電極寬度(T)的

加大，其整體穿透率會些微下降，但其影響不大，對於響應時間上並無太大的改變。

由上述結果總分析，假如我們要追求快速的響應時間，結構上則選擇分支畫素電極寬度較小者以及分支畫素電極間距較小者；假設是追求高穿透率，選擇上則是分支畫素電極寬度較大者以及分支畫素電極間距較大者。針對主幹畫素電極寬度的改變，對於整體結構上的穿透率以及響應時間並無太大的變化。當相同面積下，則是分支畫素電極寬度與分支畫素電極間距越接近者，其穿透率和響應時間表現上會越佳。

液晶顯示器趨向於穿透率的提升以及更快的響應時間，而響應時間的快慢對於液晶顯示器是否能廣泛的應用在現代科技有很大的影響。由於科技日新月異，對於影像的更新速率需求就越高，必須更加快速，因此縮短整體液晶顯示器的響應時間對於整體液晶顯示器來說，是未來追求的一大重點。

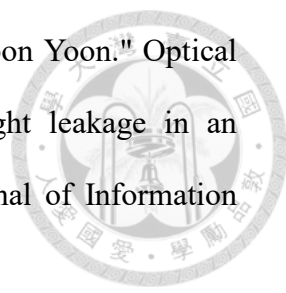
參考文獻資料



- [1] Reinitzer, F. Beiträge zur Kenntniss des Cholesterins. Monatshefte für Chemie 9, pp. 421–441, 1888.
- [2] Lehmann, O.. "Ü ber fließende Krystalle" Zeitschrift für Physikalische Chemie, vol. 4U, no. 1, pp. 462–472, 1889.
- [3] G. Friedel. " Les états mésomorphes de la matière." Ann. Phys., Vol. 9, N°18, pp. 273–474, 1922.
- [4] Wu ST. Nematic liquid crystals. Optical Engineering-New York-Marcel Dekker Incorporated. 1994; 47: 1-1
- [5] Goodby, John W, Thomas M Leslie. "Smectic liquid crystals", U.S. Patents. (1986);US4613209A
- [6] Oswald, Patrick, and Pawel Pieranski."Nematic and cholesteric liquid crystals:concepts and physical properties illustrated by experiments. " CRC press,(2005)
- [7] Wu ST. "Birefringence dispersions of liquid crystals". Physical Review A. (1986); 33: 1270
- [8] G.Vertogen." Elastic constants and the continuum theory of liquid crystals."Physica A:Statistical Mechanics and its Applications 117.1, pp. 227-231, 1983.
- [9] Haiwei Chen, Yating Gao, Shin-Tson Wu." 49.1: Invited Paper: n-FFS vs. p-FFS: Who wins?"SID Symposium Digest of Technica Papers.Vol.46., No.1., 2015.
- [10] Dae Hyung Kim, Young Jin Lim, Da Eun Kim, Hongwen Ren, Seon Hong Ahn, Seung Hee Lee." Past, present, and future of fringe-fieldswitching-liquid crystal display."Journal of Information Display 15.2, pp. 99-106, 2014.



- [11] E.Jakeman, E.P.Raynes." Electro-optic response times in liquid crystals."Physics Letters A39.1, pp. 69-70, 1972.
- [12] Shin-Tson Wu and Choi,Wing-Kit." Fast Response Liquid Crystal Mode."U.S. Patent No.7,369,204.6 May(2008)
- [13] Kazuo Sekiya and Hajime Nakamura." 51.1: Overdrive Method for Reducing Response Times of Liquid Crystal Displays."SID Symposium Digest of Technical Papers.Vol.32. No.1.Oxford,UK:Blackwell Publishing Ltd, 2001
- [14] Tae-Hoon Choi, Jae-Hyeon Woo, Yeongyu Choi, and Tae-Hoon Yoon. " Effect of two-dimensional confinement on switching of vertically aligned liquid crystals by an in-plane electric field. " Optics Express 24.18, pp. 20993-21000, 2016
- [15] Tae-Hoon Choi, Yeongyu Choi, Jae-Hyeon Woo, Seung-Won Oh, and Tae-Hoon Yoon. " Electro-optical characteristics of an in-plane-switching liquid crystal cell with zero rubbing angle: dependence on the electrode structure ."Optics express 24.14(2016):15987-15996
- [16] Wing-Kit Choi, Chih-Wei Hsu, Chia-Hsiang Tung, and Bo-Kai Tseng." Effects of electrode structure and dielectric anisotropy on the performance of VA-FFS LC mode."Optical Express27.23(2019):34343-34358.
- [17] Meizi Jiao, Zhibing Ge, Shin-Tson Wu, and Wing-Kit Choi." Submillisecond response nematic liquid crystal modulators using dual fringe field switching in a vertically aligned cell."Applied Physics Letters92.11(2008):111101
- [18] Tae-Hoon Choi, Jae-Hyeon Woo, Yeongyu Choi, and Tae-Hoon Yoon." Interdigitated pixel electrodes with alternating tilts for fast fringe-field switching of liquid crystals."Optics Express 24.24 (2016):27569-27576.

- 
- [19] Seung-Won Oh, Ahn-Ki Kim, Byung Wok Park and Tae-Hoon Yoon." Optical compensation methods for the elimination of off-axis light leakage in an in-plane-switching liquid crystal display." Pages 1-10 Journal of Information Display 16.1(2015)
- [20] Shi-Rui Chen(2020).Fast Response Parallel-Aligned Fringe Field Switching Liquid Crystal Display with Multi Rubbing Angle. Master thesis, National Taiwan University Graduate Institute of Photonics and Optoelectronics,Taipei.
- [21] Ching-Te Yen(2021).Fast Response Parallel-Aligned Fringe Field Switching Liquid Crystal Display with Negative Dielectric Anisotropy. Master thesis, National Taiwan University Graduate Institute of Photonics and Optoelectronics,Taipei.
- [22] Toshiharu Matsushima, Kenta Seki, Shunichi Kimura, Yasushi Iwakabe, Tatsuya Yata*, Yoshihiro Watanabe, Shinichi Komura, Makoto Uchida, Takashi Nakamura. "Optimal Fast-Response LCD for High-Definition Virtual Reality Head Mounted Display." SID Symposium Digest of Technical Papers. Vol.51.No.1(2018)
- [23] Tae-Hoon Choi, Seung-Won Oh,Young-Jin Park, Yeongyu Choi and Tae-Hoon Yoon." Fast fringe-field switching of a liquid crystal cell by two-dimensional confinement with virtual walls." Scientific reports :1-9(2016)
- [24] Tae-Hoon Choi, Jae-Hyeon Woo, Yeongyu Choi, Seung-Won Oh, Tae-Hoon Yoon." 27-3 2-D Confinement of LCs with Virtual Walls for a Fast Response LCD."SID Symposium Digest of Technical Papers. Vol.48.No.1(2017)